

附录 8.1 简单时序逻辑设计课堂实践部分

| 个人信息栏 | 得分（百分制） |
|--|---------|
| 课序号: <u>04</u> 实验台号: <u>64</u> 班级: <u>2307</u> 姓名: <u>刘景旭</u> 学号: <u>20232241110</u> | |

重要提示：以下操作及全部数据的手动填写需要在课堂上完成，因此，课前请大家将此文档打印出来，上课时随身携带!!!

验收“异步十进制加法计数器”的实际功能，验收原则如下：

1、实验箱上建立电路

按照仿真电路原理图在实验箱上实现“异步十进制加法计数器”，用实验箱上的十进制七段 LED 数码管来显示加法计数的结果。

2、实验结果检查

(1) 利用函数信号发生器产生 4Hz 的 TTL 标准方波作为“异步十进制加法计数器”的数字信号时钟输入，用数字示波器的 CH1 通道进行检测，并调节示波器将输入信号正确的显示在示波器的屏幕上。

(2) 用数字示波器的 CH2 通道检测与时钟输入信号相对应的“异步十进制加法计数器”最低位的二分频电路的输出端，并调节示波器将该输出信号正确的显示在示波器的屏幕上。示波器屏幕上应显示二分频的信号波形关系。

(3) 最后验收“异步十进制加法计数器”是否可以在数字信号时钟的驱动下，实现从 0→9 的循环累加的计数功能。

(4) 检查完毕后指导教师签字并记录完成时刻，立即将电路拆除。

记录完成时刻: 14:45

实验教师（签字）: 于成

（选做）其它实验 08 的时序逻辑实验：

基于集成计数器芯片的模 6 计数器，等。

实验教师（签字）: _____

本实践部分无需课上提交，在与实验指导教师确认签字后要扫描成 PDF 与实验作业合并提交！