

附录 7.1 组合逻辑综合设计课堂实践部分

个人信息栏	得分（百分制）
课序号： <u>04</u> 实验台号： <u>64</u> 班级： <u>2307</u> 姓名： <u>刘景旭</u> 学号： <u>20232241110</u>	

重要提示：以下操作及全部数据的手动填写需要在课堂上完成，因此，课前请大家将此文档打印出来，上课时随身携带!!!

验收“两个 2 位二进制数相乘的乘法器电路”的实际功能，验收原则如下：

1、实验箱上建立电路

按照仿真电路原理图在实验箱上实现真实的两个 2 位二进制数相乘的乘法器电路，其中“积”用实验箱上的十进制七段 LED 数码管来显示。

2、实验结果检查

(1) 按照下表检查乘法器的所有功能，指出错误和问题，提示学生改正，直到问题完全解决。

两个 2 位二进制数相乘的乘法器的输入输出功能表（实验教师填写）

检查内容	是否正确	错误原因	检查内容	是否正确	错误原因	检查内容	是否正确	错误原因
$0 \times 0 = 0$			$1 \times 2 = 2$			$3 \times 0 = 0$		
$0 \times 1 = 0$			$1 \times 3 = 3$			$3 \times 1 = 3$		
$0 \times 2 = 0$			$2 \times 0 = 0$			$3 \times 2 = 6$		
$0 \times 3 = 0$			$2 \times 1 = 2$			$3 \times 3 = 9$		
$1 \times 0 = 0$			$2 \times 2 = 4$					
$1 \times 1 = 1$			$2 \times 3 = 6$					

(2) 如果学生在有问题的情况下不想继续实验，则告知学生，只能按最后时刻完成记分，并在上表中记录问题，在给成绩时予以额外扣分。

(3) 如果临近课程结束的规定时间仍有问题没能解决，指导教师则应填写上表记录问题，在给成绩的时候予以额外扣分。

(4) 检查完毕后指导教师签字并记录完成时刻，立即将电路拆除。

记录完成时刻：

实验教师（签字）：

（选做）其它实验 06 的组合逻辑实验：

(1) 用 74HC86（1 片）、74HC08（1 片）和 74HC32（1 片）设计实现的一位全加器电路。

(2) 用 74HC00（2 片）设计实现的 3 人多数表决电路。

(3) 用数据选择器 74HC153 和 74HC04 设计实现的一位全加器电路。

(4) 用数据选择器 74HC151 设计实现的 3 人多数表决电路。

(5) 用 3-8 译码器 74HC138 和 74HC20 设计实现的一位全加器电路。

实验教师（签字）：

本实践部分无需课上提交，在与实验指导教师确认签字后要扫描成 PDF 与实验作业合并提交！