

总线的概念与分类

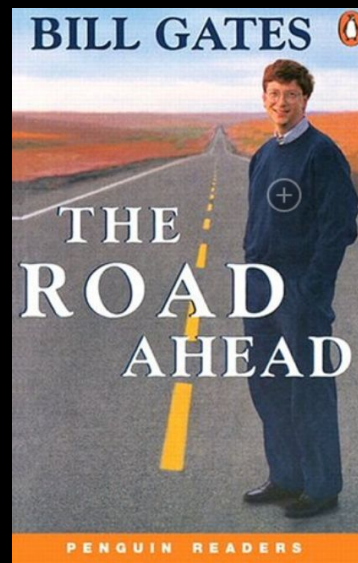
大连理工大学 赖晓晨

即插即用 (P&P)

- 早期的个人计算机，为系统增加设备时，需要人工分配IO地址，IRQ，DMA内存段等系统资源。
- 1995年，windows95发布，首次支持plug and play技术。

ROAD AHEAD

plug and pray



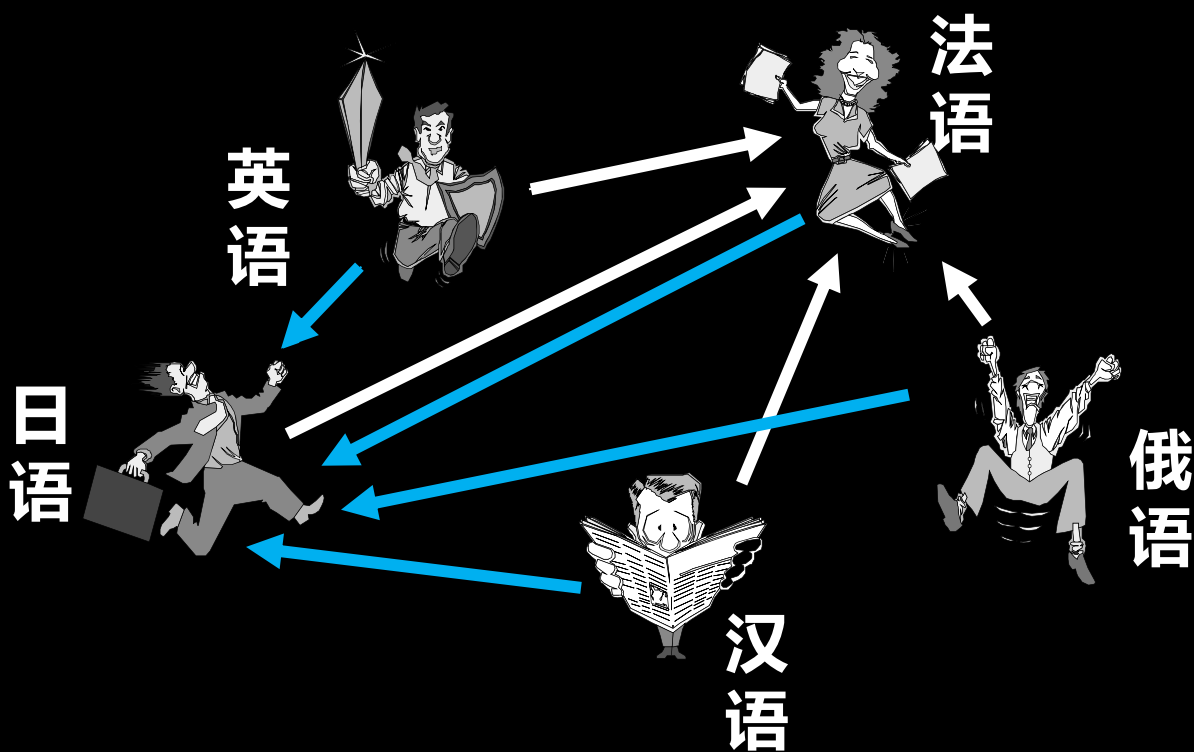
ROLL AHEAD



一、总线的基本概念

➤ 采用总线的必要性

分散连接 vs 总线连接

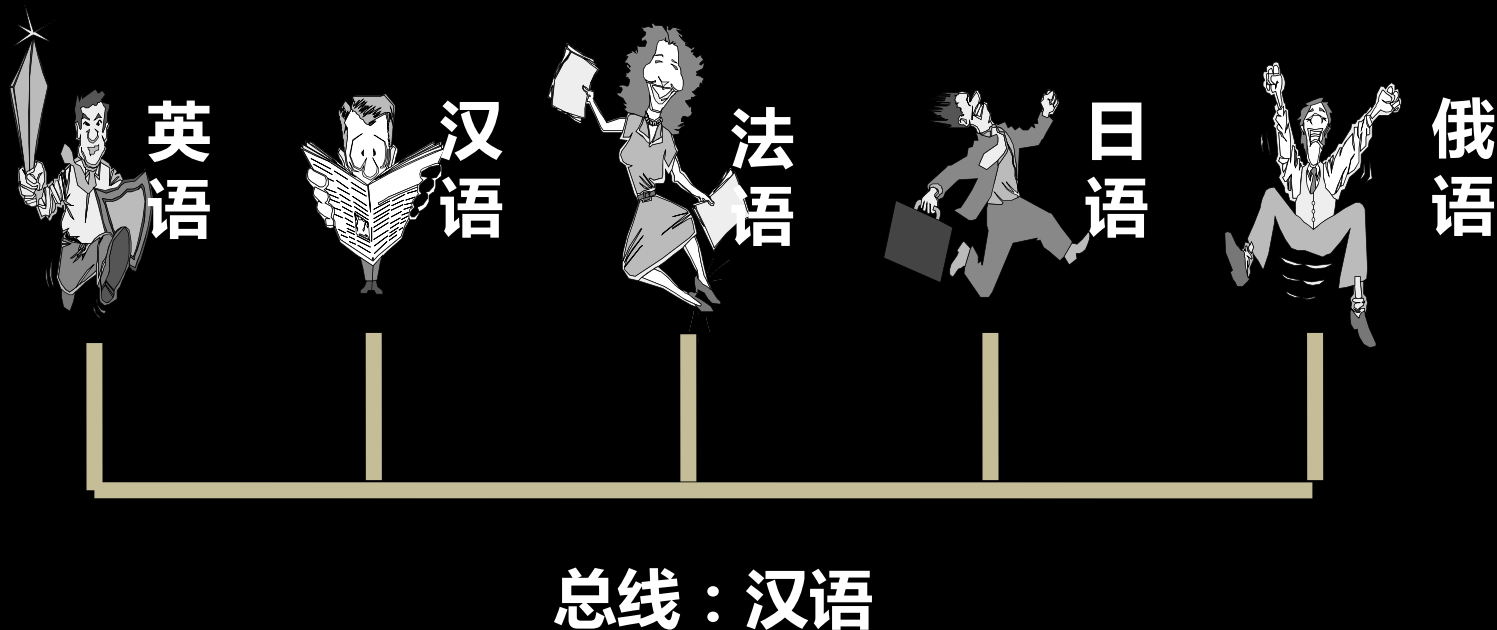


连接复杂
扩展困难

一、总线的基本概念

➤ 采用总线的必要性

分散连接 vs 总线连接



一、总线的基本概念

➤ 总线的概念

总线是连接多个部件的信息传输线，是各部件共享的传输介质。总线由许多传输线或通道构成，每条线可以传送一个二进制位。

➤ 总线的特点

总线上有**超过**一个信息接收部件，且在任一时刻，只允许有**一个**部件向总线发送信息。

二、总线的分类

1. 片内总线

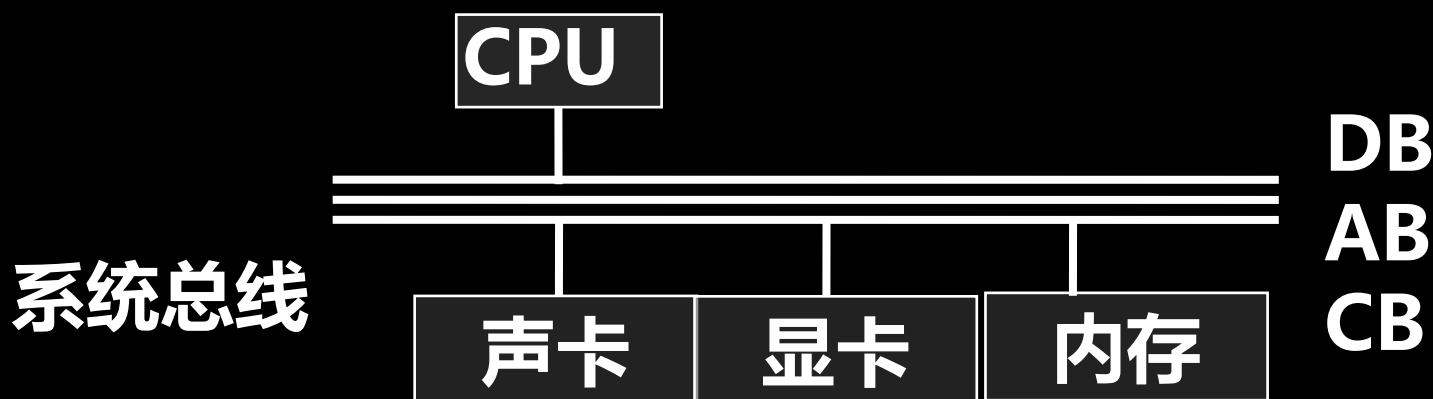
芯片内部总线，例如处理器核和cache之间的总线



片内总线不可见哦~~

2. 系统总线（板级总线）

处理器与主存、I/O等部件之间的信息传输线

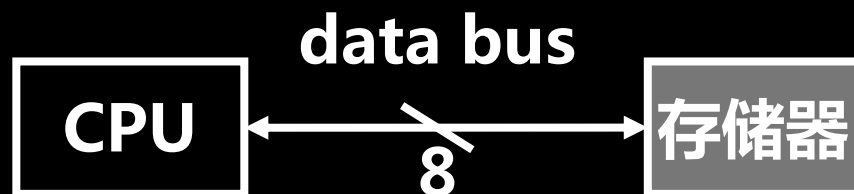


三总线结构：数据总线、地址总线、控制总线

打开机箱可以看到系统总线~~

(1) 数据总线

- 双向传输总线。
- 数据总线的位数称为数据总线宽度，即为**机器位数**，与机器字长、存储器字长有关



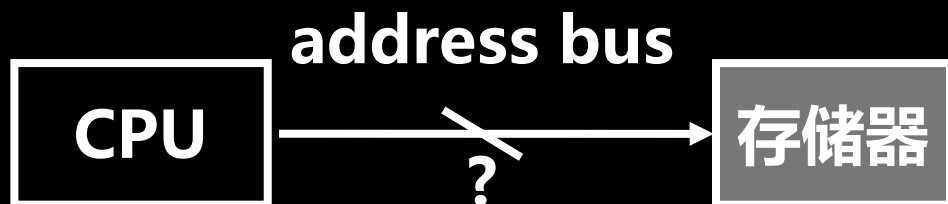
(2) 地址总线

- 用来标识主存或I/O设备上存储单元的位置。
- 单向总线



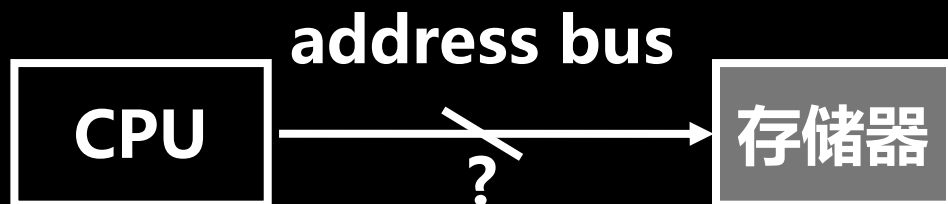
(2) 地址总线

- 用来标识主存或I/O设备上存储单元的位置。
- 单向总线
- 地址总线的位数如何确定？

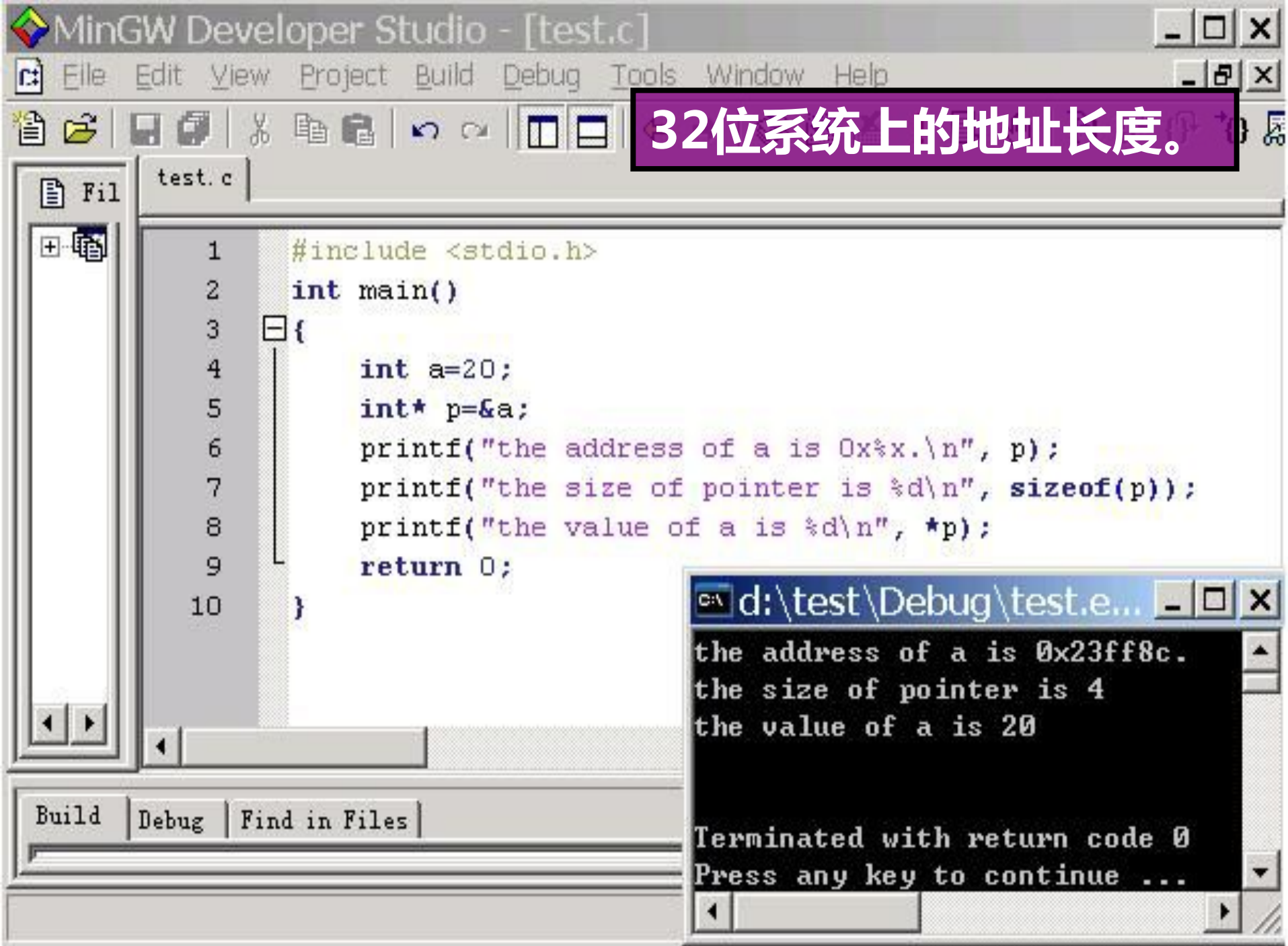


(2) 地址总线

- 用来标识主存或I/O设备上存储单元的位置。
- 单向总线
- 地址总线的位数如何确定？



- 地址总线的位数与存储单元的**个数有关**，与存储单元的**二进制位长度无关**。如地址总线有 n 条，则最多可以寻址到 2^n 个存储单元。



问题：

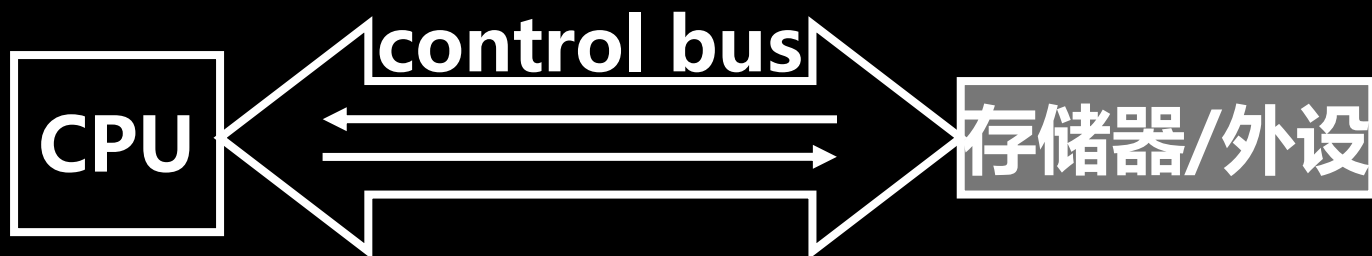
回答以下问题（寻址到字节）：

- 如有256B存储单元，需要多少条地址线？
- 如有2KB存储单元，需要多少条地址线？
- 如有16MB存储单元，需要多少条地址线？
- 如有4GB存储单元，需要多少条地址线？

(3) 控制总线

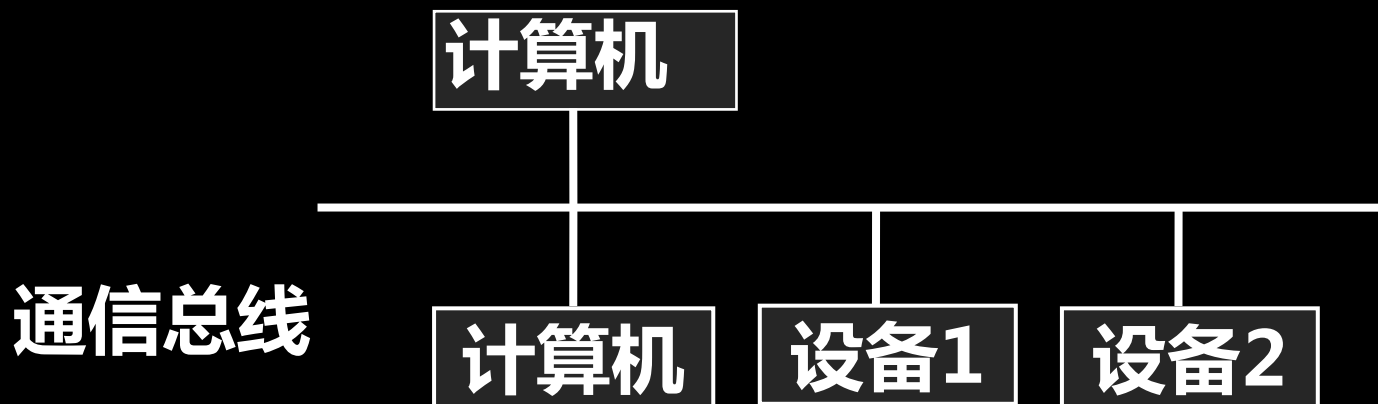
- 用来发出各种控制信号的传输线。
- 单一控制线通常是单向的，控制总线总体来说
是双向总线。
- 典型控制线

复位、时钟、中断相关、总线请求、存储器读写、I/O读写、忙闲检测等。



3. 通信总线

计算机系统之间，或计算机与其他设备之间的信息传输线，包括串行和并行两种工作模式。

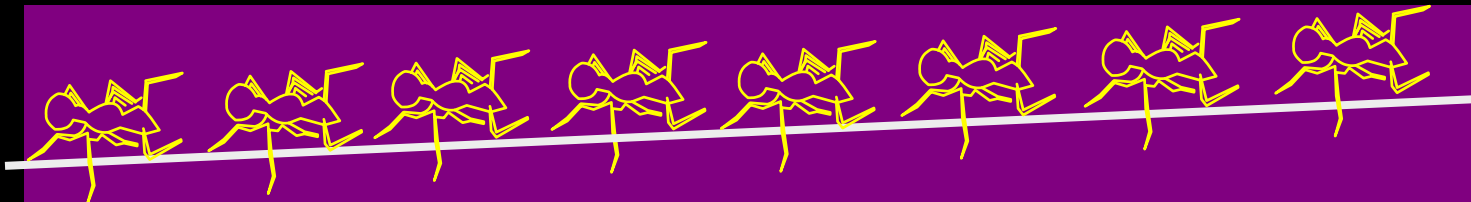


通信总线的特点

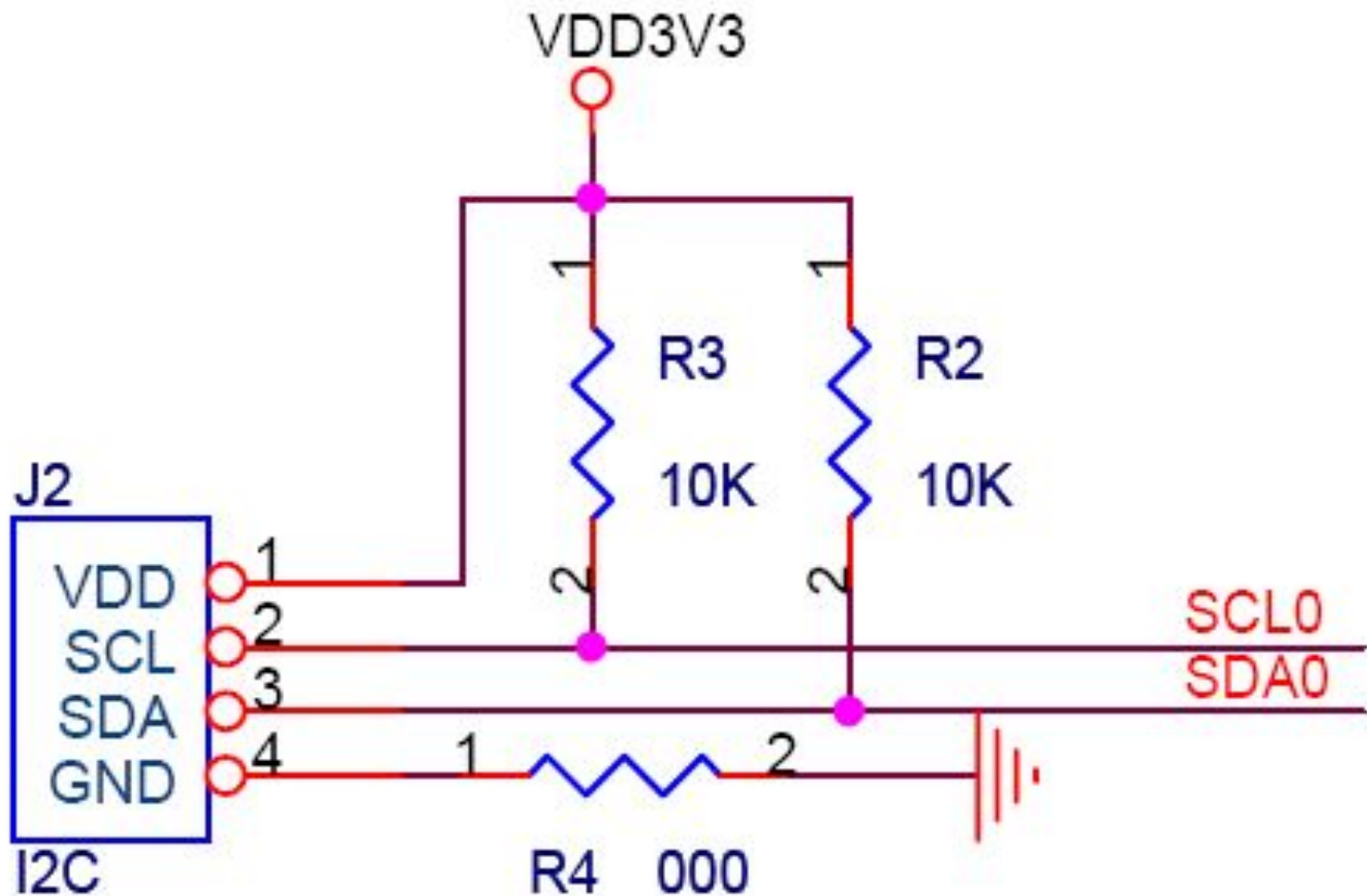
类别繁杂，连接规格、传输距离、速度、工作模式各不相同。传输速度和距离成反比。

(1) 串行通信

- 数据在单条1位宽的传输线上一位一位按顺序依次传送。
- 适宜远距离数据传送，可从几米到几千千米。成本低。
- 一个字节分8次传送完毕
 - MSB : Most Significant Bit
 - LSB : Least Significant Bit

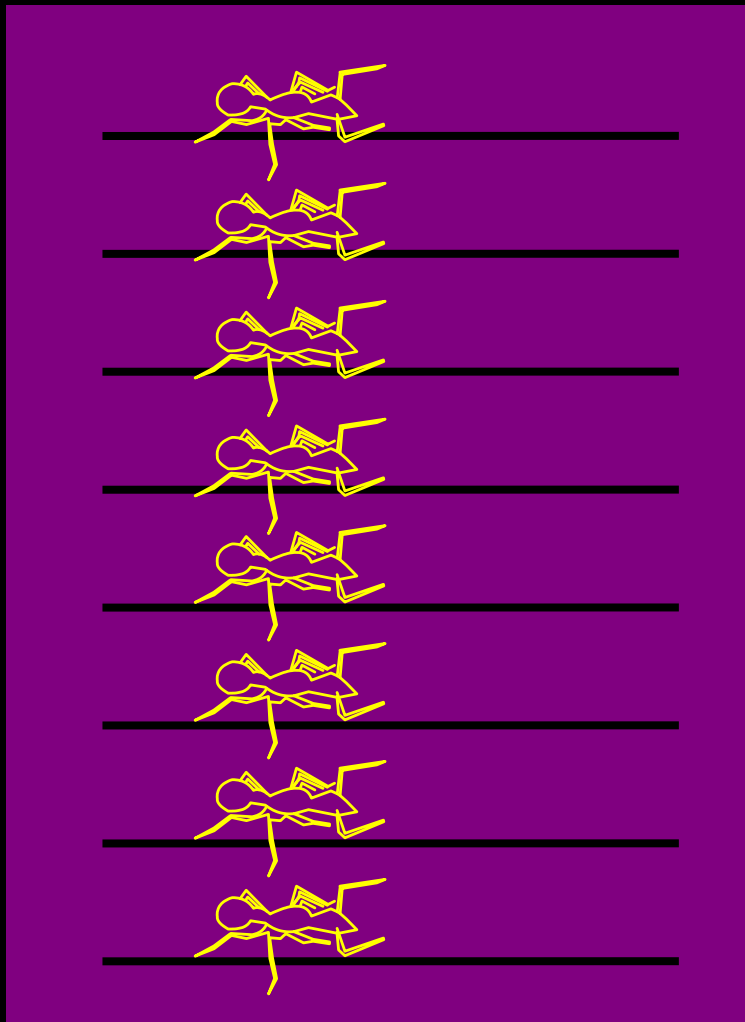


串行通信举例：IIC串行总线

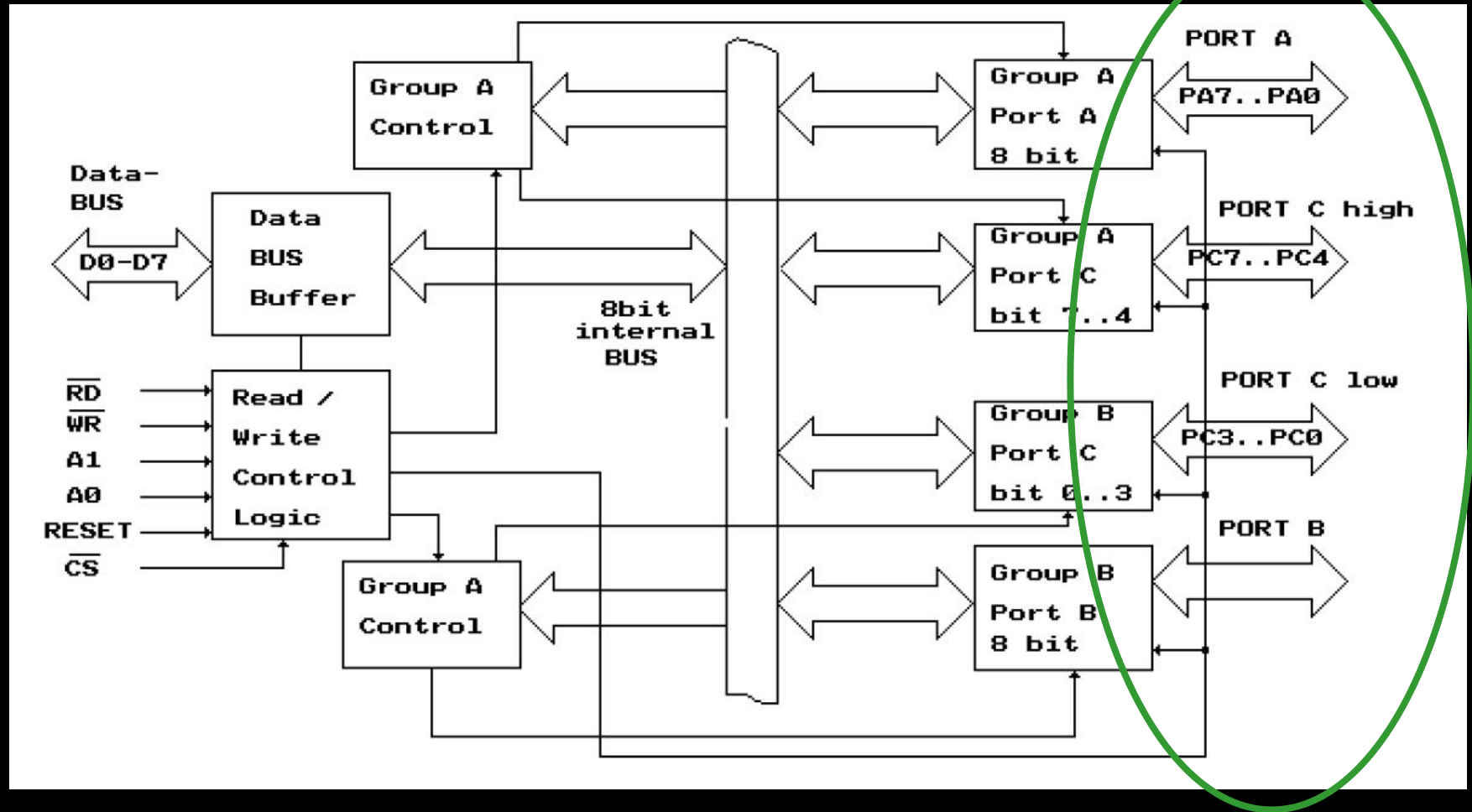


(2) 并行通信

- 数据在多条1位宽的传输线上并行传送，同时由源传送到目的地。
- 适宜近距离的数据传送，通常小于30米。
- 短距离**低时钟频率**情况下，传输速度远快于串行方式。

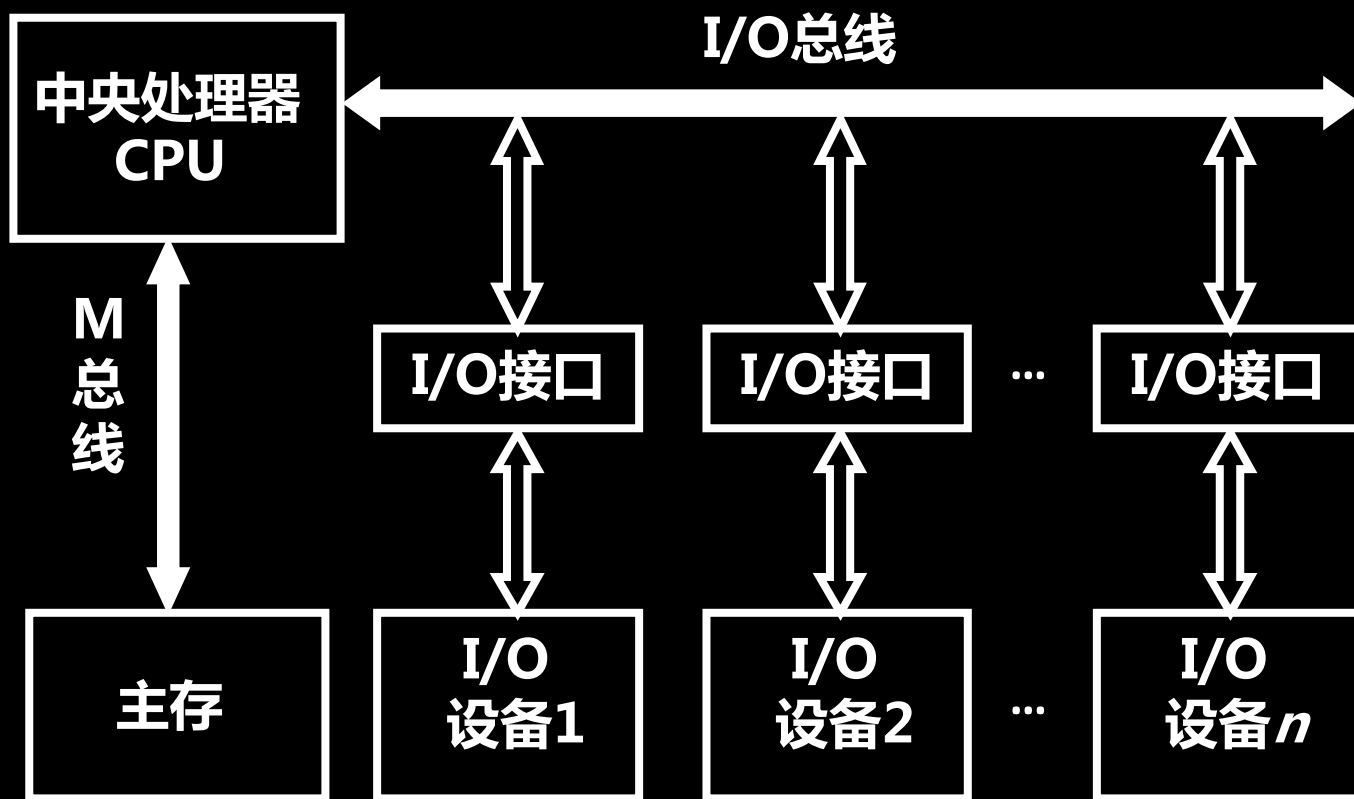


通过8255并口控制器扩展并行口



三、总线结构举例

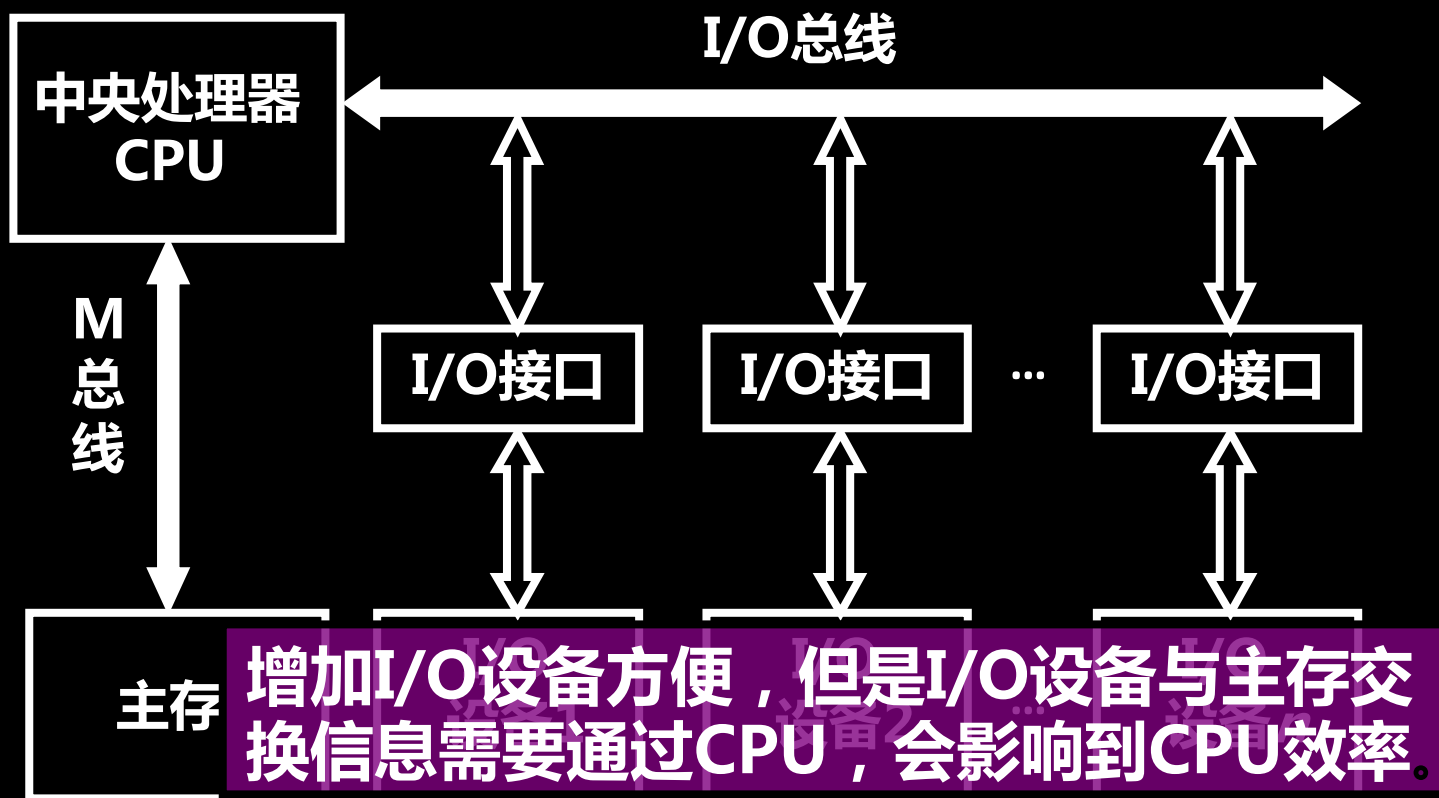
1. 面向CPU的双总线结构



M总线：存储总线； I/O总线：输入输出总线

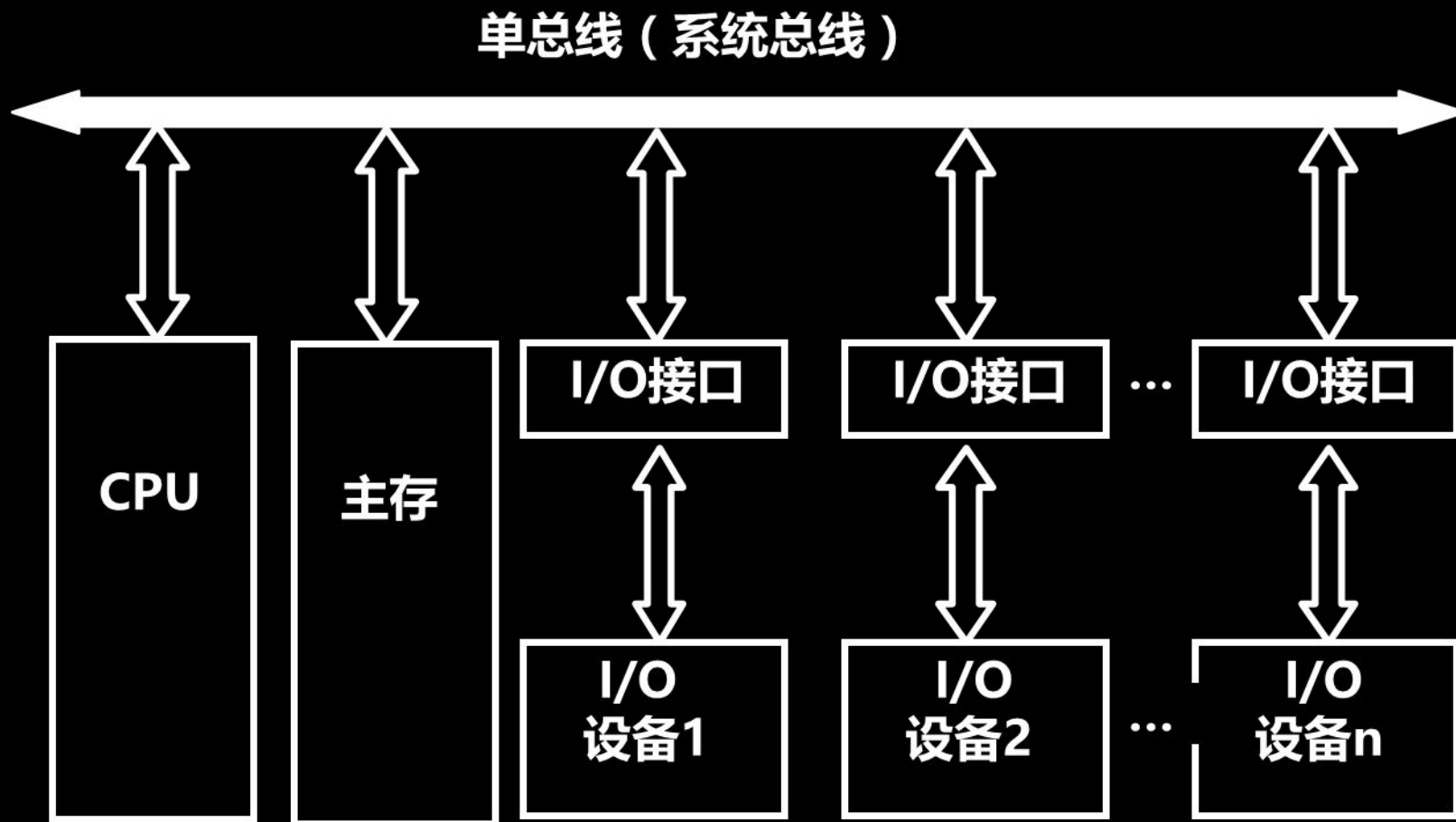
三、总线结构举例

1. 面向CPU的双总线结构

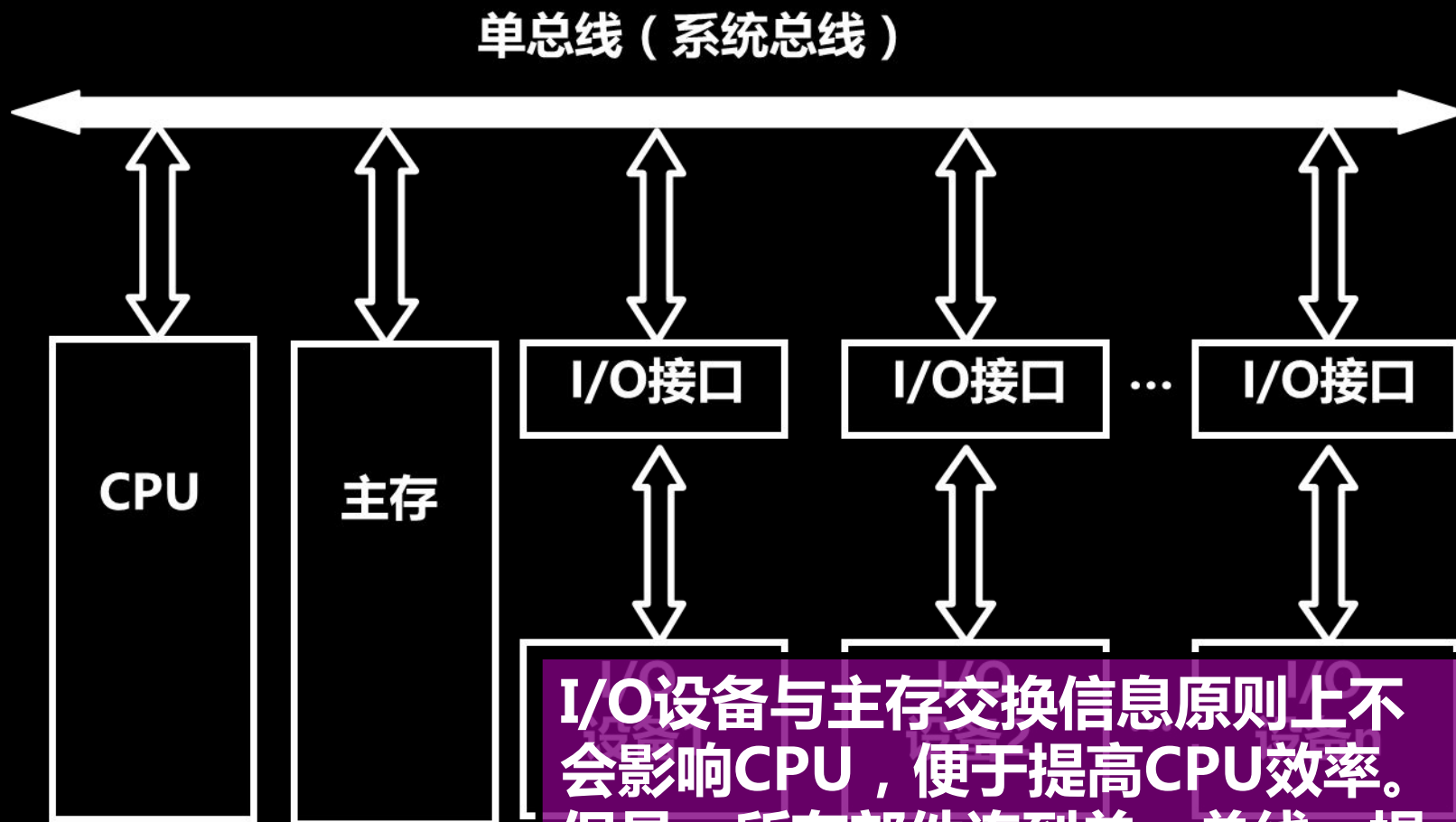


M总线：存储总线； I/O总线：输入输出总线

2. 单总线结构

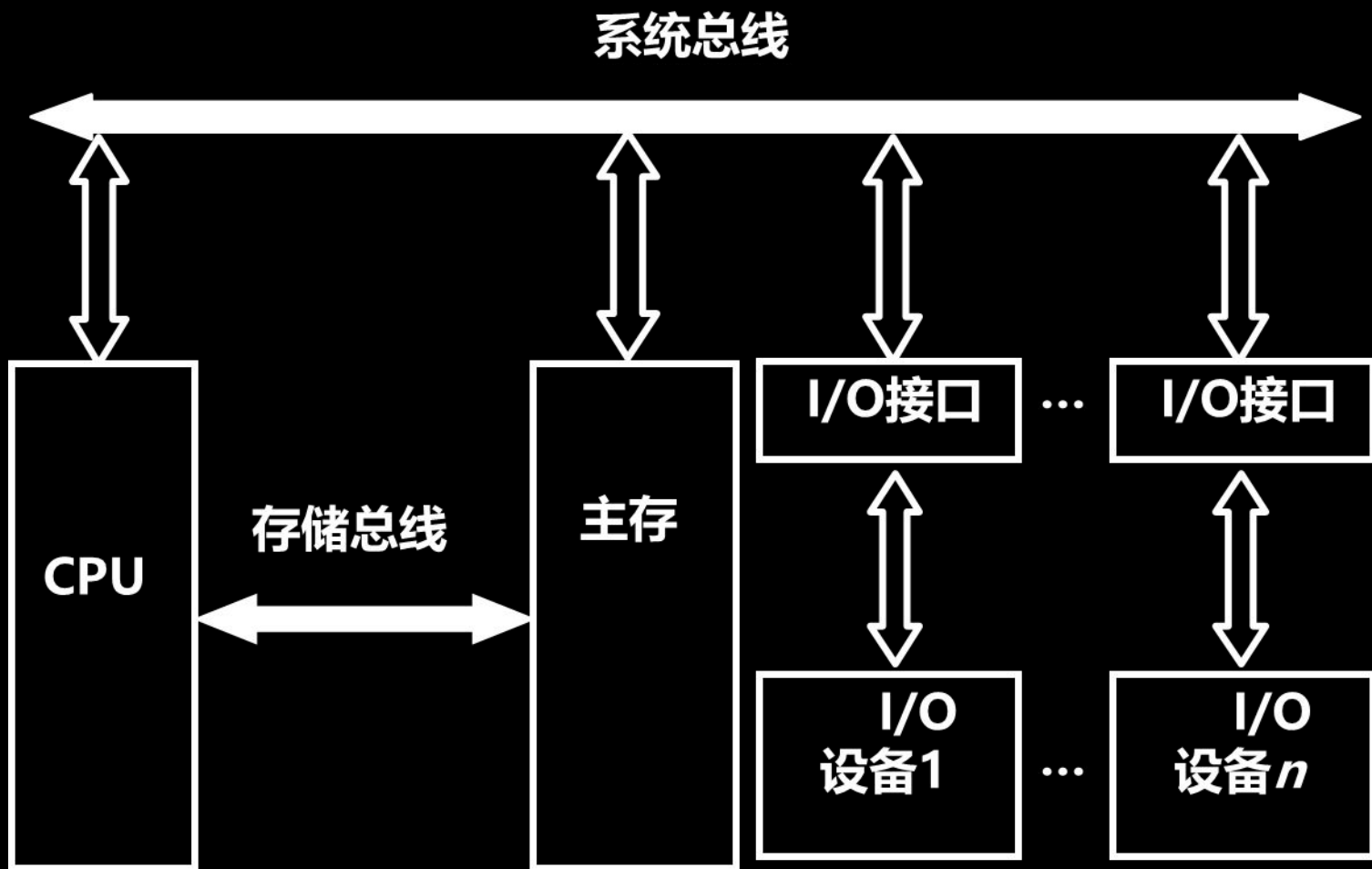


2. 单总线结构

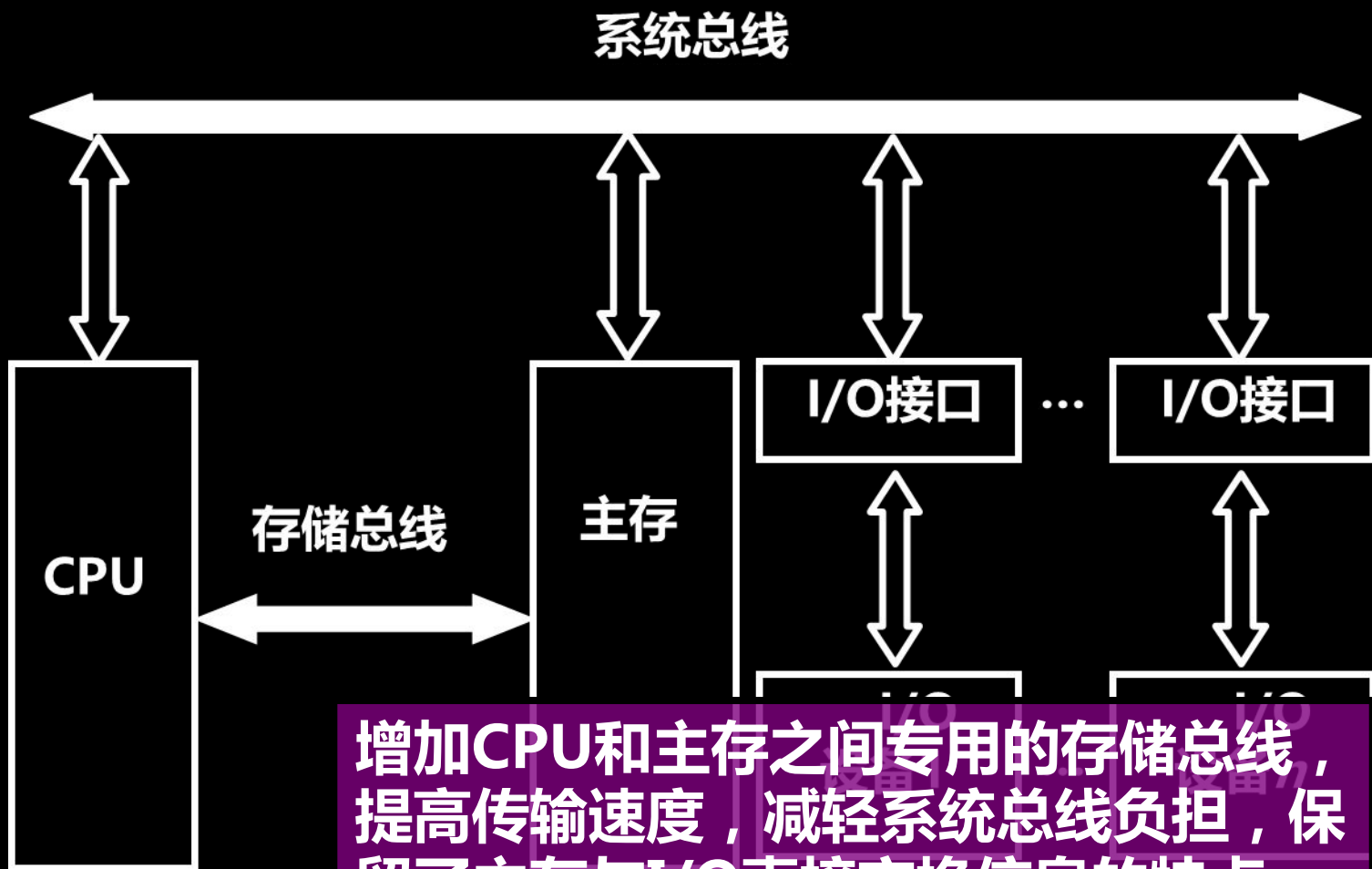


I/O设备与主存交换信息原则上不会影响CPU，便于提高CPU效率。但是，所有部件连到单一总线，提高冲突率，影响整机性能。
(PDP-11、DJS183)

3. 面向存储器的双总线结构



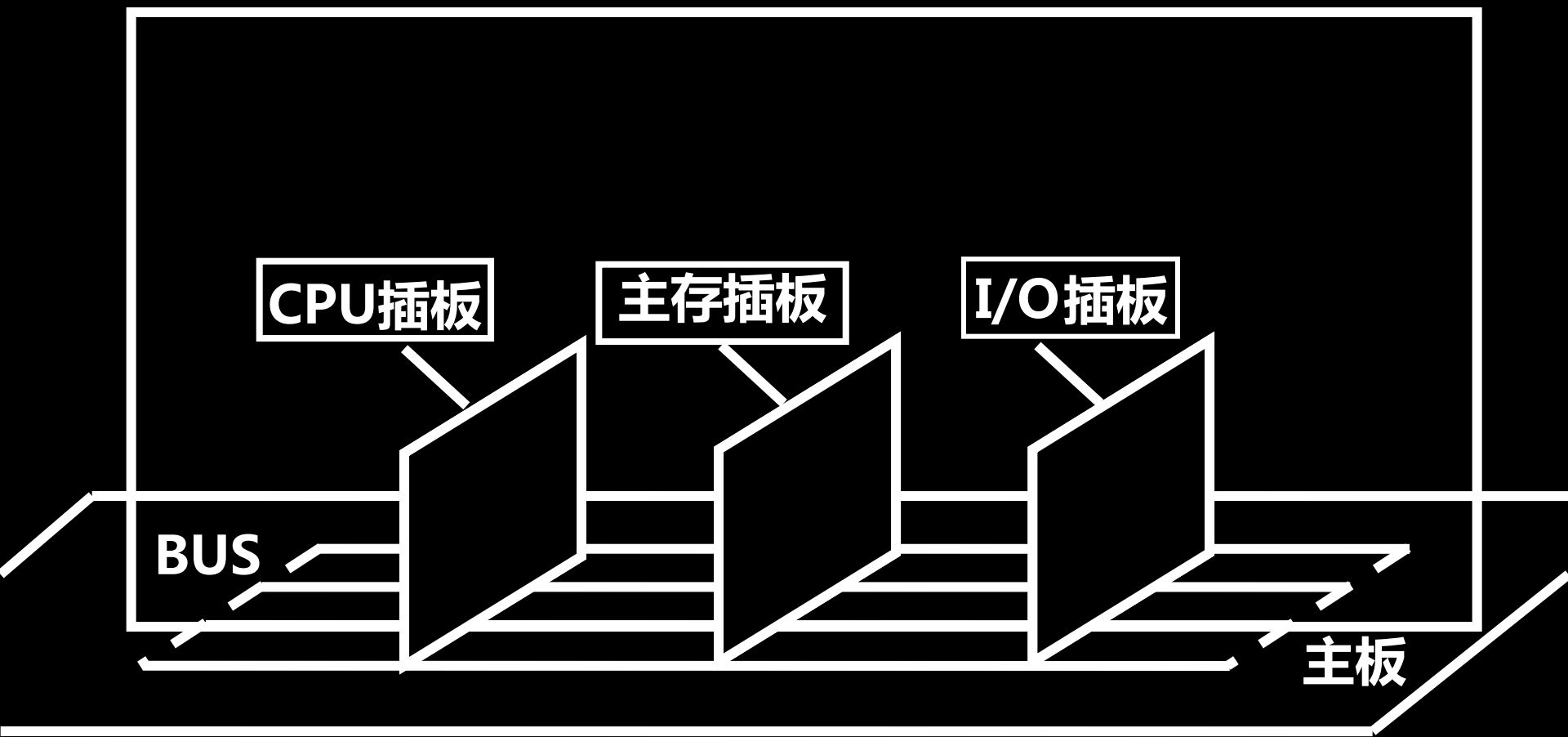
3. 面向存储器的双总线结构



增加CPU和主存之间专用的存储总线，提高传输速度，减轻系统总线负担，保留了主存与I/O直接交换信息的特点。

四、总线特性及性能指标

1. 总线的物理实现



2. 总线特性

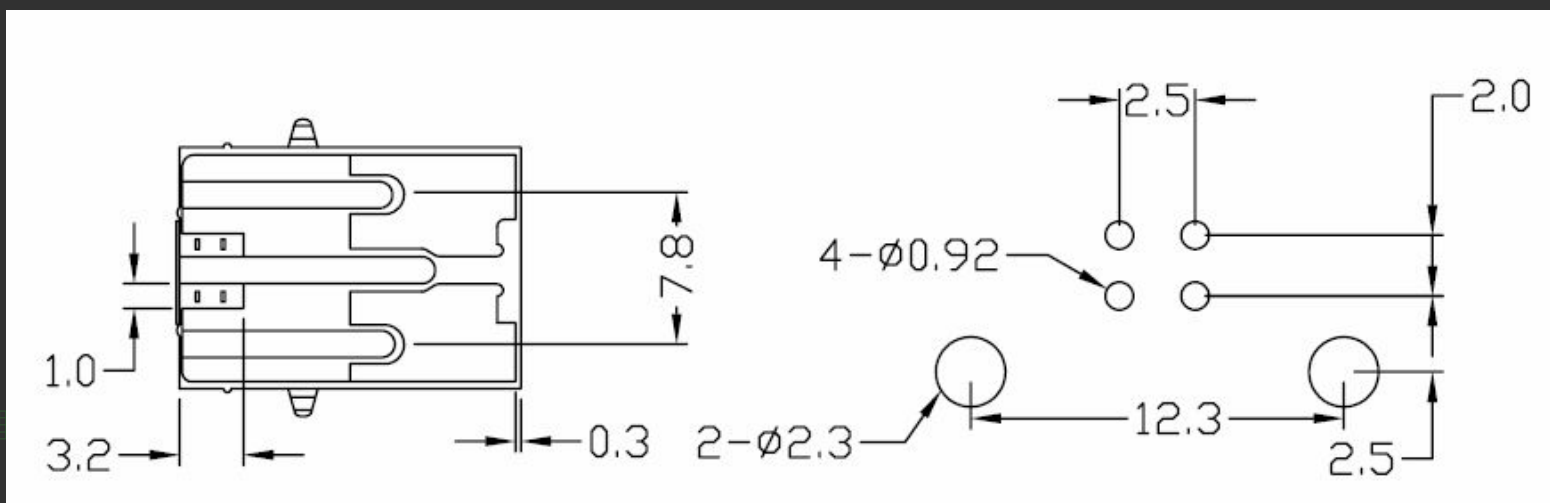
➤机械特性：

物理尺寸、插头形状、管脚数、排列顺序。

➤电气特性：

信号线的电平范围。逻辑“1”，逻辑“0”。

TTL电平、CMOS电平。



2. 总线特性

➤机械特性：

物理尺寸、插头形状、管脚数、排列顺序。

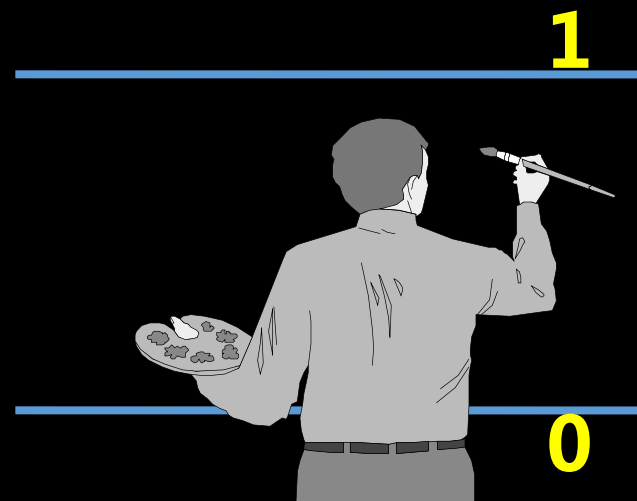
➤电气特性：

信号线的电平范围。逻辑“1”，逻辑“0”。

TTL电平

CMOS电平

RS-232C



2. 总线特性

➤ 功能特性：

每根传输线的功能：数据、地址、控制。

➤ 时间特性：

信号的前后时序关系。

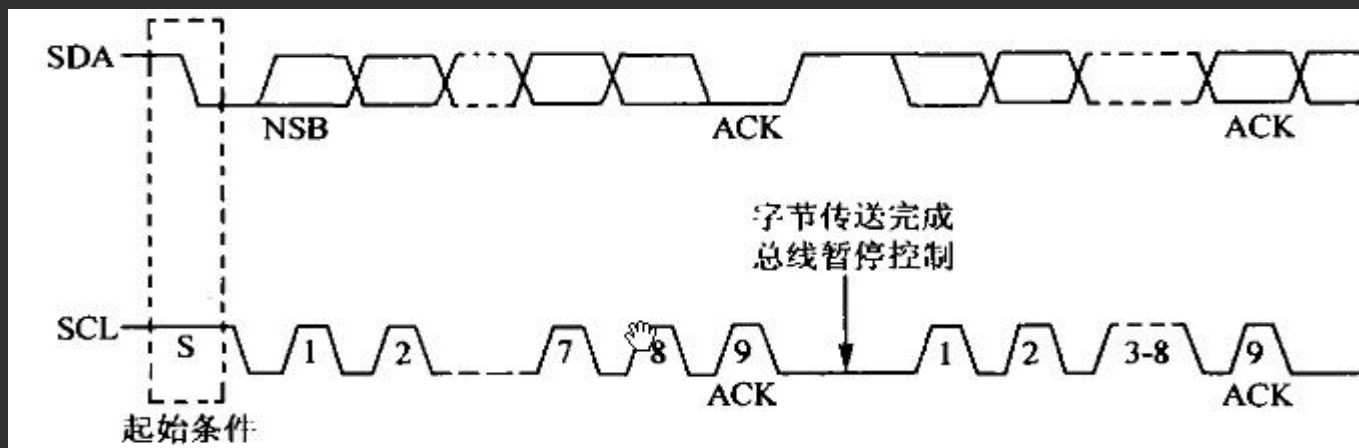
2. 总线特性

➤ 功能特性：

每根传输线的功能：数据、地址、控制。

➤ 时间特性：

信号的前后时序关系。



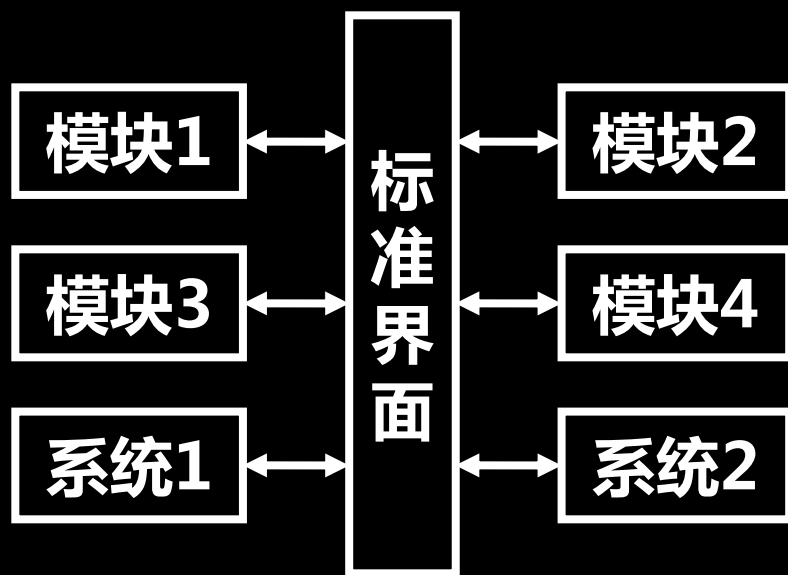
3. 总线性能指标

- 总线宽度：**数据线**位数
- 总线带宽：数据传输速率
- 时钟同步方式：同步、异步
- 总线复用：地址、数据、控制线复用
- 信号线数：三总线所有信号线总数
- 总线控制方式：突发工作、仲裁方式等
- 其他指标：带载能力、电源电压等

五、总线标准

概念：

系统与模块、模块与模块之间的一个互连的标准界面，能够隐藏符合标准的部件内部的操作细节。



模块、系统之间不需知道对方的实现细节。

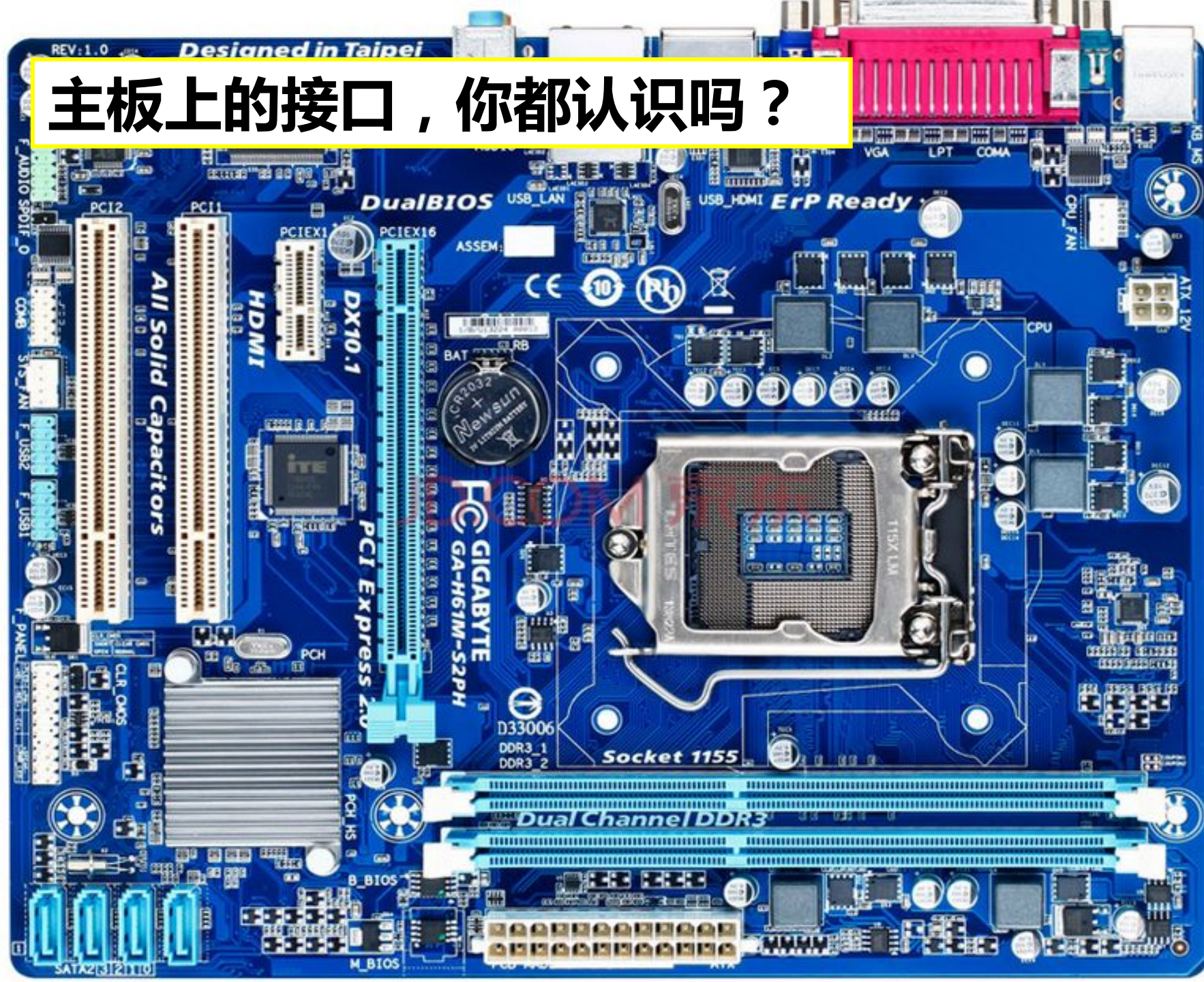
什么样的总线

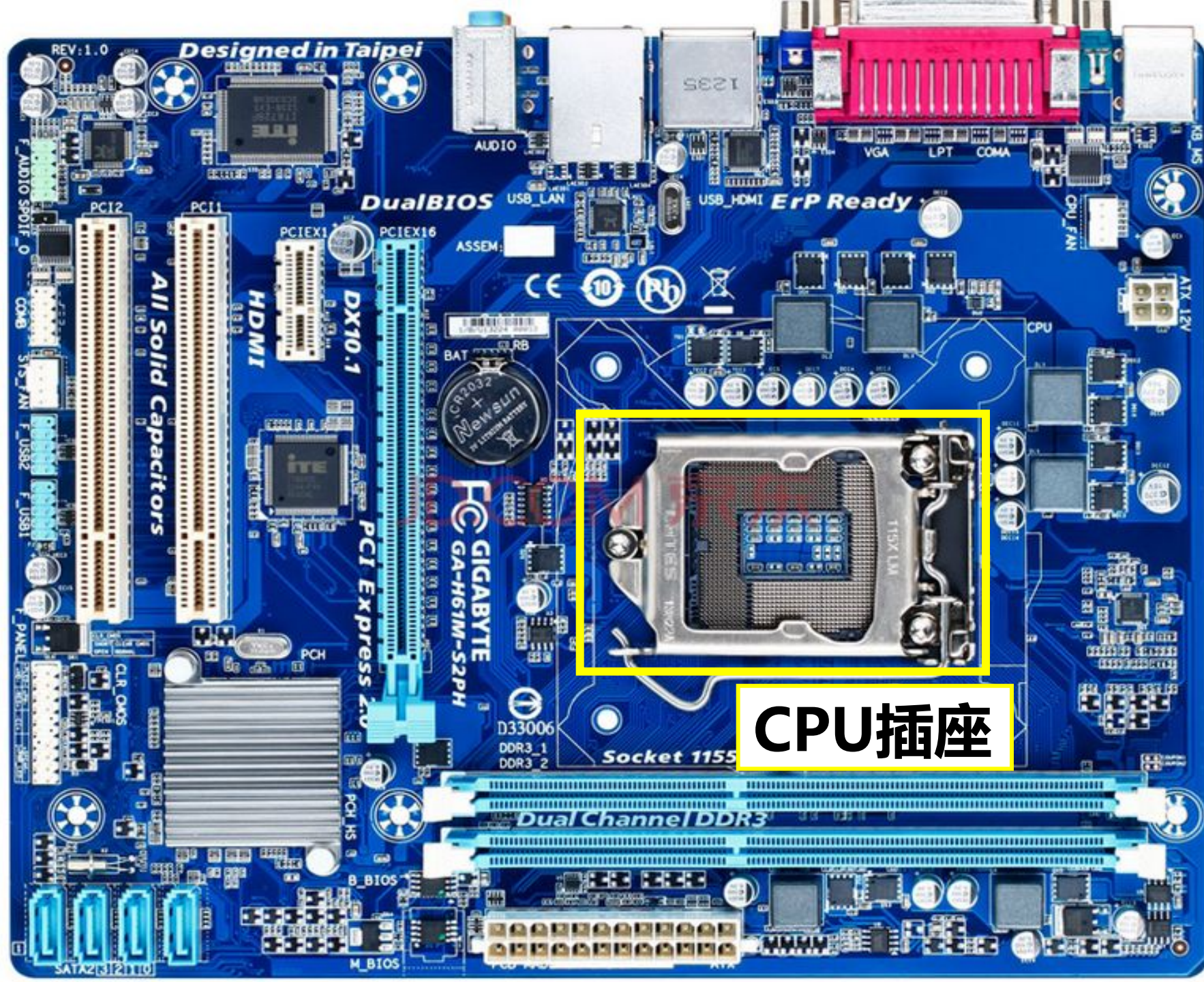
总线标准举例

- ISA/AT总线
- EISA总线
- VESA (VL-BUS) 总线
- PCI总线
- PCIE总线
- AGP总线
- RS-232C总线
- USB总线
- SATA

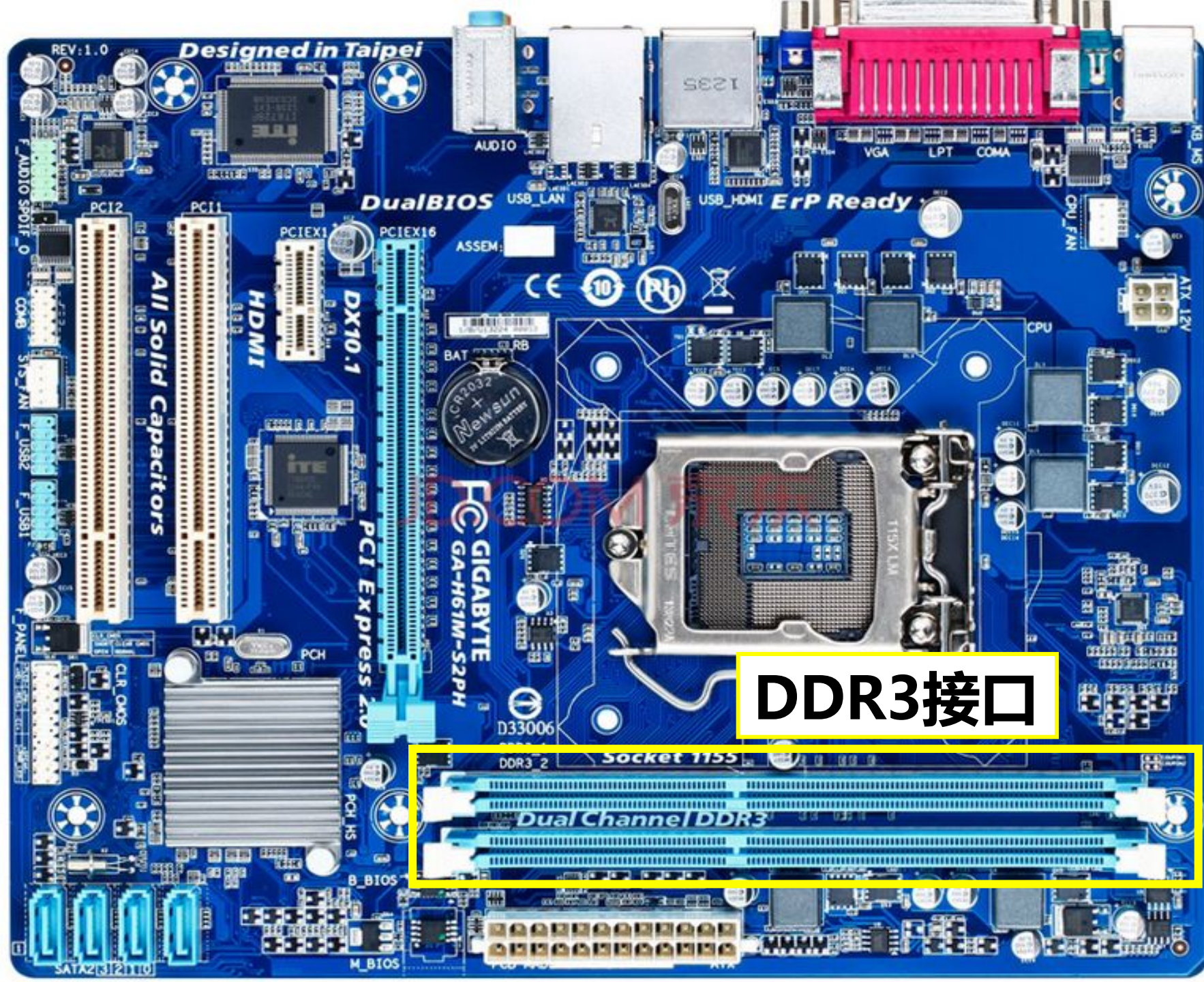


主板上的接口，你都认识吗？





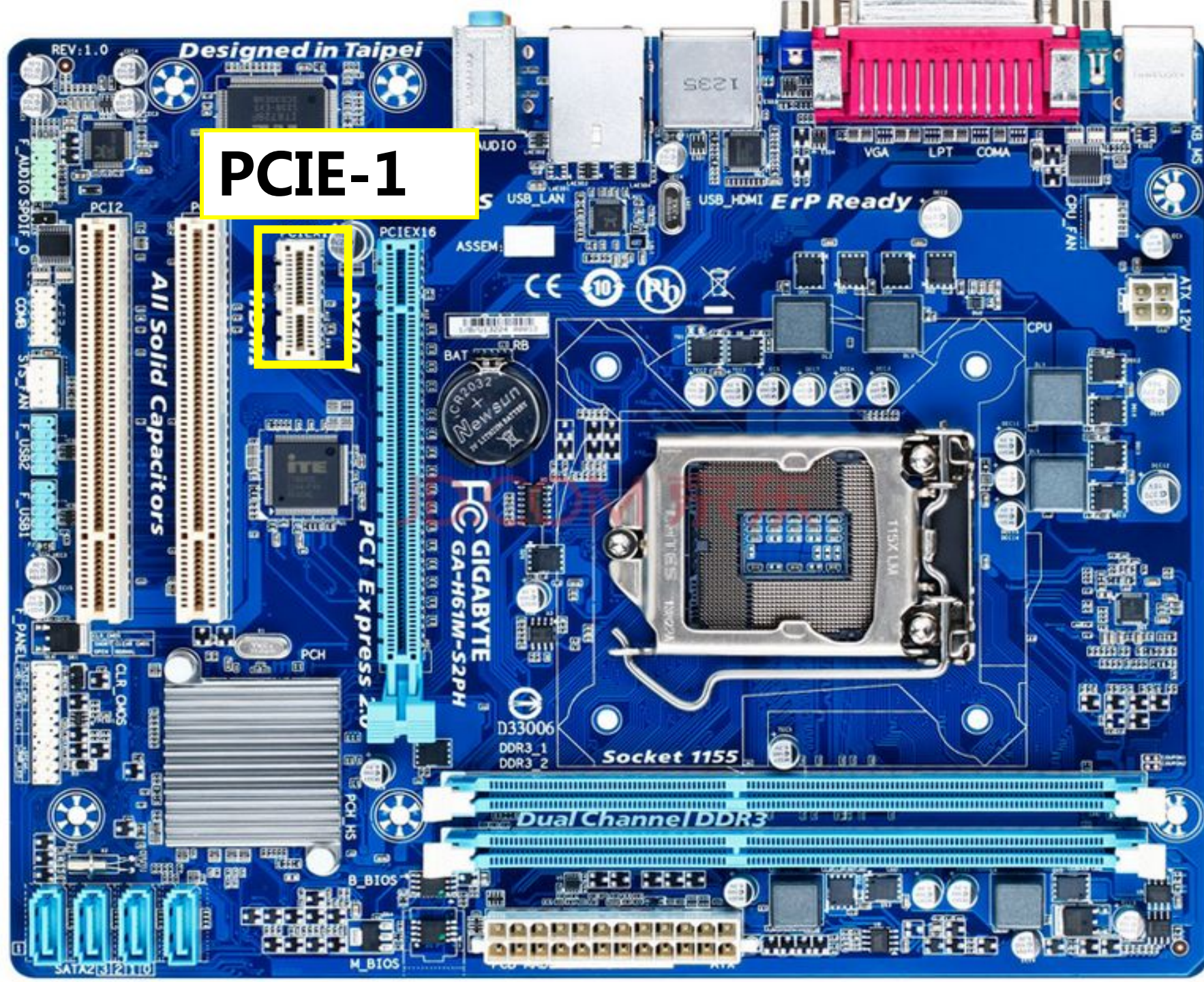
CPU插座



DDR3接口

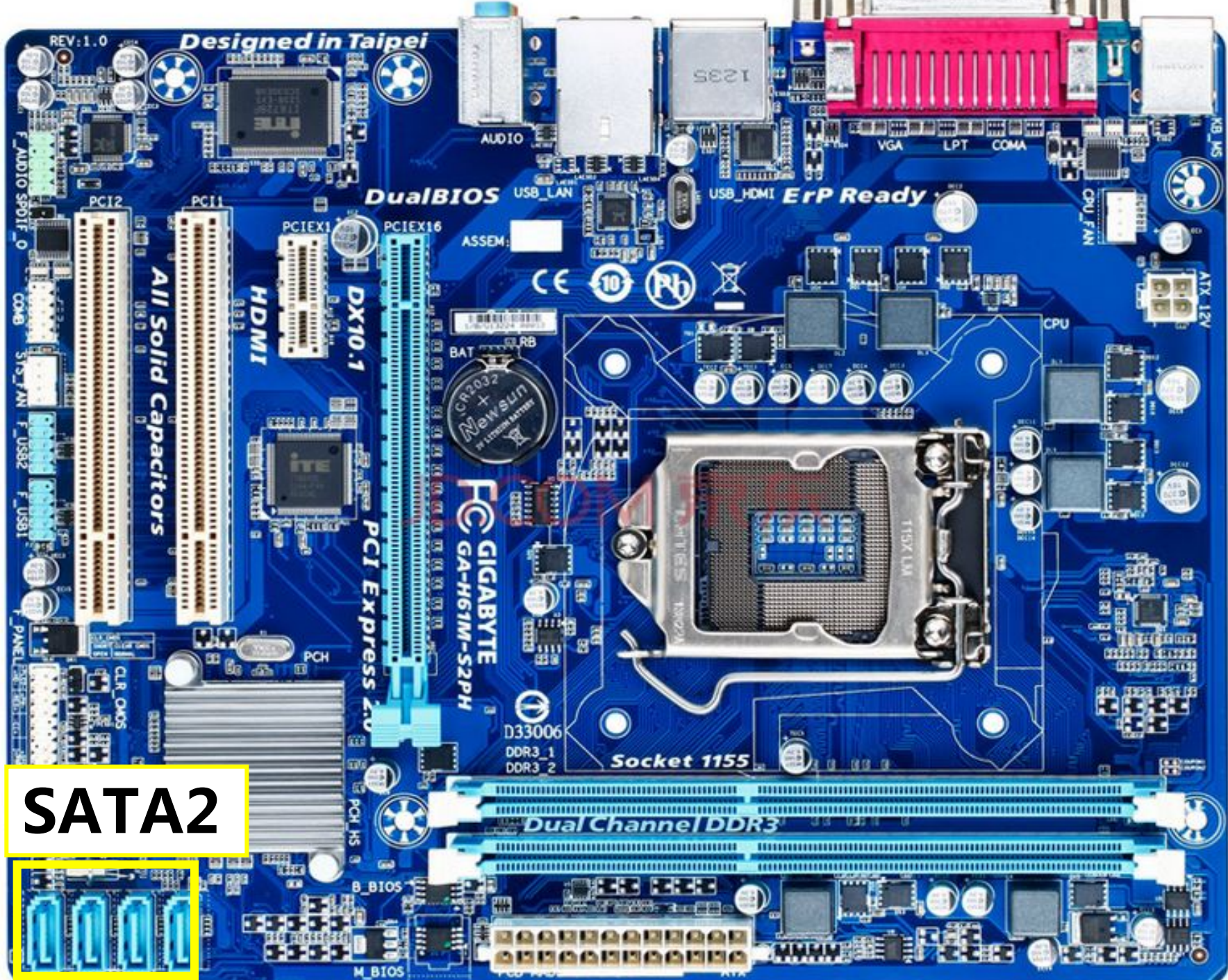
PCIE-16

PCIE-1

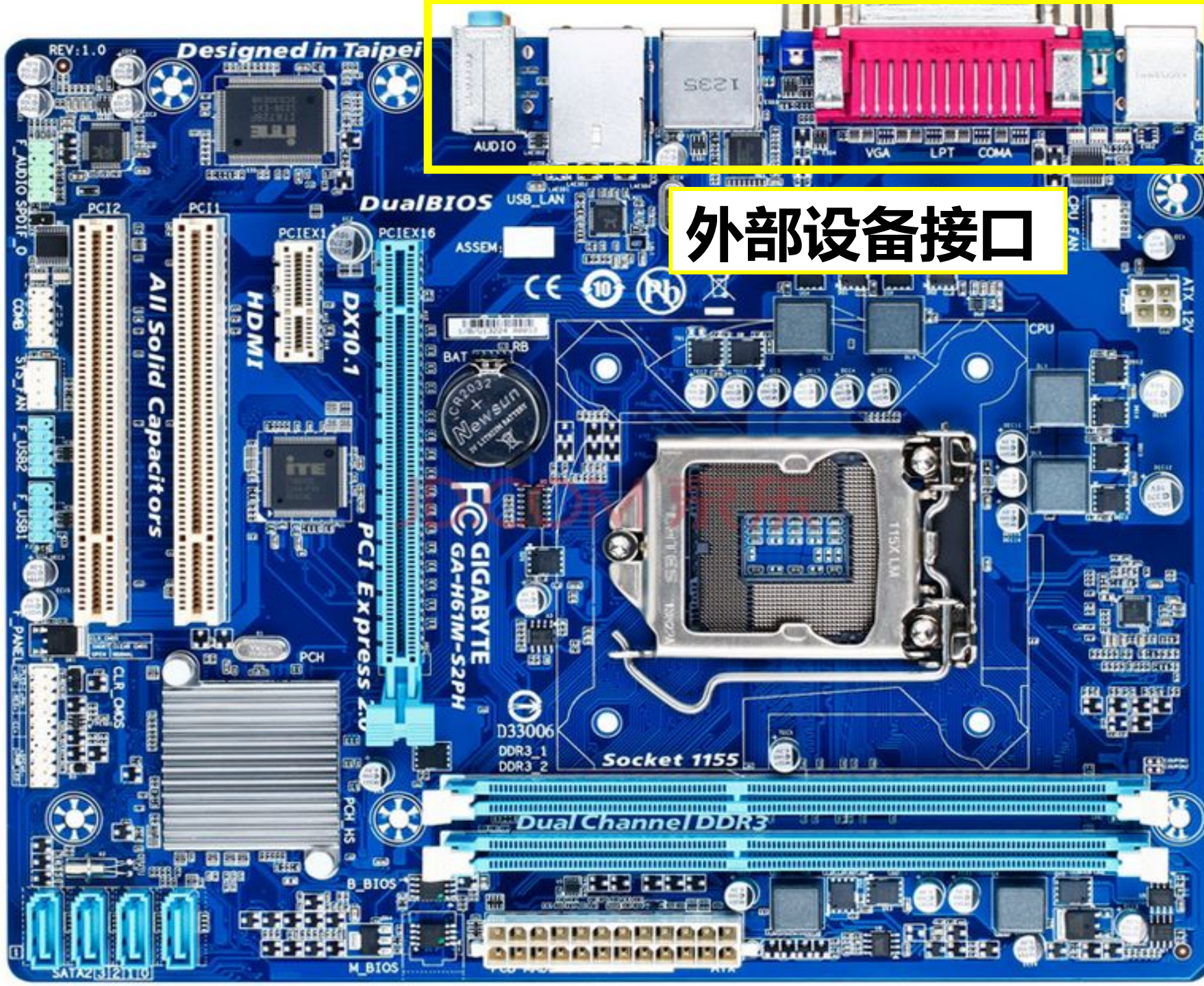


PCI

All Solid Capacitors



SATA2

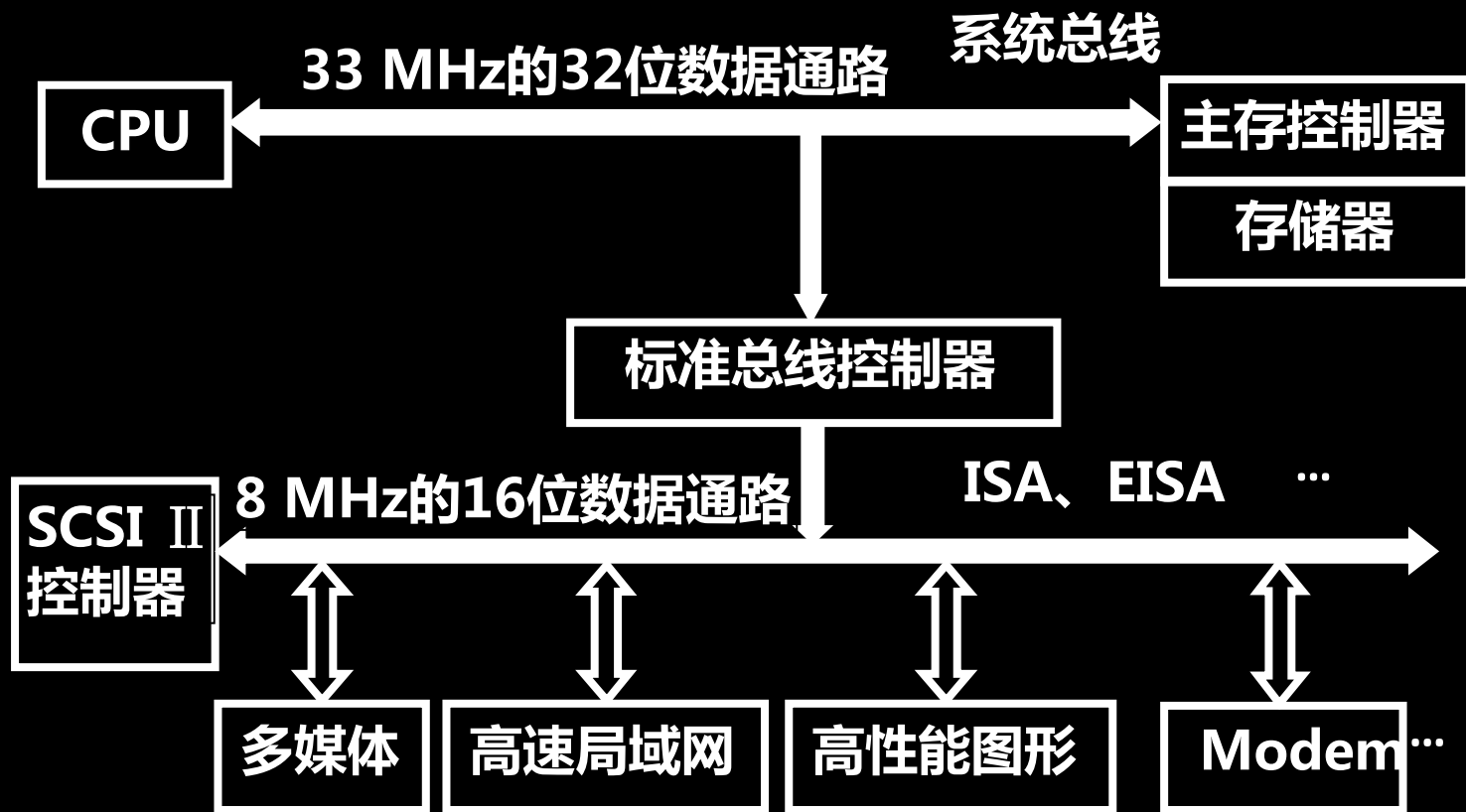


外部设备接口

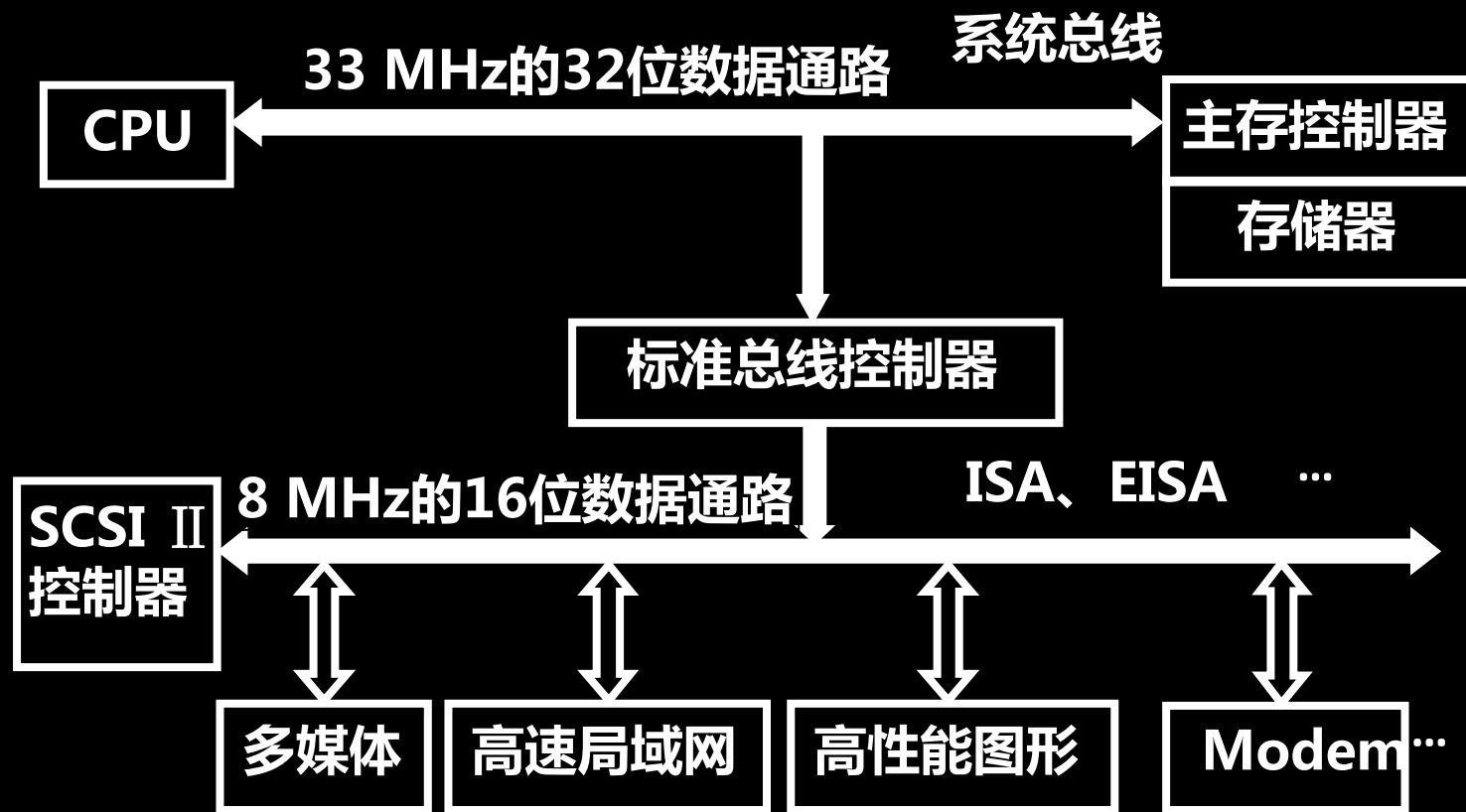
六、总线结构举例

- 传统微型机总线结构
- VL-BUS局部总线结构
- PCI总线结构
- 多层PCI总线结构

1. 传统微型机总线结构

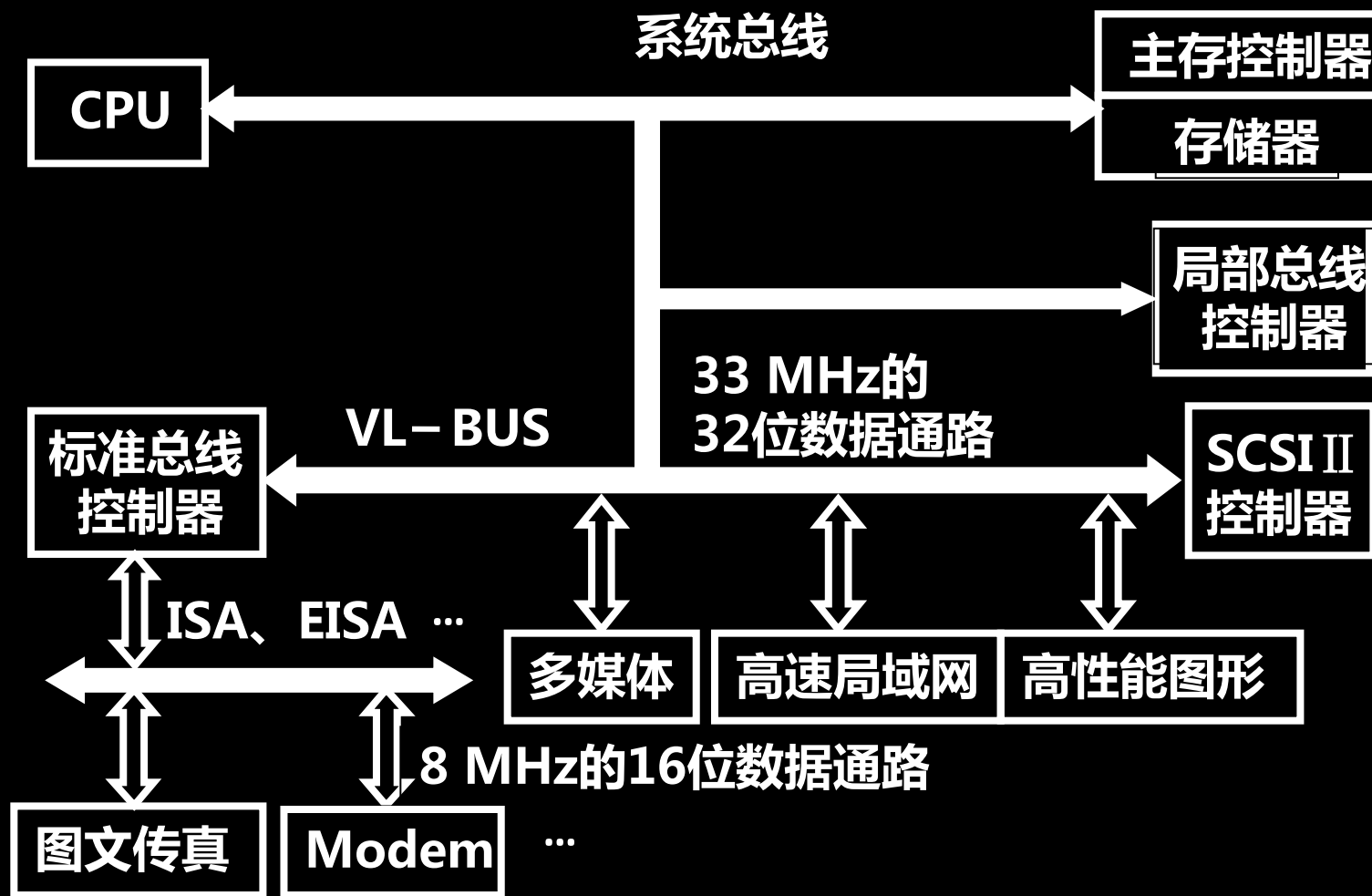


1. 传统微型机总线结构

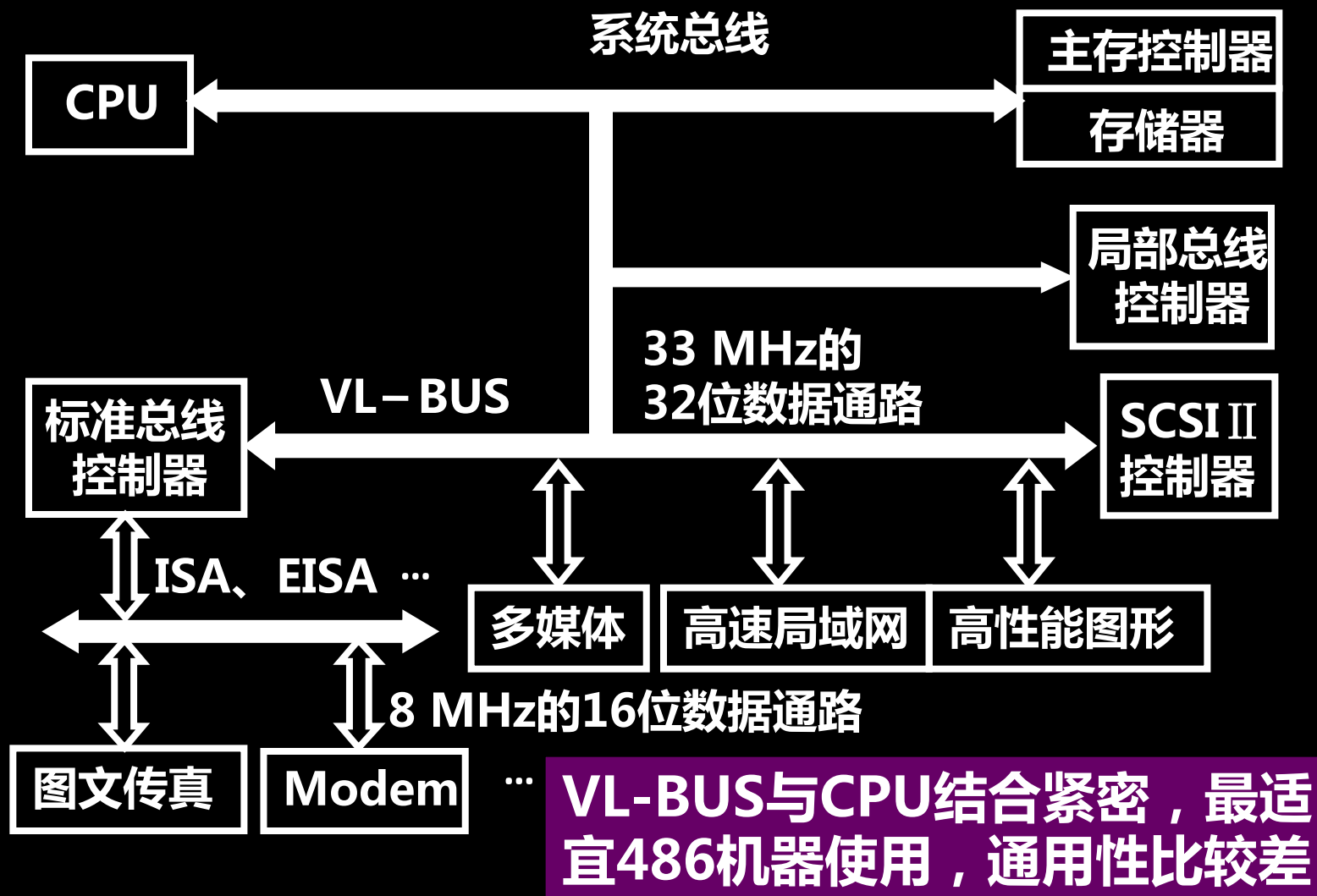


高速和低速设备都挂载在ISA、EISA总线上，势必造成总线瓶颈。应该高速设备靠近CPU，低速设备远离CPU

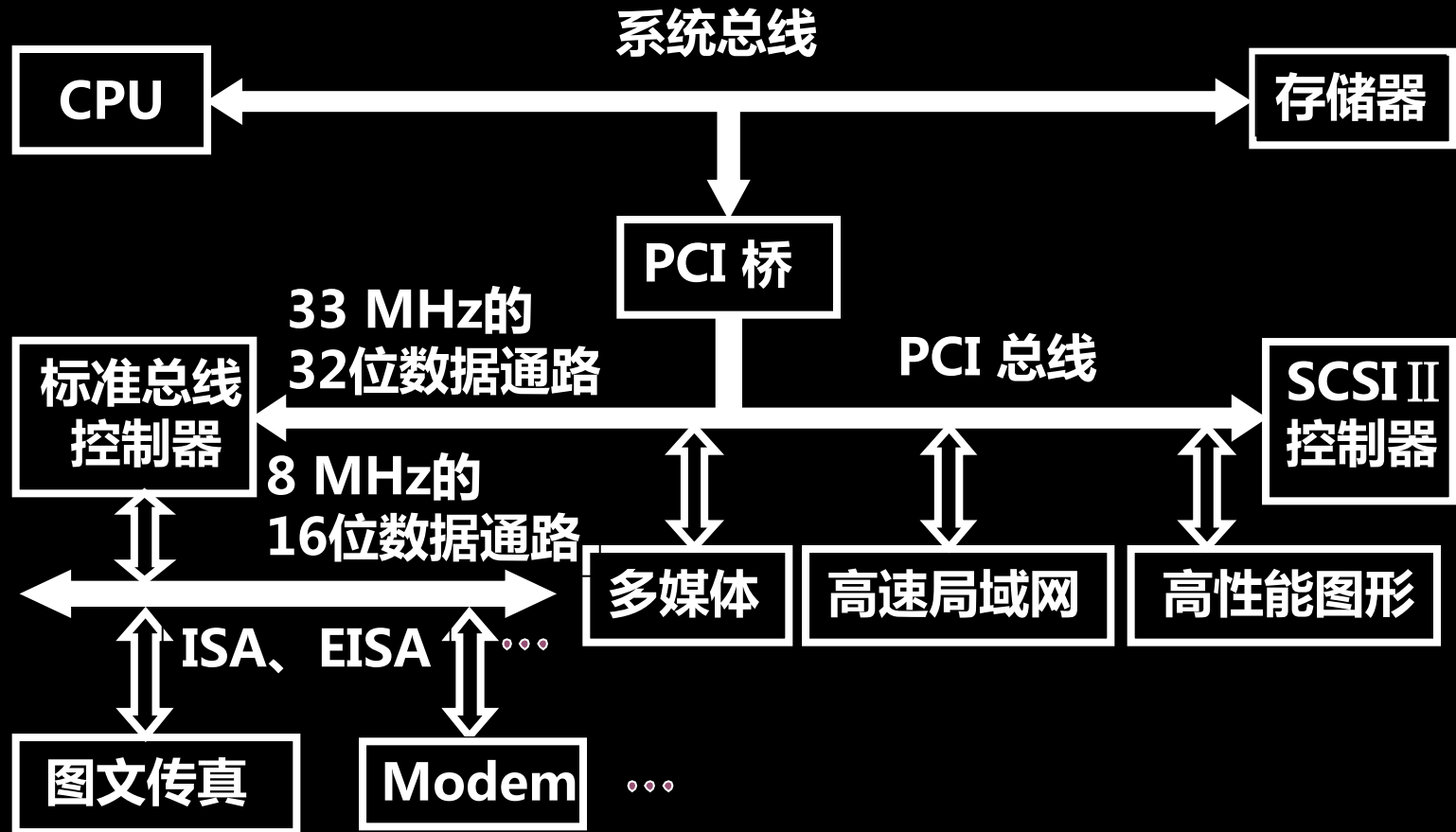
2. VL-BUS局部总线结构



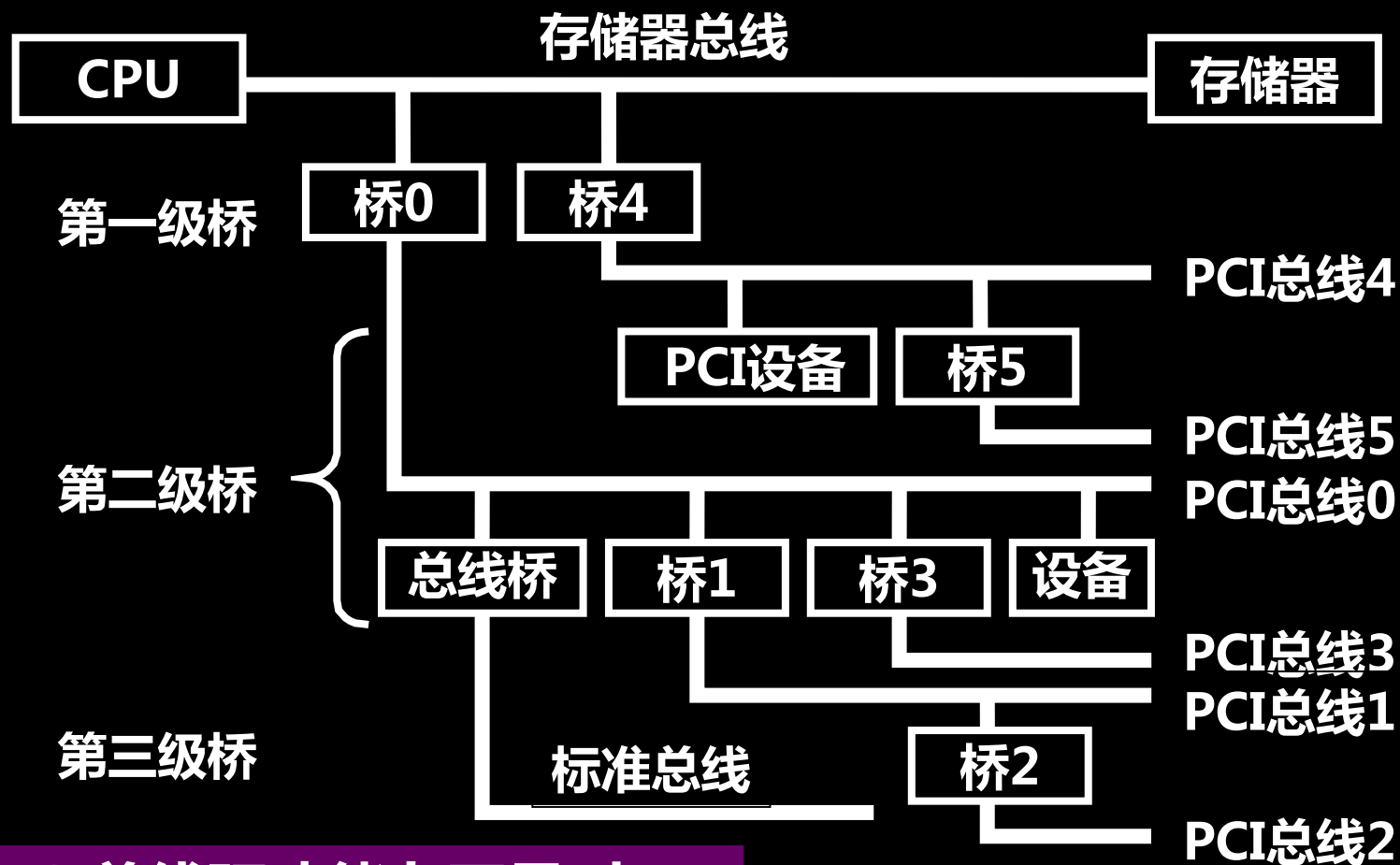
2. VL-BUS局部总线结构



3. PCI总线结构



4. 多层PCI总线结构

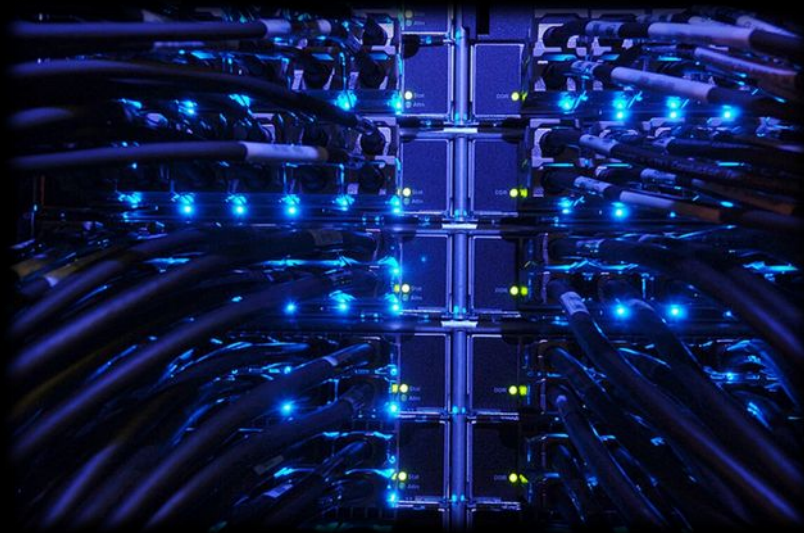


PCI总线驱动能力不足时，
可以采用多级PCI总线

推荐阅读：认识计算机的各种接口

➤ 这些各种接口，你都认识吗？





总线的判优逻辑

大连理工大学 赖晓晨

逻辑炸弹

- 当计算机系统运行的过程中恰好某个条件得到满足，如系统时间达到某个值、服务程序收到某个特定的消息，就**触发恶意程序**的执行并产生异常甚至灾难性后果。在触发该条件之前系统运行却并未出现任何异常。
- 历史上曾经出现过的一个非常有名的逻辑炸弹例子是，含有逻辑炸弹的程序每天核对一个公司的员工工资发放清单。如果连续在两次的发薪日中，**某程序员的代号没有出现在这个工资发放清单**，逻辑炸弹就启动了。
- “江民炸弹”：KV300L++，主动式逻辑锁

总线控制

- 总线上连接有多个部件时，如何避免多个部件同时发送信息，如何决定何时由哪个部件发送信息，如何给信息传送定时、防止信息丢失，由总线控制器统一管理。
- 总线信号类型
- 总线事务
- 总线判优逻辑（总线仲裁）

自学：典型总线控制信号

- 时钟 (Clock)
- 复位 (Reset)
- 总线请求 (Bus Request)
- 总线允许 (Bus Grant)
- 中断请求 (Interrupt Request)
- 中断应答 (Interrupt Response)
- 存储器读 (Read)
- 存储器写 (Write)
- I/O读 (I/O Read)
- I/O写 (I/O Write)
- 传输确认 (Transfer Acknowledgement)

总线事务

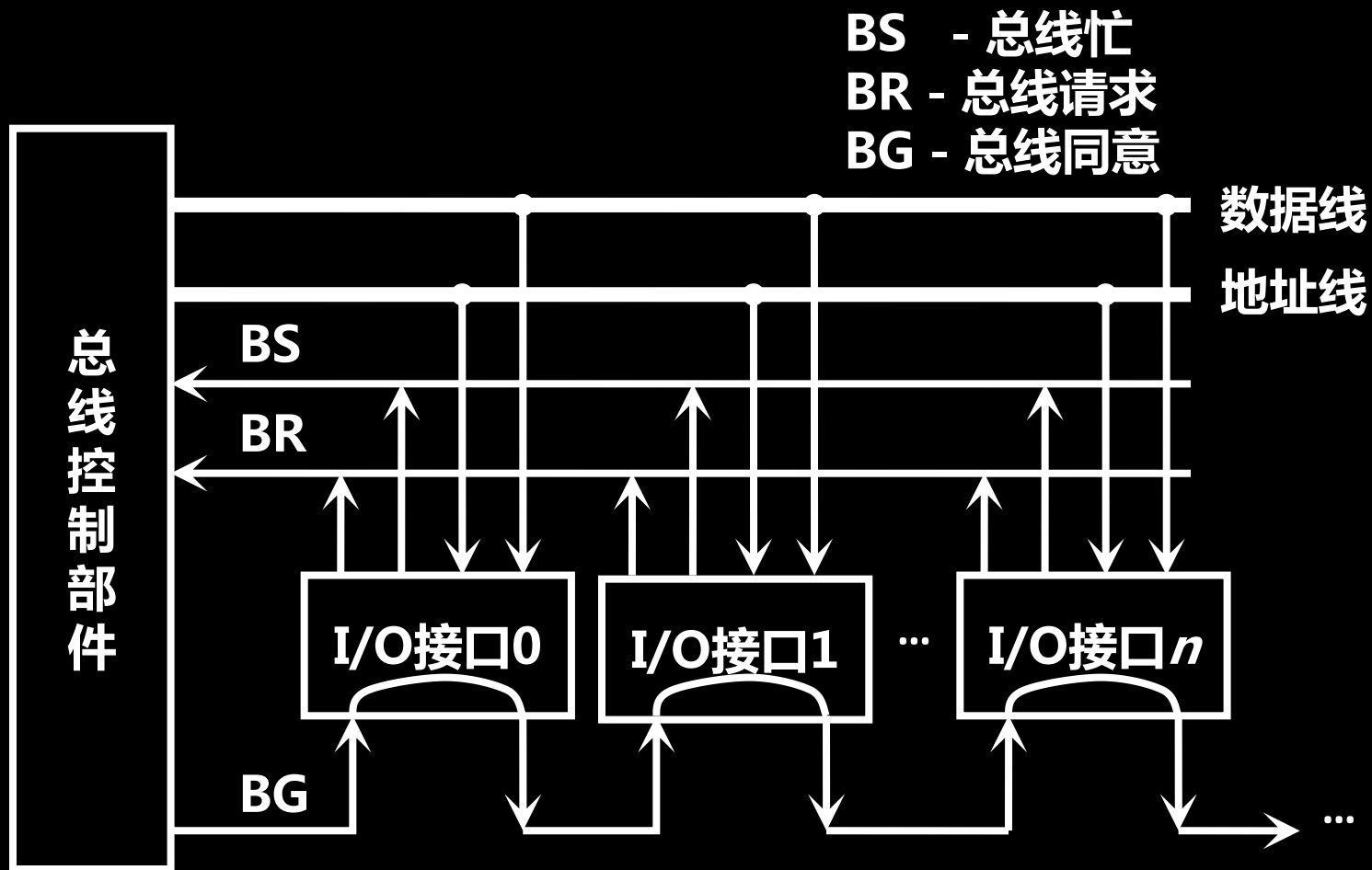
- 在总线上一对设备之间的一次信息交换过程，称为一个“**总线事务**”
 - **主设备**：对总线有控制权，可以发起总线事务的设备。
 - **从设备**：只能响应总线上的命令的设备
- **典型总线事务**：存储器读、存储器写、I/O读、I/O写、中断响应。
- 总线事务一般包括地址阶段和数据阶段
- **突发传送事务**：一个地址阶段和多个数据阶段

总线判优

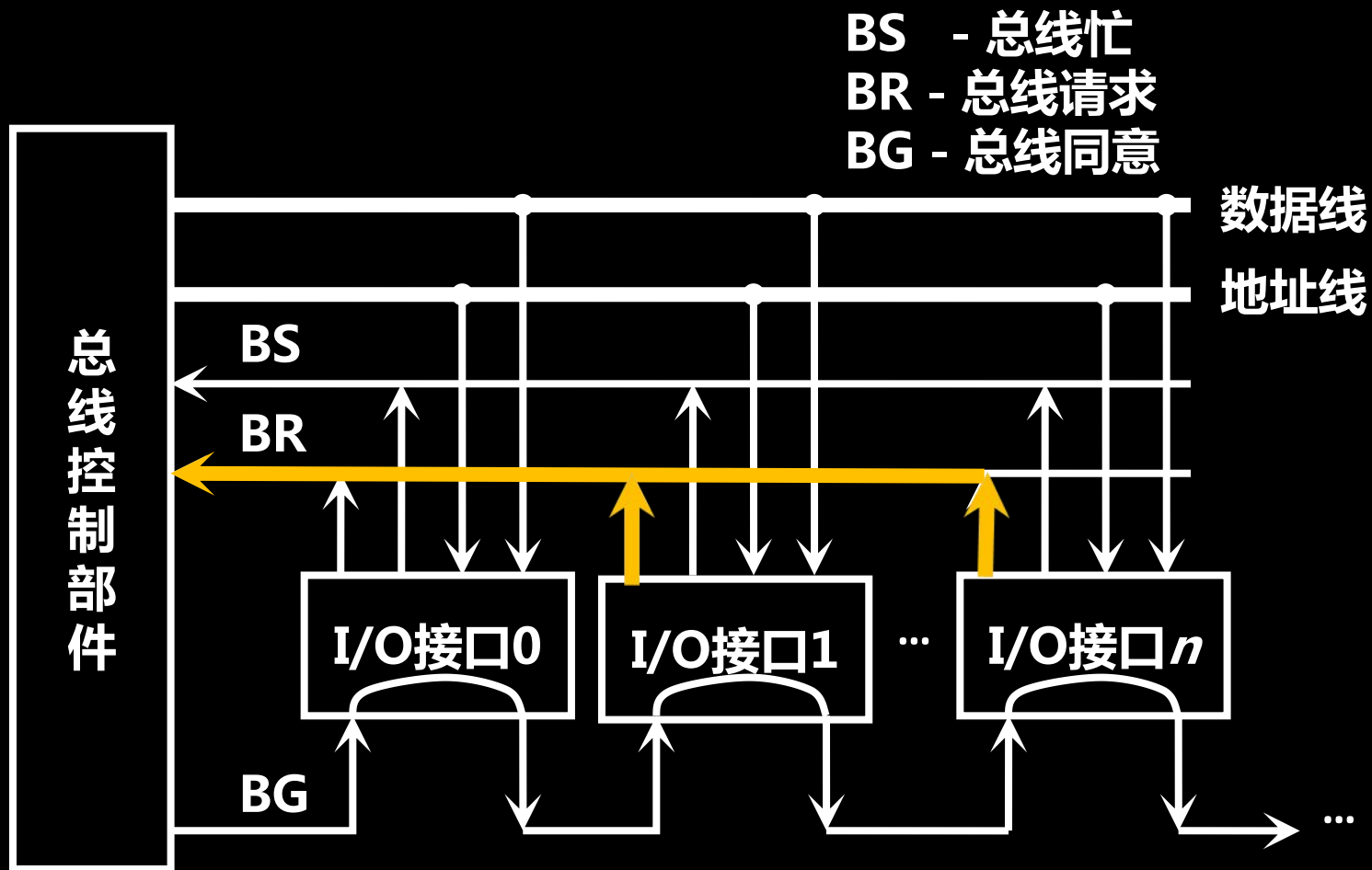
- **判优逻辑**：当多个主设备同时申请使用总线时，总线判优逻辑电路按照一定的优先级顺序来确定哪个主设备可以使用总线。
- **判优逻辑分类**：
 - **分布式**（自举分布式、冲突检测分布式、并行竞争分布式）
 - **集中式**：链式查询、计数器定时查询、独立请求方式

等级性、公平性、响应速度

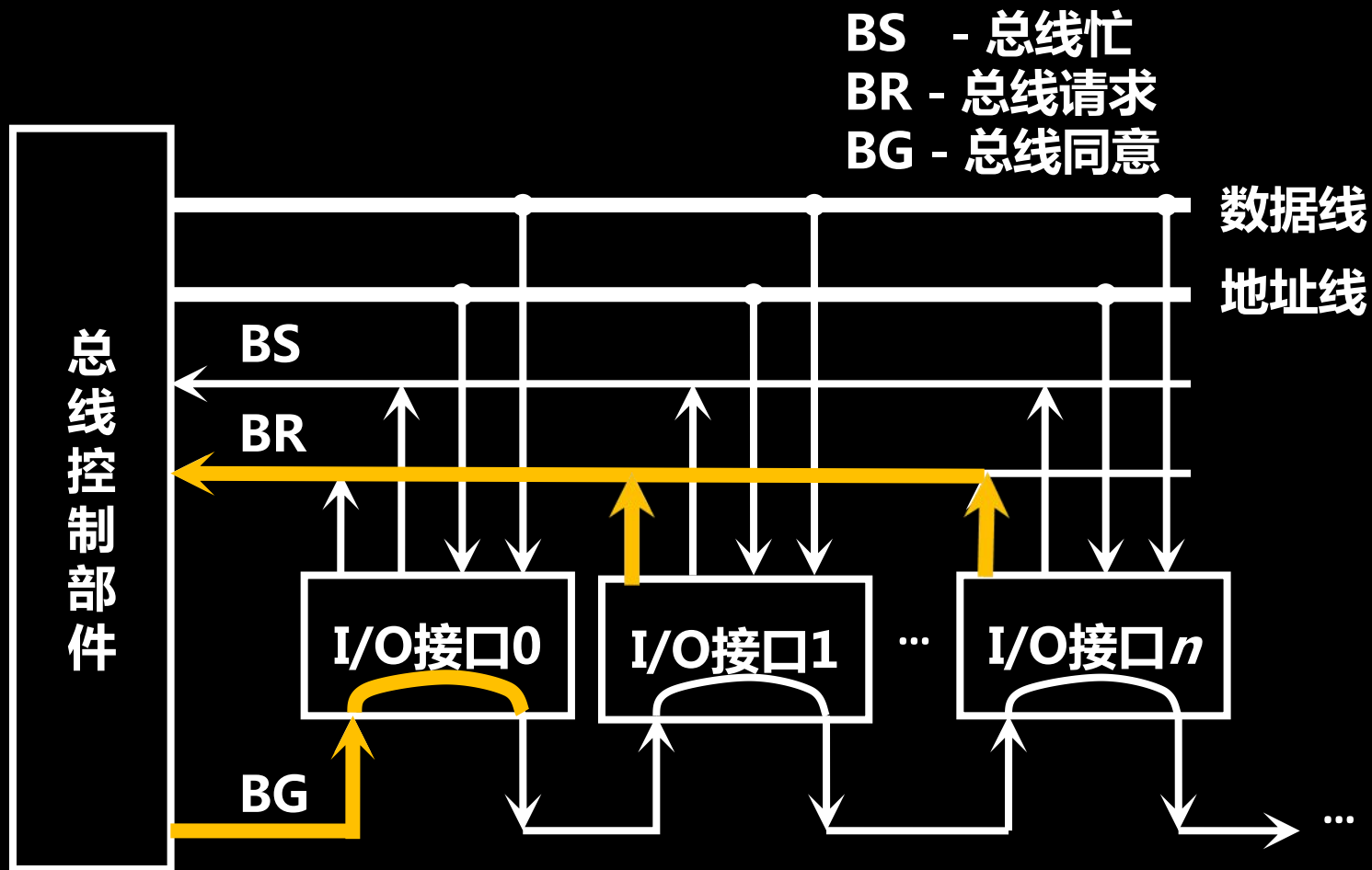
链式查询方式



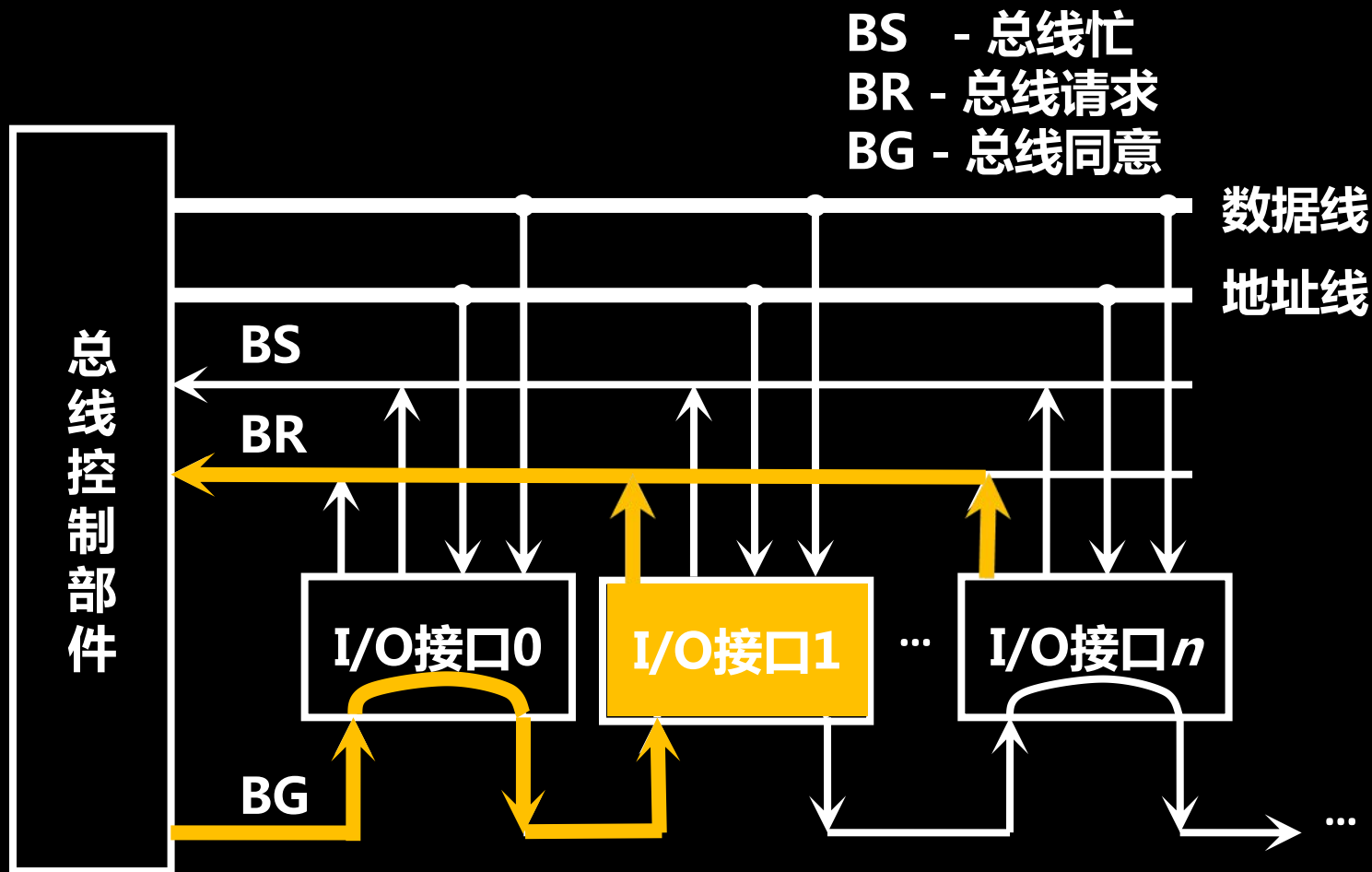
链式查询方式



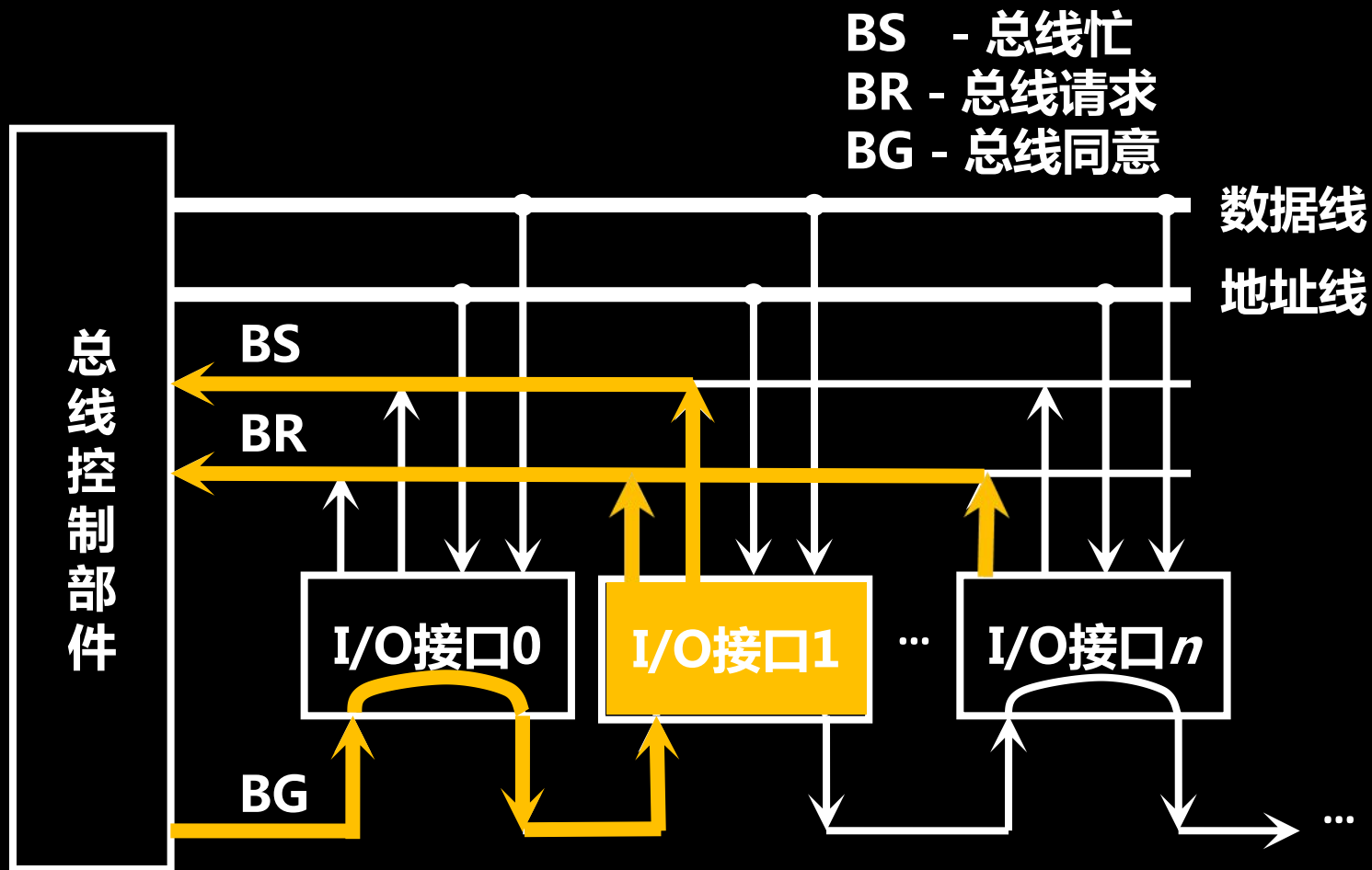
链式查询方式



链式查询方式



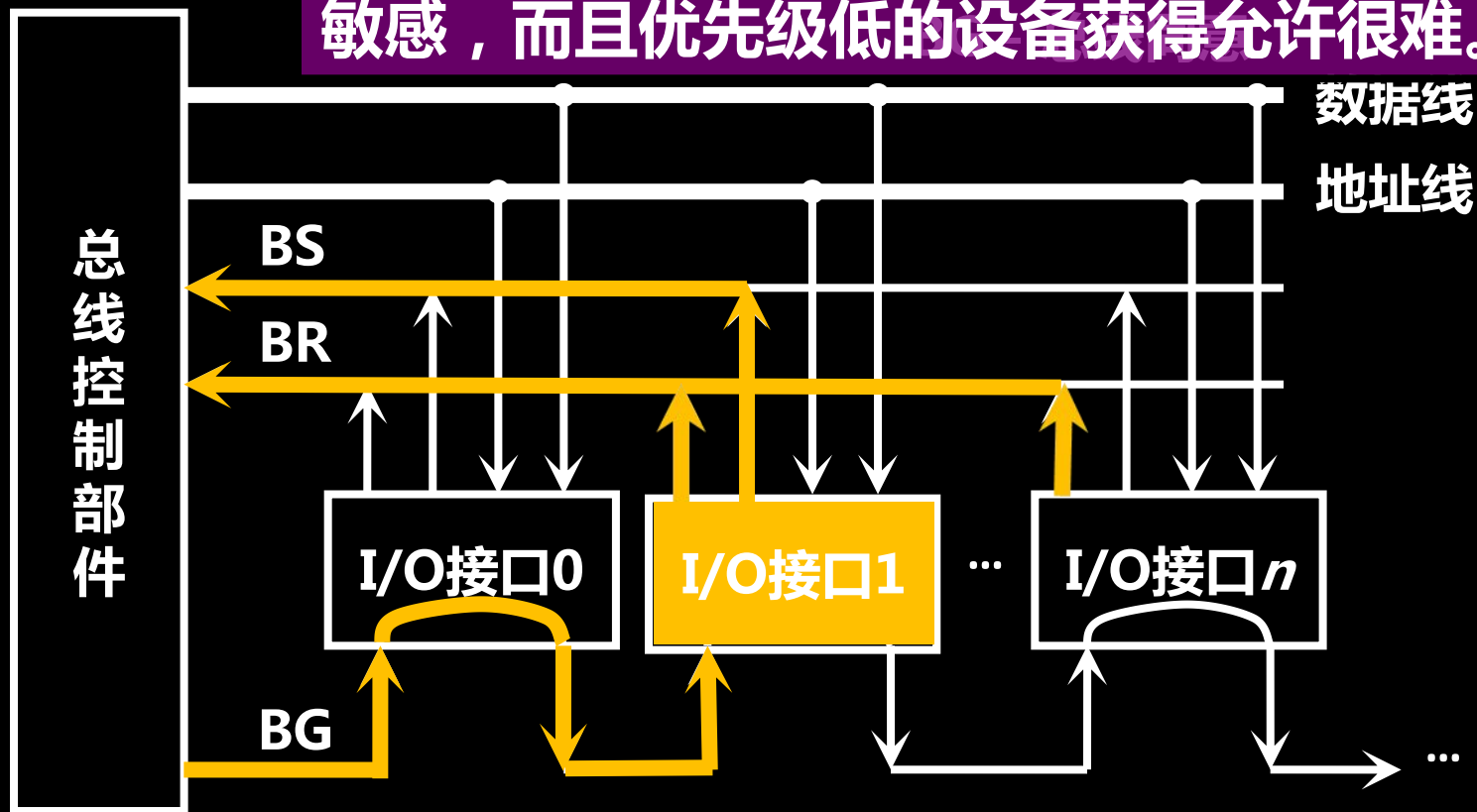
链式查询方式



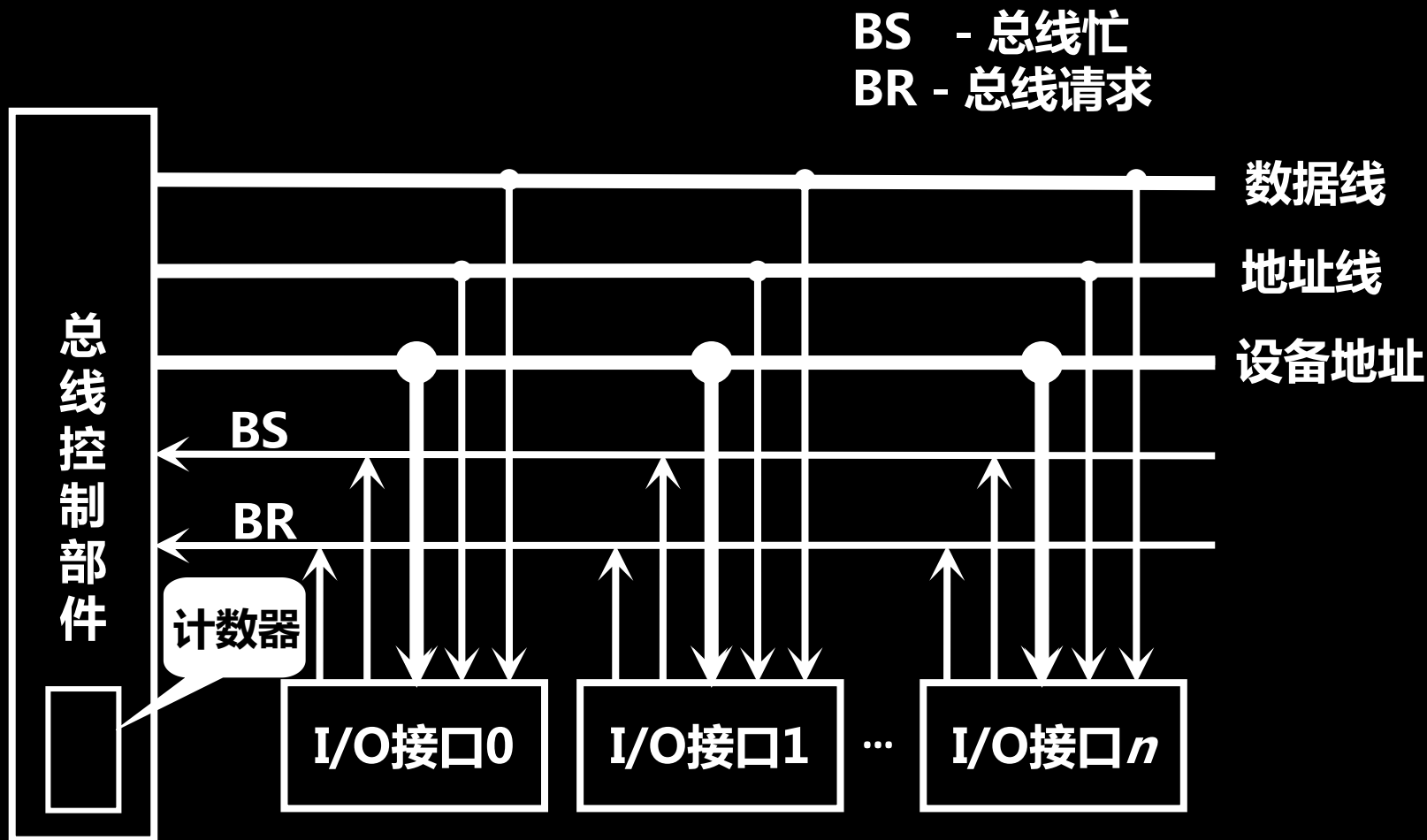
链式查询方式

自动支持优先级

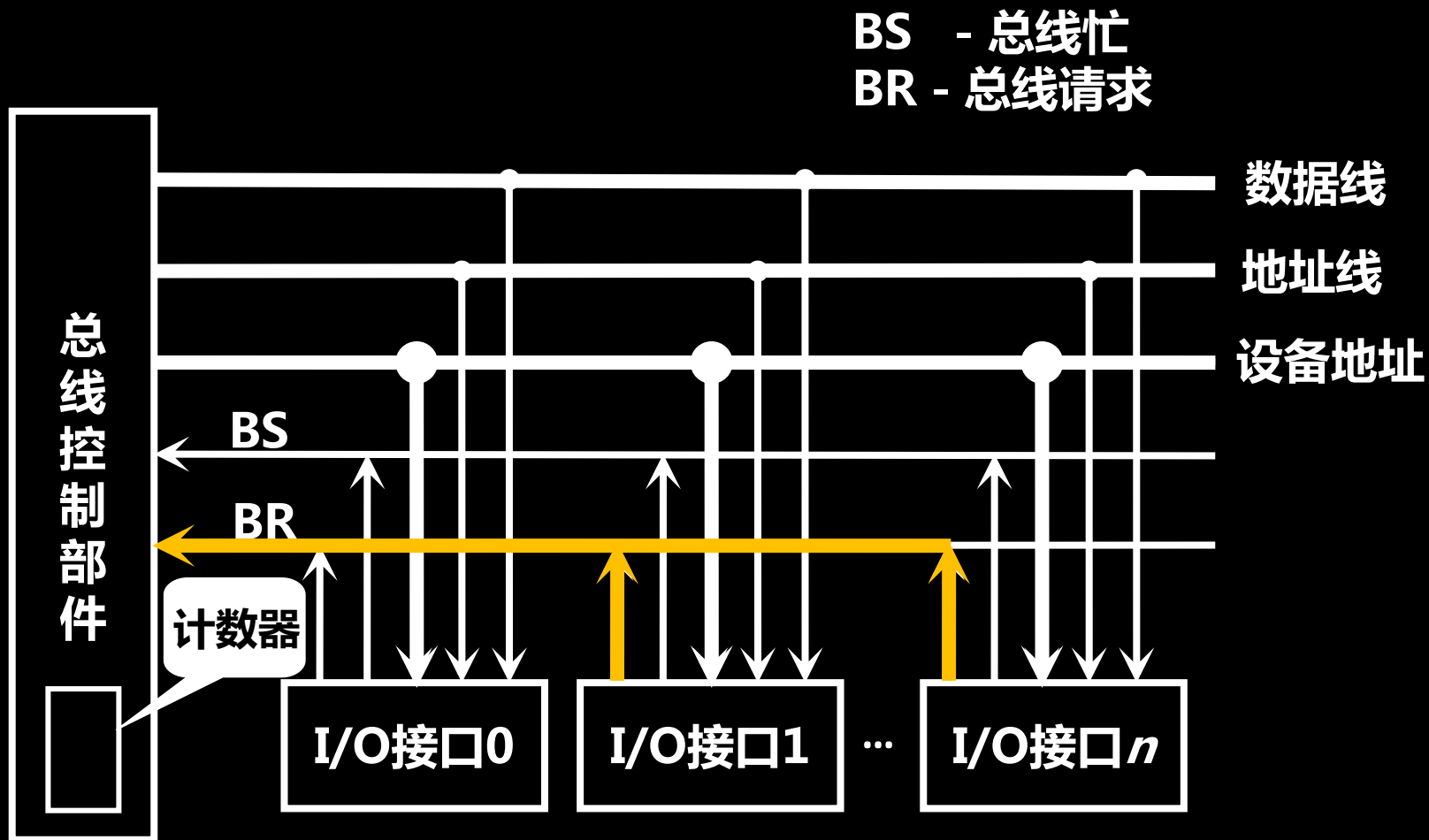
连接简单，易于扩充设备，但是对电路故障敏感，而且优先级低的设备获得允许很难。



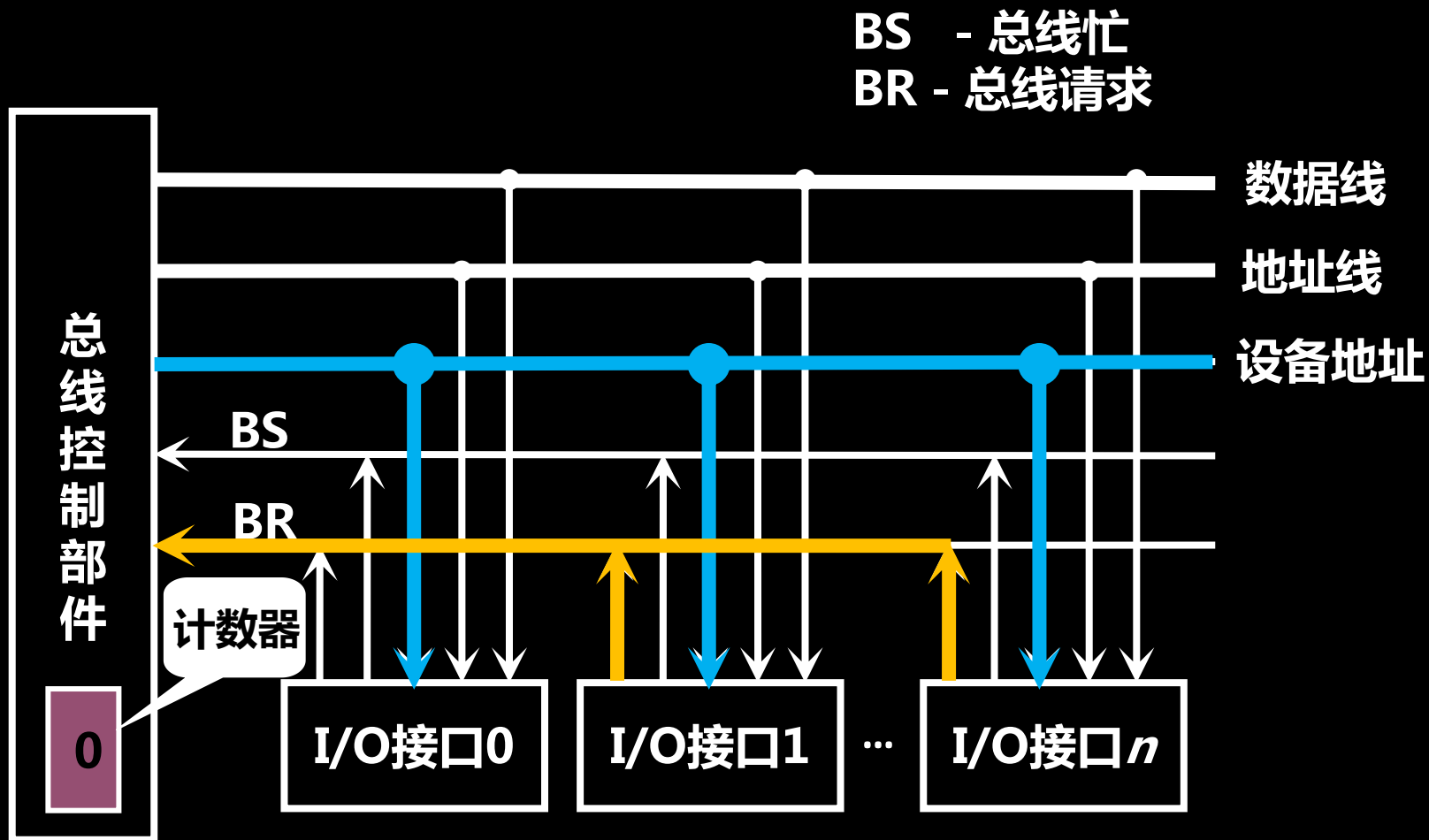
计数器定时查询方式



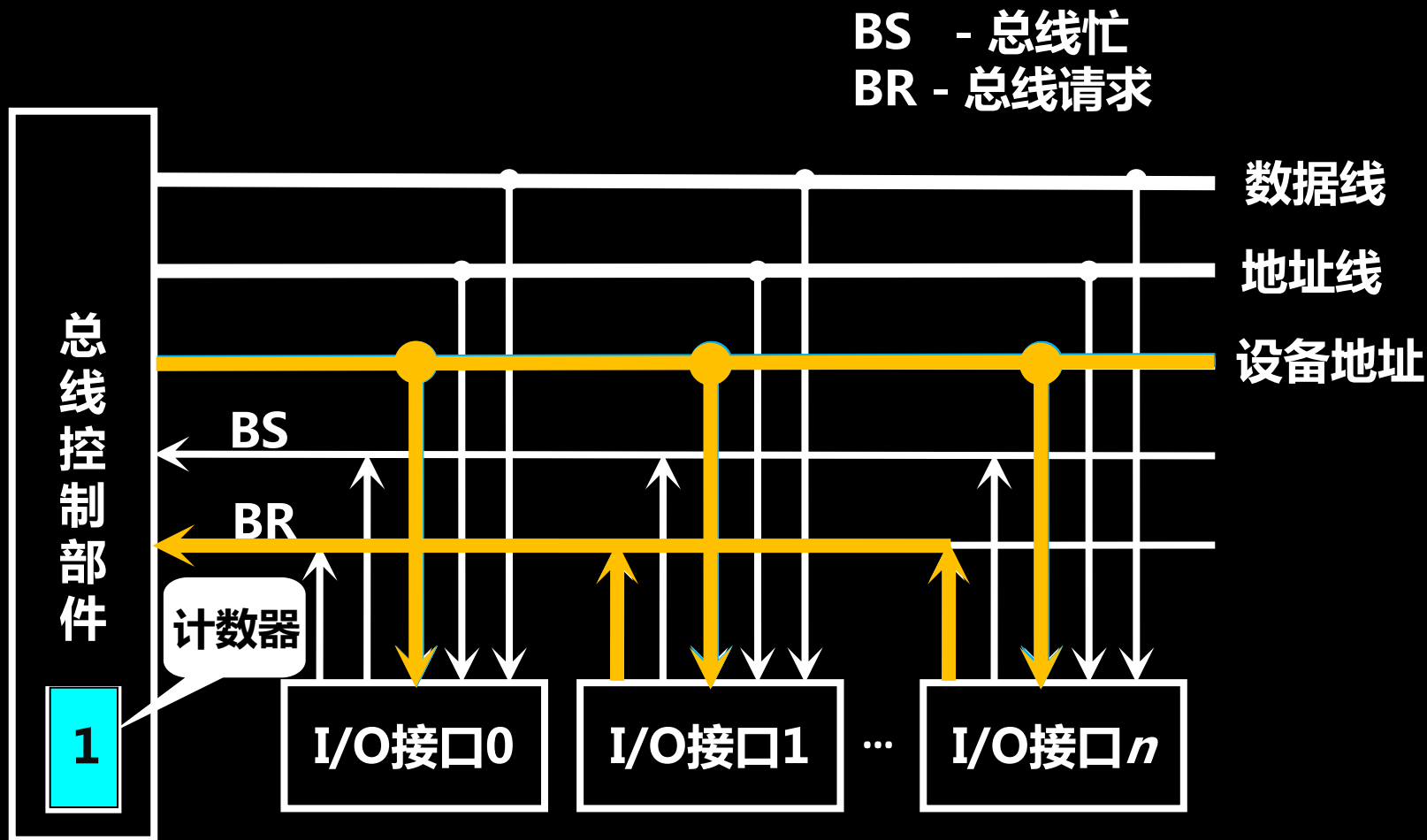
计数器定时查询方式



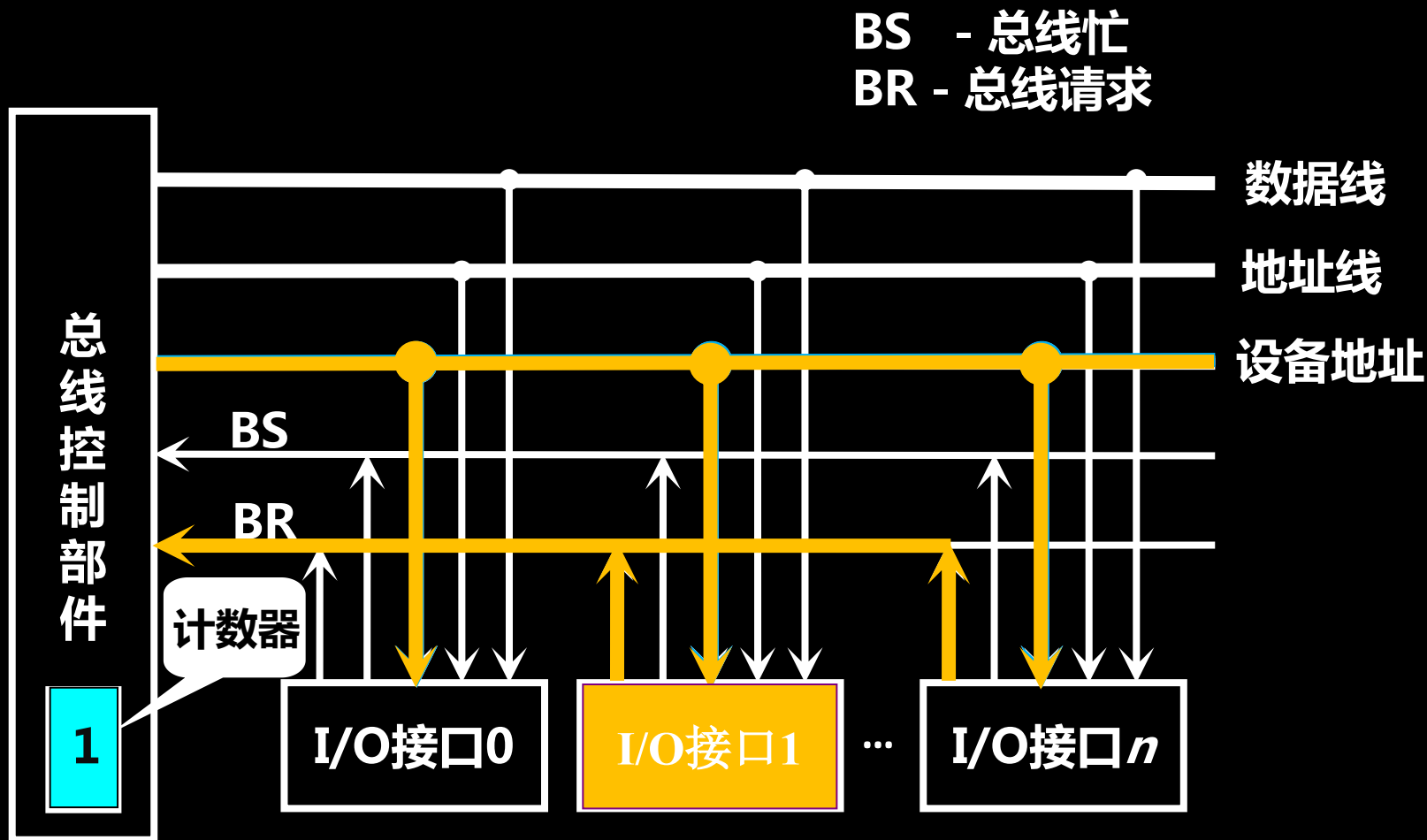
计数器定时查询方式



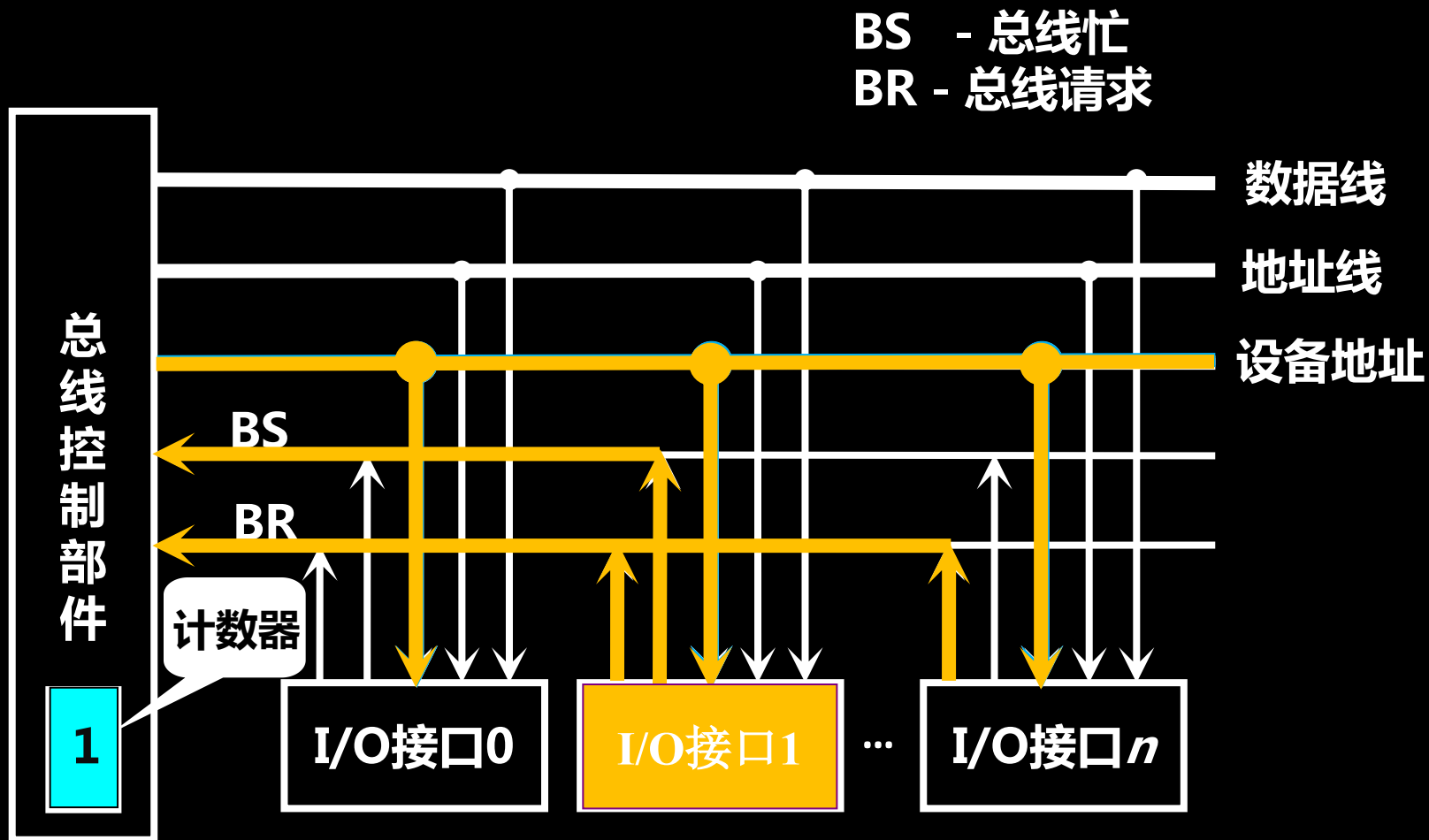
计数器定时查询方式



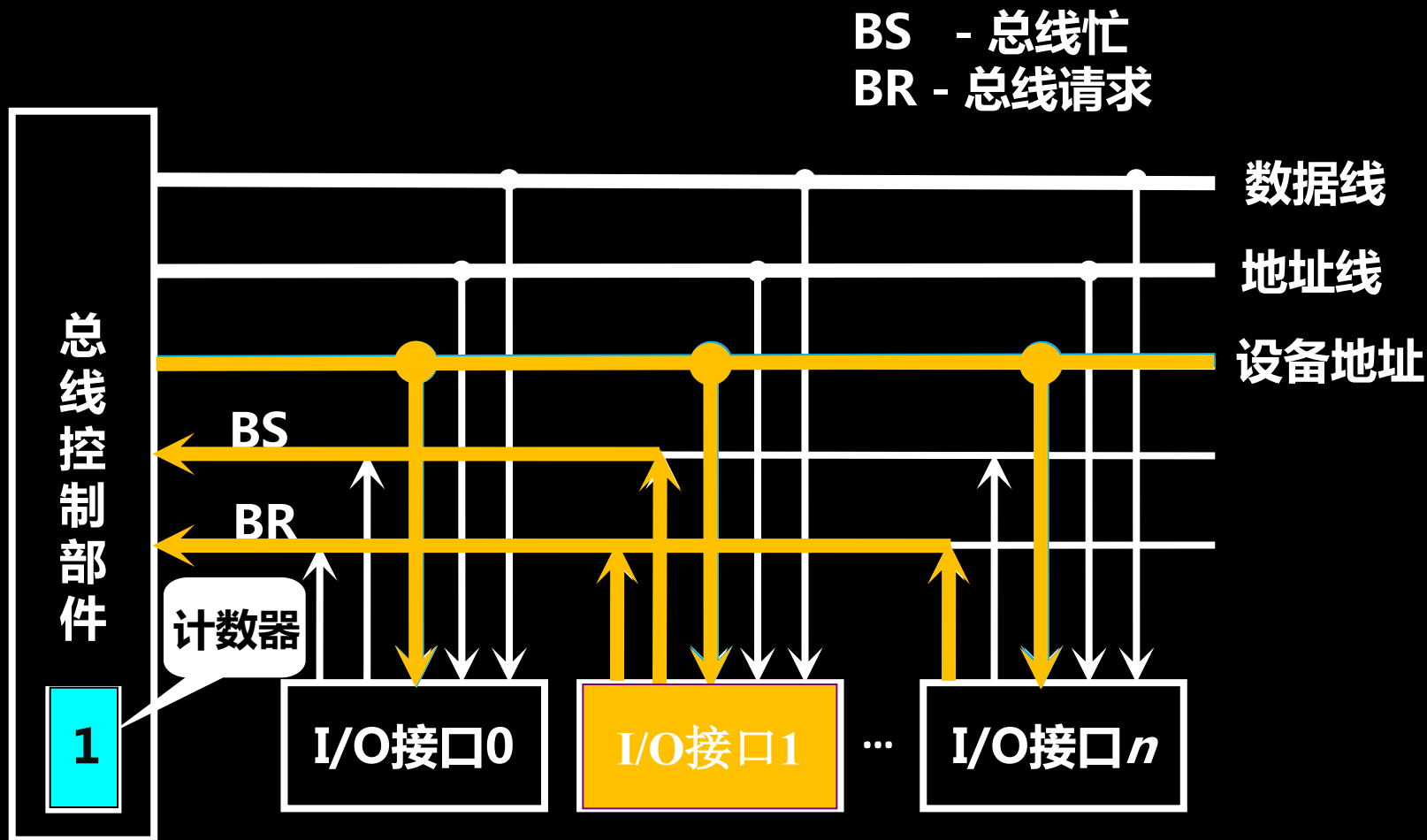
计数器定时查询方式



计数器定时查询方式

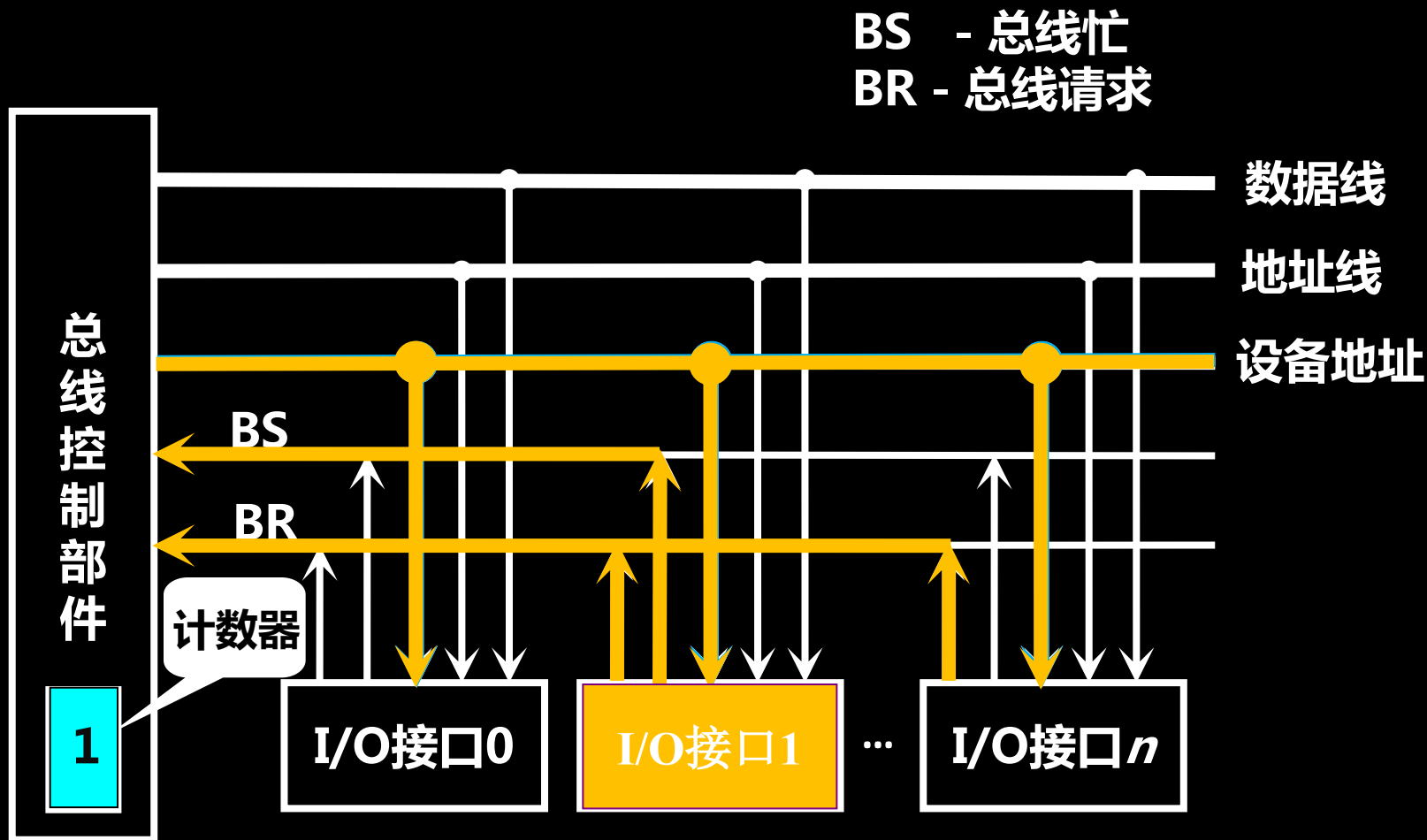


计数器定时查询方式



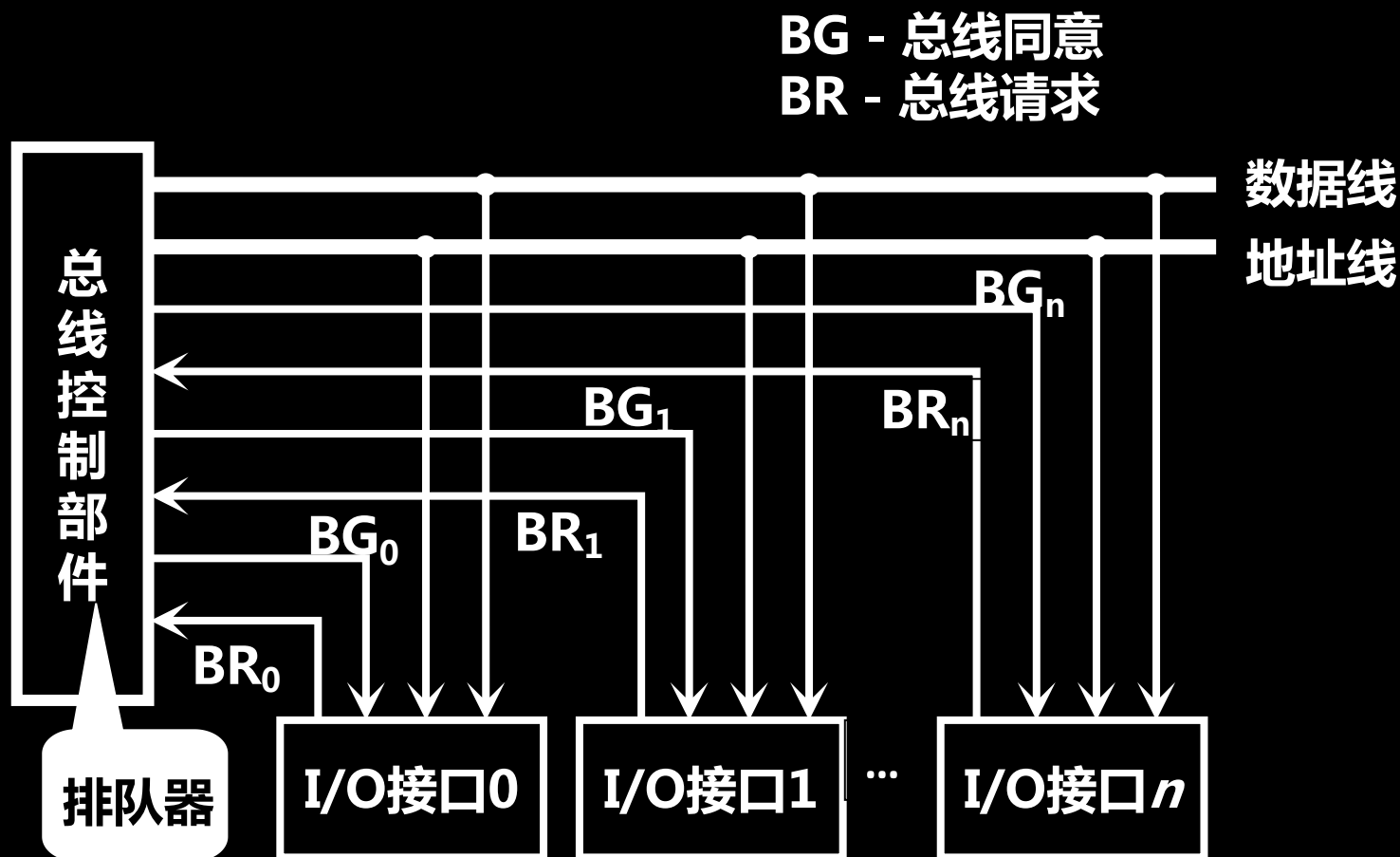
对故障不敏感，但是增加了设备地址线，控制复杂。

计数器定时查询方式

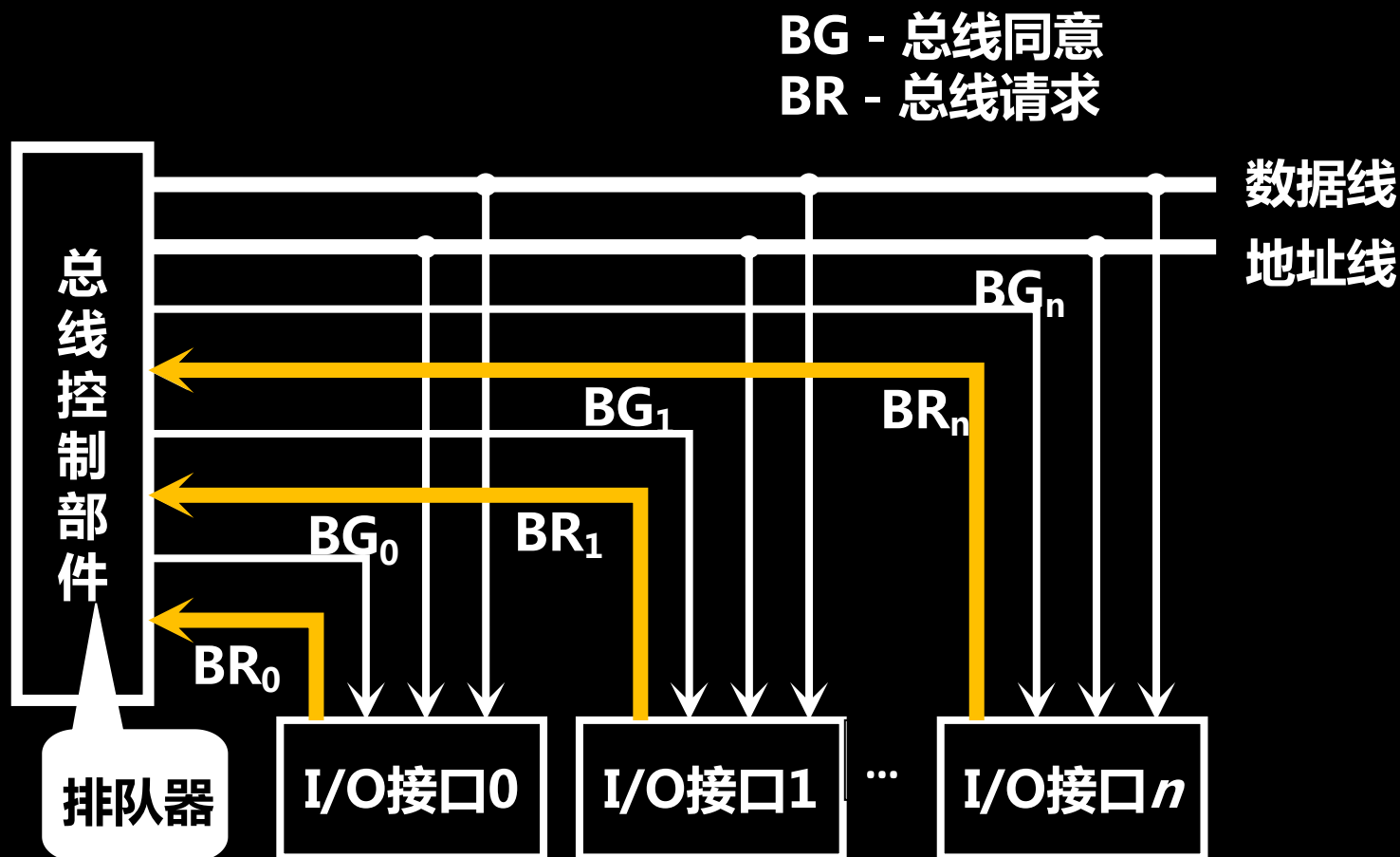


设备地址线需要多少条？

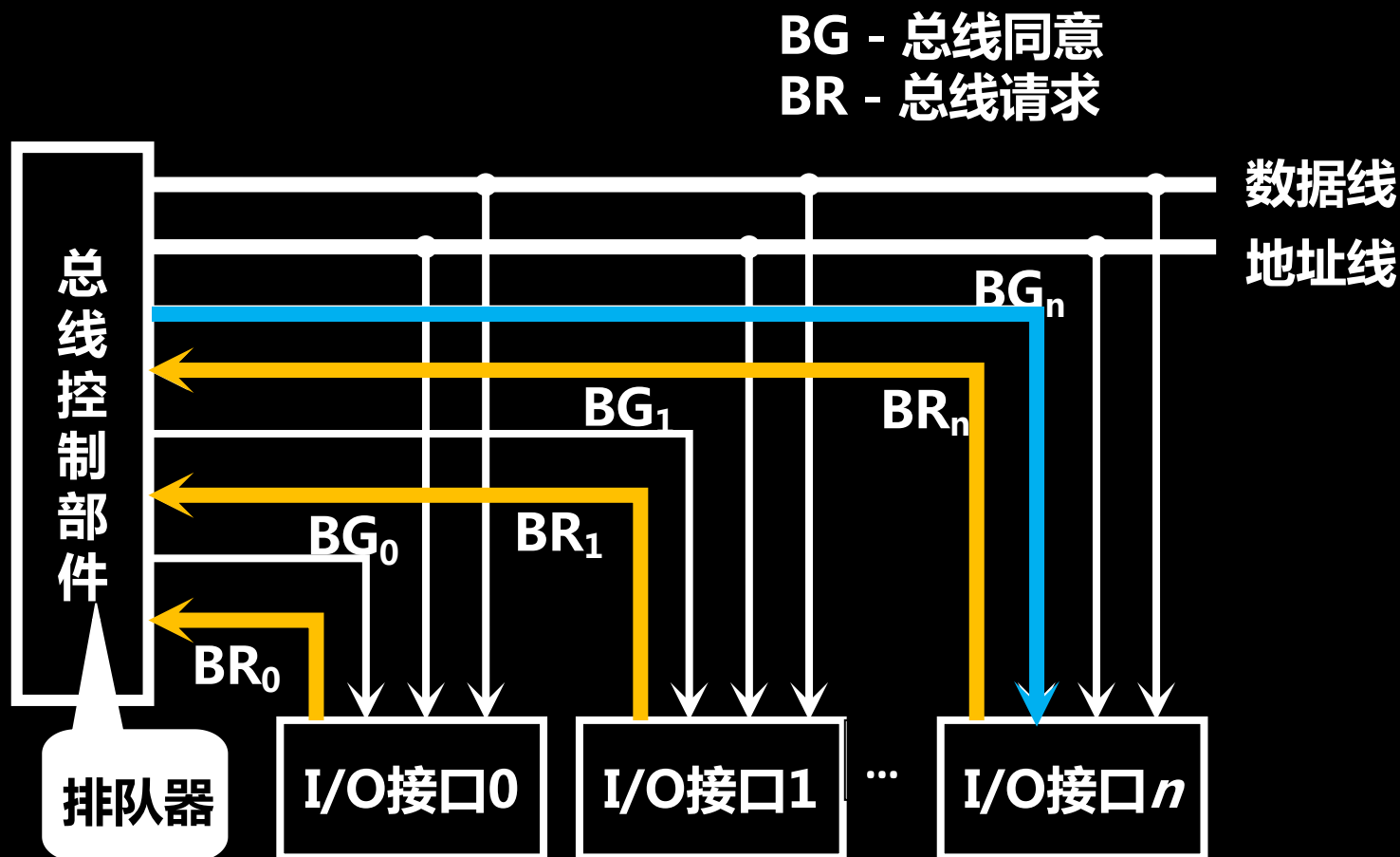
独立请求方式



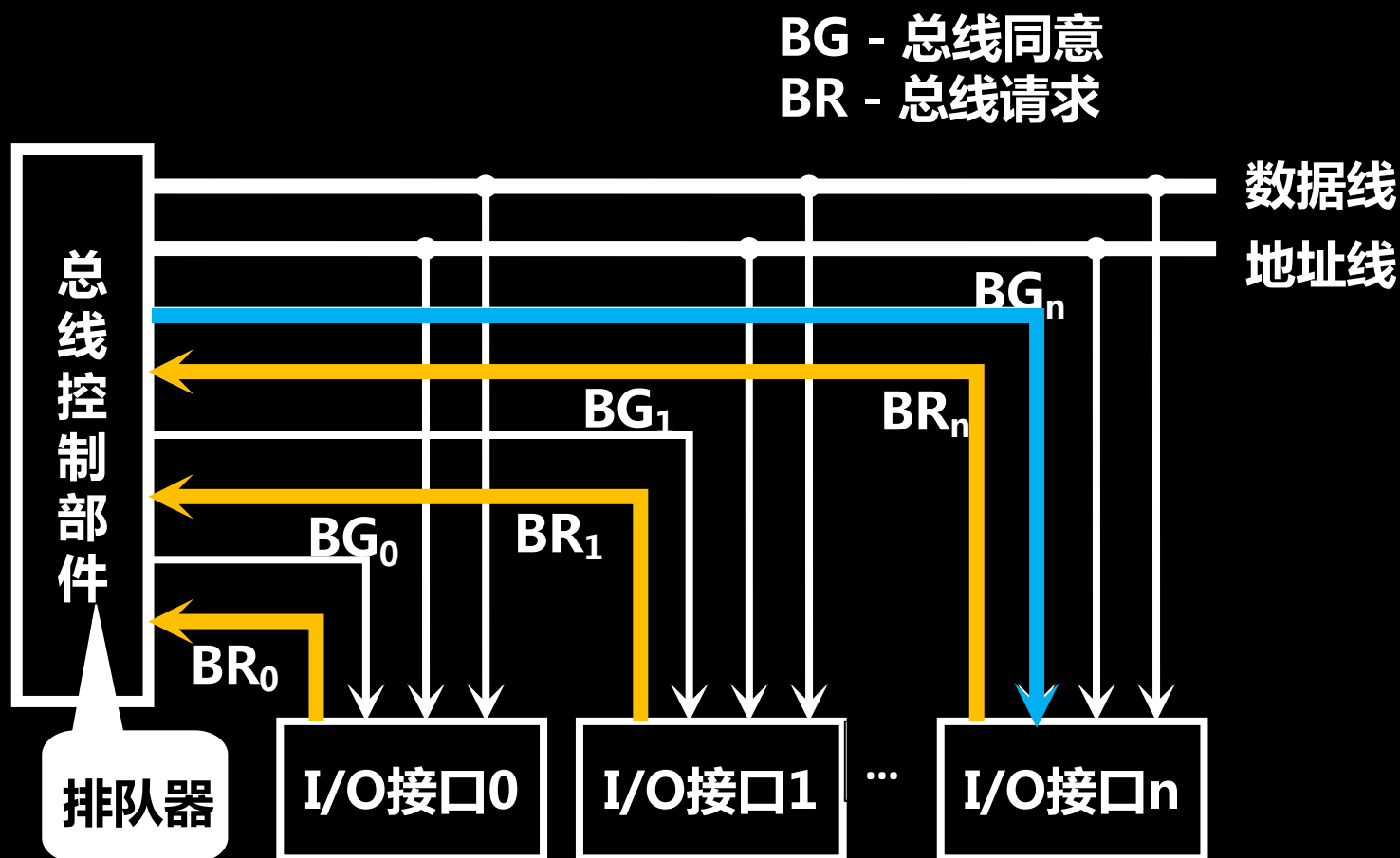
独立请求方式



独立请求方式



独立请求方式

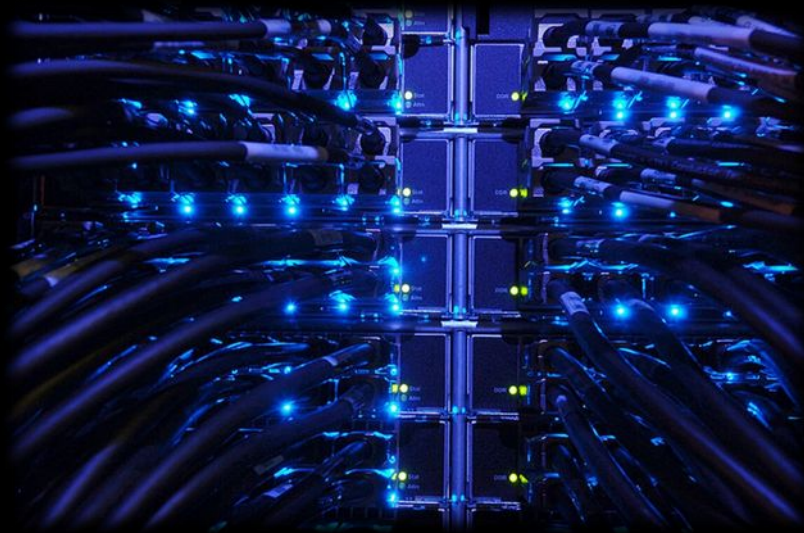


响应速度快，优先次序控制灵活，但是控制线数目多，总线控制逻辑更加复杂。

推荐阅读：芯片组

- 北桥
- 南桥





总线的通信控制

大连理工大学 赖晓晨

网线引起的惨烈战争

- 1993 , Mosaic , 伊利诺伊大学
- 1994年 , 网景公司成立
- 华尔街历史上首日上市交易的股票中表现最好的一只。
- 与微软的谈判
- windows95发布 , IE 1.0 , 脱胎于Mosaic
- 免费 !
- 1998年 , 美国在线收购网景



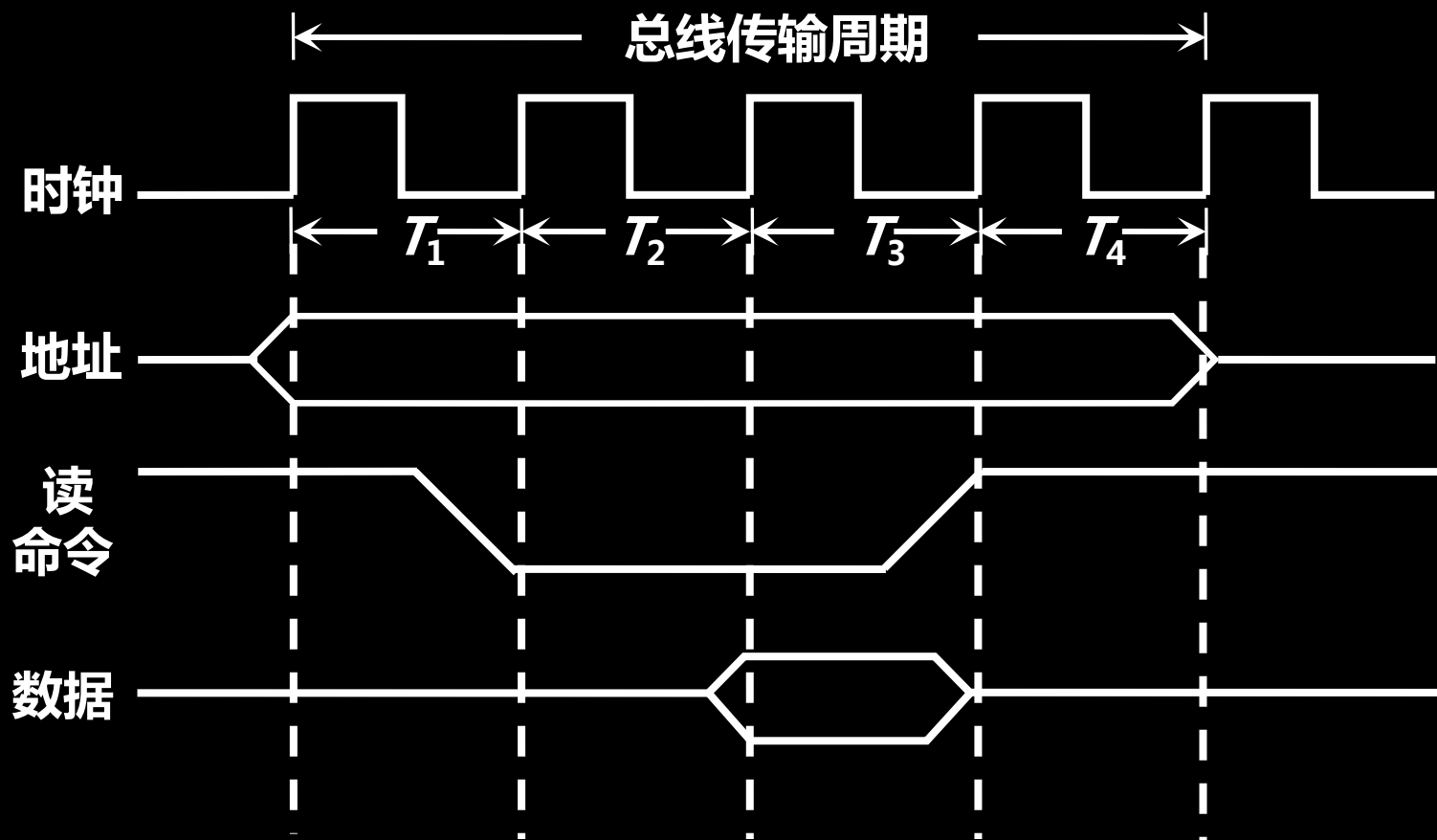
总线通信控制

- 目的：解决在数据收发双方之间通信协调配合问题
- 总线周期分为四个阶段：
 - 申请分配阶段：各主模块提出**申请**，总线仲裁器选中合适的模块。
 - 寻址阶段：主模块发出**地址和命令**
 - 传数阶段：主模块和从模块**交换数据**
 - 结束阶段：主模块**撤销**有关信息

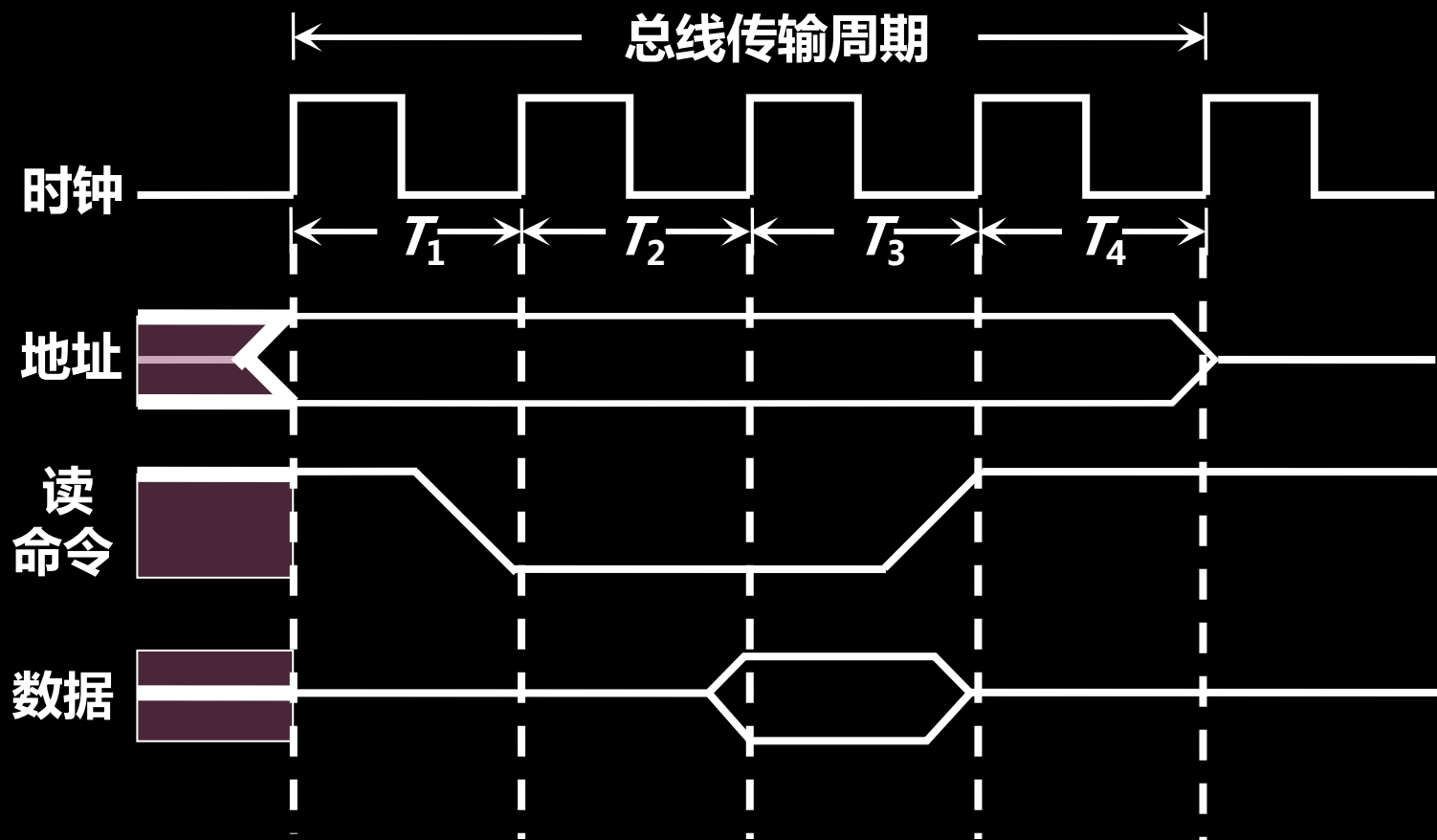
总线通信的四种方式

- 同步通信：发送**时钟信号**来同步数据传送
- 异步通信：没有时钟，采用**握手信号**同步
- 半同步通信：同步、异步**结合**，插入**等待周期**。
- 分离式通信：传输周期**划分**为功能独立的子周期

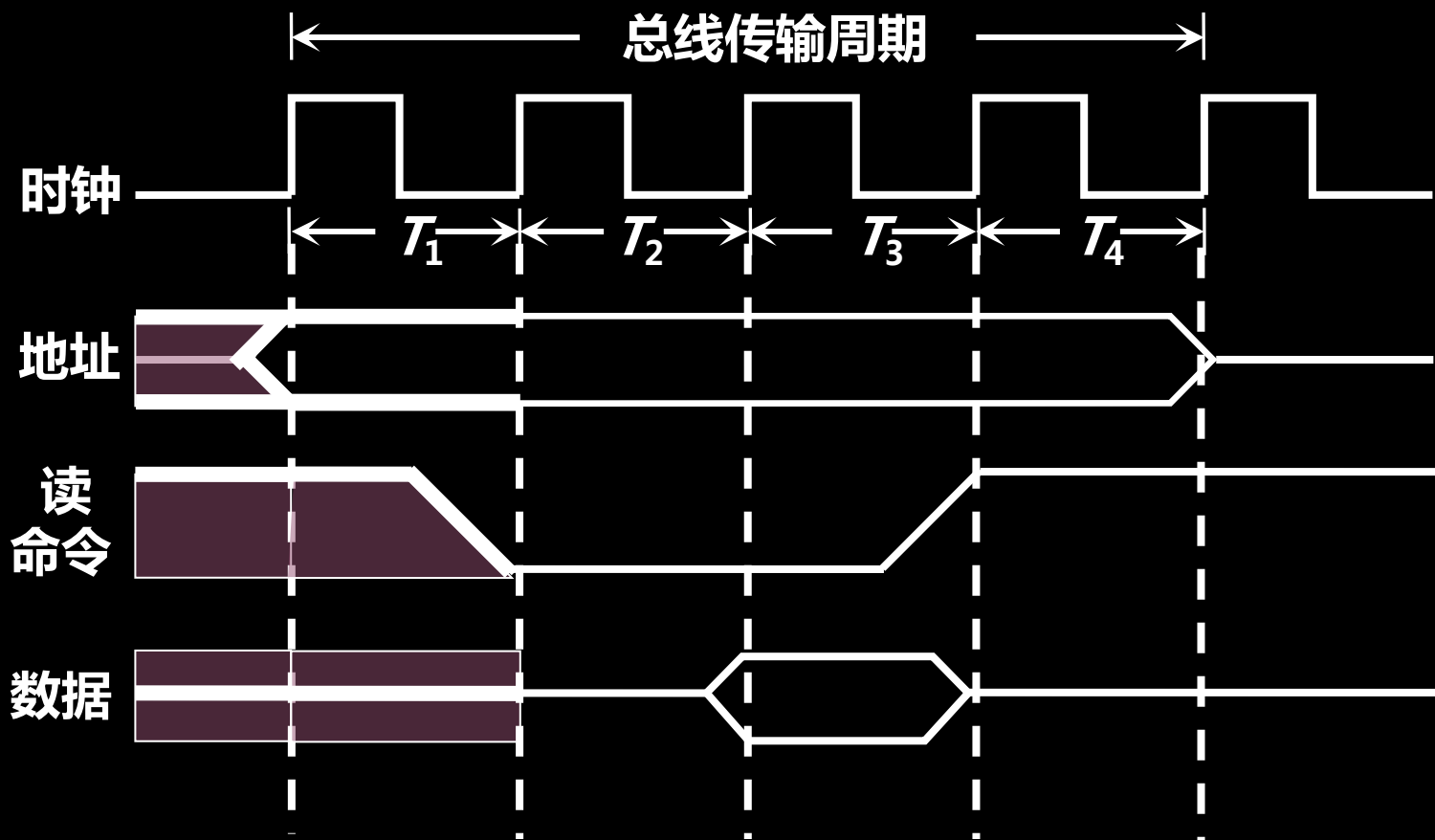
同步通信（读）



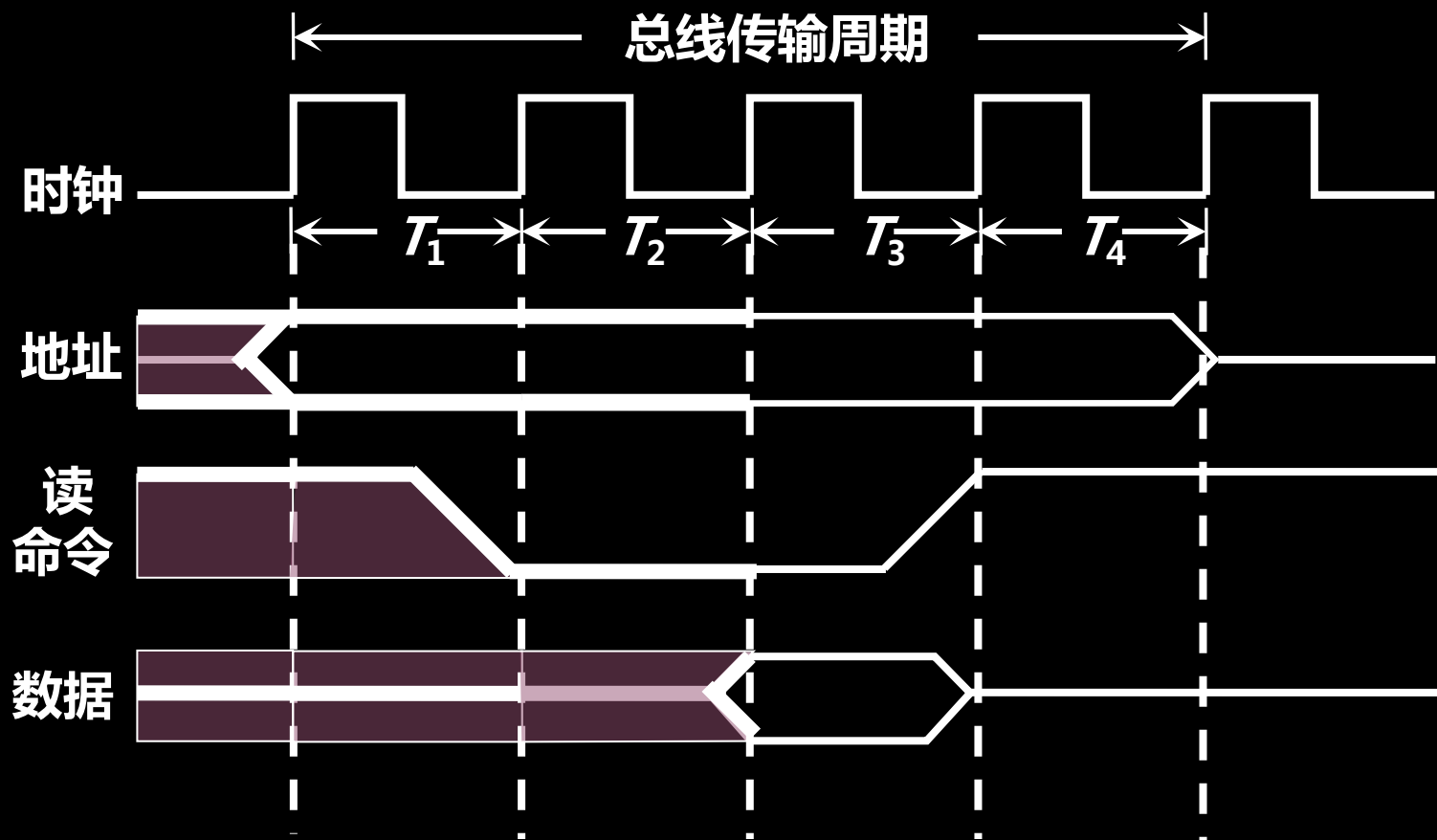
同步通信（读）



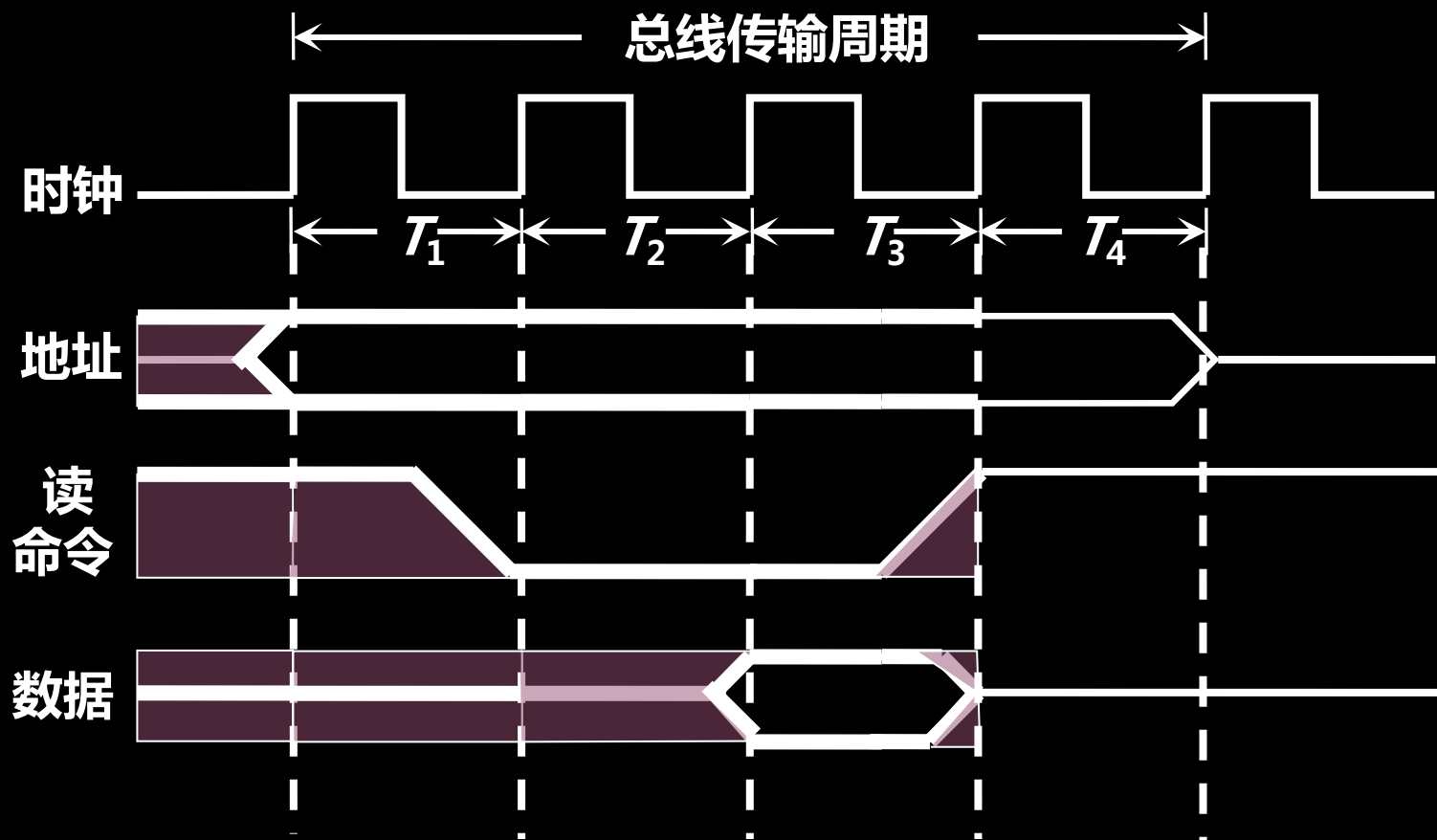
同步通信（读）



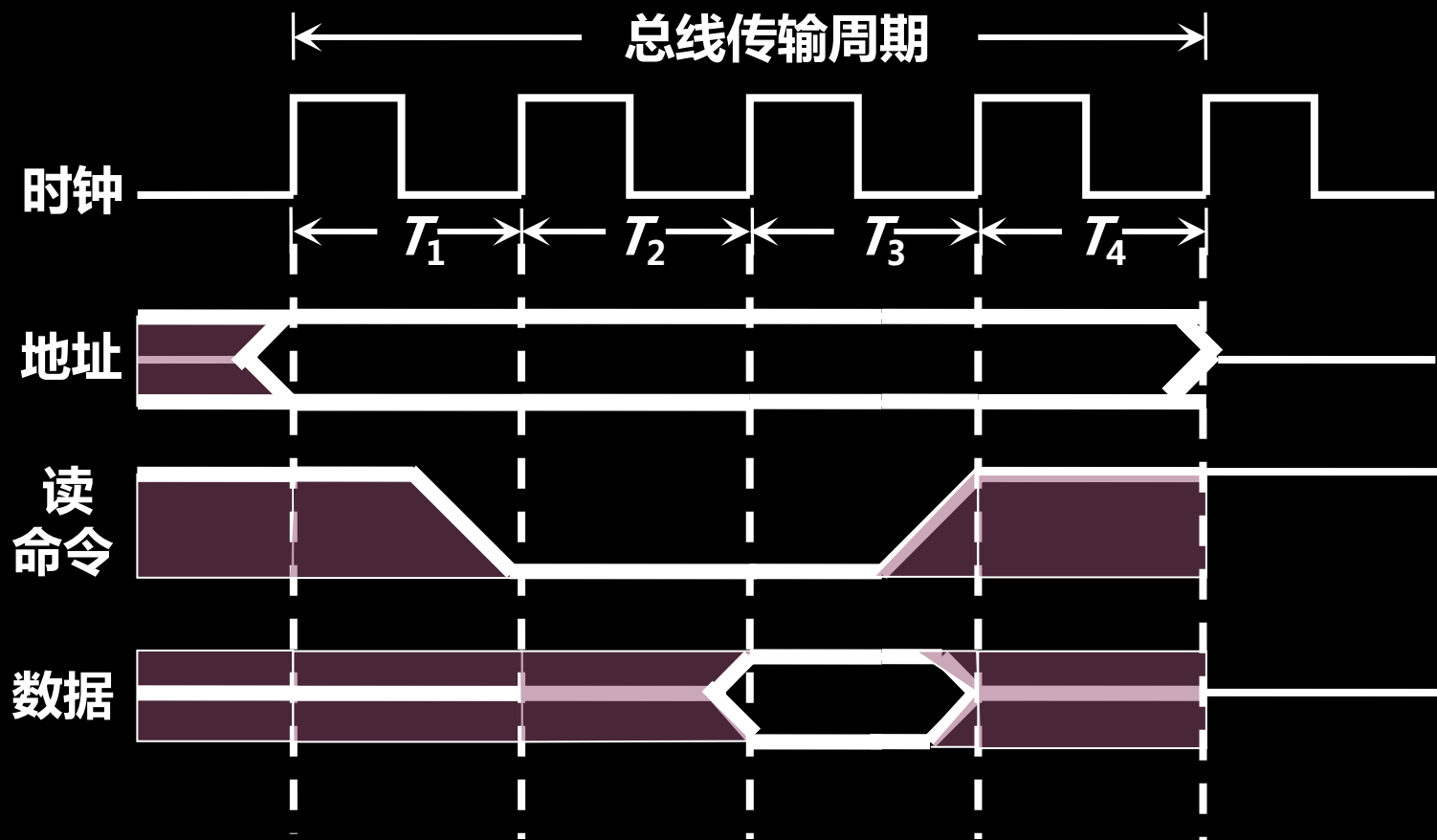
同步通信（读）



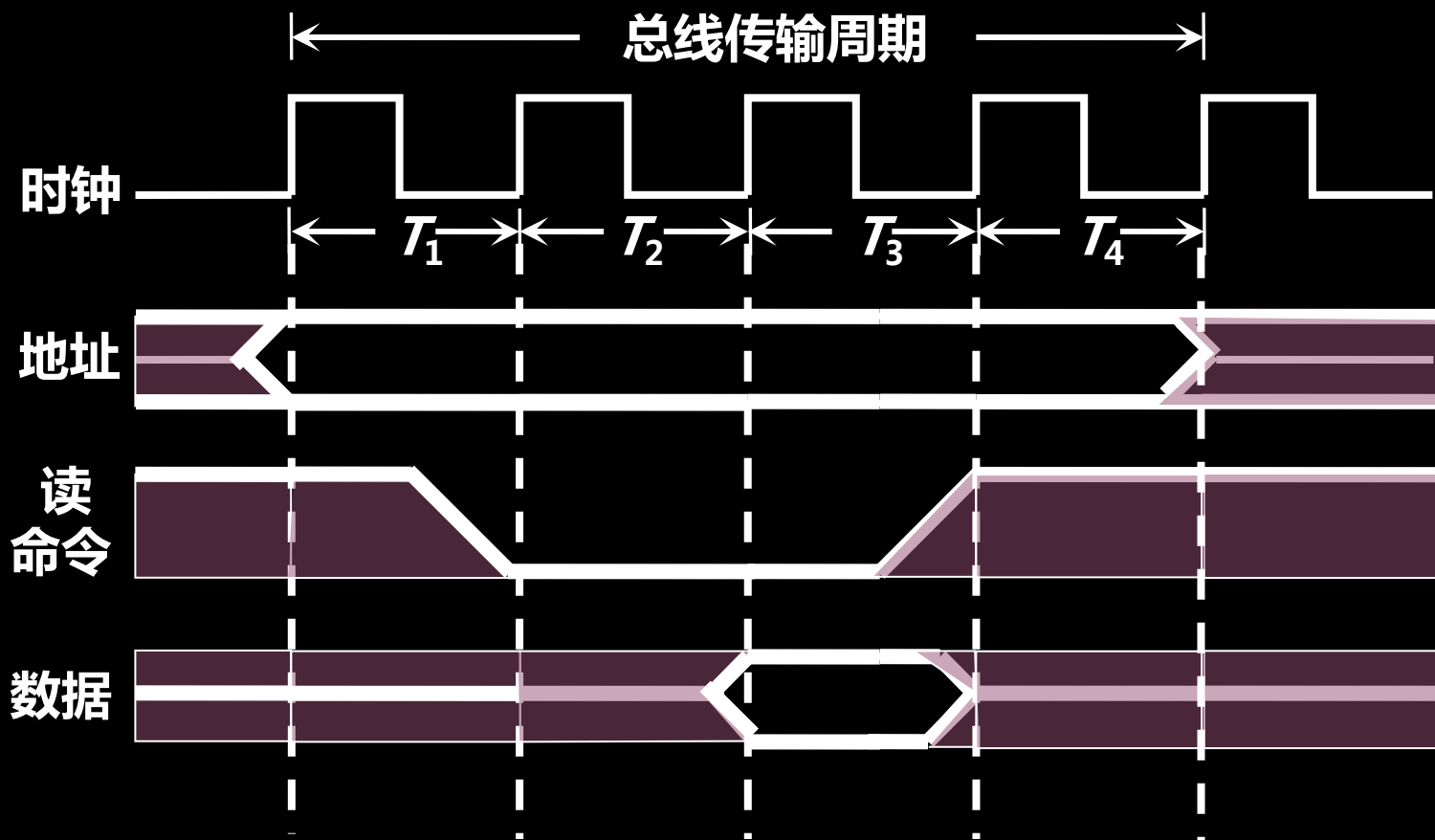
同步通信（读）



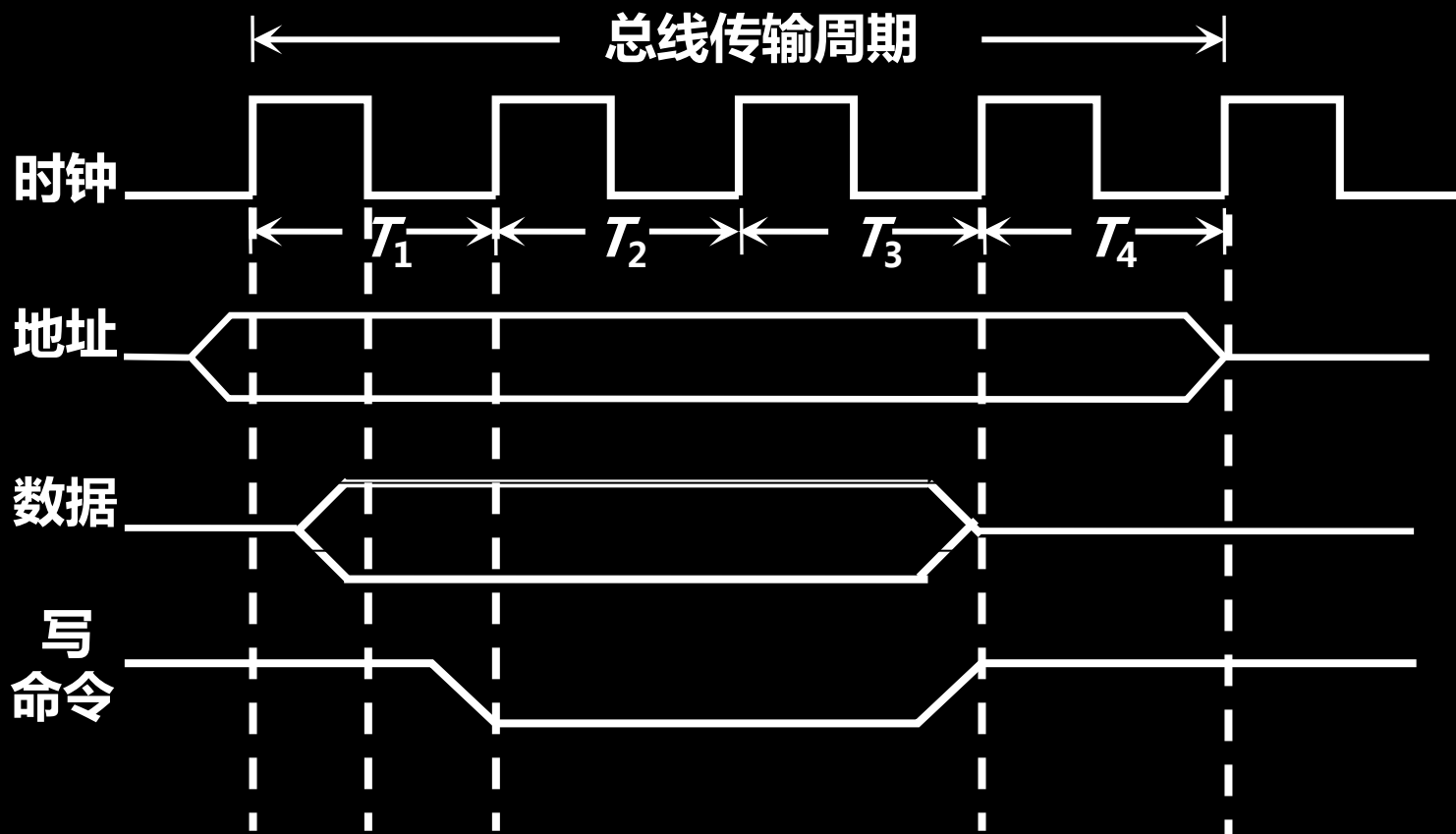
同步通信（读）



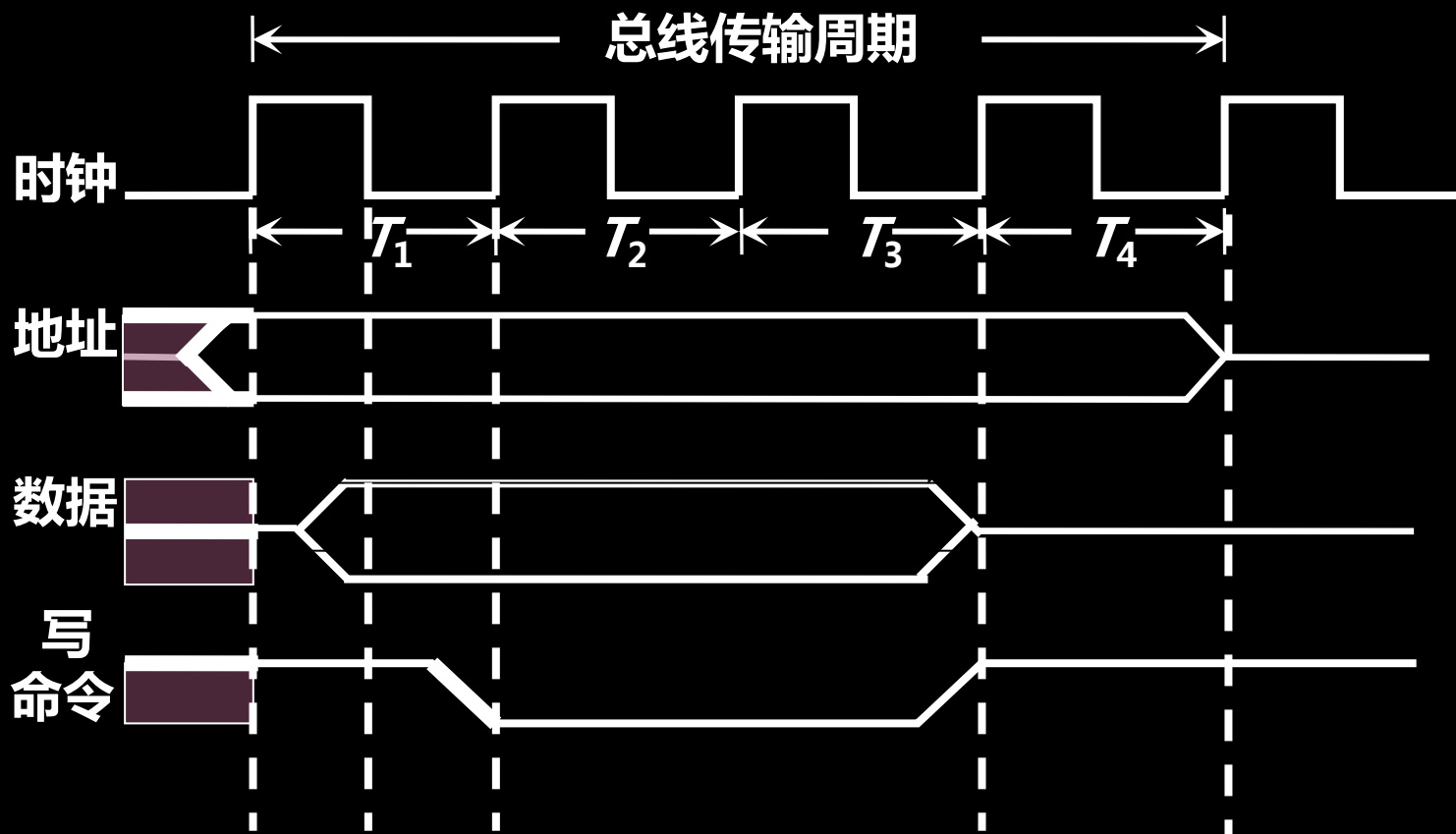
同步通信（读）



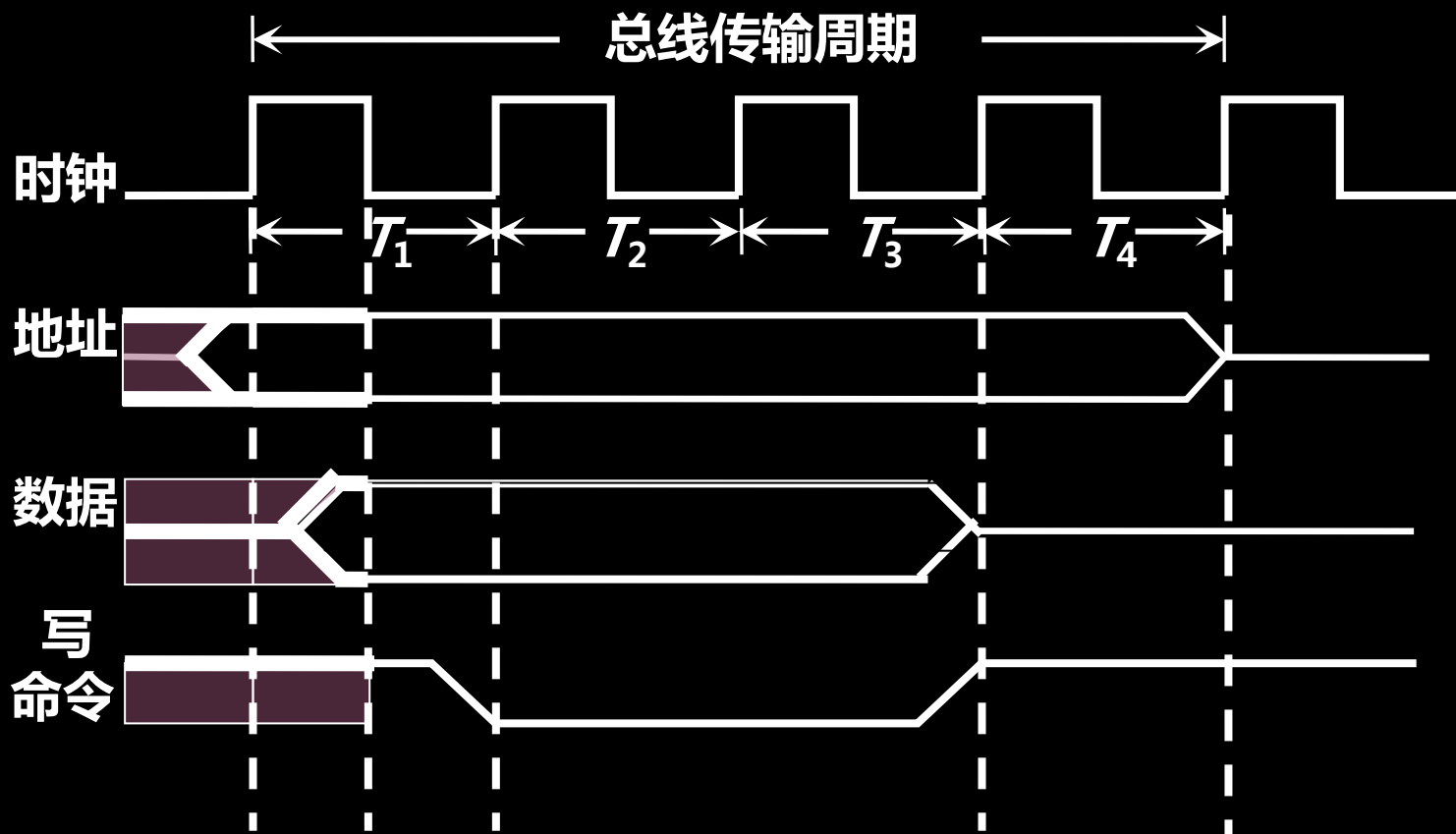
同步通信（写）



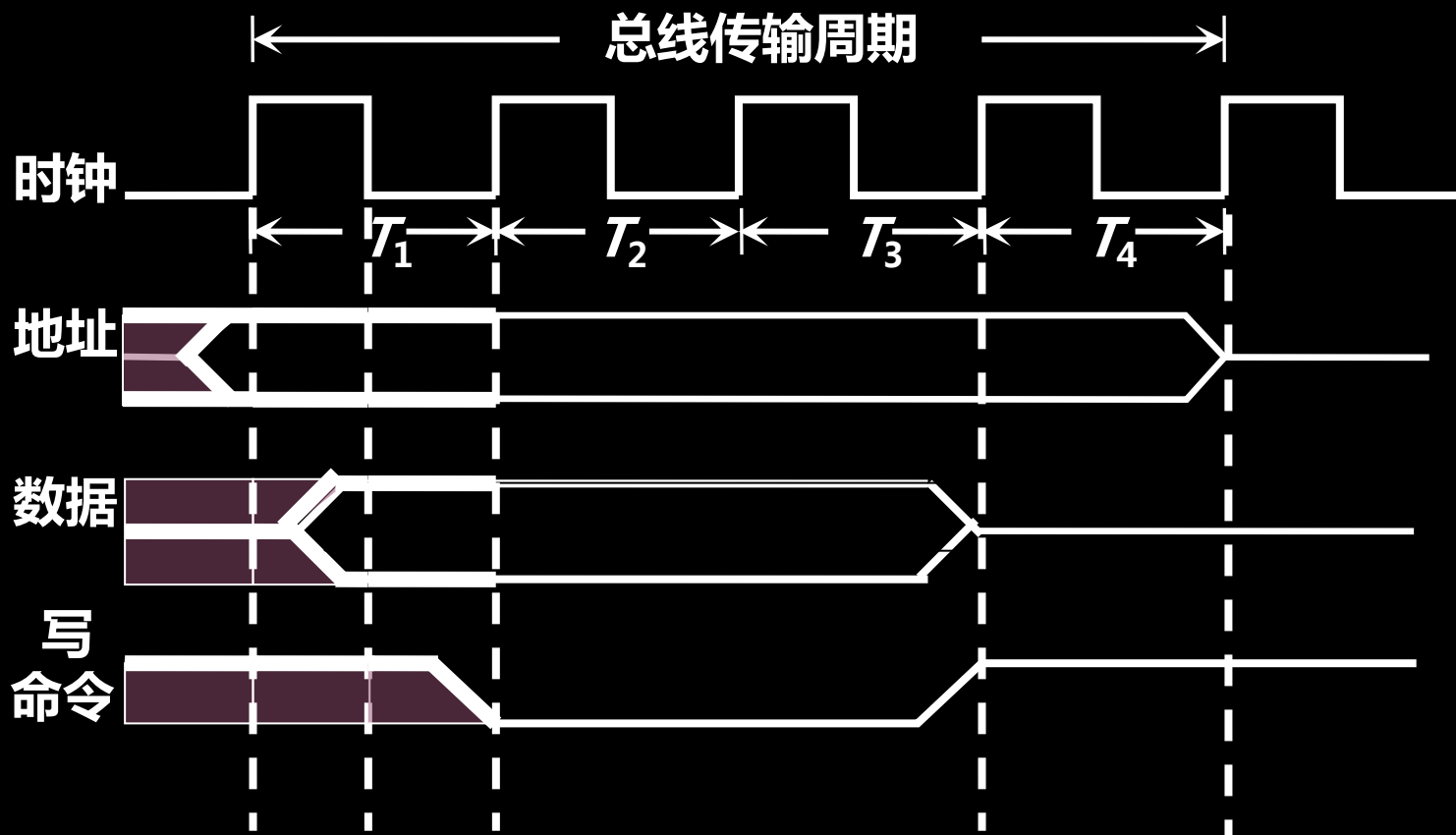
同步通信（写）



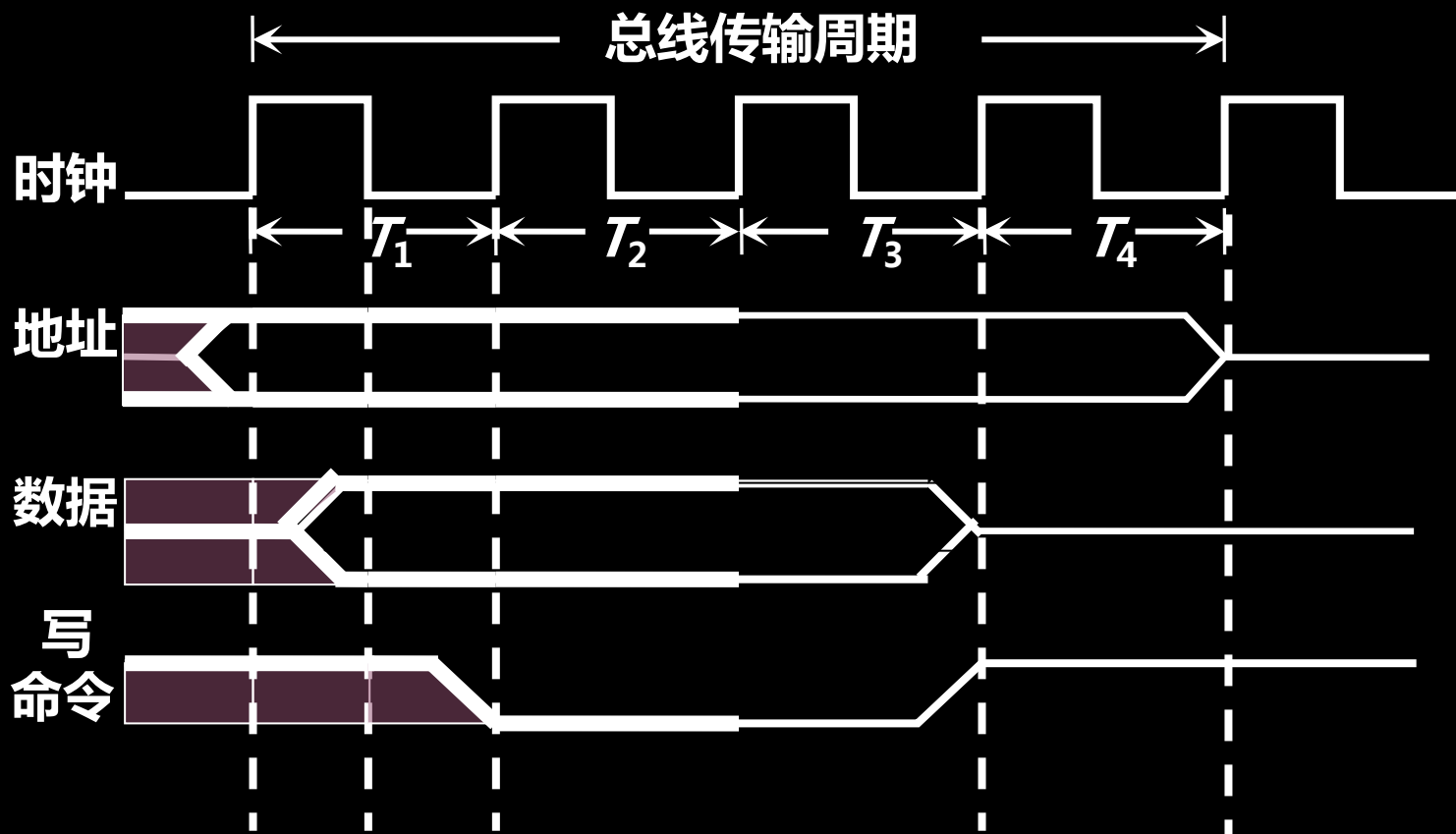
同步通信（写）



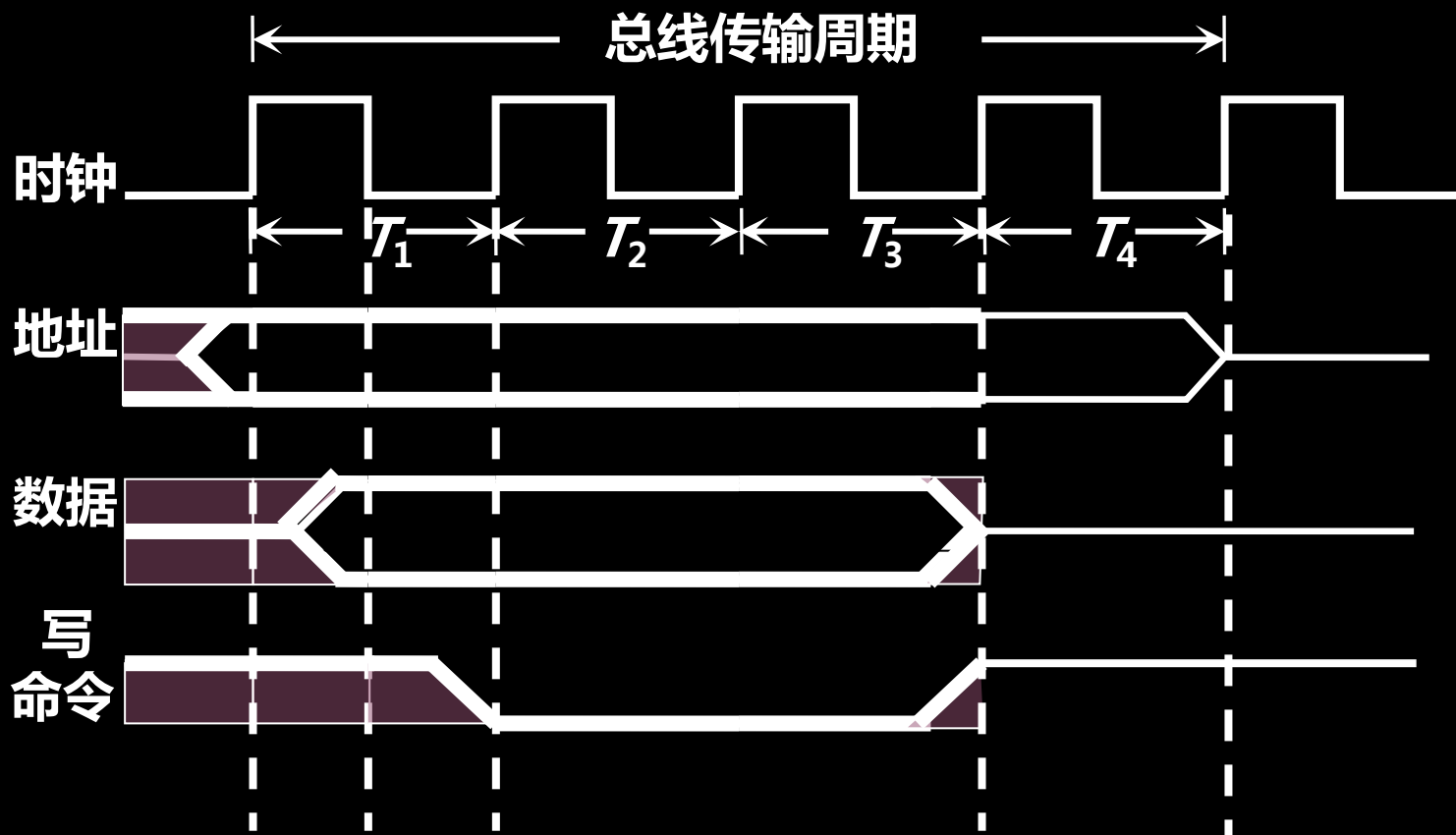
同步通信（写）



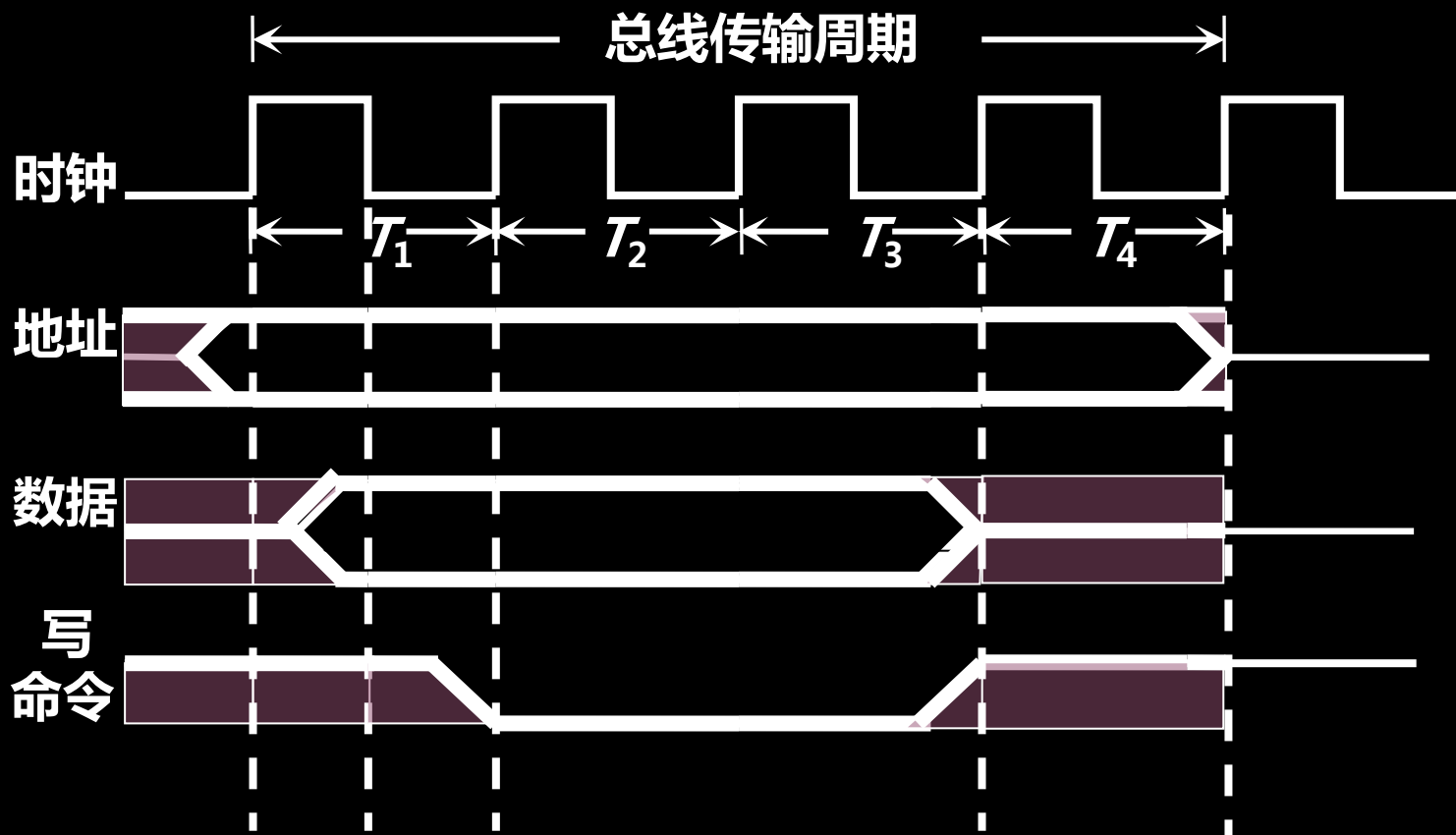
同步通信（写）



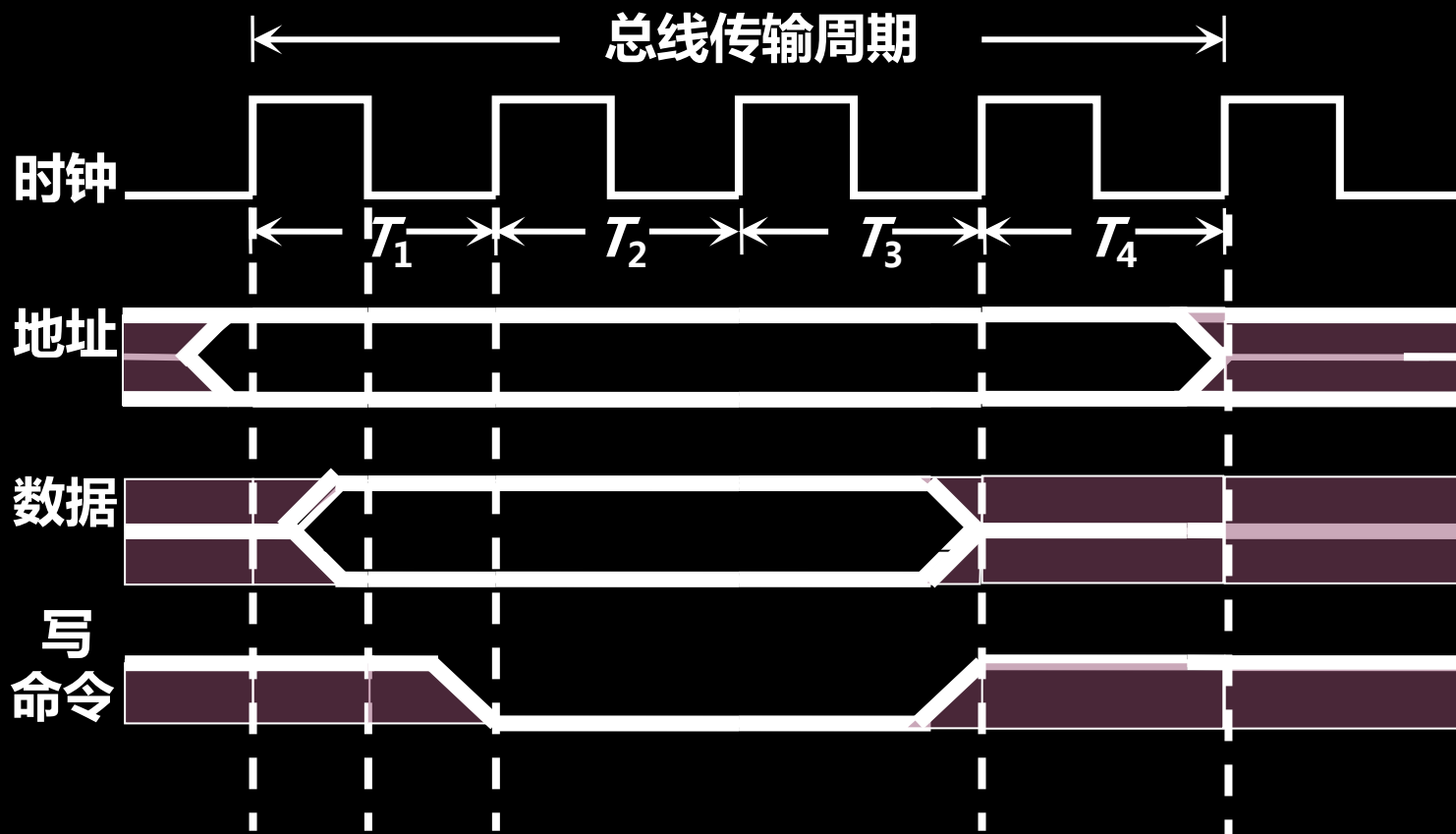
同步通信（写）



同步通信（写）



同步通信（写）



异步通信

主设备

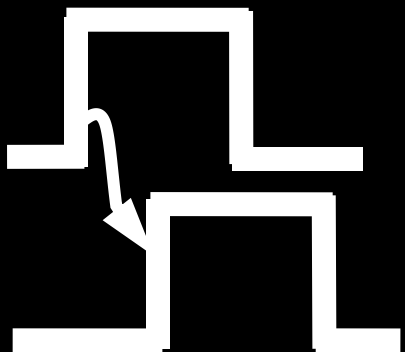
请求
回答

从设备

异步通信

主设备

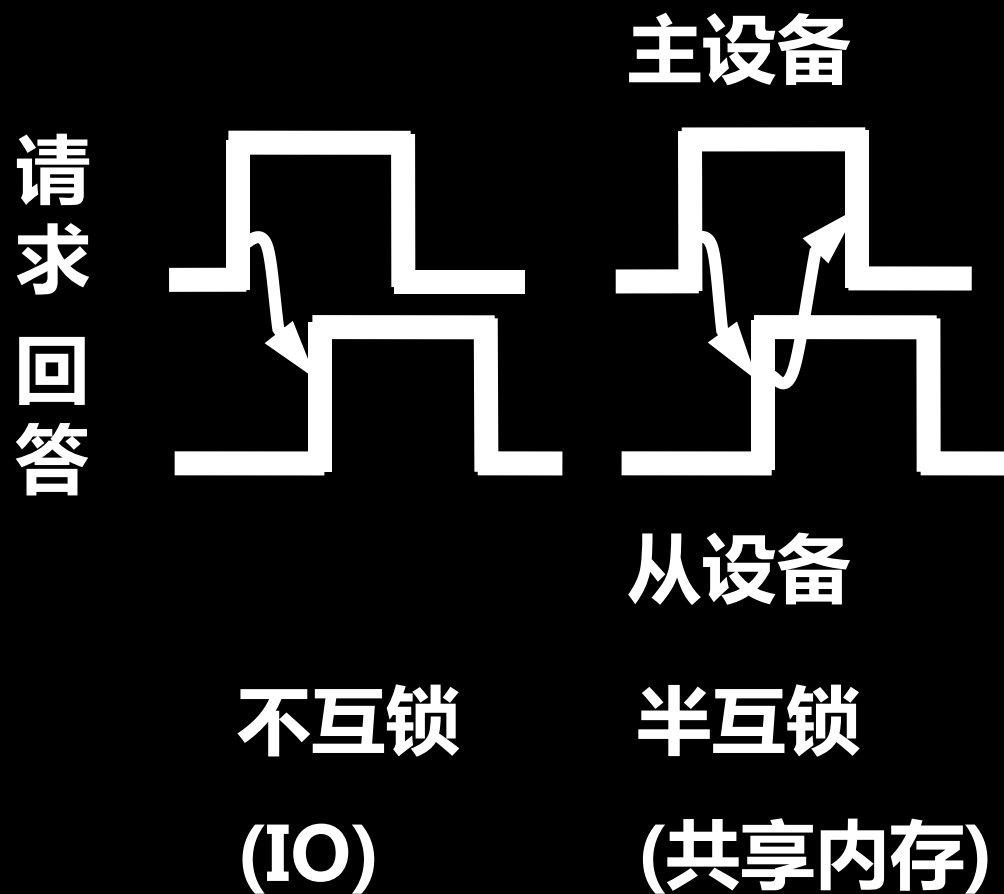
请求
回答



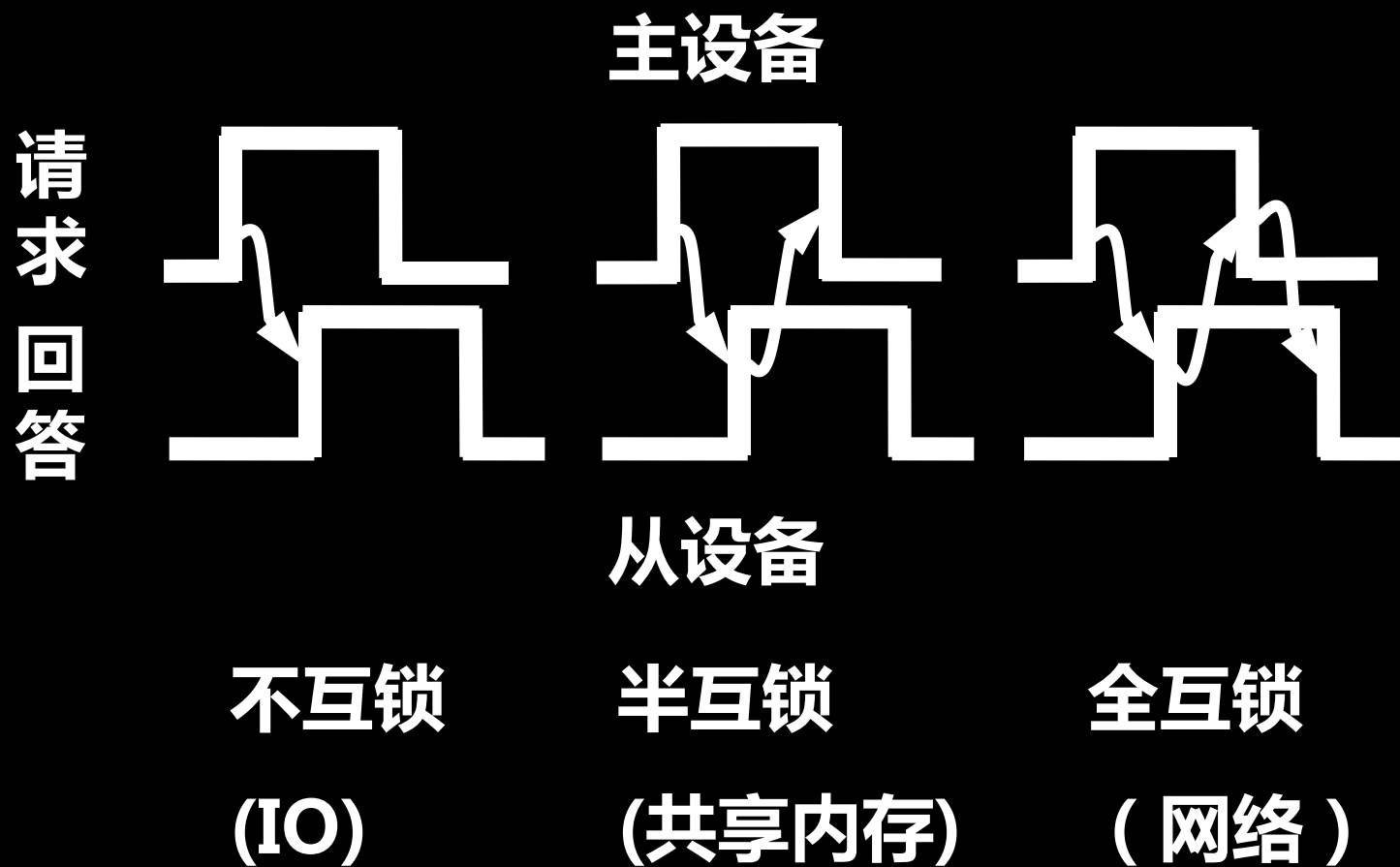
从设备

不互锁
(IO)

异步通信



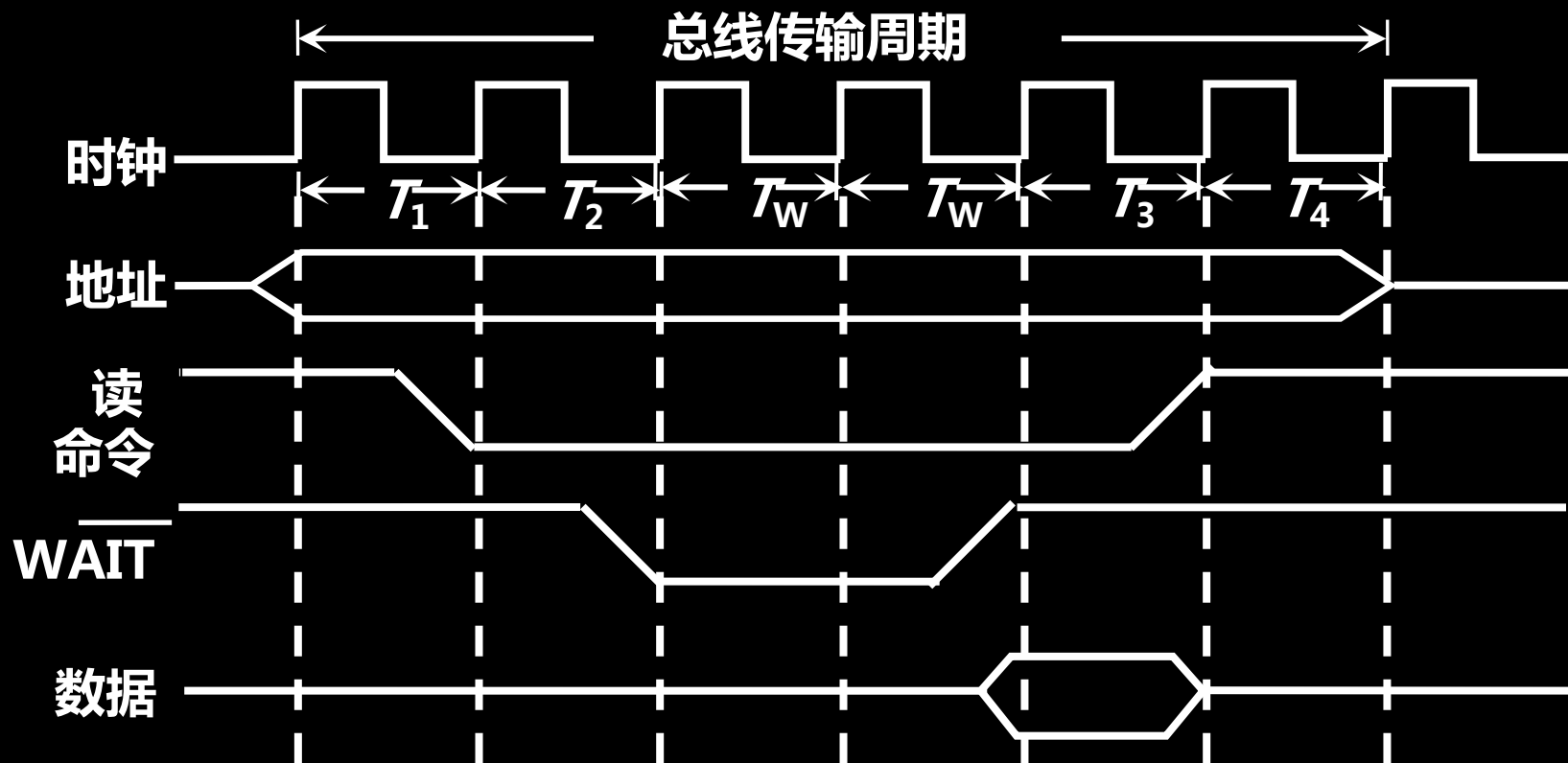
异步通信



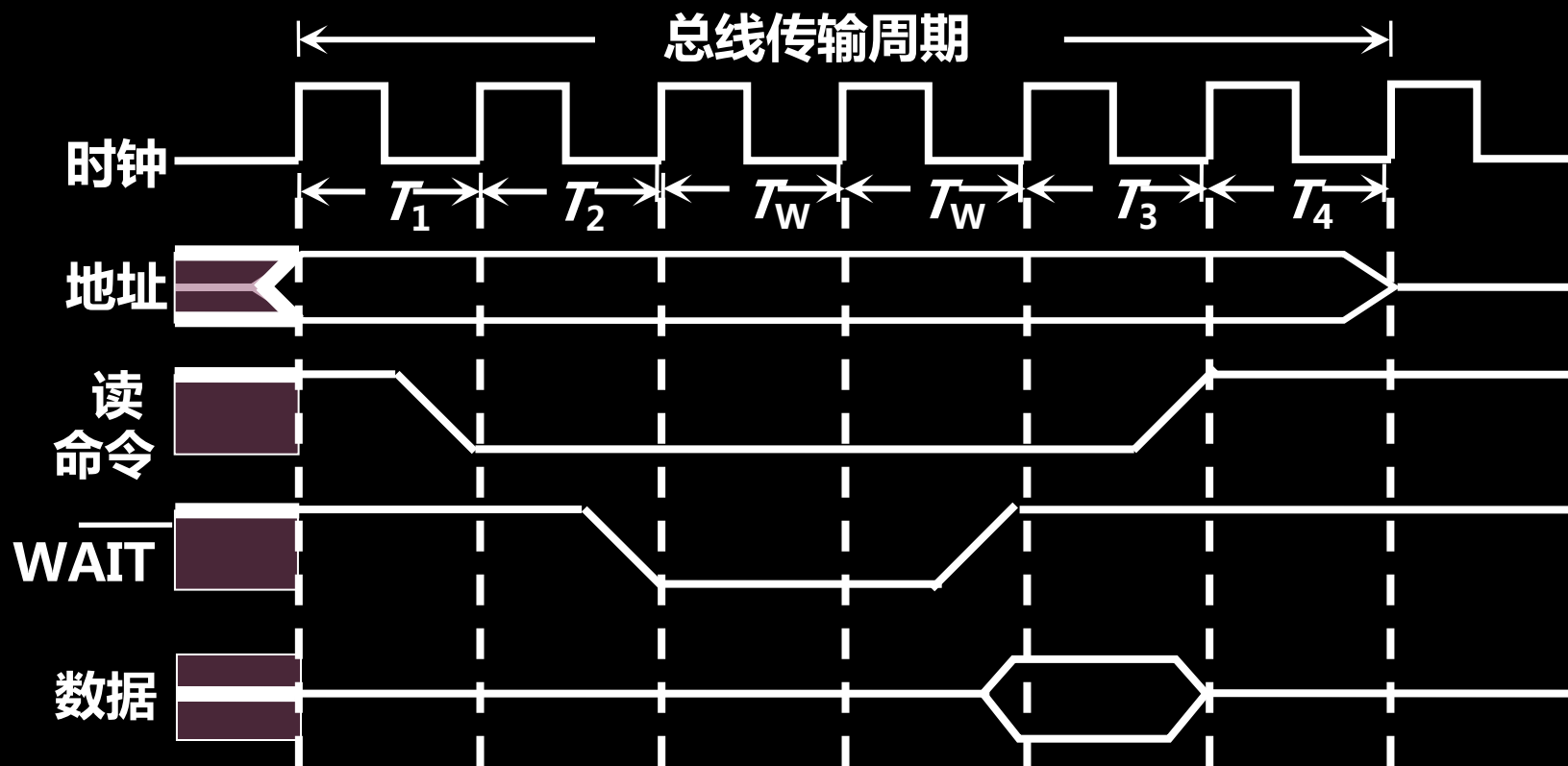
半同步通信

- 发送方仍然发送时钟。
- 接收方根据自身情况反馈信息给发送方，使发送方进行相应调整。增加一条等待响应信号线（wait）
- “主体同步，细节异步”
- 允许不同速率的设备协调工作

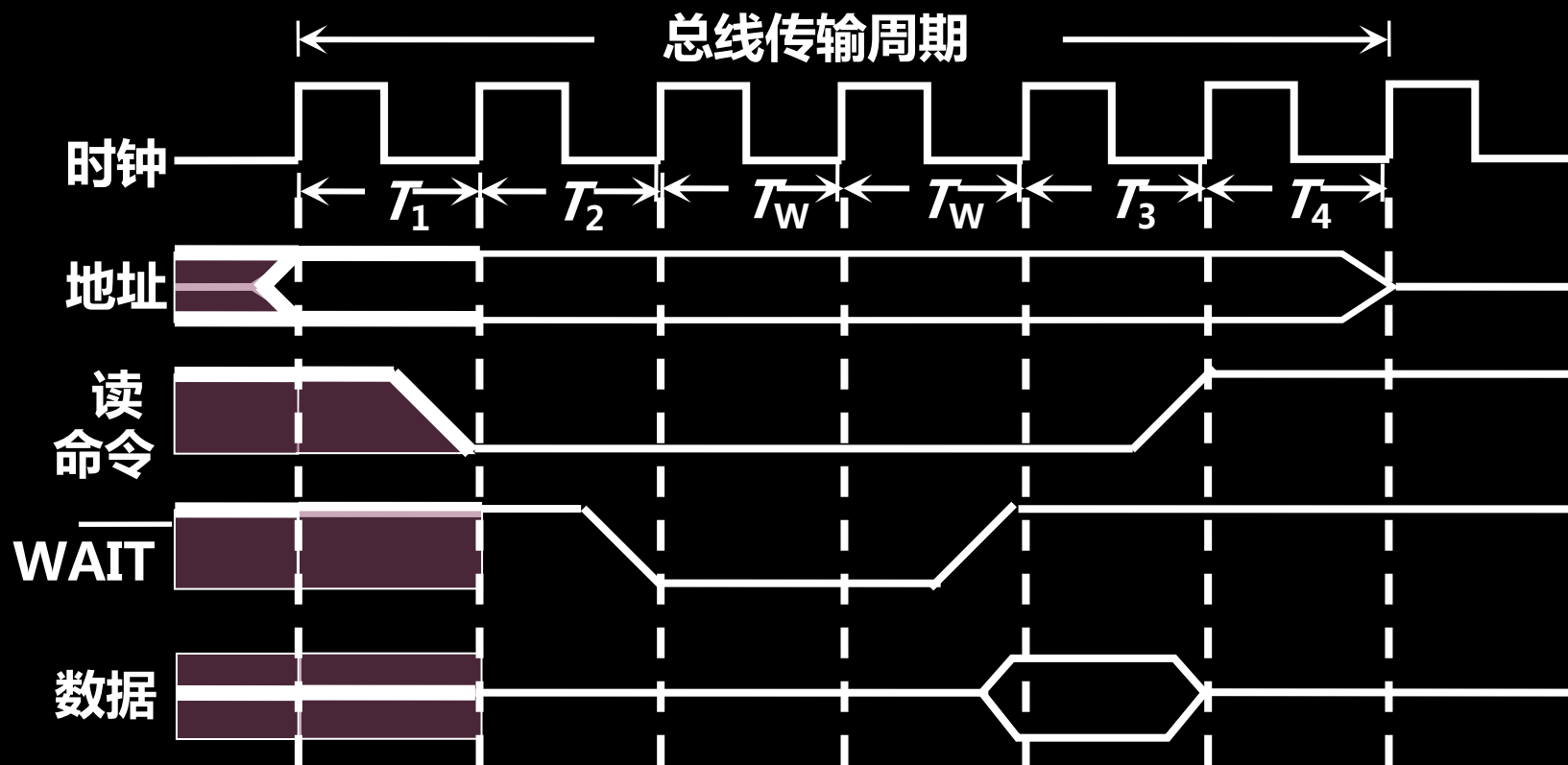
半同步通信时序图



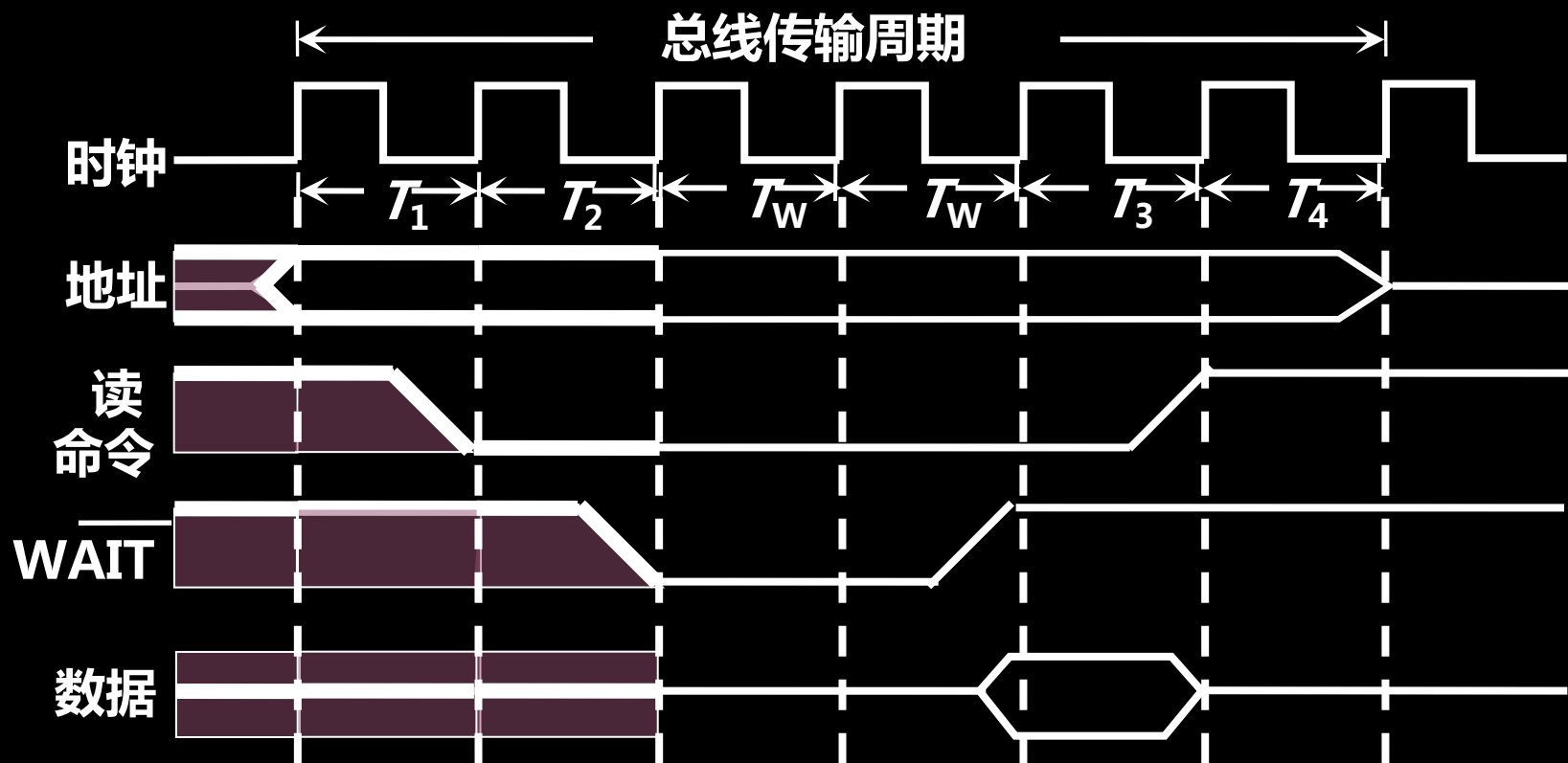
半同步通信时序图



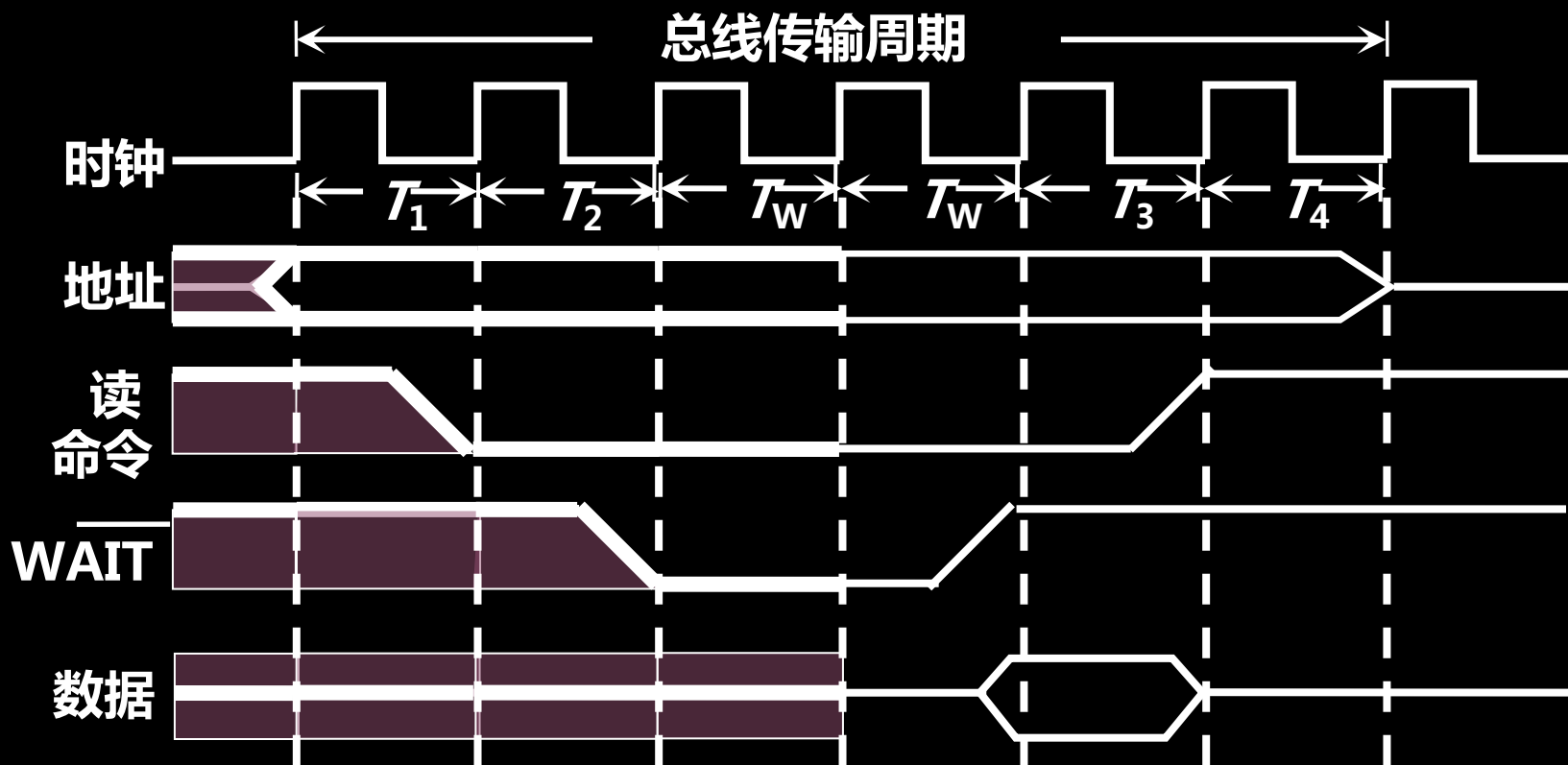
半同步通信时序图



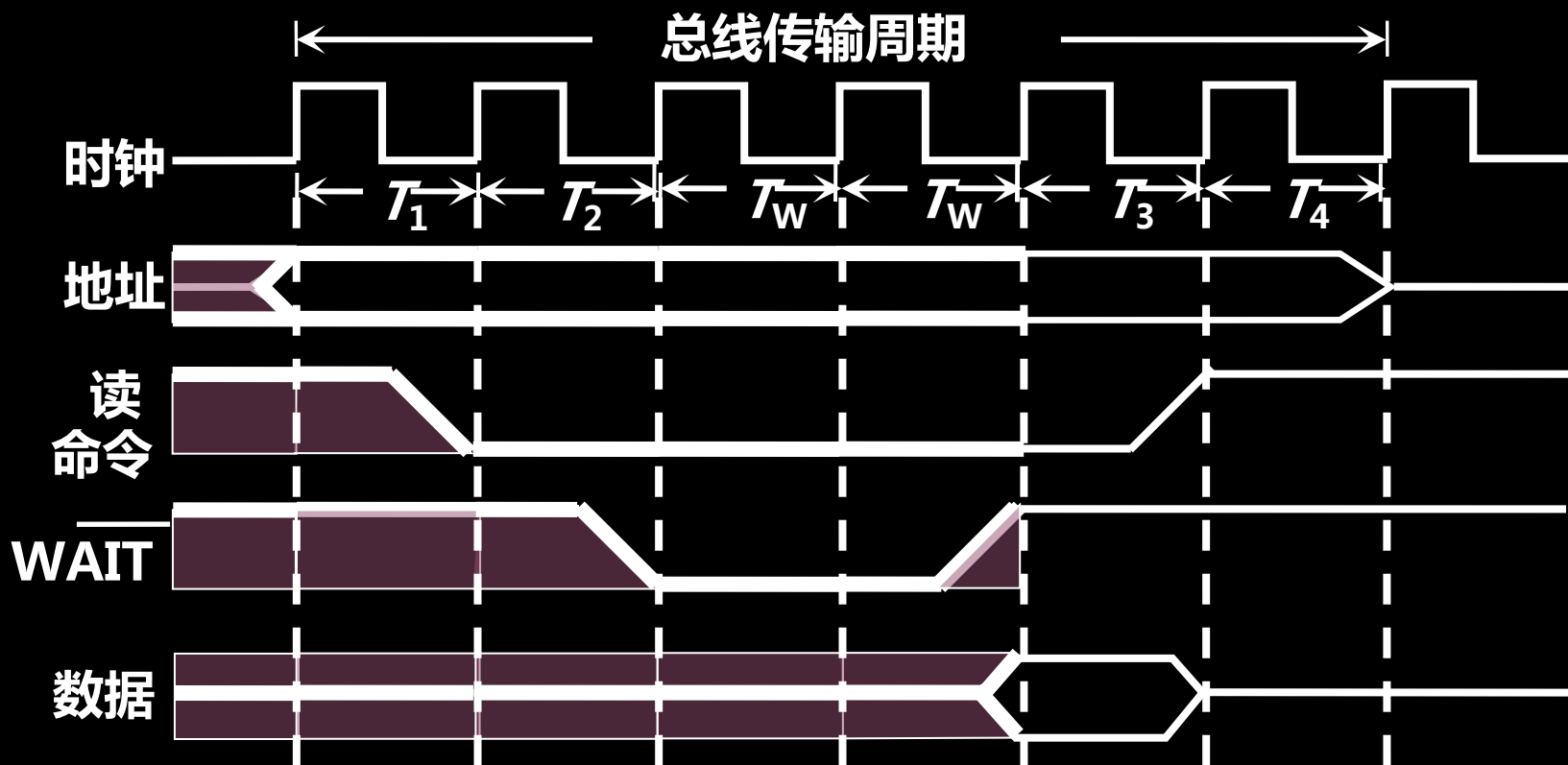
半同步通信时序图



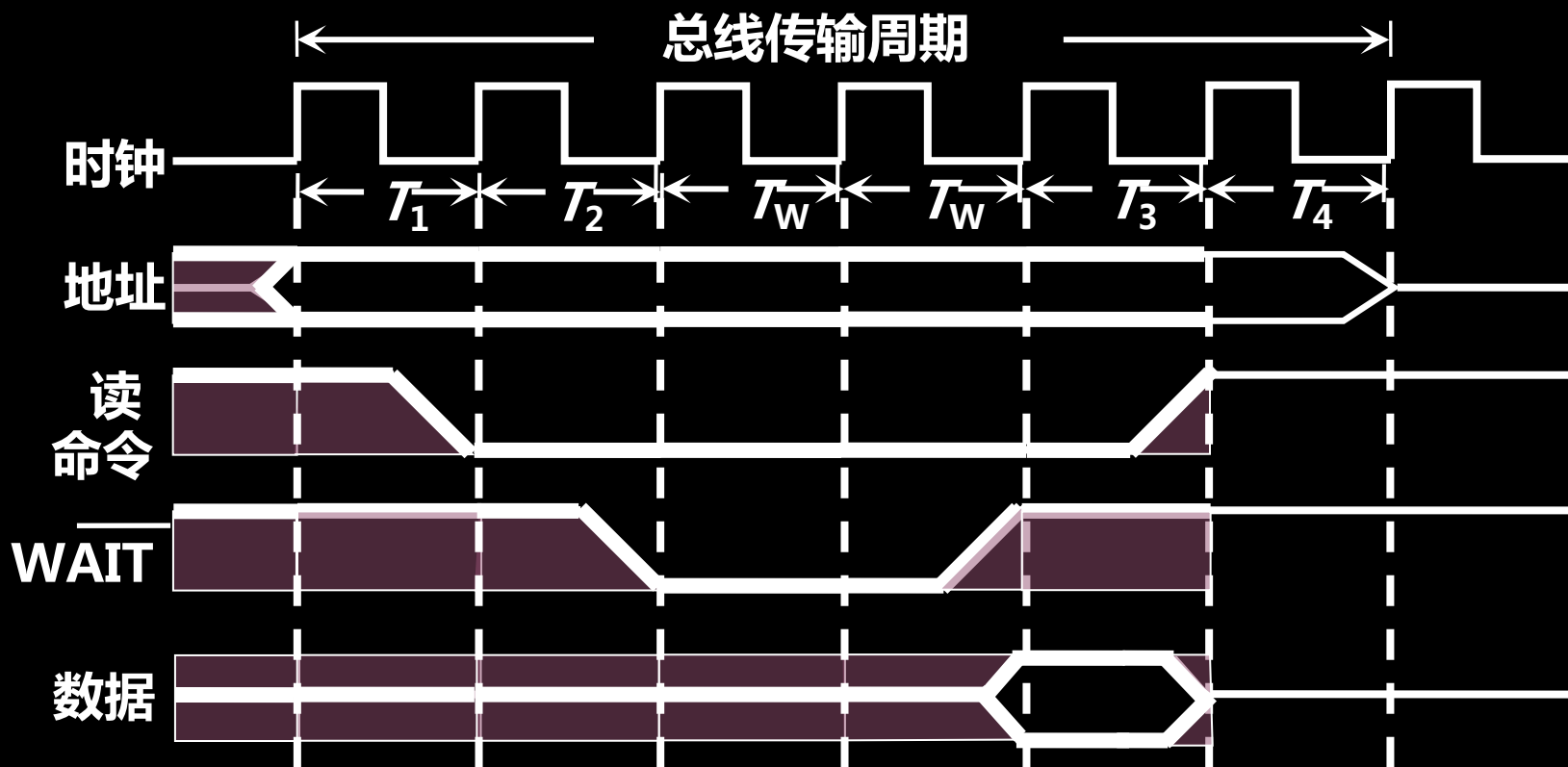
半同步通信时序图



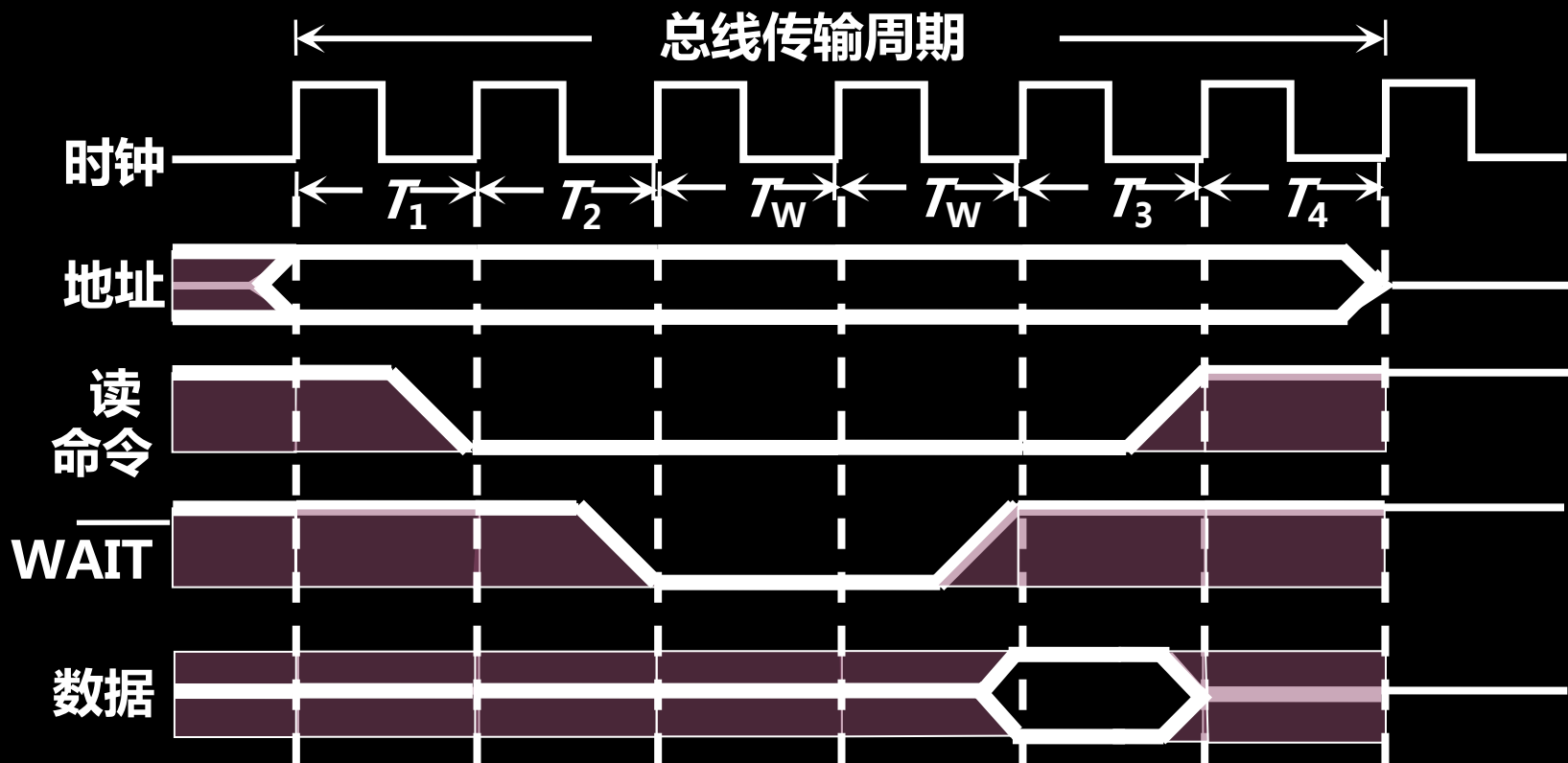
半同步通信时序图



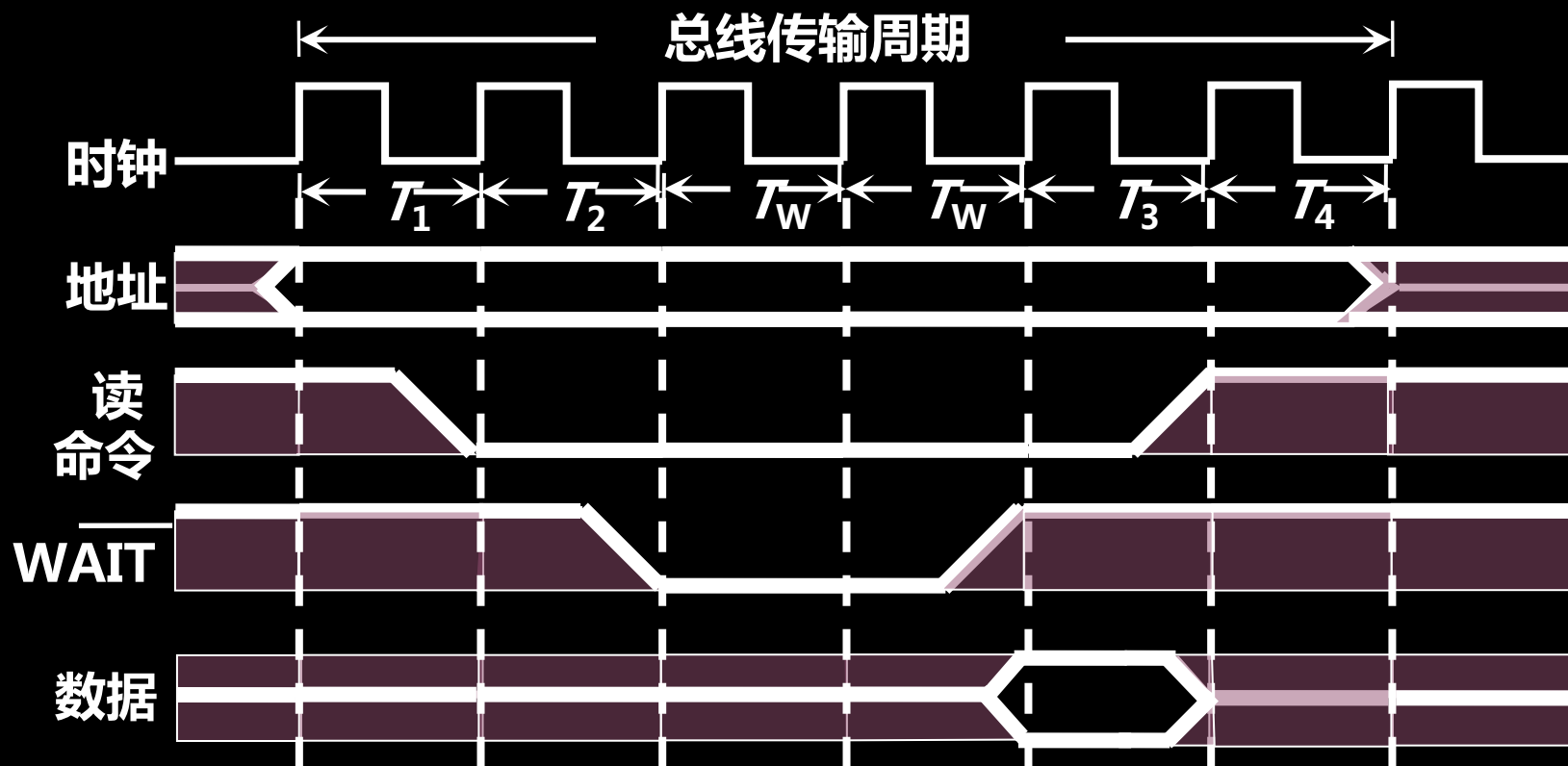
半同步通信时序图



半同步通信时序图



半同步通信时序图



上述三种通信方式的共同点

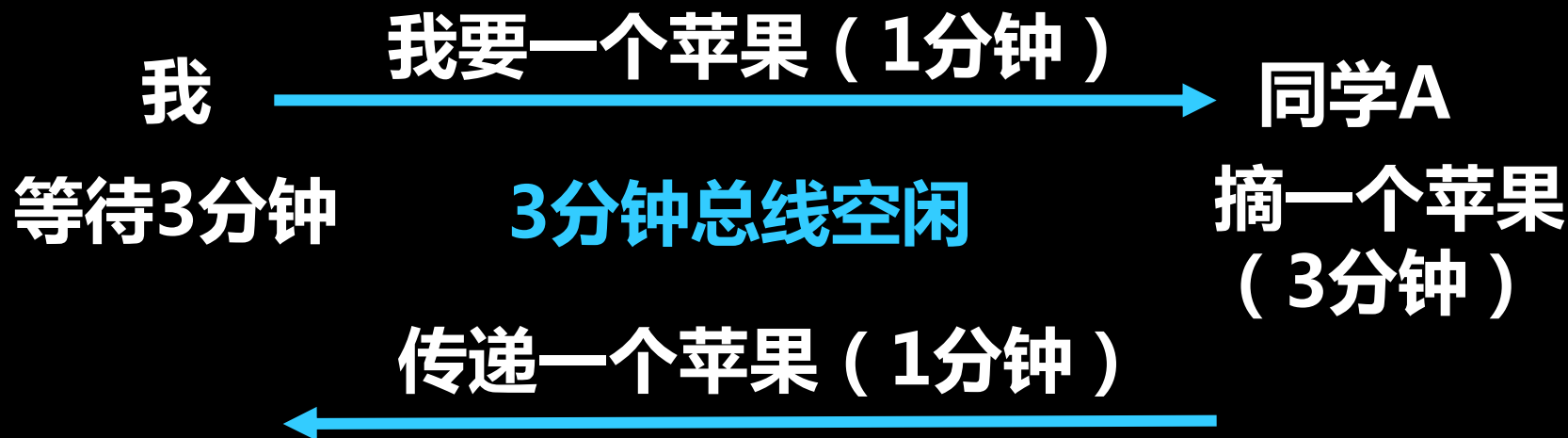
➤ 对于一个总线周期，以读为例

主模块发出地址、命令	占用总线
从模块准备数据	不占用总线
从模块发出数据	占用总线

上述三种通信方式的共同点

➤ 对于一个总线周期，以读为例

主模块发出地址、命令	占用总线
从模块准备数据	不占用总线
从模块发出数据	占用总线



分离式通信

➤ 每个总线传输周期分为两个子周期


子周期1：主模块申请占用总线，使用完后即放弃总线的使用权。


子周期2：从模块申请占用总线，将各种信息送到总线上。

分离式通信

第1分钟：我  我要一个苹果（1分钟） 同学A

分离式通信

第1分钟：我  我要一个苹果（1分钟） 同学A

第2分钟：我  我要一个苹果（1分钟） 同学B

分离式通信



分离式通信



分离式通信

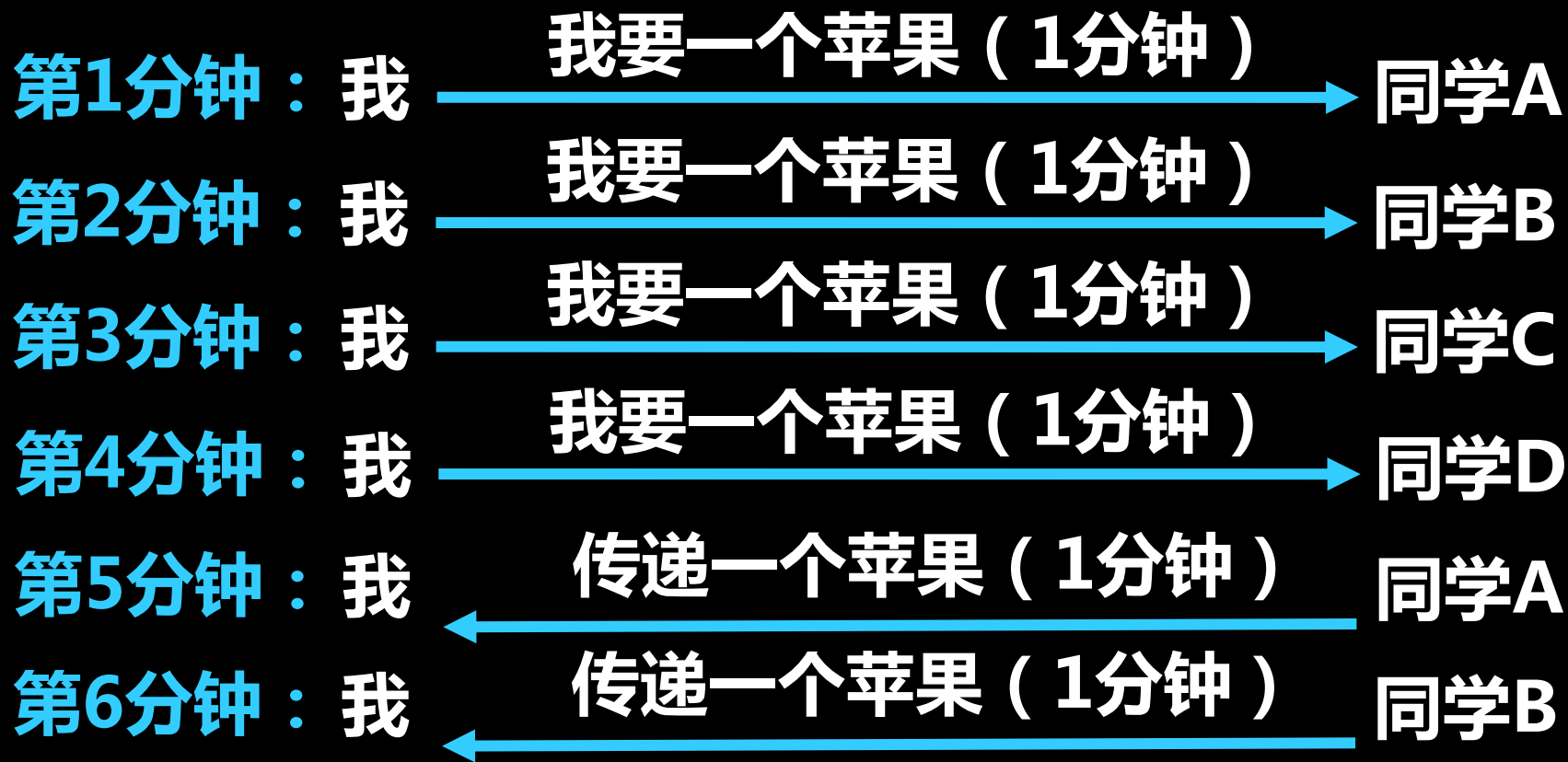


同学A已经准备好了第一个苹果

分离式通信



分离式通信



分离式通信



分离式通信



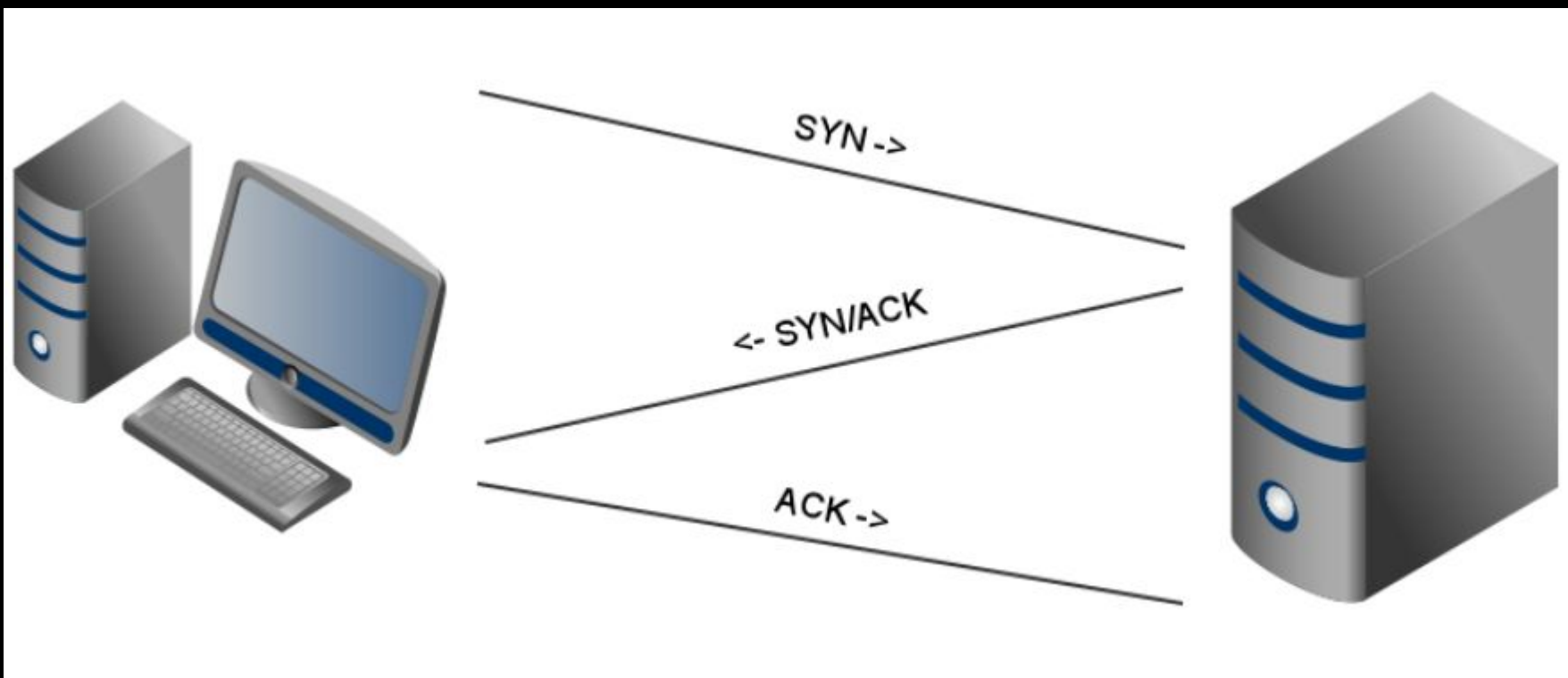
分离式通信的特点

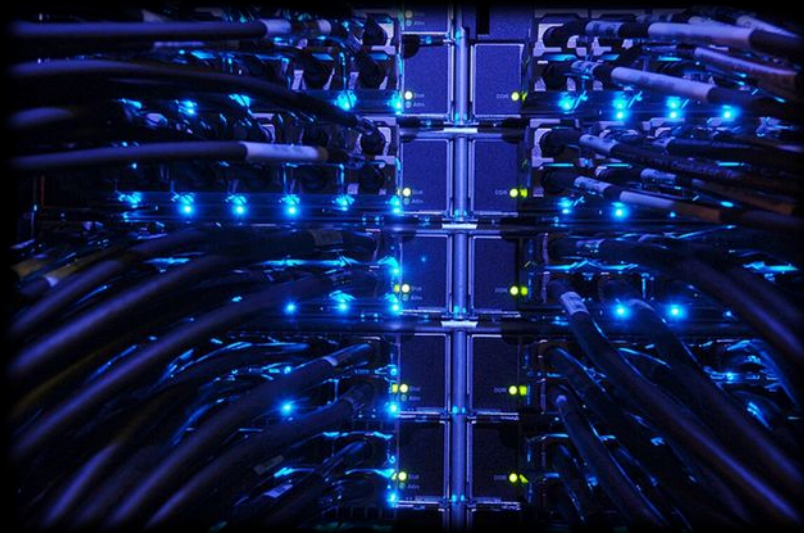
- 各模块有权申请占用总线。
- 采用同步方式通信，省去握手开销。
- 各模块准备数据时，不占用总线资源。总线无空闲等待时间，提高了利用率。

充分挖掘系统总线每个瞬间的潜力

推荐阅读：TCP的三次握手机制

➤ TCP的三次握手，是典型的异步通信机制





计算机组织与结构

大连理工大学 赖晓晨