

# 计组2022

## 一. 单选

1. 关于冯·诺依曼架构的计算机,说法不准确的是( )。
  - A. 指令和数据都用二进制表示和存储
  - B. 单片机把计算机系统集成到一个芯片上,不属于冯·诺依曼架构
  - C. 目前已由以运算器为核心转变为以存储器为核心
  - D. 本质特征是存储程序
2. 在 2022 年 11 月公布的新一期 TOP500 计算机运算速度排名中,我国速度最快的超级计算机是( )。
  - A. 浪潮倚天
  - B. 天河 II 号
  - C. 神威太湖之光
  - D. 曙光 5000A
3. 对于总线仲裁,下列说法不正确的是( )。
  - A. 链式查询方式故障敏感性高
  - B. 计数器定时查询方式的优先级总是固定的
  - C. 独立请求方式的响应速度快,但仲裁部件设计较复杂
  - D. 总线仲裁功能可以集成到控制器中来实现
4. 下列总线标准中不属于系统总线的是( )。
  - A. PCI
  - B. PCI-E
  - C. USB
  - D. EISA
5. 下列关于闪存(Flash Memory)的叙述中,错误的是( )。
  - A. 信息可读可写,并且读、写速度一样快
  - B. 存储元由 MOS 管组成,是一种半导体存储器
  - C. 掉电后信息不丢失,是一种非易失性存储器
  - D. 可分为 NOR 型和 NAND 型
6. 某计算机存储器按字节编址,主存地址空间大小为 32MB,现用  $4\text{M} \times 8$  位的 RAM 芯片组成 16MB 的主存储器,则存储器地址寄存器 MAR 的位数至少是( )。
  - A. 22
  - B. 23
  - C. 24
  - D. 25

7. 下列关于中断 I/O 方式和 DMA 方式比较的叙述中, 错误的是 ( )。
- A. 中断 I/O 方式请求的是 CPU 处理时间, DMA 方式请求的是总线使用权
  - B. 中断 I/O 方式适用于所有外部设备, DMA 方式仅适用于快速外部设备
  - C. 中断 I/O 方式下数据传送通过软件完成, DMA 方式下数据传送由硬件完成
  - D. 中断响应发生在一条指令执行结束后, DMA 响应发生在一个总线事务完成后
8. 由 4 个“1”和 4 个“0”组成的 8 位二进制补码, 能表示最小整数是 ( )。
- A. -121
  - B. -120
  - C. -15
  - D. 15
9. 下列有关浮点数加减运算的叙述中, 正确的是 ( )。
- ① 对阶操作不会引起阶码上溢或下溢
  - ② 右规和尾数舍入都可能引起阶码上溢
  - ③ 左规时可能引起阶码下溢
  - ④ 尾数溢出时结果不一定溢出
- A. 仅②、③
  - B. 仅①、②、④
  - C. 仅①、③、④
  - D. ①、②、③、④
10. 偏移寻址通过将某个寄存器内容与一个形式地址相加而生成有效地址。下列寻址方式中, 不属于偏移寻址方式的是 ( )。
- A. 寄存器间接寻址
  - B. 基址寻址
  - C. 变址寻址
  - D. 相对寻址
11. 以下不属于鲲鹏 920 处理器技术特征的是 ( )。
- A. 片内有 3 级 Cache
  - B. 采用 ARMv8A 架构
  - C. 有专用的整数流水线和浮点数流水线
  - D. 属于 CISC 架构类别
12. 假定不采用 Cache 和指令预取技术, 且机器处于“开中断”状态, 则在下列有关指令执行的叙述中, 错误的是 ( )。
- A. 任何一条指令的完整指令周期内, CPU 都至少访问内存一次
  - B. 每个指令周期一定大于或等于一个 CPU 时钟周期
  - C. 当前程序在每条指令执行结束时都可能进入中断周期
  - D. 空操作指令 (NOP) 的指令周期中任何寄存器的内容都不会被改变
13. 下列选项中, 不会引起指令流水线阻塞的是 ( )。
- A. 冗余部件
  - B. 数据相关
  - C. 条件转移
  - D. 资源冲突
14. 每个时钟周期并发多条独立指令并配置多个功能部件的多发射技术是 ( )。
- A. 超流水线技术
  - B. 超长指令字技术
  - C. 复杂指令集技术
  - D. 超标量技术
15. 如果 CU 的微指令操作控制字段采用字段直接编码, 有 34 个微命令, 构成 4 个互斥类, 分别包含 7、8、9 和 10 个微命令, 则操作控制字段至少有 ( )。
- A. 4 位
  - B. 14 位
  - C. 15 位
  - D. 34 位

## 二、填空题（每题 2 分，10 小题，共 20 分）

1. 设浮点数字长 24 位，其中阶符 1 位，阶码 7 位，数符 1 位，尾数 15 位，阶码和尾数均用规格化补码表示，则能表示的最小规格化正数的对应的二进制真值是\_\_\_\_\_。
2. 已知 $[x]_{\text{原}} = 0.1010$ ，那么  $[x]_{\text{移}} =$ \_\_\_\_\_。
3. 设  $A = -5/16$ ， $B = +3/8$ ，设定点机的机器字长为 8 位（含 1 位符号位），则 $[A - B]_{\text{补}} =$ \_\_\_\_\_。
4. 若某 32 位指令的形式地址有 16 位，则直接寻址的访存范围是\_\_\_\_\_。
5. 假设某系统总线在一个总线周期中并行传输 32 位信息，一个总线周期内 1 个时钟周期传输地址、4 个时钟周期传数据，总线的时钟频率为 100MHz，则总线最大传输率宽是\_\_\_\_\_ MBps。
6. 对于 7 级指令流水线，每个时钟周期可以完成一个功能段，那么对于连续流入的 20 条指令，至少需要\_\_\_\_\_个时钟周期执行完成。
7. 在响应中断时保护断点的操作一般由\_\_\_\_\_指令实现。
8. 某存储器芯片有 32 根地址线，若采用重合法译码驱动，行列地址位数相同，则最少可以使用\_\_\_\_\_根译码输出选择线。
9. 若磁盘转速为 6000 转/分，磁头的平均寻道时间为 8ms，则平均寻址时间大约是\_\_\_\_\_ ms。
10. 某 16 位字长存储器采用小端方式（低位字节地址作为字地址），存储 16 位整型 1234H，其字地址为 2000H，则地址 2001H 中的字节内容为\_\_\_\_\_。

## 三、简答

1. 某 CPU 主频为 500 MHz，CPI 为 5。假定某外设的数据传输率为 0.5 MB/s，采用中断方式传送数据，以 32 位为传输单位，对应的中断服务程序包含 18 条指令，中断服务的其他开销相当于 2 条指令的执行时间。请回答下列问题并给出计算过程：  
在中断方式下，CPU 用于该外设 I/O 的时间占整个 CPU 时间的百分比是多少？  
当该外设的数据传输率达到 5 MB/s 时，改用 DMA 方式传送数据。假定每次 DMA 传送块大小为 5000 B，且 DMA 预处理和后处理的总开销为 500 个时钟周期，则 CPU 用于该外设 I/O 的时间占整个 CPU 时间的百分比是多少？（假设 DMA 与 CPU 之间没有访存冲突）。
2. 设某机的主存容量为 16MB，Cache 容量为 16KB，每字块有 16 个字，每字 32 位，按字节访问，设计一个二路组相联映射（即 Cache 每组内共有 2 个字块的 Cache 组织），  
回答问题：



(1) 画出主存地址字段中各段的位数；

(2) 若 Cache 命中率为 90% 且 Cache 的速度是主存的 5 倍，那么有 Cache 和无 Cache 相比速度提高了约多少倍？

3. 某计算机字长为 16 位，主存地址空间大小为 128 KB，按字编址。采用单字长指令格式，指令各字段定义如下（s 表示源，d 表示目的）：

15	12	11	9	8	6	5	3	2	0
OP			Ms		Rs		Md		Rd

转移指令采用相对寻址方式，相对偏移量用补码表示。寻址方式定义如下：

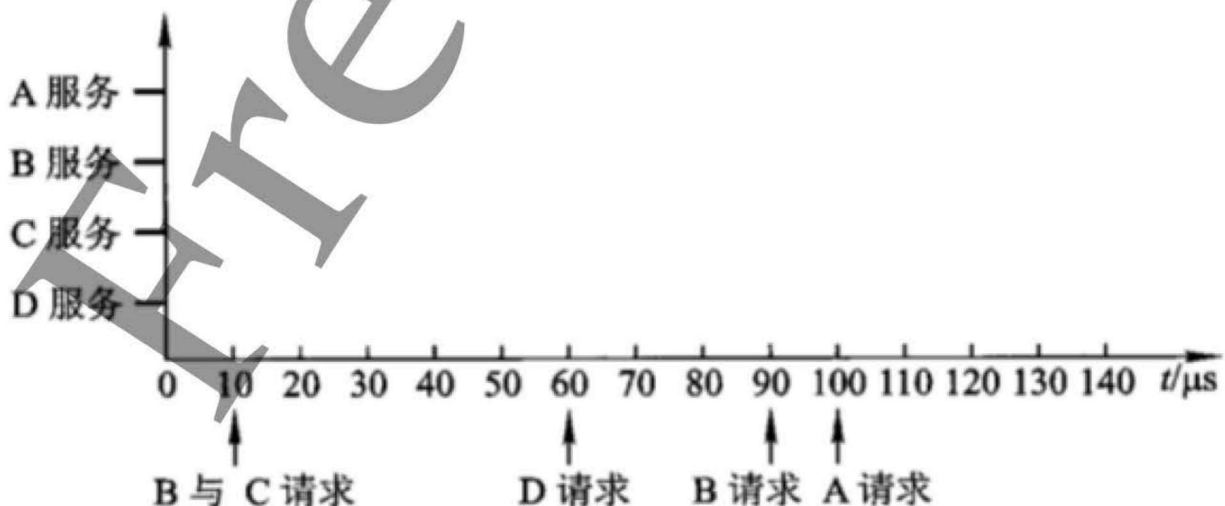
Ms/Md	寻址方式	助记符	含义
000B	寄存器	Rn	操作数 = (Rn)
001B	寄存器间接	(Rn)	操作数 = ((Rn))
010B	寄存器间接、自增	(Rn) +	操作数 = ((Rn)), (Rn) + 1 → Rn
011B	相对	D (Rn)	转移目标地址 = (PC) + (Rn)

请回答下列问题：

该指令系统最多可有多少条指令？该计算机最多有多少个通用寄存器？存储器地址寄存器（MAR）和存储器数据寄存器（MDR）至少各需要多少位？

若操作码 0010B 表示加法操作（助记符为 add），寄存器 R0、R1……的编号分别为 000B、001B……，则汇编语句“add R0, (R1)+”指令机器码为 2011H（即 0010 000 000 010 001 B），请写出指令机器码 2046H 对应的汇编语句。

4. 设某机有 4 个中断源，其响应优先级 A→B→C→D 降序排列，而处理优先级按照 D→C→B→A 降序排列。请画出 CPU 执行程序的轨迹，假定每个中断源的服务时间均为 20 μs。



#### 四. 计算题、

1. 判断奇校验海明码 1010101 是否正确, 欲传送的 4 位正确数据是多少?

2. 某 CPU 主频为 2.1GHz, 采用 6 级指令流水线, 每个流水段的执行需要 1 个时钟周期, 假设 CPU 执行了 100 条指令, 在其执行过程中, 没有发生任何流水线阻塞, 此时流水线的吞吐率为多少?

3. 已知  $[x]_{\#} = 0.0101$ ,  $[y]_{\#} = 1.0100$ , 请用补码加减交替法, 求  $x \div y$  的商, 结果用二进制补码表示。。

4. 已知浮点数  $x = 2^3 \times (9/16)$ ,  $y = 2^4 \times (-13/16)$ , 设阶码 5 位 (含阶符 2 位), 尾数 8 位 (含数符 2 位), 通过补码运算求出  $x-y$  的二进制浮点规格化结果, 舍入方法采用 0 舍 1 入, 并写明运算步骤。