# 大连海事大学本科实验报告

课程名称: 电子线路设计 CAD 实践

学院 (系): 信息科学技术学院

专业: 通信工程

班 级: 2021级

学 号: 2220214318

姓 名: 魏麟

同组姓名:

# 2023年7月日

# 实验项目列表

序	\$ <b>:</b> ₩5.50	成  绩		
号	实验项目名称	操作	报告	结果
1	原理图设计(包含元件			
	库,原理图、网表生成)			
2	PCB 设计(包含封装库、			
	PCB、布线分析)			
心				
计				

#### 大连海事大学实验报告

学院(系):信息工程技术学院 专业:通信工程 班级:通信工程3班

姓 名: 魏麟 学号: 2220214318 同组人姓名:

成绩:

# Protel 原理图设计实验

### 一、实验目的和要求

- 1.熟悉原理图编辑器的功能与使用方法;掌握原理图元件及元件库的使用, 元件的放置与编辑、电路原理图的设计以及报表、原理图输出等技巧与方法。
- 2.熟悉印制电路板的设计流程,掌握元件封装库的使用和元件封装的放置方法。
  - 3.掌握 PCB 绘图工具的操作使用方法和 PCB 设计规则。
  - 4.掌握布局和布线等印制电路板的设计知识。
  - 5.掌握 PCB 报表的生成和 PCB 图打印输出方法。
  - 6.掌握印刷电路板的设计流程。

7.了解电子 CAD 在电子技术中的应用,掌握从原理的绘制、性能防真到 PCB 设计的全过程,提高电子技术的课程的学习效果和电子设计的效率。

### 二、实验原理和内容

对 Protel 99 SE 软件介绍,那么电路原理图图便可以利用这个软件实现。在设计点论图中,有可能遇到在一页设计图纸中画不完,这就需要采用层次电路设计。设计步骤如下:

1、在电脑的操作的界面双击 Protel 99 的窗口,便出现 Protel 99 se 设计的界面。点击右上角的"File 文件",在下拉菜单中点击"New Deign..."则弹出以下窗口,可以点"Browse"改变文件的保存路径,或者直接点击 OK,文件保存在默认的文件夹中 D\Design Explorer Protel 99 SE\Exemples。弹出这样的窗口然后点"File"中的

"Design",在 双点,然后再双击一次,这样原理图编辑框就搞好了。

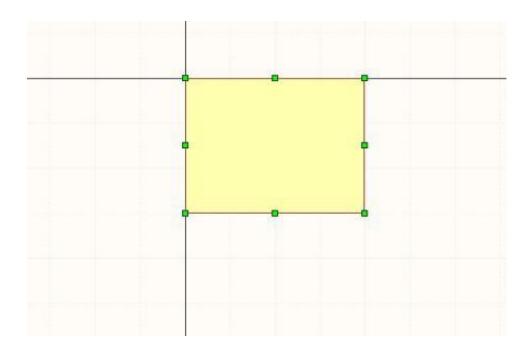
- 2、在如下窗口中编辑原理图,单击 Browse Sch 标签,再不断单击主工具栏内的(放大)(缩小)或者键盘按钮中的"page up"(放大)"page down"(缩少),直到原理图编辑区内出现大小适中的可视"栅格线",以便操作。
- 3、在日常设计中,一般将原理图纸设为 A4 图纸,便于打印。点击工作界面的"Design..." 出现下拉框,点其中"Options....",在弹出的窗口中选择来更改图纸样式。接下来在原理图编辑区放元器件,先添加元件库。点击左边"add\move"具

体添加所对应的元件库,这样就轻易的将元件库添加进去了。当然还有元件库里 没有的元件,这需要自己封装。

# 三、元件库构建

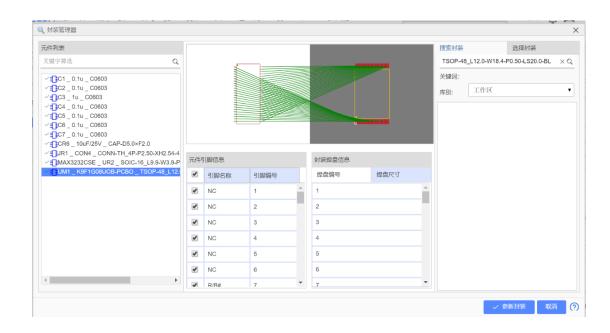
在本次试验中,单片机和其他元件是库里没有的,那么就要绘制元件库

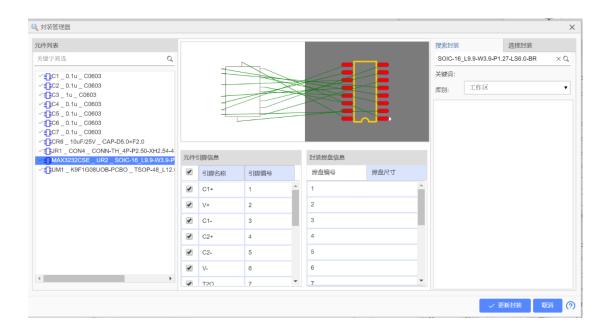
1. 创建原理图库:



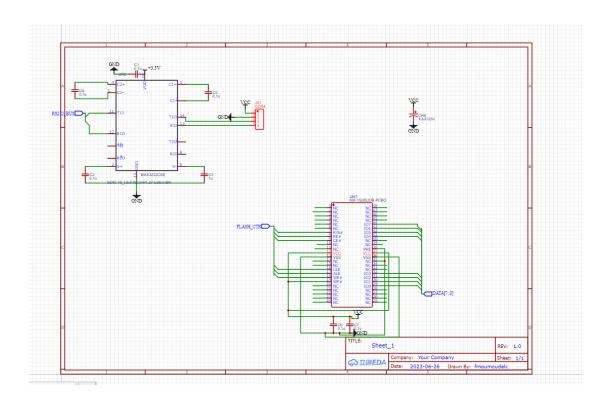
2. 在此页面画出自己想要的图,添加引脚,表上想要的名称

			40	
1 2	P1.0	VCC	39	
3	P1.1	AD0/P0.0	38	
4	P1.2	AD1/P0.1	37	
5	P1.3	AD2/P0.2	36	
6	P1.4	AD3/P0.3	35	
7	P1.5	AD4/P0.4	34	
8	P1.6	AD5/P0.5	33	
9	P1.7	AD6/P0.6	32	
10	RET	AD7/P0.7	31	
11	P3.0/RXD	VPP/EA	30	
12	10000000000000000000000000000000000000	PROG/ALE	29	
13	P3.2/ <u>TN</u> 0	PSEN	28	
14	P3.3/TN1	A15/P2.7	27	
15	P3.4/T0	A14/P2.6	26	
16	P3.5/ <u>T1</u>	A13/P2.5	25	
17	P3.6/WR	A12/P2.4	24	
18	P3.7/RD	A11/P2.3	23	
19	XTAL2	A10/P2.2	22	
20	XTAL1	A9/P2.1	21	
	GND	A8/P2.0		





# 四、原理图相关图纸



# 五、网表生成及分析

```
*PADS-PCB*
*PART*
C1 C0603
C2 C0603
C3 C0603
C4 C0603
C5 C0603
C6 C0603
C7 C0603
CR6 CAP-D5.0脳F2.0
JR1 CONN-TH_4P-P2.50-XH2.54-4P
MAX3232CSE SOIC-16_L9.9-W3.9-P1.27-LS6.0-BR
UM1 TSOP-48_L12.0-W18.4-P0.50-LS20.0-BL
*NET*
*SIGNAL* +3.3V
C1.2
*SIGNAL* C2 2
C3.2 C2.2
*SIGNAL* VCC
CR6.1 UM1.12 UM1.19 UM1.37 C6.2 C7.2 JR1.1
*SIGNAL* C5_1
C5.1 MAX3232CSE.1
*SIGNAL* C5_2
C5.2 MAX3232CSE.3
*SIGNAL* JR1_3
JR1.3 MAX3232CSE.14
*SIGNAL* JR1_4
JR1.4 MAX3232CSE.13
*SIGNAL* C3_1
C3.1 MAX3232CSE.6
*SIGNAL* C4_1
C4.1 MAX3232CSE.4
*SIGNAL* MAX3232CSE_5
C4.2 MAX3232CSE.5
```

```
*SIGNAL* C3_1
C3.1 MAX3232CSE.6
*SIGNAL* C4_1
C4.1 MAX3232CSE.4
*SIGNAL* MAX3232CSE_5
C4.2 MAX3232CSE.5
*SIGNAL* MAX3232CSE_2
C2.1 MAX3232CSE.2
*SIGNAL* UM1_1
UM1.1
*SIGNAL* UM1_2
UM1.2
*SIGNAL* UM1_3
UM1.3
*SIGNAL* UM1_4
UM1.4
*SIGNAL* UM1_5
UM1.5
*SIGNAL* UM1_6
UM1.6
*SIGNAL* UM1_10
UM1.10
*SIGNAL* UM1_11
UM1.11
*SIGNAL* UM1_14
UM1.14
*SIGNAL* UM1_15
UM1.15
*SIGNAL* UM1_20
UM1.20
*SIGNAL* UM1_21
UM1.21
*SIGNAL* UM1_22
UM1.22
*SIGNAL* UM1_23
```

```
UM1.21
*SIGNAL* UM1_22
UM1.22
*SIGNAL* UM1_23
UM1.23
*SIGNAL* UM1_24
UM1.24
*SIGNAL* UM1_25
UM1.25
*SIGNAL* UM1_26
UM1.26
*SIGNAL* UM1_27
UM1.27
*SIGNAL* UM1_28
UM1.28
*SIGNAL* UM1_29
UM1.29
*SIGNAL* UM1 30
UM1.30
*SIGNAL* UM1_31
UM1.31
*SIGNAL* UM1 32
UM1.32
*SIGNAL* UM1_33
UM1.33
*SIGNAL* UM1_34
UM1.34
*SIGNAL* UM1_39
UM1.39
*SIGNAL* UM1_40
UM1.40
*SIGNAL* UM1_41
UM1.41
*SIGNAL* UM1_42
UM1.42
CTCHAT WINE AD
```

```
UM1.40
*SIGNAL* UM1_41
UM1.41
*SIGNAL* UM1_42
UM1.42
*SIGNAL* UM1_43
UM1.43
*SIGNAL* UM1_44
UM1.44
*SIGNAL* UM1_45
UM1.45
*SIGNAL* UM1_46
UM1.46
*SIGNAL* UM1_47
UM1.47
*SIGNAL* UM1 48
UM1.48
*SIGNAL* GND
C7.1 UM1.13 UM1.36 C6.1 UM1.38 UM1.35 JR1.2 MAX3232CSE.15 C1.1
*SIGNAL* N101
*SIGNAL* MAX3232CSE_12
MAX3232CSE.12
*SIGNAL* UM1_7
UM1.7
*SIGNAL* UM1_8
UM1.8
*SIGNAL* UM1_9
UM1.9
*SIGNAL* UM1_17
UM1.17
*SIGNAL* UM1_18
UM1.18
*SIGNAL* UM1_16
UM1.16
```

分析: 网表和原理图管脚——对应, 能清晰的得到每个管脚的分布及其对应的元件。

### 六、实践过程遇到的问题分析及体会

1. 生成的印刷电路板图与电路原理图不相符,有一些元件没有连上。这种情况时有发生,问题出在原理图上,原理图看上去是连上了,但画图不符合规范,导致未连接上。不规范的连线有:

#### ①连线超过元器件的断点;

②连线的两部分有重复。

解决方法是在画原理图连线时,应尽量做到:

- ①在元件端点处连线;
- ②元器件连线尽量一线连通。
- 2. 在印刷电路板设计中装入网络表时元器件不能完全调入。原因有:
- ①原理图中未定义元件的封装形式;
- ②印刷电路板封装的名称不存在, 致使在封装库中找不到;
- ③封装可以找到,但元件的管脚名称与印刷电路板库中封装的管脚名称不一致。

#### 解决方法:

- ①到网络表文档中查找未定义封装的元件,补上元件封装;
- ②确认印刷电路板元件封装库是否已调入,同时检查原理图中元件封装名称是否与印刷电路板元件封装库中的名称是否一致;
- ③将印刷电路板元件封装库中的元件修改成与原理图中定义的一致。如三极管的管脚名称在原理图中定义为 1, 2, 3, 而在印刷电路板封装库中焊盘序号定义为 E, B, C, 必须修改印刷电路板封装库中的三极管管脚名称, 使他与原理图中定义的三极管管脚名称一致。

#### 实验体会:

- 1、通过几天来对 protel 的学习和应用,初步了解了电子原理图和 PCB 的设计。
- 2、了解了绘制电路原理图和 PCB 板的基本流程,握了绘制过程中的各种 技巧,比如合理利用 SEARCH 命令以及添加常用元件库,还要注意关键字的应 用,还有怎样正确快速地连接电路:先规划好电路图大概所占的面积,摆放好 各种元件的位置,尽量减少交叉线,特别注意十字交叉线是否有电气连接。
  - 3、学会了如何利用上网查到的元器件详细资料创建元件库、元件封装。
- 4、懂得了合理利用自动布局和手动布局,元件间在不违反布线规则的前提下尽量紧凑。并注意到元件间电气导线不宜太长,保持一定距离,避免短路或实际印制过程中没有空间;元件间也不应距离太远,导致参数受到影响。
- 5、过此次课程操作,使我对学过的元器件更加熟悉,能够更为深刻的认识 到芯片在电路起的关键作用,以及对于一个电路图来说,不仅仅电路画的有条 理就够了,还应该注意制作成 PCB 板的合理性还有其美观性。
- 6、随着电子工业的飞速发展,电路设计越来越复杂,手工设计越来越难以适应形势发展的需要,Protel 99 SE 以其强大的功能、快捷实用的操作界面及良好的开放性,为设计者提供了现代电子设计手段,使设计者能快捷、准确地设计出满意的电路原理图和印刷电路板,不愧是从事电路设计的一个良好的工具。

#### 大连海事大学实验报告

学院(系):信息工程技术学院专业:通信工程 班级: 通信工程3班

姓 名: 魏麟 学号: 2220214318 同组人姓名: \_\_\_\_

成绩:

# PCB 版图设计实验

### 一、实验目的和要求

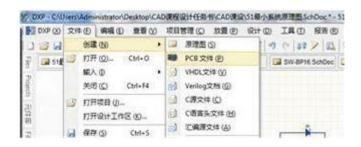
- 1. 熟悉 PCB 放置工具栏中各按钮的功能,并掌握绘制 PCB 图件(元件、焊盘、过孔、导线、注释文字、填充、圆弧、位置坐标、尺寸标注、坐标原点以及内部电源/接地层)的基本操作;
  - 2. 掌握 PCB 编辑器浏览器的使用方法;
- 3. 掌握印制电路板制作的相关操作(准备电路图和网络表、设置参数、规划电路板、装载网络表和元件、元件布局、自动布线、手工调整、由 PCB 图 生成网络表);
- 4. 掌握 PCB 报表 (引脚信息报表、电路板信息报表、零件清单报表等) 的功能以及由 PCB 图生成各类报表的具体操作;
  - 5. 了解创建 PCB 元件的基本方法;

### 二、实验原理和内容

原理:

#### 1. 创建该项目下的 PCB 文件

点击文件菜单,选择创建中的 PCB 文件:



#### 2.绘制 PCB

在 PCB 界面,点击设计中的 Import Changers from PCB-Project1.PRJPCB,依次点击是变化生效、执行变化,如果没有错误显示,就可以关闭了。若有错误出现,根据错误提示改正,然后重复操作导入步骤,直到没错误为止,最后关闭该窗口。先自动布局,然后手工调整,尽可能按照原理图的元件安排对元件进行布局。点击设计→规则→Routing→Width,右击添加规则,添加三个规则分别设置GND、VCC、和其它网络的线宽。因为有很多芯片为表贴元件,其焊盘较小,为避免与导线宽度规则相矛盾,修改安全距离 Clearance 为 10mil。 当手动布局完成之后,开始 PCB 自动布线。点击自动布线→全部对象如果觉得布线不是很理想,可以自己手动布线。

#### 内容:

- 1.准备原理图和网络表后启动印制电路板编辑器, 并创建 PCB 文件
- 2.设置电路板工作层面和系统环境参数(采用默认设置)

- 3.规划电路板的物理边界和电气边界
- 4.装入 PCB 元件库和网络表和元件
- 5.元件的自动布局后手工调整最后调整元件标注
- 6.印制电路板的布线

自动布线、自动布线器参数的设置、电路板的全局布线、布线的手工调整、增加信号输入/输出接口、加宽电源/接地线、添加注释文字

7.布线规则检查 (DRC) 报表

打开 PCB 图、在 PCB 编辑界面中,选择菜单命令 Tools/Design Rule Check、单击[RunDRC]按钮,系统就开始布线规则检查,生成扩展名为.DRC 的报表文

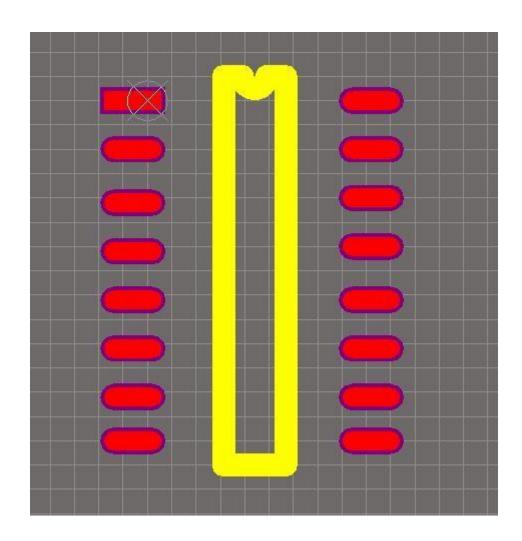
8.由 PCB 图生成电路板信息报表

### 三、封装库构建

在设计完元件库后,就得为新建的元件库找到合适的封装图或者自己画。本此实验中单片机的封装图是可以用相同封装的元件的封装图的。只需在原理图里双击元件,进入属性菜单,选择合适的封装图即可。

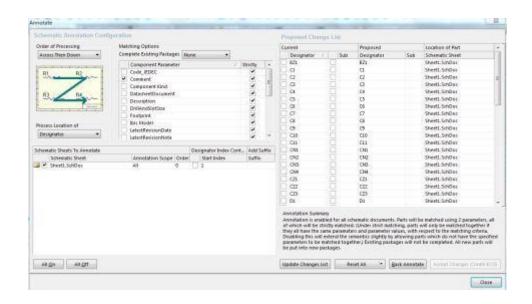
若没有合适的封装图,就得自己绘制,步骤如下:

- 1. 新建封装图库
- 2. 绘制想要的图形,加上焊盘。或者根据向导绘制。



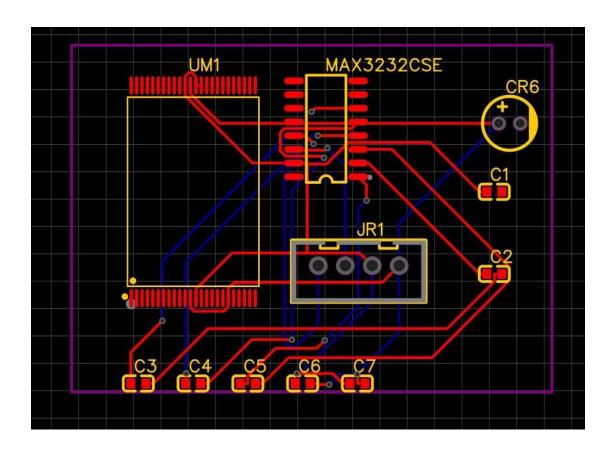
画好原理图后, 所有的元器件的标号都没标号, 因此需要统一注释, 点击工具

### →注释,会出现如下菜单:



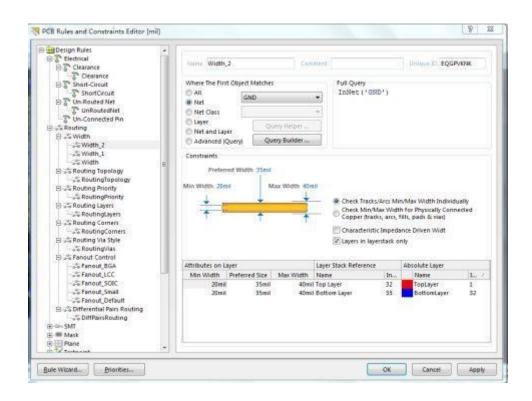
然后点击更新变化表,会提示有多少变化,点击 OK 即可。

## 四、PCB 相关图纸

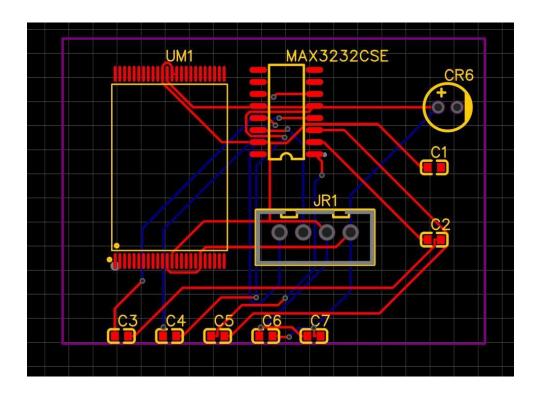


# 五、布线及分析

因为有很多芯片为表贴元件,其焊盘较小,为避免与导线宽度规则相矛盾,修改安全距离 Clearance 为 10mil。当手动布局完成之后,开始 PCB 自动布线。 点击自动布线→全部对象如果觉得布线不是很理想,可以自己手动布线。



#### 布线成功就得到结果了



分析: PCB 版图是原理图的实物化,能清晰的看到各个元件的位置及应用。

### 六、实践过程遇到的问题分析及体会

老师让我们开始接触 PCB 板的制作,原理图绘制完成后,就开始封装原器件,在封装原器件的时候要注意 PSB 板中是否有此元件的对应脚标,如果没有,就得自己绘制次元件的实物图并存档,以便 PCB 板的生成过程中找到此元件的实物图。还有在绘制原理图的过程中,一定要注意元器件的排法,元器件和元器件之间不能叠加,元器件和元器件之间一定要用导线连接,不然在生产 PCB 板的时候,虽然检查不出错误,但在你生产完的时候,会发现有的元器件的没有导线连接,所以这市是很应该注意的一点,刚开始做的时候就反了这样的错,生产的 PCB 板中找不到元器件的连接,还是老师过来纠正了错误,也让自己长了知识.

通过做这次电气制图与电子线路 CAD 的课程设计,发现自己对 protel 软件还不是很熟悉,导致制图的时候不是那么得心应手。尤其是刚开始学这个软件的时候,有时候有些原件需要找较长的时间,制图出了问题也不知道该怎么解决。不过通过这段时间的学习,我对这个的兴趣越来越浓厚,主要是发现这个软件比较好用,可以直接在软件上看到仿真结果,这对我们在做实际的电路起一个指导作用。我希望在之后的学习中能多学和多用这个软件,以此来填补自己在制图方面的缺陷,并为以后的学习和工作打下坚实的基础。