



## Materiały pomocnicze

Grafika komputerowa i wizualizacja (Politechnika Częstochowska)



Scan to open on Studocu

Pytanie 1: Procesory Core 2 nie posiadają:

1. Instrukcji FMA

Pytanie 2: Wykonując instrukcję enter procesor używa rejestrów:

1. SS

Pytanie 3: Pośredni rejestrowy tryb adresowania występuje w instrukcji:

4. inc [ecx]

Pytanie 4: Która z instrukcji nie jest poprawna:

4. cmovgea

Pytanie 5: Która z instrukcji zmienia flagę C:

4. fucomi

Pytanie 6: Która z instrukcji nie zmienia flagi?

5. ret

Pytanie 7: Która z instrukcji pozwala na sprawdzenie bitu w rejestrze?

5. żadna z powyższych

niepoprawne:

or

xor

and

not

Pytanie 8: Szukając znaku w tekście użyjemy instrukcji:

1. scasb

Pytanie 9: Do przeszukiwania bitów w przód służy instrukcja:

5. bsf

Pytanie 10: Tryb chroniony Intel wprowadził po raz pierwszy w procesorze:

5. 80286

Pytanie 11: Ile rejestrów dołożono w trybie EM64T procesorów Intel:

1. 8

Pytanie 12: Która instrukcja dla liczb bez znaku zamienia bajt na podwójne słowo:

2. movzx

Pytanie 13: Która z instrukcji dla liczb bez znaku przesyła dla warunku mniejszości:

2. cmovnae

Pytanie 14: Ile operacji na podwójnych słowach może wykonać jedna instrukcja

MMX:

3. 2

Pytanie 15: Ile rejestrów posiadał procesor 4004:

3. 16 rejestrów 4 bitowych

Pytanie 1: W procesorze Sandy Bridge pojawiły się instrukcje:

4. AVX

Pytanie 2: Ile rejestrów MMX występuje w trybie EM64T procesów Intel?

4. 8

Pytanie 3: Przekroczenie zakresu liczb całkowitych ze znakiem wskazuje flaga:

5. żadna z powyższych

niepoprawne:

1. SF

2. CF

3. PF

4. AF

Pytanie 4: Jaki tryb adresowania występuje dla następującego argumentu instrukcji: offset tabela

2. prosty

Pytanie 5: Wykonanie instrukcji: push [edx] push [ebx] pop [edx] pop [ebx] odpowiadałoby instrukcji:

5. żadne z powyższych

niepoprawne:

1. fxch [edx], [ebx]

2. xchg [edx], [ebx]

3. xchg edx, ebx

4. xor [edx], [ebx]

Pytanie 6: Która instrukcja pozwala na podanie dwóch argumentów z pamięci:

5. żadna z powyższych

niepoprawne:

1. scas

2. mov

3. lods

4. stos

Pytanie 7: Po wykonaniu instrukcji: mov edx, 1000h bsf eax, edx

3. 0000000ch

Pytanie 8: Instrukcja fcompp zmienia flagi:

5. żadne z powyższych

niepoprawne:

1. OZC

2. OSZ

3. APC

4. OAC

Pytanie 9: Która instrukcja sprawdza poprawność indeksu tablicy:

1. bound

Pytanie 10: Po wykonaniu, której instrukcji bity w AL zmienią się na przeciwe?

4. xor eax, 255

Pytanie 11: W którym procesorze intel po raz pierwszy zastosował stronicowanie:

1. 80386

Pytanie 12: Do odwołania się do zmiennych lokalnych podprogramu stosuje się rejestr:

2. EBP

Pytanie 13: W którym trybie adresowania adres zmiennej jest sumą dwóch rejestrów:

5. w żadnych z powyższych

niepoprawne:

1. we wszystkich powyższych

2. rejestrowym

3. bezpośrednim

4. natychmiastowym

Pytanie 14: Która z instrukcji tworzy ramę stosu

1. enter

Pytanie 15: Która z instrukcji nie jest poprawna:

2. fsubp st,st(1)

Pytanie 1: Która z instrukcji posiada dziedzinę <-1,1>:

2. f2xml

Pytanie 2: Która z instrukcji zmienia flagę C:

5. fcomi

Pytanie 3: By wykryć, że pierwszy argument (U2) porównania jest mniejszy lub równy wykonamy:

1. jng

Pytanie 4: Instrukcja fcomip zmienia flagi:

5. żadne z powyższych

niepoprawne:

1. OSZ

2. OZC

3. OAC

4. APC

Pytanie 5: Jakie wartości przyjmą flagi po wykonaniu instrukcji: mov al.,222 add al.,34

2. Z=1;C=1;P=1

Pytanie 6: Po wykonaniu, której instrukcji zawartość AL. Zmieni się z 0a5h na 5ah?

3. xor al.,255

Pytanie 7: Instrukcja cpuid najczęściej jako wejścia używa rejestrów:

4. eax; ebx; ecx; edx

Pytanie 8: Po wykonaniu, której instrukcji dla AL=07eh, zawartość AL zmieni się na 2?

1. and al,83h

Pytanie 9: Zestaw instrukcji SSE został zaprojektowany dla rejestrów:

4. XMM

Pytanie 10: Prefix LOCK nie może odnosić się do instrukcji:

3. cmc

Pytanie 11: Procesor Intel 8086 powstał w roku:

4. 1978

Pytanie 12: Który procesor jako pierwszy posiadał 32. bitową szynę adresową:

5. żadne z powyższych

niepoprawne:

1. 80286

2. 80186

3. 8080

4. 8086

Pytanie 13: Generator liczb losowych pojawił się w procesorze:

1. Ivy Bridge

Pytanie 14: Której flagi nie wykorzystuje się w instrukcji skoku warunkowego:

2. AF

Pytanie 15: Jaki tryb adresowania występuje dla wyróżnionego argumentu instrukcji:  
mov eax, [1234h]

4. bezpośredni

Pytanie 1: Która z Instrukcji pozwala na wypełnienie bez pętli obszaru pamięci:

3. stos

Pytanie 2: Po wykonaniu instrukcji mov edx, 8234h blsi eax, edx rejestr eax będzie zawierał:

2. 00000004h

Pytanie 3: Instrukcje programu przechowuje się w segmencie wskazywanym przez:

2. CS

Pytanie 4: Która z instrukcji nie istnieje:

2. ficompp

Pytanie 5: Po wykonaniu której z instrukcji zawartość AL. Zmieni się z 0a5h na 0ffh?

4. xor al, 5ah

Pytanie 6: Który rejestr (EM64T) musi być zabezpieczony przed użyciem:

3. R12

Pytanie 7: Która z instrukcji dla liczb bez znaku przesyła dla warunku większe równe?

3. cmovnb

Pytanie 8: Dziedziną x w instrukcji fyl2x jest przedział:

1. (0..∞)

Pytanie 9: Przeszukiwanie bitów wstecz realizuje funkcja:

5. bsr

Pytanie 10: Współczesne procesory Intel i7 zbudowane są z około:

5. żadne z powyższych

niepoprawne:

1. 100 min tranzystorów

2. 100 tys. Tranzystorów

3. 1 mln tranzystorów

4. 10 mln tranzystorów

Pytanie 11: Do odwołania się do parametrów aktualnych podprogramu stosuje się rejestr

1. EBP

Pytanie 12: W którym trybie adresowania adres zmiennej zawiera się w kodzie instrukcji:

4. bezpośrednim

Pytanie 13: Która z instrukcji nie jest poprawna:

2. faddp st,st(1)

Pytanie 14: Która z instrukcji zmienia flagę C:

1. fcomi

Pytanie 15: Po wykonaniu instrukcji mov ecx, 01020304h mov eax, 76543210h shr eax, cl bts eax, 1fh rejestr eax będzie zawierał:

2. 87654321h

Pytanie 1: Która z instrukcji jest wykorzystywana w trakcie przenoszenia flag C3, C2 i CO do flag ZF, PF i CF?

3. fstcw

Pytanie 2: Która z instrukcji umożliwia dodanie trzech wartości?

3. lea

Pytanie 3: Która z instrukcji pozwala na przeszukiwanie podanego znaku w tekście?

3. scasb

Pytanie 4: Prefix LOCK może odnosić się do instrukcji:

3. inc

Pytanie 5: Instrukcje AVX Intel wprowadził po raz pierwszy w procesorze:

3. Sandy Bridge

Pytanie 6: Ile rejestrów YMM posiadają w trybie EM64T procesory Intel

1. 16

Pytanie 7: Do prostego szyfrowania danych może służyć instrukcja:

4. xlatb

Pytanie 8: Która z instrukcji dla liczb ze znakiem przesyła dla warunku większości?

1. cmovnle

Pytanie 9: Do zmiany kolejności słów w rejestrze MMX służy instrukcja:

1. pshufw

Pytanie 10: Która z instrukcji umożliwia wyzerowanie rejestru?

2. wszystkie powyższe

poprawne:

1. mov

3. sub

4. żadna z powyższych

5. xor

Pytanie 11: W którym procesorze Intel pojawił się po raz pierwszy tryb chroniony?

1. 80286

Pytanie 12: Parametry aktualne przechowuje się w segmencie:

2. SS

Pytanie 13: Indeksowy tryb adresowania występuje w instrukcji:

5. mov [rax\*8 + tablica], rdx

Pytanie 14: Która z Instrukcji nie jest poprawna?

1. fbld st(1)

Pytanie 15: Która z instrukcji nie zmienia flagi PF?

4. paddd

Pytanie 1: Po wykonaniu instrukcji: mov ecx, 10023004h mov eax, 87654321h sar eax, cl bts eax, 23 rejestr eax będzie zawierał:

4. 0f8f65432h

Pytanie 2: Która instrukcja neguje flagę CF?

3. cmc

Pytanie 3: Która z instrukcji umożliwia wpisanie wartości do dwóch rejestrów?

1. lds

Pytanie 4: Która z instrukcji pozwala na wypełnienie tekstu znakami?

5. stosb

Pytanie 5: Prefix LOCK nie odnosi się do instrukcji:

4. lea

Pytanie 6: Instrukcja SSE Intel wprowadził po raz pierwszy w procesorze:

1. Pentium III

Pytanie 7: Ile rejestrów YMM używają w trybie x86 procesory Intel?

5. nie ma takich rejestrów

niepoprawne:

1. 64

2. 32

3. 8

4. 16

Pytanie 8: Która instrukcja dla liczb ze znakiem zmienia słowa na podwójne słowo

2. cwde

Pytanie 9: Która z Instrukcji dla liczb bez znaku przesyła warunki większości

5. cmovnbe

Pytanie 10: Do zmiany kolejności słów w rejestrze MMX służy instrukcja:

3. pshufw

Pytanie 11: Procesory Core 2 posiadają współczynnik IPC (Instruction Per Cycle)

równy:

4. 3,5

Pytanie 12: Wykonując instrukcję push byte ptr[eax] procesor używa segmentów

1. DS i SS

Pytanie 13: Pośredni bazowy tryb adresowania występuje w instrukcji:

4. or edx, [ebx+tab]

Pytanie 14: Która instrukcja nie jest poprawna:

5. fcmovl

Pytanie 15: Która z instrukcji nie zmienia flagi Z:

4. ficom

Pytanie 1: Po wykonaniu instrukcji: mov ecx, 10023004h mov eax, 87654321h shr eax, cl bsr edx, eax Rejestr edx będzie zawierał?

3. 27

Pytanie 2: Która z instrukcji nie zmienia flagi CF?

5. inc

Pytanie 3: Kopując tekst użyjemy instrukcji:

3. movsb

Pytanie 4: Do przeszukiwania bitów wstecz służy instrukcja:

4. bsr

Pytanie 5: Jednostkę zarządzania pamięcią Intel wprowadził po raz pierwszy w procesorze:

2. 80386

Pytanie 6: Ile rejestrów segmentowych dołożono w trybie EMT64T procesorów Intel [literówka xDDD]

5. żadne z powyższych

niepoprawne:

1. 4

2. 8

3. 2

4. 6

Pytanie 7: Ile rejestrów XMM posiadają w trybie EMT64T procesory Intel [literówka xDDD]

4. 16

Pytanie 8: Która instrukcja dla liczb bez znaku zmienia bajt na podwójne słowo:

1. movzx

Pytanie 9: Która z instrukcji dla liczb ze znakiem przesyła dla warunku mniejszość?

2. cmovnge

Pytanie 10: Ile instrukcji na słowach może wykonad jedna instrukcja MMX

4. 4

Pytanie 11: Górnym konstruktorem procesorów 8086 był:

1. Stephen P. Morse

Pytanie 12: Ile rejestrów XMM występuje w trybie EM64T procesorów Intel?

1. 16

Pytanie 13: Natychmiastowy tryb adresowania występuje w instrukcji

3. mov edi, offset tabela

Pytanie 14: Po wykonaniu instrukcji: mov edx, 0f459a01h bswap edx Rejestr edx będzie zawierał:

1. 019a450fh

Pytanie 15: Instrukcja dec zmienia flagi:

5. OSZAP

Pytanie 1: Po wykonaniu instrukcji mov eax, 0f0f0f0fh mov edx, 12345678h not eax inc edx and edx,eax Rejestr edx będzie zawierał:

1. 10305070h

Pytanie 2: Współczesne procesory Intel i7 zbudowane są z około:

5. Żadne z powyższych

niepoprawne:

1. 1 mln tranzystorów

2. 10 mln tranzystorów

3. 100 mln tranzystorów

4. 100 tys. tranzystorów

Pytanie 3: Do odwołania się do zmiennych lokalnych stosuje się rejestr:

1. ebp

Pytanie 4: Która z instrukcji nie jest poprawna:

1. faddp ST, ST(1)

Pytanie 5: Która z instrukcji zmienia flagę C:

5. fcomi

Pytanie 6: Po wykonaniu instrukcji mov ecx, 11223344h mov eax, 87654321h shr eax, cl bts eax, 0 rejestr eax zawierać będzie:

4. 08765433h

Pytanie 7: Która z instrukcji wpisuję 0 do flagi CF?

2. clc

Pytanie 8: Która z instrukcji pozwala na poszukiwanie podanego znaku w tekście?

3. scasb

Pytanie 9: Po wykonaniu której instrukcji rejestr edx będzie zawierał sumę zawartości rejestrów eax i ebx:

4. lea edx, [eax+ebx]

Pytanie 10: Instrukcje AVX Intel wprowadził po raz pierwszy w procesorze:

2. Sandy Bridge

Pytanie 11: Prefix LOCK może odnosić się do instrukcji

1. xchg

Pytanie 12: Do prostego szyfrowania danych może służyć instrukcja

2. xlatb

Pytanie 13: Która z instrukcji dla liczb ze znakiem przesyła dla warunku większości ?

4. cmovnl

Pytanie 14: Która z instrukcja dla liczb ze znakiem zamienia słowo na podwójne słowo?

4. cwde

Pytanie 15: Wykonanie instrukcji: push [edx] pop [ebx] Odpowiada instrukcji:

5. żadna z powyższych

niepoprawne:

1. xchg edx, ebx

2. xor [edx], [ebx]

3. fxch [edx], [ebx]

4. xchg [edx], [ebx]

Pytanie 1: Instrukcja włączająca przerwania to:

3. sti

Pytanie 2: Po wykonaniu instrukcji: mov edx, 0f459101h bswap edx Rejestr edx będzie zawierał:

2. 0191450fh

Pytanie 3: Instrukcja dec zmienia flagi:

5. OSZAP

Pytanie 4: Po wykonaniu której instrukcji zawartość AL. Zmieni się 0c9h na 92h?

2. shl al, 1

Pytanie 5: Jaki tytuł nałkowy ma Bilski?

4. Doktor habilitowany inżynier profesor PCz

Pytanie 6: Która z instrukcji neguje flagę CF?

3. cmc

Pytanie 7: Maksymalna częstotliwość taktowania procesora 4004 firmy Intel to:

3. 740 kHz

Pytanie 8: Procesor F14 CADC to procesor:

2. 20 bitowy

Pytanie 9: Jakie wartości przyjmą flagi po wykonaniu instrukcji mov ax, 65530 add ax,9

2. Z = 0; C = 1; P = 1;

Pytanie 10: Instrukcja niezmieniająca flag to:

1. xchg

Pytanie 11: W trybie 32 bitowym procesorów Intel rejestr wskaźnika instrukcji koprocesora jest?

2. 32 bitowy

Pytanie 12: Po wykonaniu której instrukcji zawartość AL. Zmieni się z 0c9h na 92h?

2. shl al,1

Pytanie 13: Bezpośredni tryb adresowania występuje w instrukcji:

1. mov zmienna, edx

Pytanie 14: Ile w obwodzie ma Bilskoriusz

6. żadna z powyższych

niepoprawne:

1. unsigned long int overflow

2. OF i CF

3.  $\infty$

4. nwm, ale sie domyslam

5. tajemnicza ilość, która jest równa liczbie zagadek w Willy Wonka Chocolate Factory

Pytanie 15: Jak sie nazywa Bilski?

????????????????

Pytanie 1: Która z instrukcji dla liczb bez znaku przesyła dla warunku mniejszości:

1. cmovnae

Pytanie 2: Do zmiany kolejności słów w rejestrze MMX służy instrukcja:

3. pshufw

Pytanie 3: Parametry aktualne przechowuje się w segmencie:

1. SS

Pytanie 4: Która instrukcja neguje flagę CF?

4. cmc

Pytanie 5: Która z instrukcji pozwala na wypełnienie tekstu znakami?

5. stosb

Pytanie 6: Prefix LOCK nie odnosi się do instrukcji:

4. lea

Pytanie 7: Ile rejestrów XMM posiadają w trybie EMT64T procesory Intel [literówka xDDD]

4. 16

Pytanie 8: Instrukcje AVX Intel wprowadził po raz pierwszy w procesorze:

3. Sandy Bridge

Pytanie 9: Która z instrukcja dla liczb ze znakiem zamienia słowo na podwójne słowo?

2. cwde

Pytanie 10: Która z instrukcji neguje flagę CF?

2. cmc

Pytanie 11: Bezpośredni tryb adresowania występuje w instrukcji:

2. mov zmienna, edx

Pytanie 12: Koprocoersory Intel mają wbudowany koprocesor matematyczny poczawszy od

4. 80486DX

Pytanie 13: Która z instrukcji nie jest poprawna:

5. fild st(1)

Pytanie 14: Która instukcja nie zmienia flagi P

4. not

Pytanie 15: Po wykonaniu której instukcji /n mov ecx,10023004h /n mov eax,87654321h /n sar eax,cl /n bts eax,24 /n rejestr eax bedzie zawierał:

4. 0f9765432h