

PARTE PRÁTICA

1.2. PORTAS LÓGICAS

⑤

TABELA DE VERDADE (NAND)

entrada		saída
A	B	F
0	0	1
0	1	1
1	0	1
1	1	0

TABELA OBTIDA

← é exatamente igual a esta

↓
ou seja, os resultados obtidos estão de acordo com a tabela da porta NAND.

⑦ Com ou sem o LED, obtemos exatamente os mesmos valores para as tensões de saída.

NOTA: o LED acende quando a tensão de saída é 3,4V ou 250 mV.

⑧

TABELA DE VERDADE

entradas		saída
Pino 1	Pino 2	Pino 6
0	0	250 mV → 0
0	1	250 mV → 0
1	0	250 mV → 0
1	1	3,4V → 1

VM1 = 0V
VM2 = 5V
VM3 = 3,4V
VM4 = 3,4V

VM1 = 0V VM3 = 3,4V
VM2 = 0V VM4 = 3,4V

VM1 = 5V
VM2 = 5V
VM3 = 250 mV
VM4 = 250 mV

VM1 = 5V VM3 = 3,4V
VM2 = 0V VM4 = 3,4V

⑨ Pelos resultados obtidos na tabela do exercício 8 verificamos que se implementou a porta E.

10)

TABELA DE VERDADE

entradas		saída
Bit A	Bit B	Bit X
0	0	250 mV → 0
0	1	3,4V → 1
1	0	3,4V → 1
1	1	3,4V → 1

11) Pelos resultados obtidos na tabela de exercício 10, verifique-se que se implementa a porta OU.

12) A porta NAND é considerada uma "porta universal" pois qualquer porta lógica (bem como qualquer circuito digital por + complexo que seja) pode ser fabricada / construída utilizando apenas portas NAND.

1.3. CIRCUITOS COMBINACIONAIS

15)

Nível lógico 0 → = 250 mV } muito próximo de zero

Nível lógico 1 → = 3,4V

16)

A	B	C	D	E	TENSÃO
0	0	0	0	0	250 mV
0	0	0	1	0	250 mV
0	0	1	0	0	250 mV
0	0	1	1	0	250 mV
0	1	0	0	0	250 mV
0	1	0	1	1	3,4V
0	1	1	0	0	250 mV
0	1	1	1	0	250 mV
1	0	0	0	1	3,4V
1	0	0	1	1	3,4V
1	0	1	0	0	250 mV
1	0	1	1	0	250 mV
1	1	0	0	0	250 mV
1	1	0	1	1	3,4V
1	1	1	0	0	250 mV
1	1	1	1	0	250 mV

Em comparação com o exercício 14, as tensões de saídas são as mesmas para os níveis lógicos 0 e 1.

→ LIGOU!!

→ LIGOU!

↑

→ LIGOU!!

1.2. Portas Lógicas

Exercício 2

Através da TP1 descobriu-se que para o LED brilhar, teria que ser aplicado nele uma tensão superior a 1,440V. Ora, sabendo que um dos terminais do LED estará ligado ao GND e o outro terminal estará ligado ao pino 3 (que corresponde à tensão de saída do NAND do circuito integrado) e como as tensões de entrada nos pinos 1 e 2 serão de 0V ou 5V, então podemos deduzir que pelo "Datasheet" a voltagem de entrada será de alto nível:

Symbol	Parameter	Min	Nom	Max	Units
V_{CC}	Supply Voltage	4.75	5	5.25	V
V_{IH}	HIGH Level Input Voltage	2			V
V_{IL}	LOW Level Input Voltage			0.8	V

Uma vez que a tensão mínima para alto nível é 2V, basta agora ver qual é a tensão mínima de saída:

Electrical Characteristics						
over recommended operating free air temperature range (unless otherwise noted)						
Symbol	Parameter	Conditions	Min	Typ (Note 2)	Max	Units
V_I	Input Clamp Voltage	$V_{CC} = \text{Min}, I_I = -18 \text{ mA}$			-1.5	V
V_{OH}	HIGH Level Output Voltage	$V_{CC} = \text{Min}, I_{OH} = \text{Max},$ $V_{IL} = \text{Max}$	2.7	3.4		V

Como se vê nesta segunda tabela o mínimo é igual a 2,7V, ou seja, é superior a 1,440V e por isso o LED pode ser ligado à saída do circuito integrado e poderá ser iluminado.

(17) expressão lógica → ajuda quando se quer passar de um texto para outra coisa qualquer (para saber qual os componentes envolvidos); boa base para se escrever uma tabela de verdade; fácil de entender; mas pode ser bastante complexa.

tabela de verdade → fácil de perceber o funcionamento do circuito; permite fazer comparações com outros circuitos; mas não conseguimos obter o circuito lógico correspondente e por vezes pode ser bastante complexa e/ou extensa.

diagramas lógicos → são de fácil compreensão; ajudam bastante a compreender o circuito e na construção nas tabelas de verdade e nas expressões lógicas; mas não são muito úteis quando queremos fazer a montagem real do circuito.

diagramas de pinos → são um pouco + complicados de compreensão; ajuda na montagem de circuitos; são bastante complexos em comparação com os 3 anteriores.

1.4. CIRCUITOS SEQUENCIAIS

(20) É possível afirmar que este circuito não é combinacional (e sim sequencial) pois para as mesmas combinações de entrada, temos \neq combinações de saída em \neq instantes de tempo.

(21) ??

(22) A situação em que \bar{n} se pode puxar o estado seguinte é quando inicialmente temos as 2 saídas (Q e \bar{Q}) a 1 e simultaneamente colocamos as 2 entradas (S e R) também a 1, pois vai provocar com que as saídas oscilem entre 0 e 1 (a frequência com que a saída oscila vai depender do tempo de propagação do sinal).



a instabilidade \bar{n} é atingida de imediato.

Outra situação é quando $S=0$ e $R=0$ obtém-se que $Q=1$ e $\bar{Q}=1$, o que é uma situação impossível pois Q e \bar{Q} deveriam ser complementares. Se em seguida, ambos as entradas mudarem simultaneamente para 1 \bar{n} é possível puxar-se o circuito regresso ao estado de "set" ou de "reset".

④

ENTRADAS		SAÍDA	
Sinal lógico: PINO 1	Sinal lógico: PINO 2	Tensão: PINO 3	Sinal lógico: PINO 3
0	0	3,4v	1
0	1	3,4v	1
1	0	3,4v	1
1	1	250 mV	0

Figura E1 – Resposta à questão 4.

⑥

ENTRADA (4 e 5)	TENSÃO de SAÍDA (6 com LED)	TENSÃO de SAÍDA (6 sem LED)
0	3,4V → 1	3,4V → 1
1	250 mV → 0	250 mV → 0

Figura E2 – Resposta à questão 6.

14

A	B	C	D	E	TENSORS
0	0	0	0	0	250 mV
0	0	0	1	0	250 mV
0	0	1	0	0	250 mV
0	0	1	1	0	250 mV
0	1	0	0	0	250 mV
0	1	0	1	1	3,4 V
0	1	1	0	0	250 mV
0	1	1	1	0	250 mV
1	0	0	0	1	3,4 V
1	0	0	1	1	3,4 V
1	0	1	0	0	250 mV
1	0	1	1	1	250 mV
1	1	0	0	0	250 mV
1	1	0	1	1	3,4 V
1	1	1	0	0	250 mV
1	1	1	1	1	250 mV

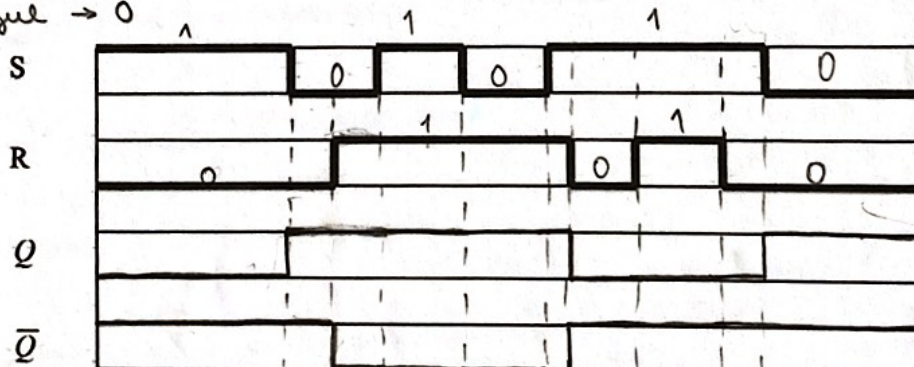
Figura E3 – Resposta à questão 14.

(19)

vermelho $\rightarrow 1$

$$azul \rightarrow 0$$

LED ligado
fica laranja



(A barra em cima das letras significa que a entrada está activa quando se coloca na entrada o nível lógico "0")

Figura E4 – Resposta à questão 19.

- $Q = 1$ e $\bar{Q} = 1$ (simultaneamente) \Rightarrow \bar{m} houve mudança de estado (ficou = ao anterior)

↓
DEVE EVITAR-SE

R22: É quando inicialmente temos as 2 saídas a 1 e simultaneamente colocamos as 2 entradas também a 1. Isso vai provocar com que as saídas oscilem entre 0 e 1.

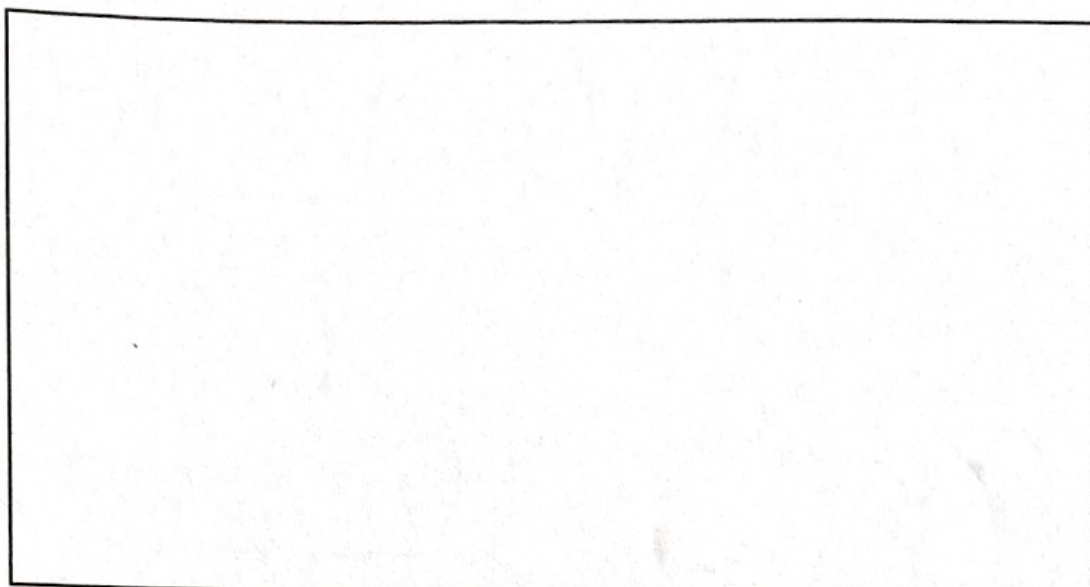
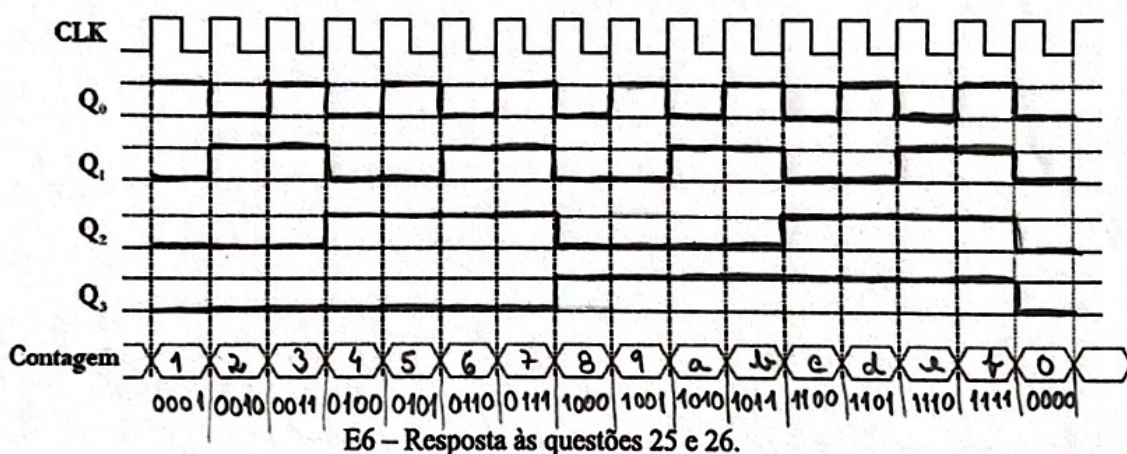


Figura E5 – Resposta à questão 23.

d_3 é o + significativo Reset = Set = 0



E6 – Resposta às questões 25 e 26.

R27: Trata-se de um circuito sequencial, uma vez que, tal como se compunha na figura E₆, mesmo aplicando as mesmas condições de entrada, o resultado final depende do estado em que o circuito se encontrava anteriormente, o qual definiu a medida que o "clock" é acionado.