



Mestrado Integrado em Engenharia Biomédica
Mestrado Integrado em Engenharia Física

TP2 – Circuitos Digitais

Guia de Execução

Índice

1 TP 2 - CIRCUITOS DIGITAIS.....	3
1.1 INTRODUÇÃO.....	3
1.2 PORTAS LÓGICAS	4
1.3 CIRCUITOS COMBINACIONAIS	5
1.4 CIRCUITOS SEQUENCIAIS	7
1.5 CIRCUITOS SEQUENCIAIS COM <i>FLIP-FLOP</i>	8
1.6 CONTADORES COM <i>FLIP-FLOP</i>	8

1 TP 2 - Circuitos Digitais

1.1 Introdução

Na experiência com circuitos digitais, irá ser estudado como funcionam as portas lógicas, como se podem combinar ou como estas podem ser utilizadas para formar circuitos que tomam decisões. Este tipo de circuito permite obter uma saída que representa o resultado de operações lógicas sobre várias entradas.

Serão também estudados circuitos em que a saída não é só o resultado de uma combinação de entradas, num dado instante. Existem circuitos com memória, em que a saída depende da entrada actual e das entradas, ou estados, anteriores. Estes circuitos podem ser utilizados, e.g., para formar circuitos que servem como base de tempo para outros circuitos.

1.1.1 Objectivos

- Examinar circuitos lógicos básicos
- Conhecer a simbologia convencional
- Construir circuitos com integrados TTL standard
- Dimensionar circuitos digitais básicos
- Utilizar os conceitos estudados sobre álgebra de Boole
- Analisar o comportamento de uma LATCH SR
- Verificar o funcionamento de circuitos sequenciais com base em *flip-flops*

1.1.2 Material

- Circuito integrado 74LS00 (NAND quadrupla) e 74LS74 (*flip-flop* D), package DIP14
- Fios de ligação.

1.1.3 Duração

- 2 Aulas

1.1.4 Bibliografia

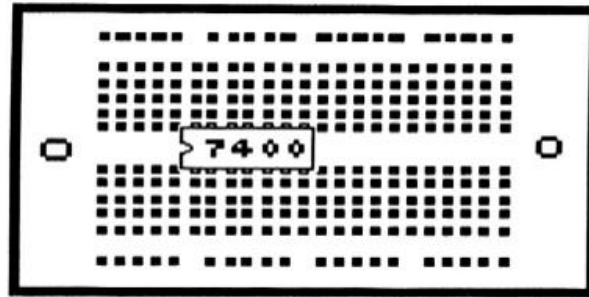
- Guia do trabalho e texto de apoio.
- *Datasheets* dos respetivos integrados.
- Apontamentos das aulas teóricas de Complementos de Electrónica.
- John F. Wakerly, Digital Design, Principles and Practices (Third Edition Updated), Prentice Hall, 2000, ISBN 0-13-089896-1.

1.2 Portas Lógicas

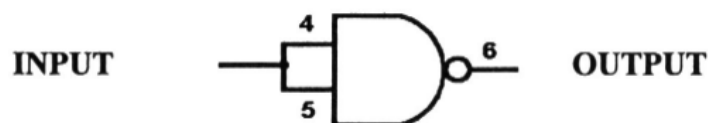
Ponto Teórico (aula 1)

Escrever as tabelas de verdade para as portas lógicas NOT, AND, OR, NOR, NAND.

- 1 - Insira um CI 74LS00 no *breadboard*, para ficar na zona central, como indicado na figura seguinte.



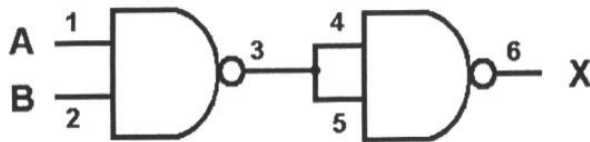
- 2 - Ligue o pino 1 do 74LS00 (ver figura com o *pin-out*) a um interruptor do Digital Lab. Ligue também o pino 2 a outro interruptor. O pino 3 deve ser ligado a um LED (*Light Emission Diode*) do Digital Lab. Confirme, usando o *datasheet*, que pode ligar o LED à saída do integrado.
- 3 - Os circuitos integrados necessitam de uma alimentação para funcionar, normalmente +5 Volts ou +3.3 Volts. Tipicamente, os pinos de alimentação estão indicados no *pinout* com V_{cc} e GND (*ground*). Ligue o pino 14 do 74LS00 à alimentação (+5V) disponível no Digital Lab. O pino 7 deve ser ligado a GND.
- 4 - Use o voltímetro para medir o estado do pino 3 do CI. Considere que uma tensão superior a 1.5 V representa um sinal lógico “1” e que uma tensão inferior a 1.5 V representa um sinal lógico “0”. Meça também a tensão nos restantes pinos que ligou ao IC, para verificar o seu valor quando coloca “0” ou “1” nas entradas. Complete a tabela na figura E1.
- 5 - Os resultados obtidos estão de acordo com a tabela de verdade de uma porta NAND?
- 6 - Agora vai utilizar uma porta NAND de duas entradas para implementar um inversor (NOT). Usando os pinos 4, 5 e 6, implemente o circuito seguinte:



A saída (Pino 6) liga a um LED do Digital Lab. O LED deverá ligar quando tem um nível lógico “1” e desligar com o nível lógico “0”. Teste o circuito utilizando um interruptor do Digital Lab e preencha a tabela de verdade da figura E2 (utilize o multímetro para verificar a saída com LED e sem LED), para verificar que se trata de um circuito inversor.

7 - Comente os valores de tensão, com e sem LED, obtidos na questão 6.

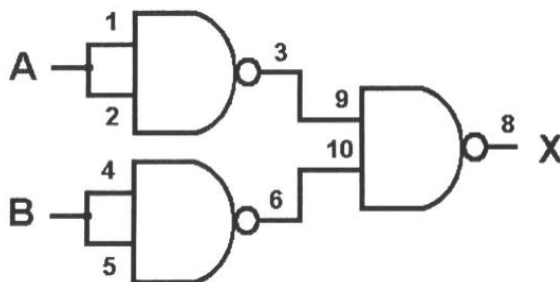
8 - Implemente agora o circuito seguinte, utilizando as duas montagens já efectuadas e complete a tabela seguinte (utilize o multímetro para verificar os níveis lógicos):



ENTRADAS		SAÍDA
PINO 1	PINO 2	PINO 6
0	0	
0	1	
1	0	
1	1	

9 - Que tipo de porta implementou?

10 - Implemente o circuito seguinte e complete a tabela com os valores de tensão medidos na saída X, figura E:



ENTRADAS		SAÍDA
PINO A	PINO B	PINO X
0	0	
0	1	
1	0	
1	1	

11 - Que tipo de porta é esta?

12 - A partir dos resultados obtidos, diga porque razão é considerada a porta NAND uma “porta universal”?

1.3 Circuitos combinacionais

Até ao momento foi definido o comportamento das operações lógicas AND, OR, NOT, NAND e NOR. Estas operações foram implementadas utilizando portas NAND com o CI

74LS00. Em seguida, serão expandidos estes conceitos básicos e analisada a performance global de várias portas interligadas, formando um circuito lógico combinacional.

Grandes circuitos lógicos combinacionais podem ser analisados através da técnica “*bottom-up*”, isto é, de baixo para cima, ou seja, do simples para o complexo. Começando nas entradas, são calculadas as saídas após o primeiro nível de portas. Utilizando estas saídas como entradas do próximo nível, calcula-se as saídas do segundo nível. E assim sucessivamente, até serem calculadas as saídas finais do circuito.

Um problema complexo é subdividido num conjunto de pequenos problemas. Resolvendo os pequenos problemas obtêm-se a solução do problema complexo.

Ponto Teórico (aula 1)

Um determinado equipamento hospitalar deve gerar um alarme que depende do **ritmo cardíaco** e do **nível SpO2**. Imagine que esse alarme deve ser gerado sempre que o **ritmo cardíaco**, RC, ultrapassa um determinado valor e o paciente não está medicado com o soro do tipo HL7 nem com os comprimidos RS232, ou **nível de SpO2** é inferior a um determinado valor e está medicado com o soro do tipo HL7 mas não com os comprimidos RS232.

I – Escreva a função lógica a implementar (deve definir as variáveis lógicas).

II – Desenhe o respectivo diagrama (circuito) lógico.

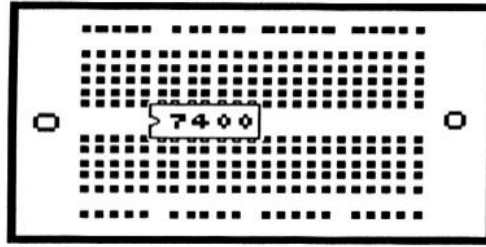
III – Simplifique (se possível) a equação e desenhe o **Diagrama Lógico** da função usando o menor número de **portas lógicas** (AND's, OR's e NOT's).

IV - Construa a **Tabela de Verdade** do circuito simplificado para que a possa verificar e comparar teoricamente com o circuito inicial.

V - A partir da função simplificada, altere-a de forma adequada a ser implementada usando apenas NAND's de duas entradas. Verifique a função simplificada, usando a **Tabela de Verdade** da função.

VI - Apresente o **Diagrama de Pinos** da montagem a realizar com portas NAND.

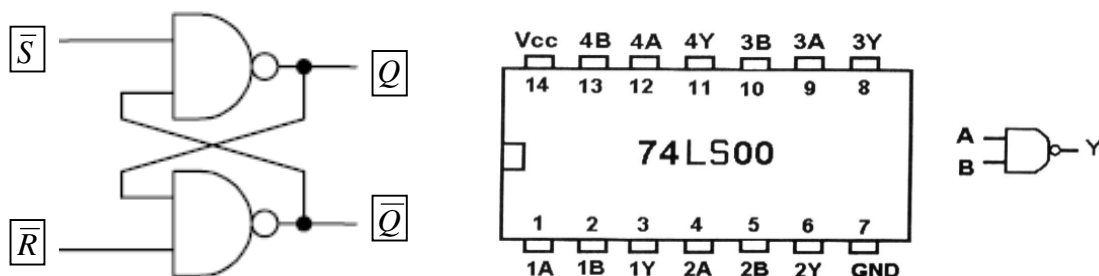
- 13 - Implemente na *breadboard* o circuito simplificado (usando portas NAND) correspondente ao alarme gerado devido ao **ritmo cardíaco** (ignore a subfunção lógica respeitante ao nível SpO2). Ter atenção ao *pinout* do CI.



- 14 - Use o multímetro para verificar o estado lógico da saída F , em função das entradas. Registe o valor na tabela de verdade (figura E3). Que tensões obtém para o nível lógico 0 e para o nível lógico 1 (use o multímetro)? Preencha uma coluna ao lado da tabela de verdade com as tensões de saída em cada situação.
- 15 - Que conclusão pode tirar quanto aos valores de tensão para o nível lógico 0 e 1?
- 16 - Ligue agora um LED do Digital Lab à saída F . Que tensão obtém agora para o nível lógico 0 e 1 na saída? Que pode concluir, comparando com os resultados em 14?
- 17 - Compare de forma crítica (explicando vantagens e desvantagens de cada uma) as diversas formas de representação de circuitos lógicos que utilizou (diagrama lógico, diagrama de pinos, tabela de verdade e expressão algébrica).

1.4 Circuitos sequenciais

Considere o circuito da *latch* SR apresentado na introdução e o integrado 74LS00.



- 18 - Implemente a *Latch* SR utilizando o circuito integrado 74LS00. Não se esqueça de ligar o pino V_{cc} e o pino GND. Ligue as entradas aos interruptores e as saídas aos LEDs do Digital Lab.

- 19 - Complete o diagrama temporal da figura E4.
- 20 - Pela observação do diagrama temporal é possível afirmar que este circuito não é combinacional? Porquê?
- 21 - Este circuito é capaz de memorizar a informação presente nas suas entradas? Justifique.
- 22 - Em que situação não se pode prever o estado seguinte? Justifique.

1.5 Circuitos sequenciais com *flip-flop*

Na secção anterior, vimos como se pode implementar um circuito sequencial. No entanto, sempre que se pretende utilizar um circuito sequencial não é necessário construí-lo à custa de portas lógicas. Existem CIs que já implementam essas funções.

Ponto Teórico (aula 2)

I - O CI 7474 contém dois *flip-flops* D (*positive-edge-triggered*). Utilizando este CI, desenhe o esquemático e o diagrama de pinos para um conversor série-paralelo de 4 bits. Um conversor série-paralelo é um sistema que, tal como o próprio nome indica, permite converter uma sequência binária numa palavra binária. Desenhe o diagrama de pinos.

II – Projecte agora um circuito combinacional que permita acender um LED sempre que a palavra binária recebida corresponda ao número decimal 5. Desenhe o diagrama de pinos.

- 23 - Implemente os circuitos projectados no ponto teórico e verifique o seu funcionamento, registando o resultado da sua experiência na figura E5.

1.6 Contadores com *flip-flop*

Vamos agora utilizar um circuito sequencial para projectar um circuito com a capacidade de contar o número de pulsos num determinado intervalo de tempo.

Ponto Teórico (aula 2)

I - Diga qual a diferença entre um contador síncrono e um contador assíncrono. Dê um exemplo para cada um dos contadores.

II – Em que consiste fazer o *debounce* de um interruptor digital? Apresente um circuito para esse efeito.

Existem diversas formas de implementar um contador. Nesta experiência vamos utilizar um contador assíncrono de quatro bits com *flip-flops* D.

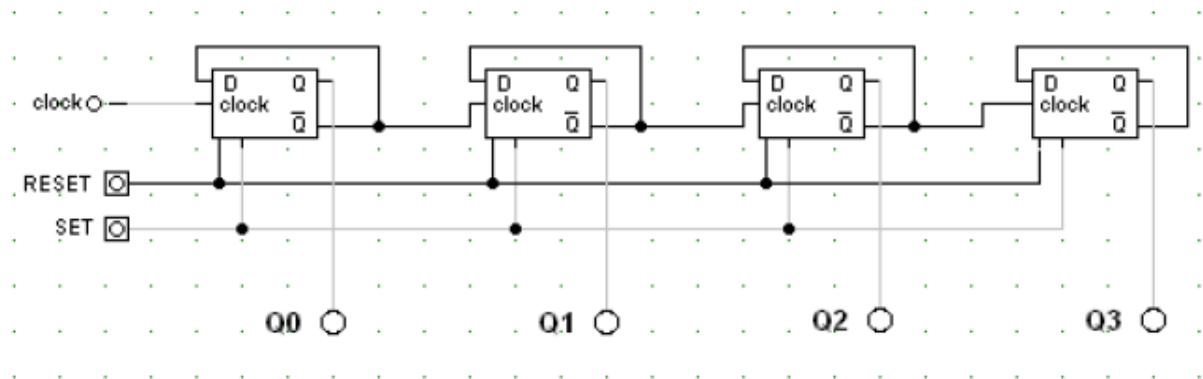


Figura – Contador assíncrono.

- 24 - Monte o circuito anterior utilizando o integrado 7474 (não se esqueça que o SET e RESET estão activos a “0”).
- 25 - Utilize para *clock* um dos interruptores (não se esqueça do conceito de *debounce*) do Digital Lab e desenhe o diagrama temporal, na figura E6 para as saídas Q₀, Q₁, Q₂, Q₃ (ligue as saídas aos LEDs do Digital Lab para facilmente poder visualizar o seu estado).
- 26 - Registe na figura E6 a sequência obtida em numeração hexadecimal.
- 27 - Este é um circuito combinacional ou sequencial? Explique, usando a figura E6.

Ponto Teórico (aula 2)

- I - Modifique o contador assíncrono de forma a obter um contador módulo 5. Utilize portas NAND para detectar o fim da contagem e forçar o regresso a “0000”.
- II – Desenhe o respectivo diagrama de pinos.

ENTRADAS		SAÍDA	
Sinal lógico: PINO 1	Sinal lógico: PINO 2	Tensão: PINO 3	Sinal lógico: PINO 3
0	0		
0	1		
1	0		
1	1		

Figura E1 – Resposta à questão 4.

ENTRADA (4 e 5)	TENSÃO de SAÍDA (6 com LED)	TENSÃO de SAÍDA (6 sem LED)
0		
1		

Figura E2 – Resposta à questão 6.

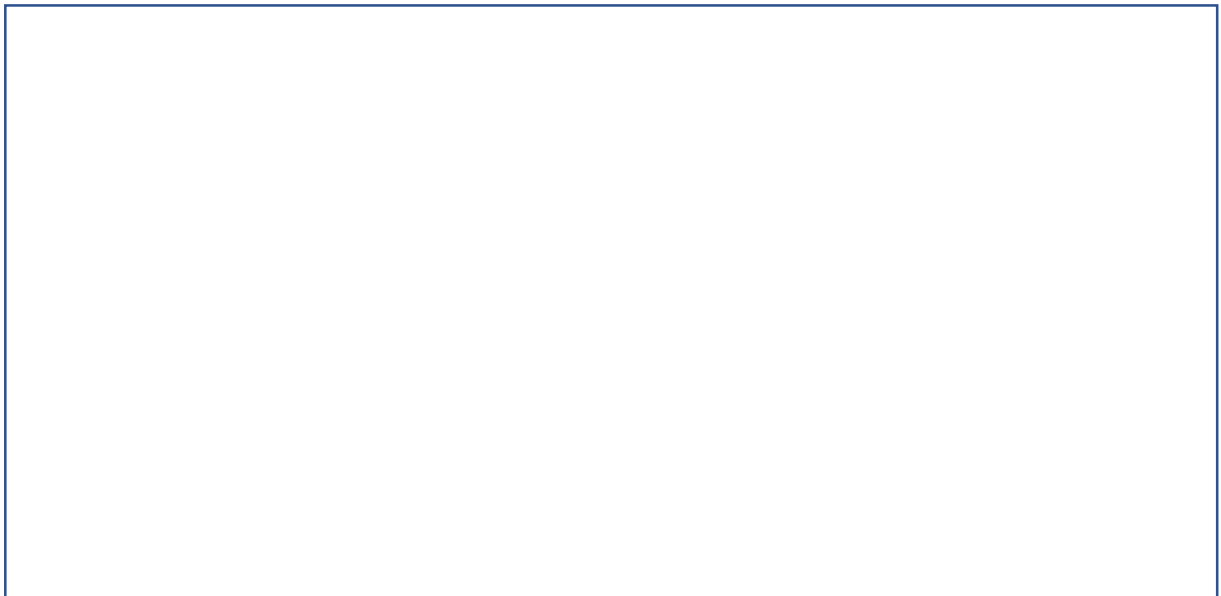
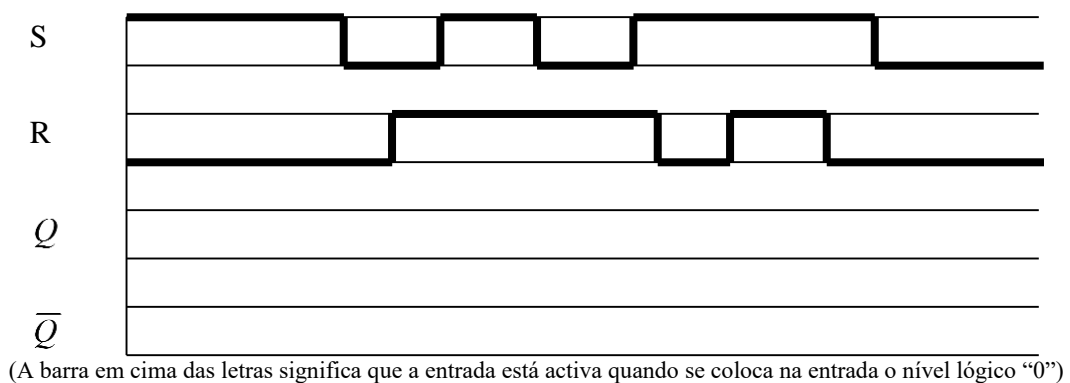


Figura E3 – Resposta à questão 14.



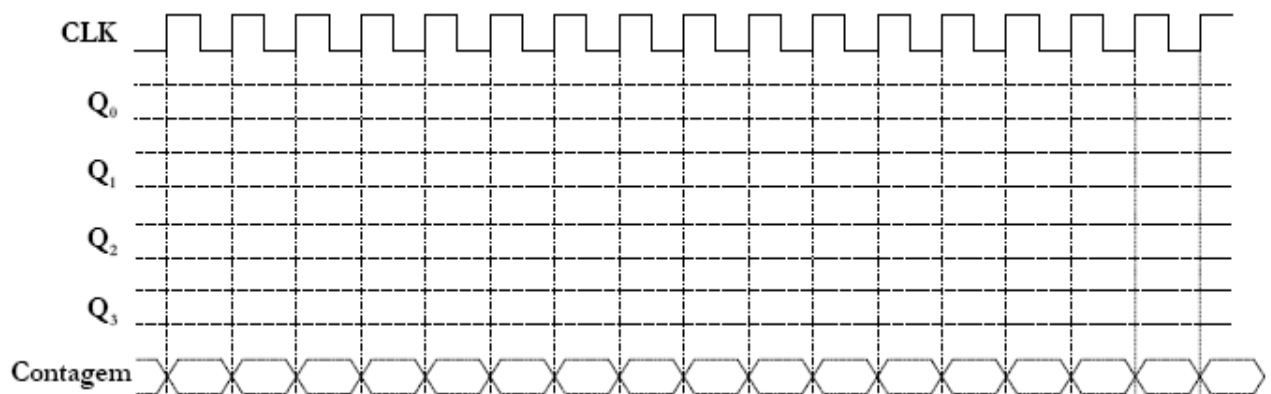
(A barra em cima das letras significa que a entrada está activa quando se coloca na entrada o nível lógico "0")

Figura E4 – Resposta à questão 19.

R22: _____



Figura E5 – Resposta à questão 23.



E6 – Resposta às questões 25 e 26.

R27: _____
