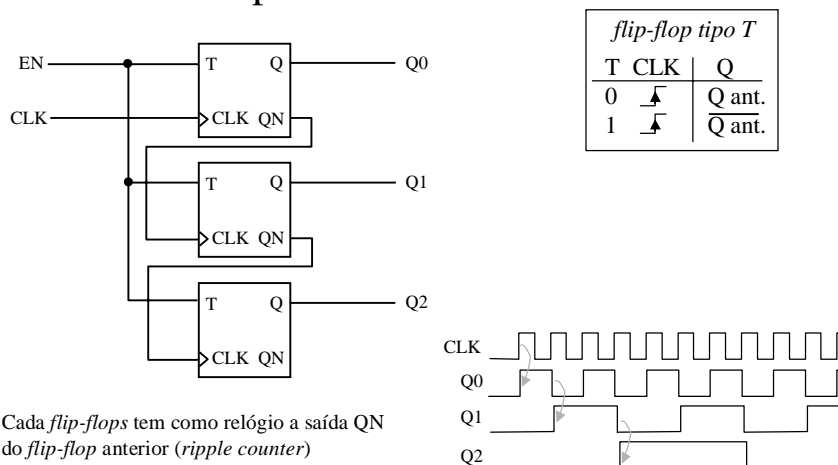


## Contadores

- Um contador é um circuito sequencial que conta...
  - em binário, decimal ou segundo outras sequências
  - podem ser assíncronos ou síncronos (máquinas de estados)
- Aplicações
  - contar coisas...
    - por exemplo, os carros que entram num parque de estacionamento
  - certas máquinas de estados podem ser projectadas facilmente recorrendo a contadores e circuitos adicionais
- Disponíveis como circuitos da série 74xxx
  - binários, decimais ou *up/down*

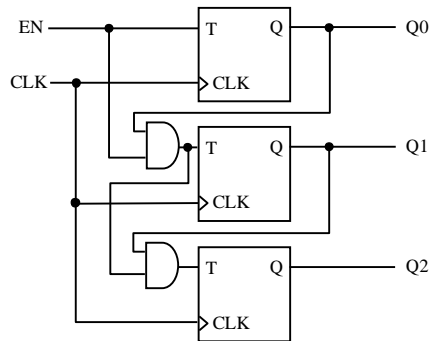
## Contador assíncrono

- Com FFs tipo T:



## Contador síncrono

- Com FFs tipo T:

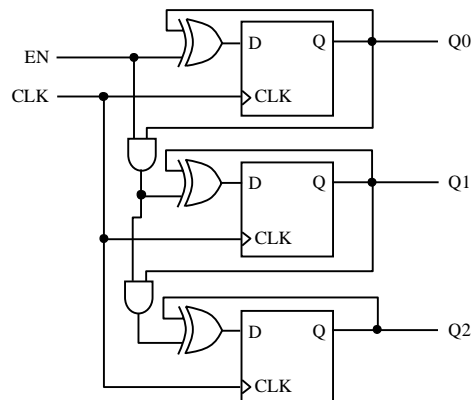


Todos os *flip-flops* têm o mesmo sinal de relógio (circuito síncrono)

A saída  $Q_i$  troca quando todos os bits anteriores ( $Q_0$  a  $Q_{i-1}$ ) são iguais a 1

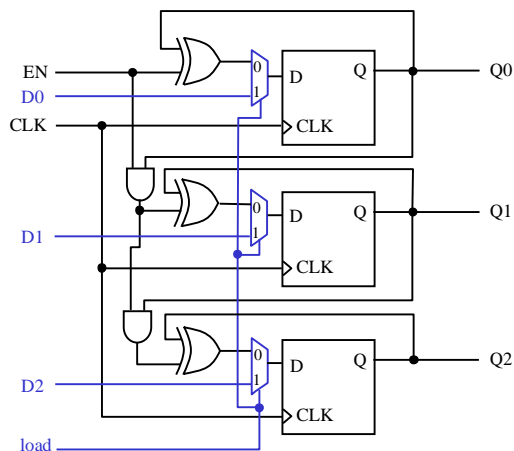
## Contador síncrono

- Com FFs tipo D:



A	B	XOR
0	0	0
0	1	1
1	0	1
1	1	0

## Contador com *load* paralelo



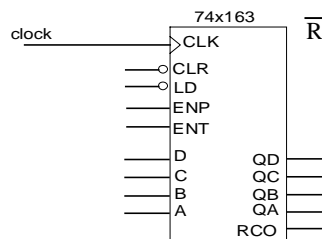
Quando *load* está activo, o contador é “carregado” com o que está nas entradas  $D_i$  ( $Q_i^* = D_i$ )  
 Como acrescentar uma entrada de *reset* (síncrono) ?

FEUP/DEEC - Sistemas Digitais  
<http://www.fe.up.pt/~jca/feup/sd>

169

## Contador binário 74x163

74x163				estado presente				próximo estado			
/CLR	/LD	ENT	ENP	QD	QC	QB	QA	QD*	QC*	QB*	QA*
0	x	x	x	x	x	x	x	0	0	0	0
1	0	x	x	x	x	x	x	D	C	B	A
1	1	0	x	x	x	x	x	QD	QC	QB	QA
1	1	x	0	x	x	x	x	QD	QC	QB	QA
1	1	1	1	N (se $N < 15$ )				N + 1			
1	1	1	1	1	1	1	1	0	0	0	0



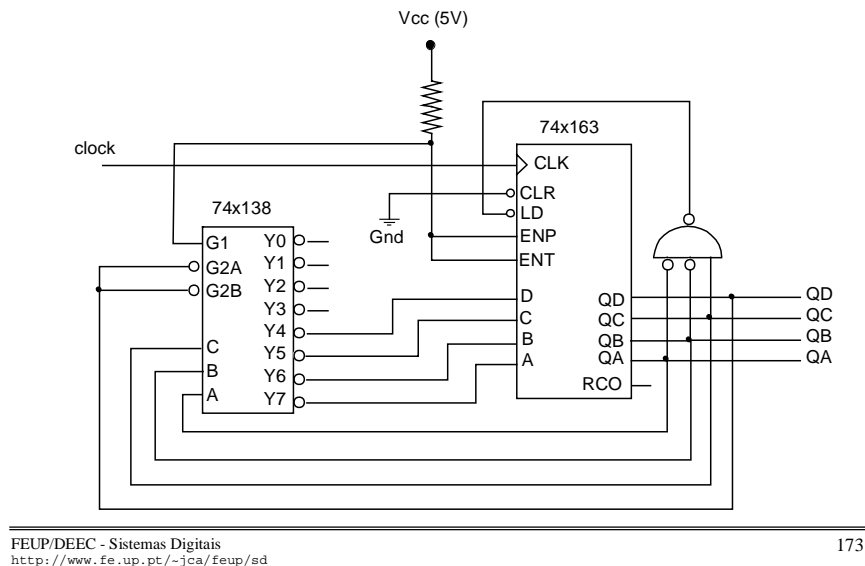
$\overline{RCO}=0$  quando  $QD \sim QA = 1111$  e  $ENT=1$

FEUP/DEEC - Sistemas Digitais  
<http://www.fe.up.pt/~jca/feup/sd>

170

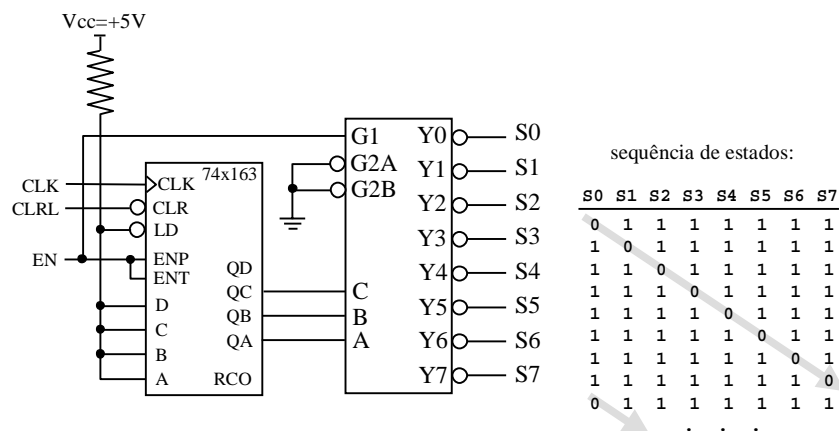


## 74x163 – exemplo 3



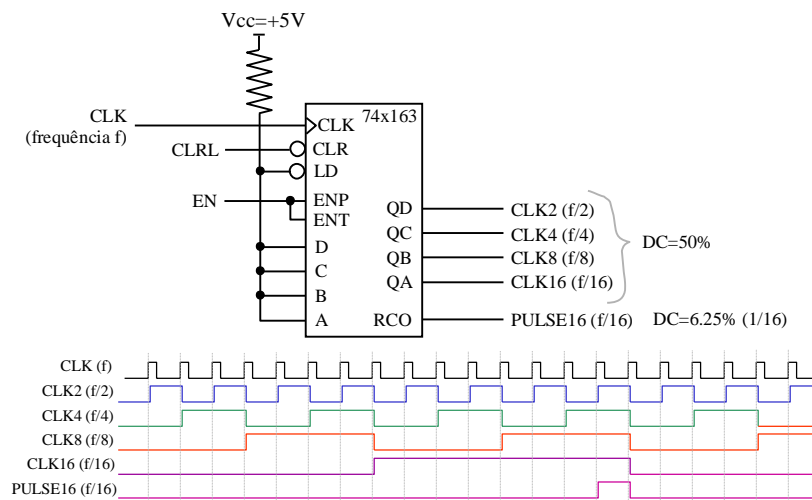
173

## Contador com decodificador 3÷8



174

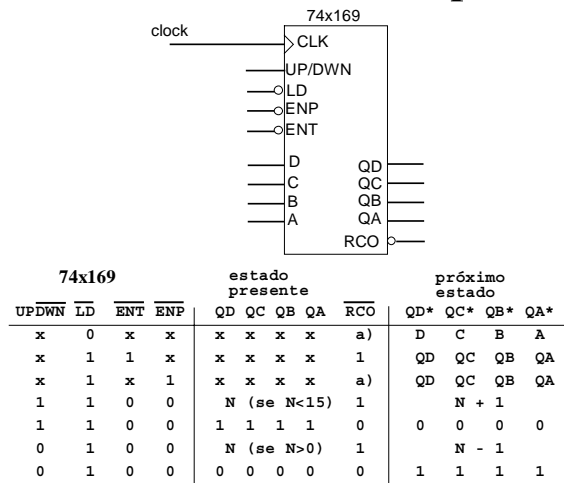
## Divisor de frequência



FEUP/DEEC - Sistemas Digitais  
<http://www.fe.up.pt/~jca/feup/sd>

175

## 74x169 - contador *up/down*

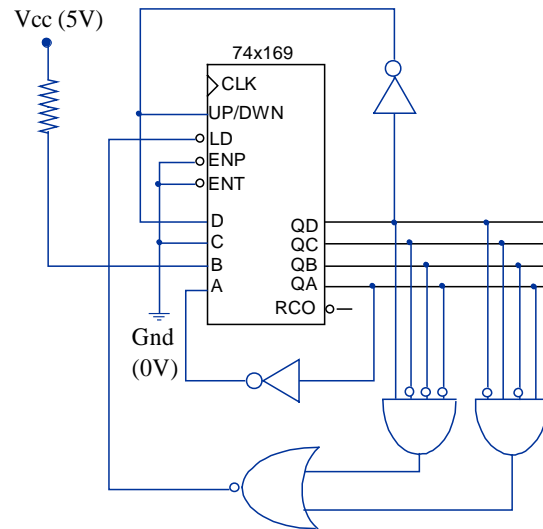


a)  $\overline{RCO}=0$  se  $\overline{ENT}=0$  e (  $(N=15 \text{ e } \overline{UP/DWN}=1)$  ou  $(N=0 \text{ e } \overline{UP/DWN}=0)$  )

FEUP/DEEC - Sistemas Digitais  
<http://www.fe.up.pt/~jca/feup/sd>

176

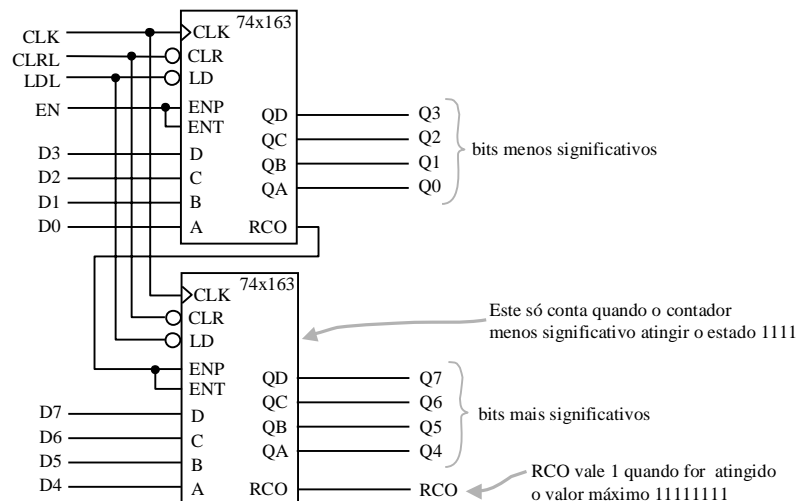
## 74x169 – exemplo 1



FEUP/DEEC - Sistemas Digitais  
<http://www.fe.up.pt/~jca/feup/sd>

177

## Contador módulo 256 (8 bits)



FEUP/DEEC - Sistemas Digitais  
<http://www.fe.up.pt/~jca/feup/sd>

178

## Outros contadores da série 74xxx

- 74x161
  - igual ao 74x163 mas com CLR assíncrono
    - logo que CLR é activado as saídas QD~QA são colocadas com 0
    - no exemplo do slide 171, o estado 1001 não ocorre
      - quando as saídas são 1001 é activado CLR e passam logo para 0000
- 74x160
  - igual ao 74x161 mas apenas conta de 0 a 9 (*decade counter*)
- 74x162
  - igual ao 74x163 mas apenas conta de 0 a 9 (*decade counter*)

FEUP/DEEC - Sistemas Digitais  
<http://www.fe.up.pt/~ica/feup/sd>

179

# Problema

Construir uma máquina de estados com 16 saídas  $Y_0, Y_1, \dots, Y_{15}$  que produza ciclicamente a sequência de valores seguinte:

[illegible]

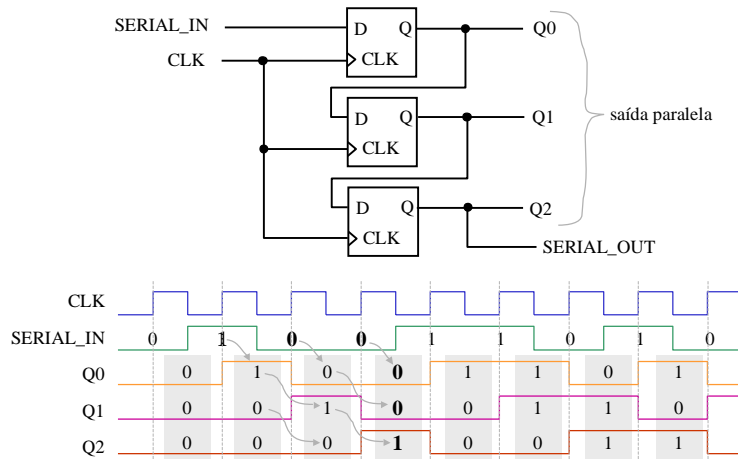
sugestão  
usar um 74x169 (*up/down*)  
para gerar a sequência 0..15..0,  
e um decodificador 4÷16 para  
produzir as 16 saídas...

FEUP/DEEC - Sistemas Digitais  
<http://www.fe.up.pt/~ica/feup/sd>

180



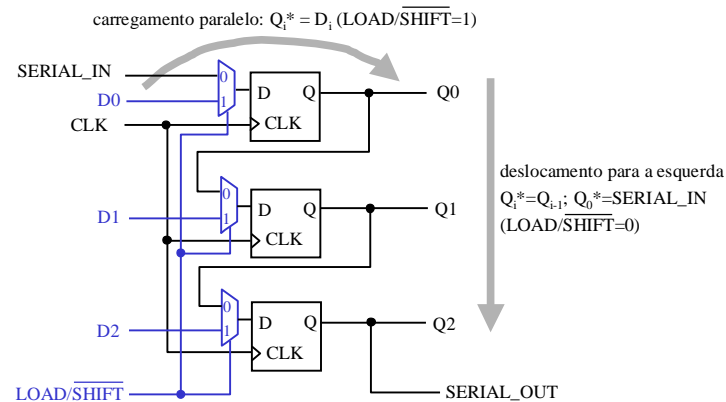
## Registo de deslocamento (*shift-register*)



FEUP/DEEC - Sistemas Digitais  
<http://www.fe.up.pt/~jca/feup/sd>

181

## Registo de deslocamento com carregamento paralelo

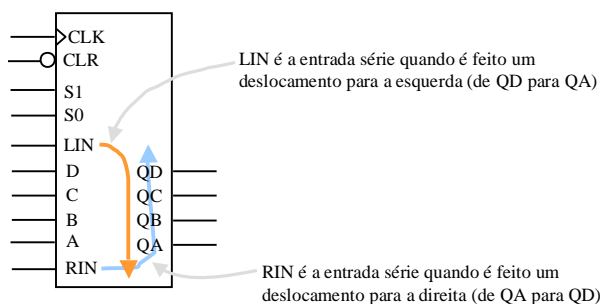


FEUP/DEEC - Sistemas Digitais  
<http://www.fe.up.pt/~jca/feup/sd>

182

## Shift-register 74x194

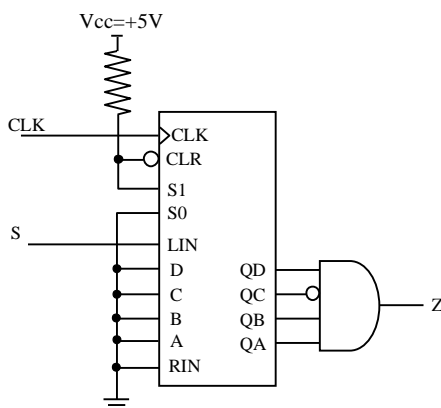
função			próximo estado			
	s1	s0	QA*	QB*	QC*	QD*
hold	0	0	QA	QB	QC	QD
shift right	0	1	RIN	QA	QB	QC
shift left	1	0	QB	QC	QD	LIN
load	1	1	A	B	C	D



FEUP/DEEC - Sistemas Digitais  
<http://www.fe.up.pt/~jca/feup/sd>

183

## Exemplo 1: detector de sequência

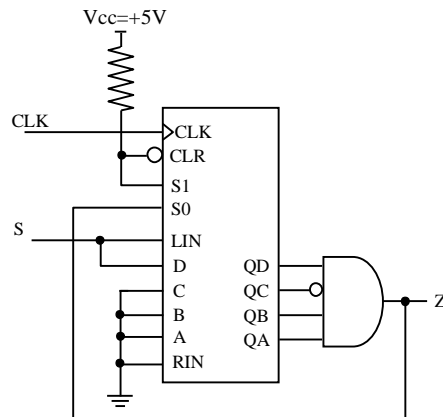


Z é quando for detectada na entrada S a sequência 1101 em 4 *ticks* de relógio consecutivos  
 São também detectadas sequências parcialmente (como em 1101101)?

FEUP/DEEC - Sistemas Digitais  
<http://www.fe.up.pt/~jca/feup/sd>

184

## Exemplo2: detector de sequência



Quando é detectada a sequência as saídas são “estragadas” (é carregado S000 para Q<sub>D</sub>Q<sub>C</sub>Q<sub>B</sub>Q<sub>A</sub>)  
Apenas são detectadas sequências não sobrepostas

## Exemplo 3: contador

