



**数字集成电路设计实验报告**

|  |  |
| --- | --- |
| 实验题目： | 实验一 基础SoC平台的搭建 |
|  |  |
| 学生学号： | 35320212200396 |
| 学生姓名： | 黄腾熙 |
| 院 系： | 电子科学与技术学院 |
| 专 业： | 集成电路设计与集成系统 |

# 实验一

# 1. 实验原理

本实验旨在构建一个基本的片上系统（SoC）平台，包括Verilog硬件和嵌入式软件两部分。

硬件部分通过Verilog实现Cortex-M3处理器、AHB-Lite总线、程序存储器、RAM、LED与按键外设的框架，使用Vivado进行仿真和综合，并烧录至FPGA上验证功能；软件部分通过编写汇编语言和C语言，并通过Keil调试，以控制硬件实现特定功能。

# 2. 实验要求

1、测试基础功能

2、写testbench实现soc的仿真验证，要求截取写LED寄存器和读开关寄存器操作时AHB总线上的各个关键信号的波形图

3、增加LED的mask寄存器，实现写LED灯时可以屏蔽某些bit

4、在AHB上增加挂载switch开关寄存器，实现arm程序读入硬件开关的状态，并结合LED输出寄存器实现拨动开关控制LED灯的亮灭

5、将arm汇编程序改成使用C语言实现

# 3. 实验步骤

1、

2、

3、

4、

5、

# 4. 实验结果分析

1、

2、

3、

4、