

# 第9章 控制单元的功能

---

## 9.1 操作命令的分析

## 9.2 控制单元的功能



# 9.1 操作命令的分析

完成一条指令分 4 个工作周期

取指周期

间址周期

执行周期

中断周期



# 9.1 操作命令的分析

## 一、取指周期

PC  $\rightarrow$  MAR  $\rightarrow$  地址线

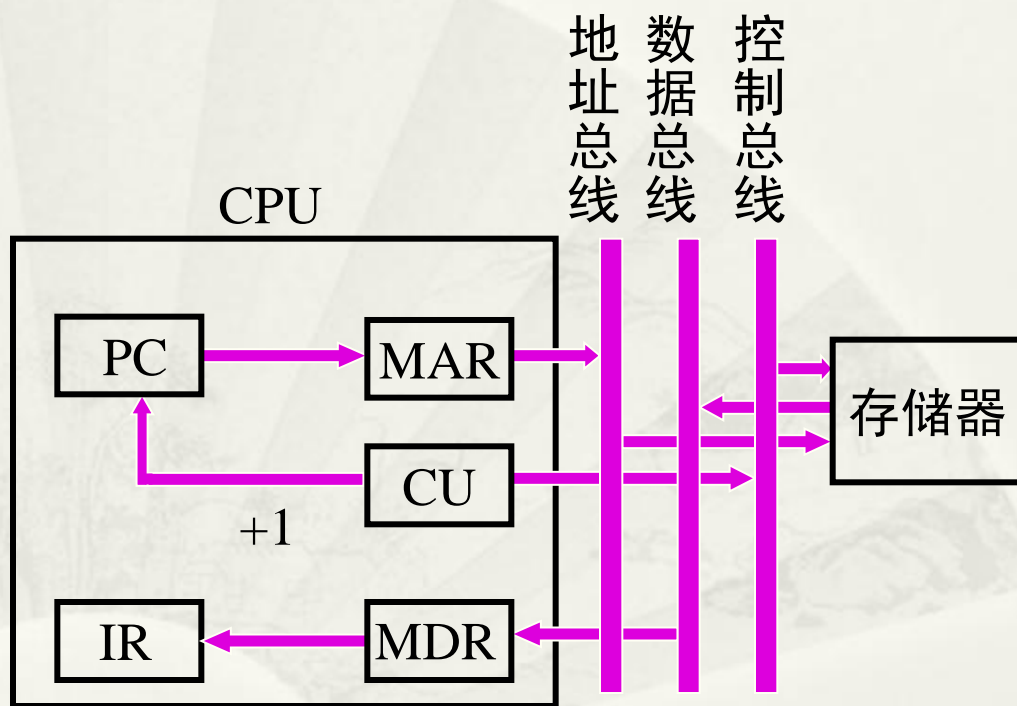
1  $\rightarrow$  R

M ( MAR )  $\rightarrow$  MDR

MDR  $\rightarrow$  IR

OP ( IR )  $\rightarrow$  CU

( PC ) + 1  $\rightarrow$  PC



## 二、间址周期

9.1

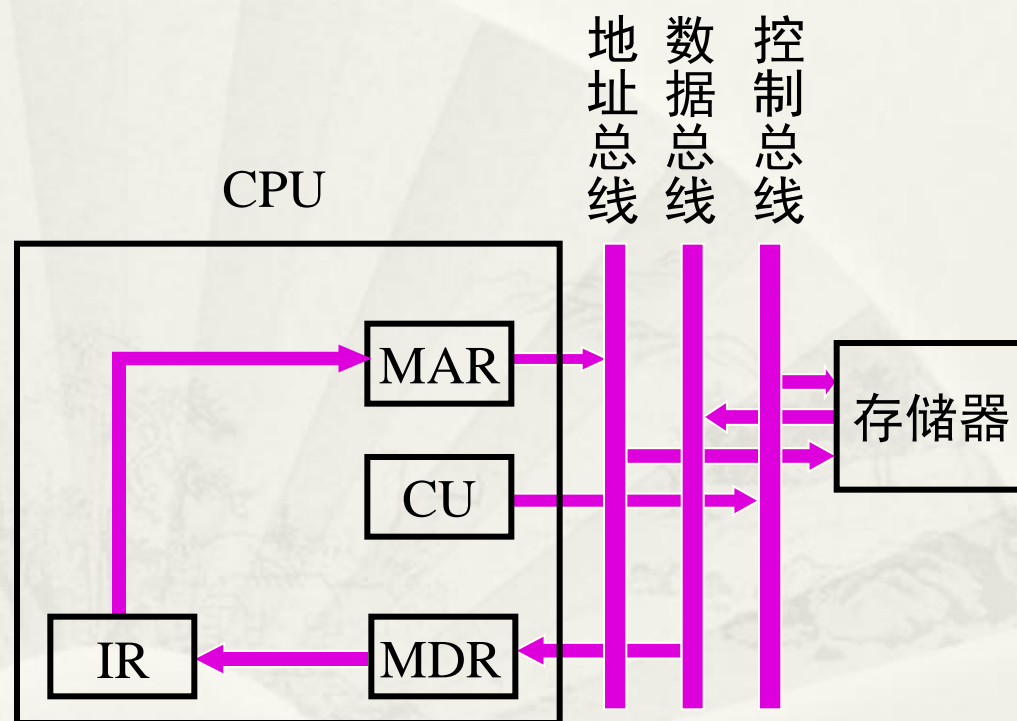
指令形式地址  $\rightarrow$  MAR

$Ad(IR) \rightarrow MAR$

$1 \rightarrow R$

$M(MAR) \rightarrow MDR$

$MDR \rightarrow Ad(IR)$



# 三、执行周期

## 9.1

### 1. 非访存指令

(1) **CLA** 清A  $0 \rightarrow \text{ACC}$

(2) **COM** 取反  $\overline{\text{ACC}} \rightarrow \text{ACC}$

(3) **SHR** 算术右移  $\text{L}(\text{ACC}) \rightarrow \text{R}(\text{ACC}), \text{ACC}_0 \rightarrow \text{ACC}_0$

(4) **CSL** 循环左移  $\text{R}(\text{ACC}) \rightarrow \text{L}(\text{ACC}), \text{ACC}_0 \rightarrow \text{ACC}_n$

(5) **STP** 停机指令  $0 \rightarrow \text{G}$

## 2. 访存指令

# 9.1

### (1) 加法指令 **ADD X**

$\text{Ad(IR)} \rightarrow \text{MAR}$

$1 \rightarrow R$

$\text{M(MAR)} \rightarrow \text{MDR}$

$(\text{ACC}) + (\text{MDR}) \rightarrow \text{ACC}$

### (2) 存数指令 **STA X**

$\text{Ad(IR)} \rightarrow \text{MAR}$

$1 \rightarrow W$

$\text{ACC} \rightarrow \text{MDR}$

$\text{MDR} \rightarrow \text{M(MAR)}$

(3) 取数指令 **LDA X**

$$Ad(IR) \rightarrow MAR$$

$$1 \rightarrow R$$

$$M(MAR) \rightarrow MDR$$

$$MDR \rightarrow ACC$$

## 3. 转移指令

(1) 无条件转 **JMP X**

$$Ad(IR) \rightarrow PC$$
(2) 条件转移 **BAN X** (负则转)
$$A_0 \cdot Ad(IR) + \bar{A}_0(PC) \rightarrow PC$$

## 4. 三类指令的指令周期

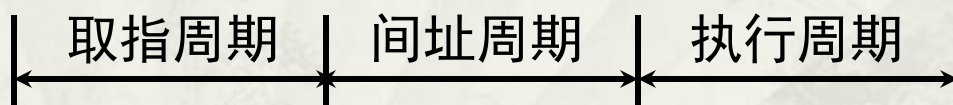
非访存 指令周期



直接访存 指令周期



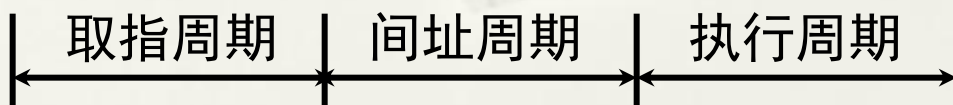
间接访存 指令周期



转移 指令周期



间接转移 指令周期





## 四、中断周期

9.1

程序断点存入 “0” 地址      程序断点 进栈

$0 \rightarrow \text{MAR}$

$(\text{SP}) - 1 \rightarrow \text{MAR}$

$1 \rightarrow \text{W}$

$1 \rightarrow \text{W}$

$\text{PC} \rightarrow \text{MDR}$

$\text{PC} \rightarrow \text{MDR}$

$\text{MDR} \rightarrow \text{M}(\text{MAR})$

$\text{MDR} \rightarrow \text{M}(\text{MAR})$

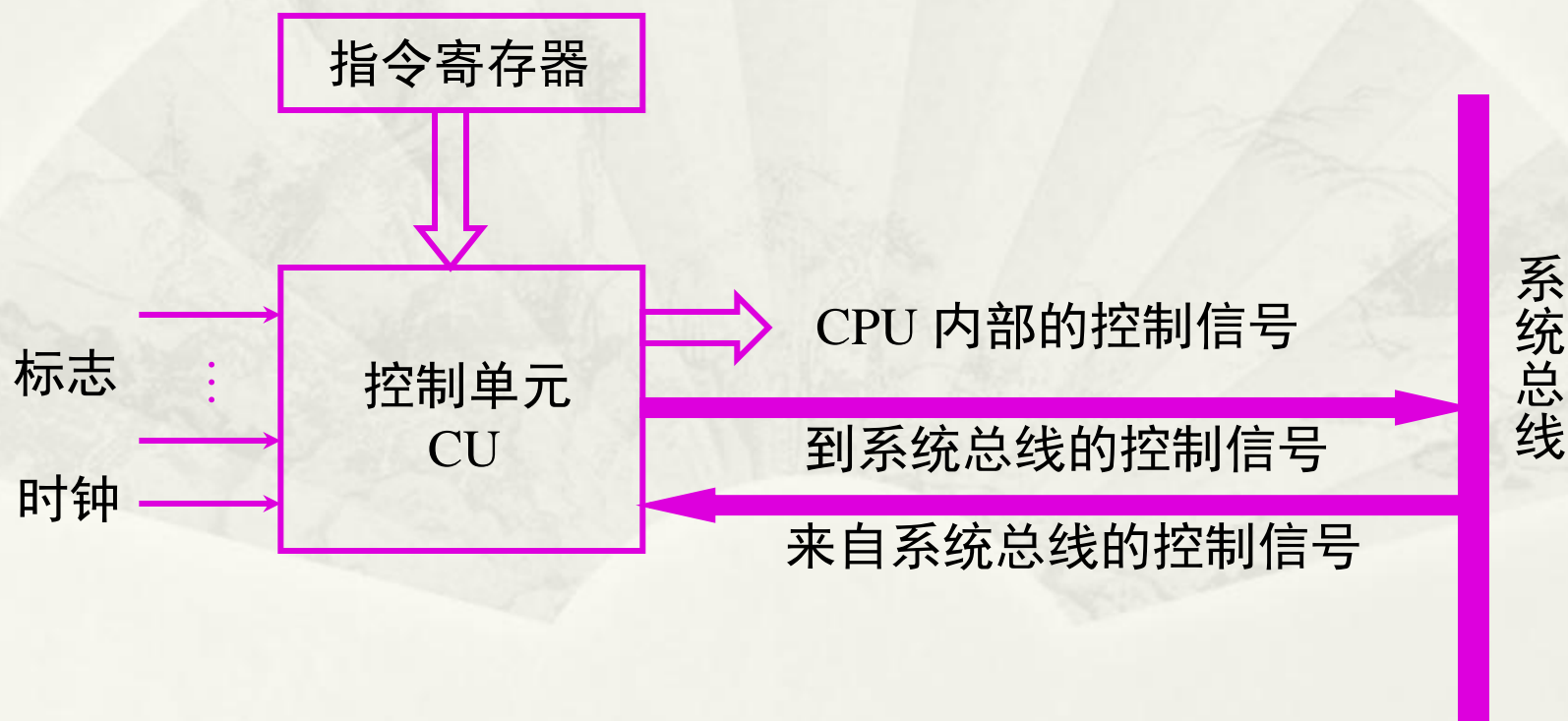
中断识别程序入口地址  $\text{M} \rightarrow \text{PC}$

$0 \rightarrow \text{EINT}$  (置 “0” )

$0 \rightarrow \text{EINT}$  (置 “0” )

## 9.2 控制单元的功能

### 一、控制单元的外特性



# 1. 输入信号

## (1) 时钟

CU 受时钟控制

一个时钟脉冲

发一个操作命令或一组需同时执行的操作命令

## (2) 指令寄存器 $OP(IR) \rightarrow CU$

控制信号 与操作码有关

## (3) 标志

CU 受标志控制

## (4) 外来信号

如 INTR 中断请求

HRQ 总线请求

## 2. 输出信号

## 9.2

### (1) CPU 内的各种控制信号

$R_i \rightarrow R_j$

$(PC) + 1 \rightarrow PC$

ALU    +、-、与、或    .....

### (2) 送至控制总线的信号

$\overline{MREQ}$

访存控制信号

$\overline{IO/M}$

访 IO/ 存储器的控制信号

$\overline{RD}$

读命令

$\overline{WR}$

写命令

INTA

中断响应信号

HLDA

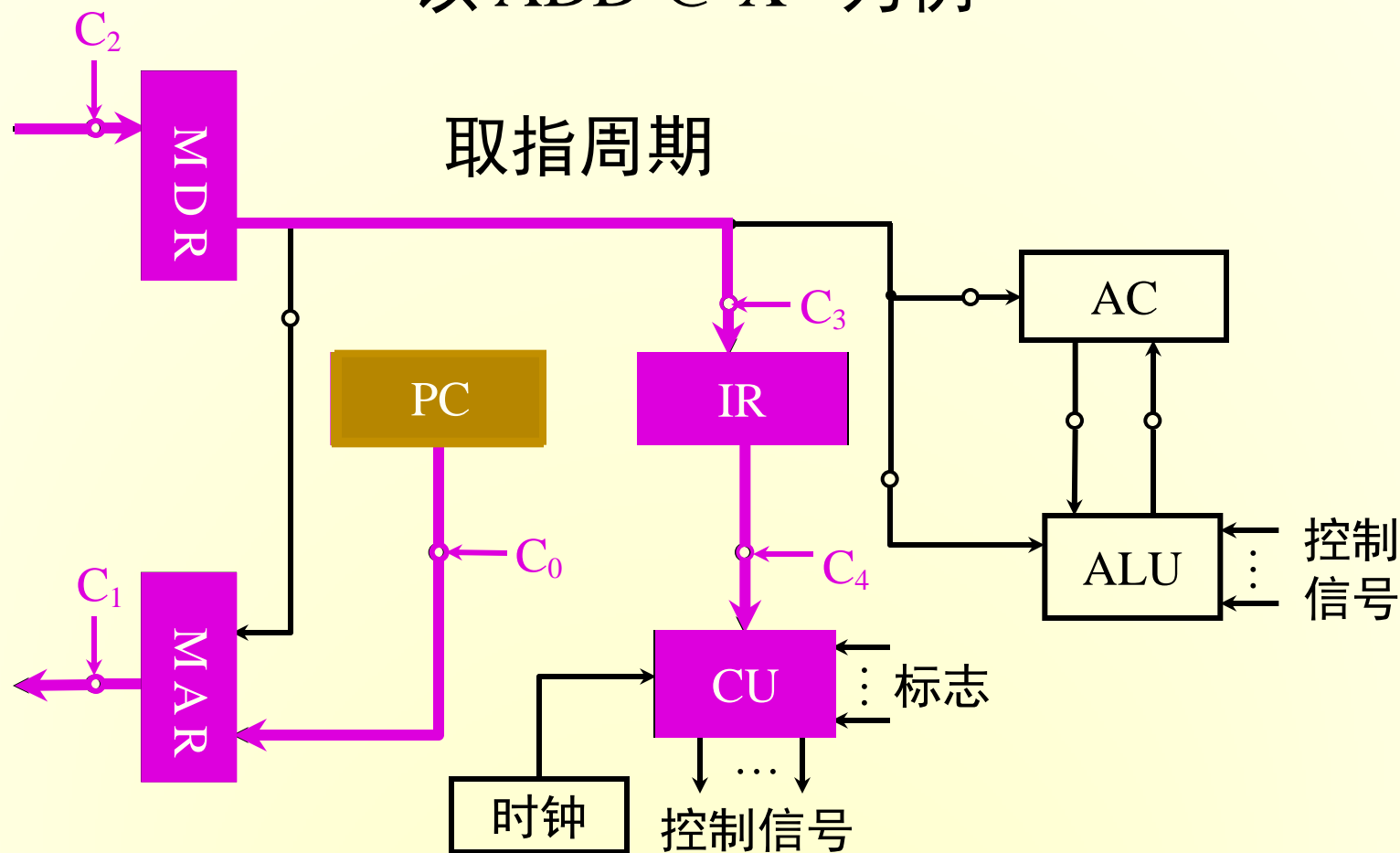
总线响应信号

## 二、控制信号举例

## 9.2

### 1. 不采用 CPU 内部总线的方式

以 ADD @ X 为例

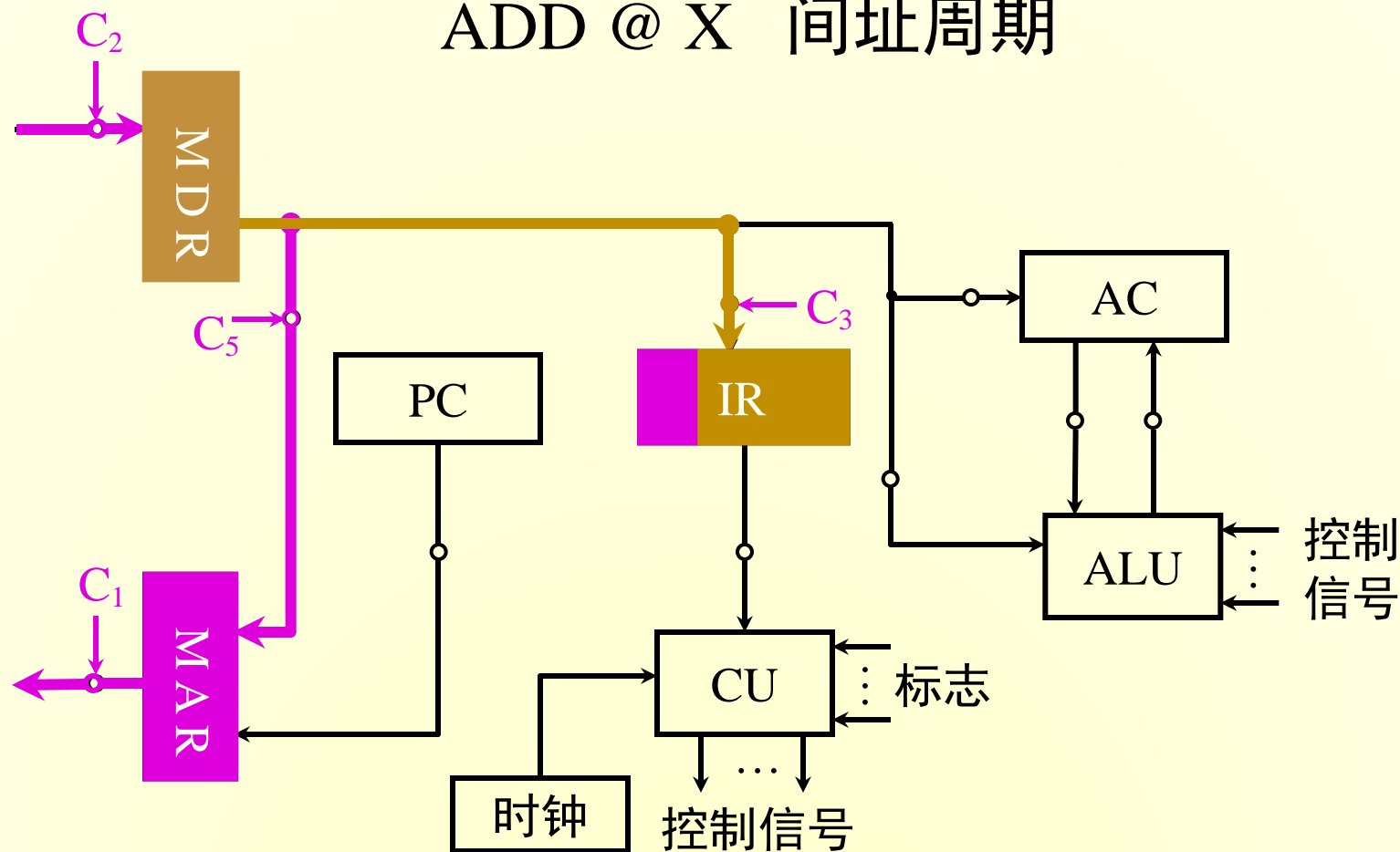


## 二、控制信号举例

## 9.2

### 1. 不采用 CPU 内部总线的方式

ADD @ X 间址周期

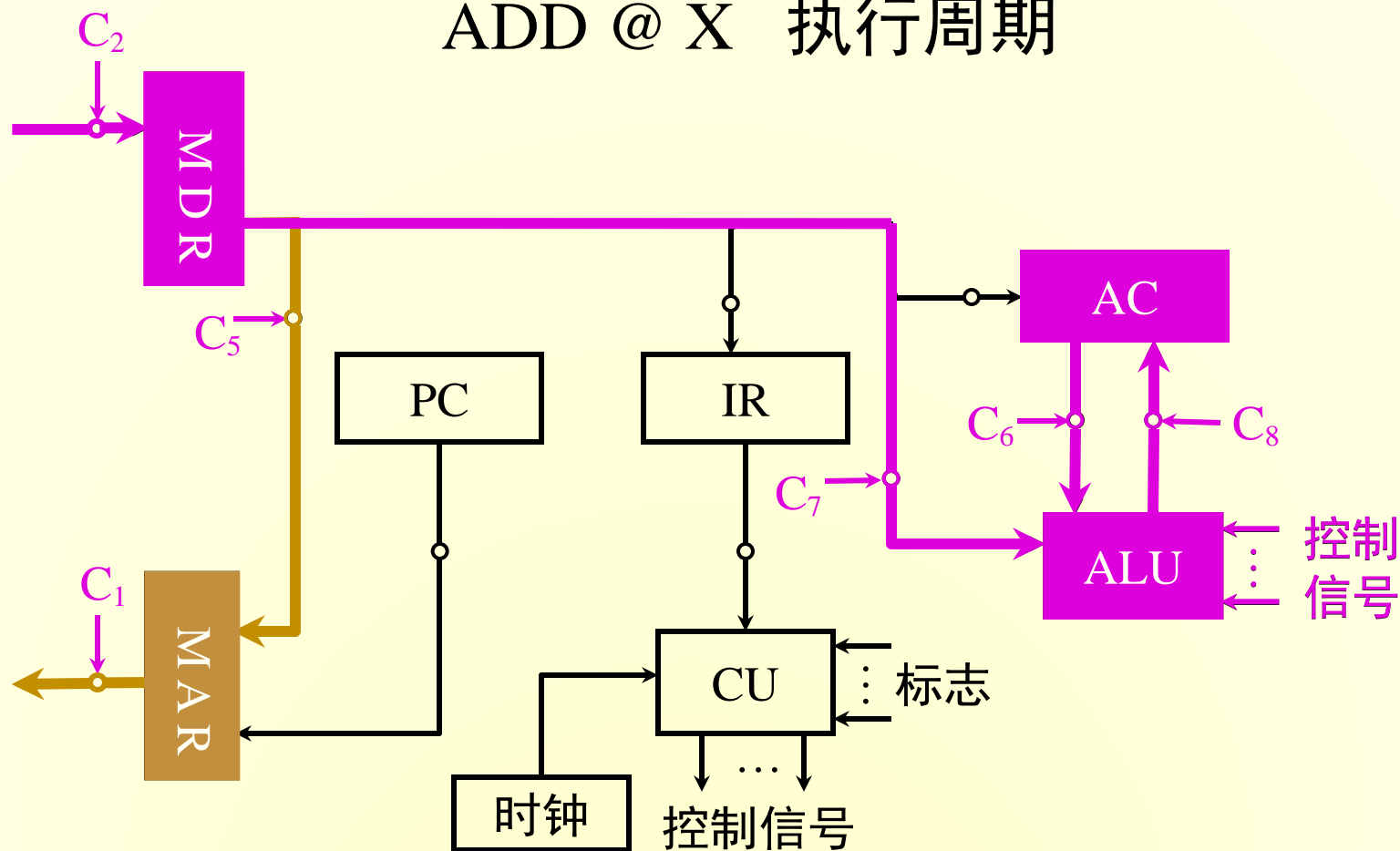


## 二、控制信号举例

## 9.2

### 1. 不采用 CPU 内部总线的方式

ADD @ X 执行周期



## 2. 采用 CPU 内部总线方式

9.2

### (1) ADD @ X 取指周期

- PC  $\longrightarrow$  MAR  $\longrightarrow$  地址线  
 $PC_0$   $MAR_i$

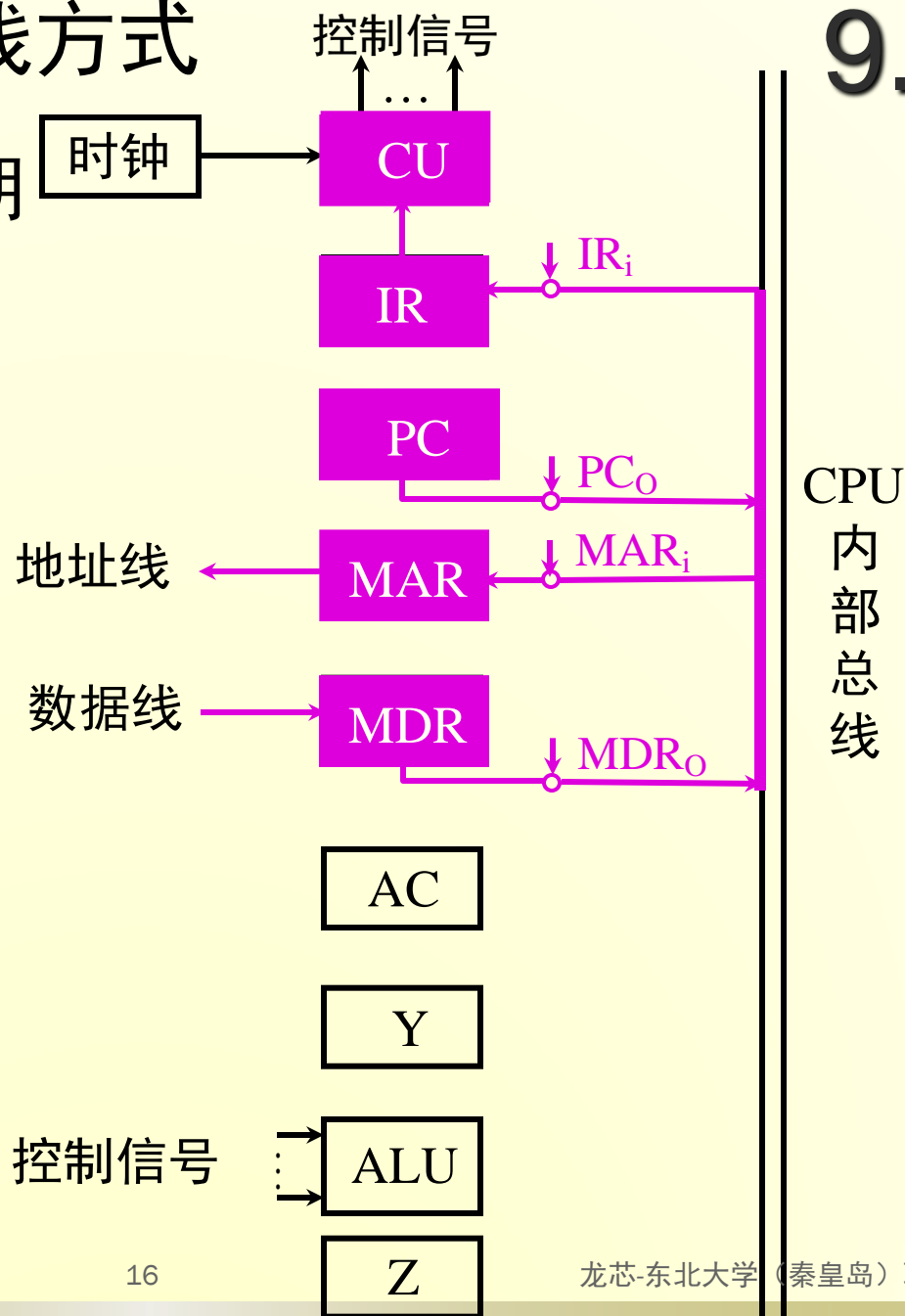
- CU 发读命令  $1 \longrightarrow R$

- 数据线  $\longrightarrow$  MDR

- MDR  $\longrightarrow$  IR  
 $MDR_0$   $IR_i$

- OP (IR)  $\longrightarrow$  CU

- (PC) + 1  $\longrightarrow$  PC





## (2) ADD @ X 间址周期

形式地址  $\rightarrow$  MAR

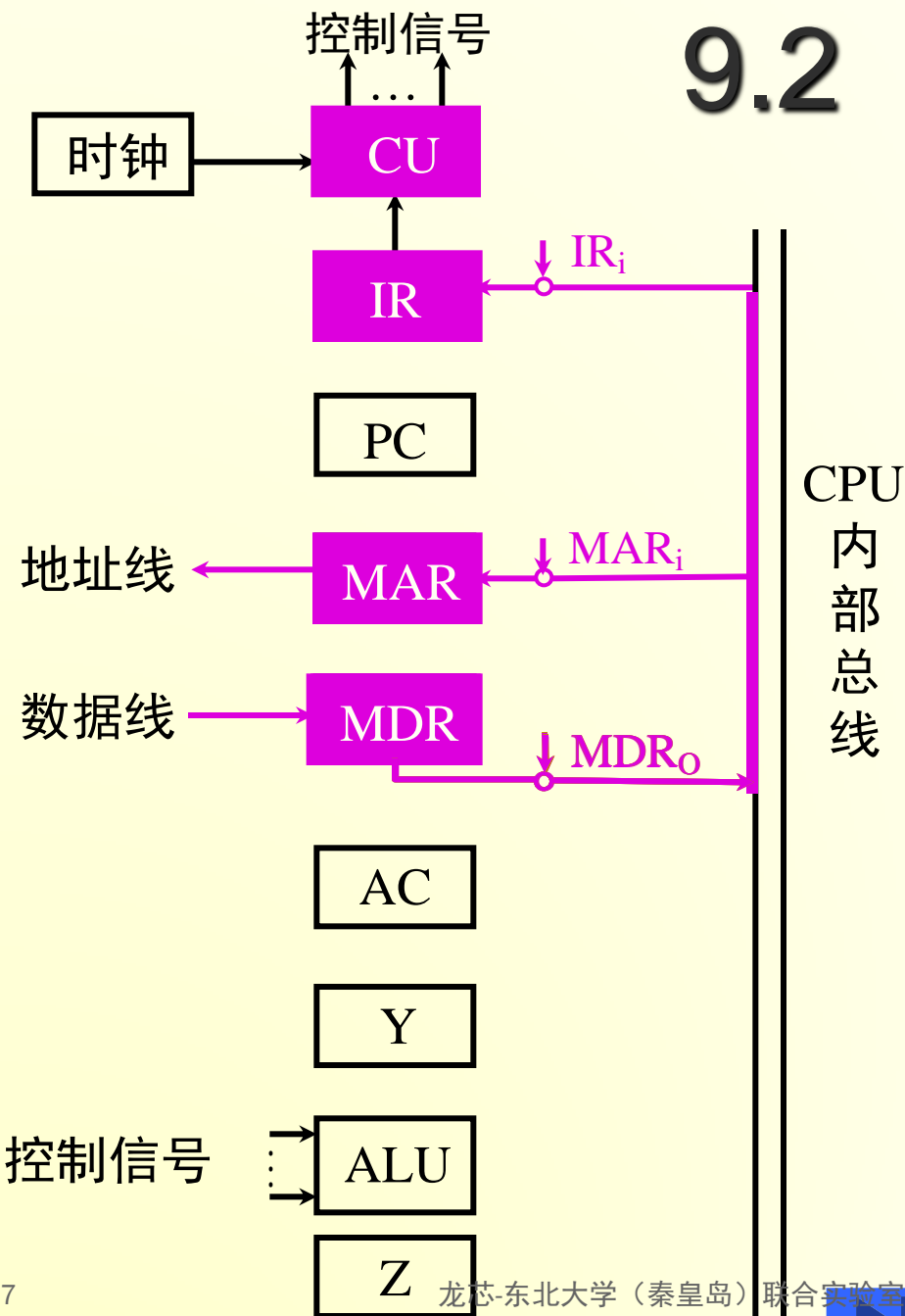
• MDR  $\rightarrow$  MAR  $\rightarrow$  地址线  
 $\text{MDR}_O$   $\text{MAR}_i$

•  $1 \rightarrow R$

• 数据线  $\rightarrow$  MDR

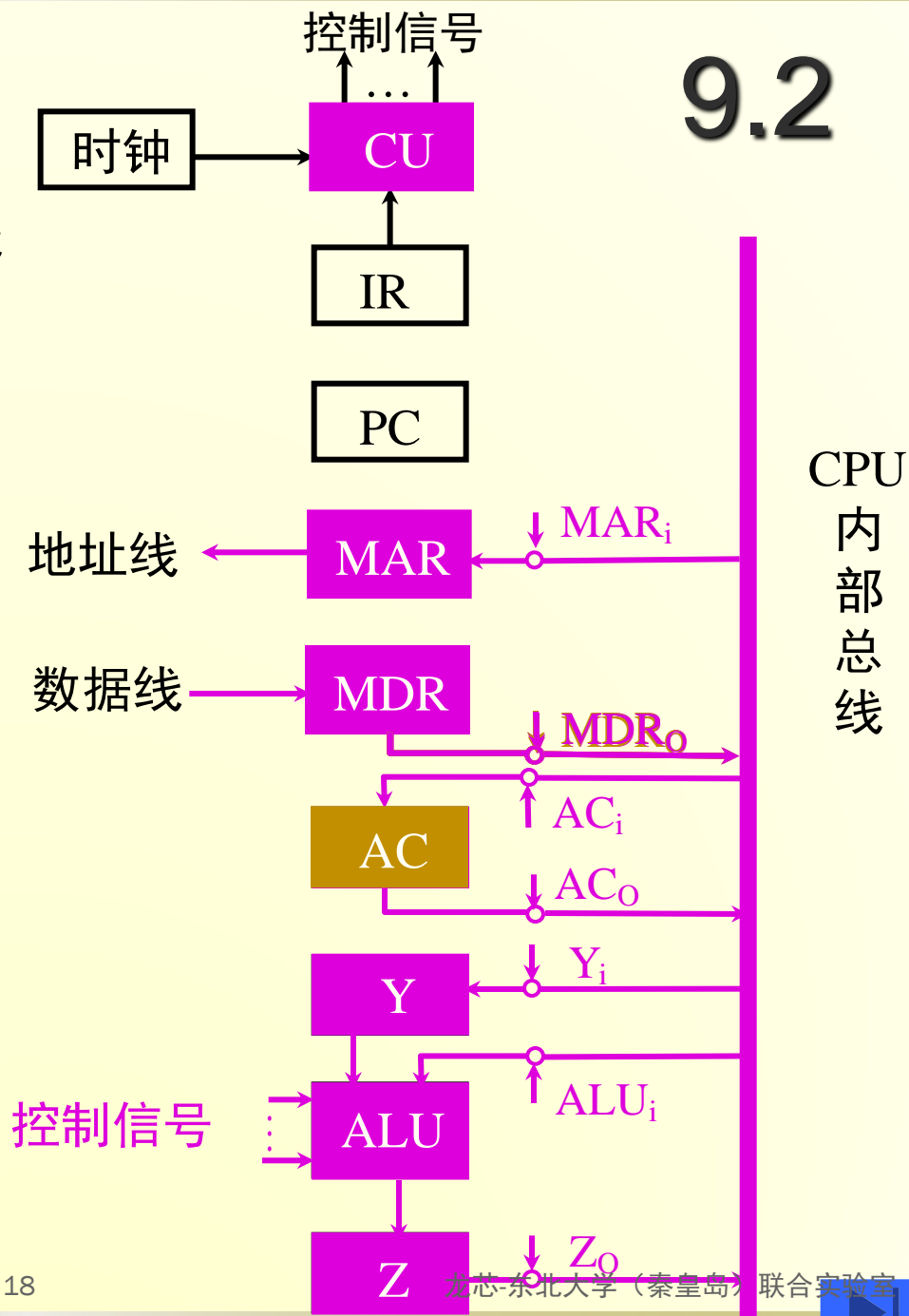
• MDR  $\rightarrow$  IR  
 $\text{MDR}_O$   $\text{IR}_i$

有效地址  $\rightarrow$  Ad (IR)



### (3) ADD @ X 执行周期

- MDR  $\longrightarrow$  MAR  $\longrightarrow$  地址线  
 $MDR_o$   $MAR_i$
- 1  $\longrightarrow$  R
- 数据线  $\longrightarrow$  MDR
- MDR  $\longrightarrow$  Y  $\longrightarrow$  ALU  
 $MDR_o$   $Y_i$
- AC  $\longrightarrow$  ALU  
 $AC_o$   $ALU_i$
- (AC) + (Y)  $\longrightarrow$  Z
- Z  $\longrightarrow$  AC  
 $Z_o$   $AC_i$



\* 例9.1 设CPU内部采用非总线结构，如图9.3所示。

- \* (1) 写出取值周期的全部微操作
- \* (2) 写出取数指令LDA M，存数指令STA M，加法指令 ADD M（M均为主存地址）在执行阶段所需的全部微操作。
- \* (3) 当上述指令均为间接寻址时，写出对应微操作
- \* (4) 写出无条件转移指令JMP Y和结果为零则转指令BAZ Y 在执行阶段所需的全部微操作。

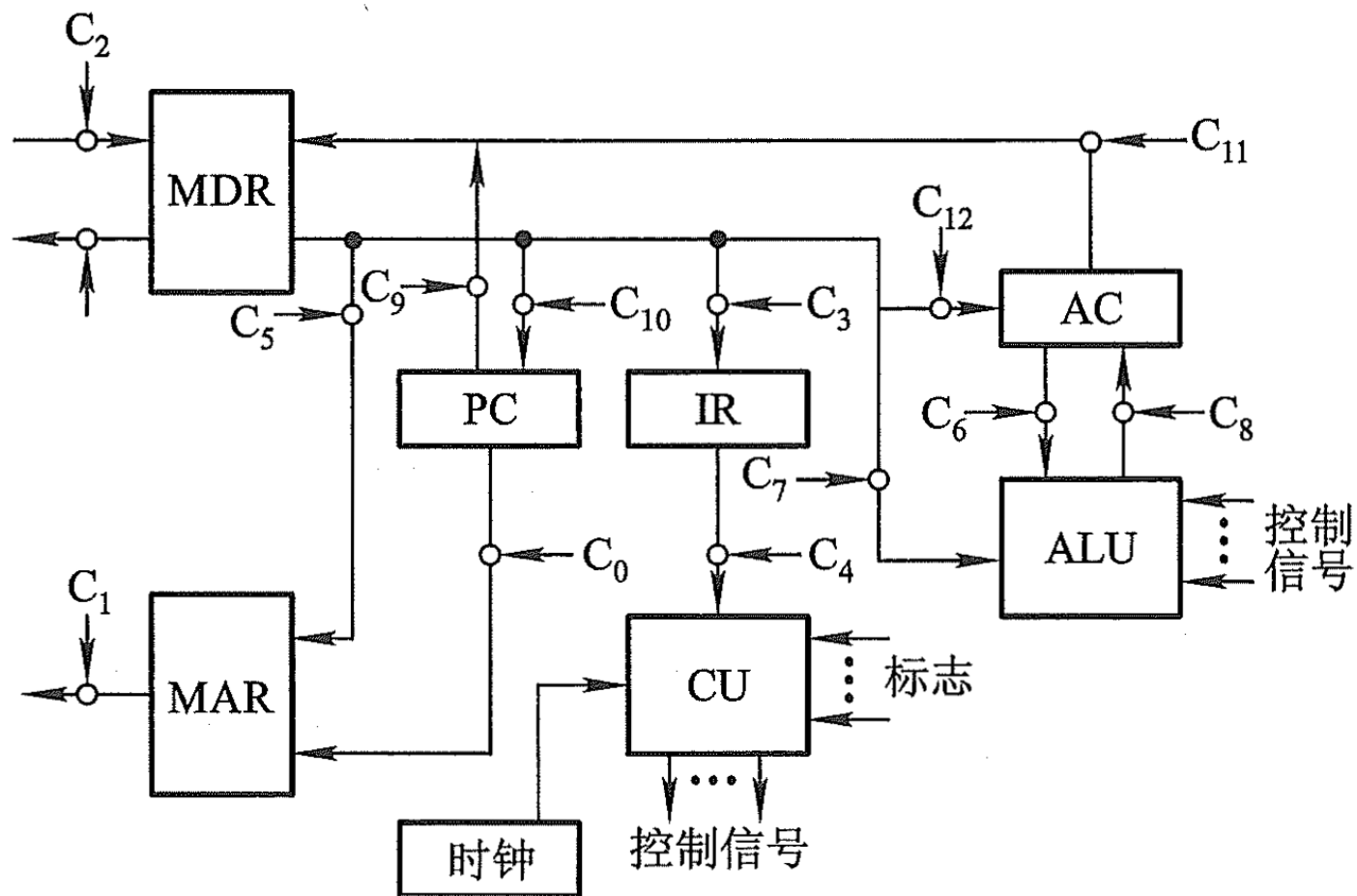


图 9.3 未采用 CPU 内部总线方式的数据通路和控制信号

解：（1）取指周期的全部微操作如下：

$PC \rightarrow MAR$

$1 \rightarrow R$

$M(MAR) \rightarrow MDR$

$MDR \rightarrow IR$

$OP(IR) \rightarrow CU$

$(PC) + 1 \rightarrow PC$

(2)

- LDA M Ad(IR)  $\rightarrow MAR$   $M(MAR) \rightarrow MDR$

$1 \rightarrow R$

$MDR \rightarrow ACC$

## \* STA M

- \*  $Ad(IR) \rightarrow MAR$
- \*  $1 \rightarrow W$
- \*  $ACC \rightarrow MDR$
- \*  $MDR \rightarrow M(MAR)$

## \* ADD M

- \*  $Ad(IR) \rightarrow MAR$
- \*  $1 \rightarrow R$
- \*  $M(MAR) \rightarrow MDR$
- \*  $(ACC) + (MDR) \rightarrow ACC$

## \* (3) 间接寻址

## \* (4) 无条件转移 $Ad(IR) \rightarrow PC$

- \* 条件转移  $Z.Ad(IR) + \sim Z.(PC) \rightarrow PC$

- \* 例9.2 已知单总线计算机结构如图9.5所示，其中M为主存，XR为变址寄存器，EAR为有效地址寄存器，LATCH为锁存器。图中各寄存器的输入输出均受到控制信号的控制，例如，PCi，MDRo.假设指令已存于PC中，画出ADD X，D（X为变址寄存器，D为形式地址）和STA \*D（\*表示相对寻址，D为相对位移量）两条指令的指令周期信息流程图，并列出相应的控制信号序列。

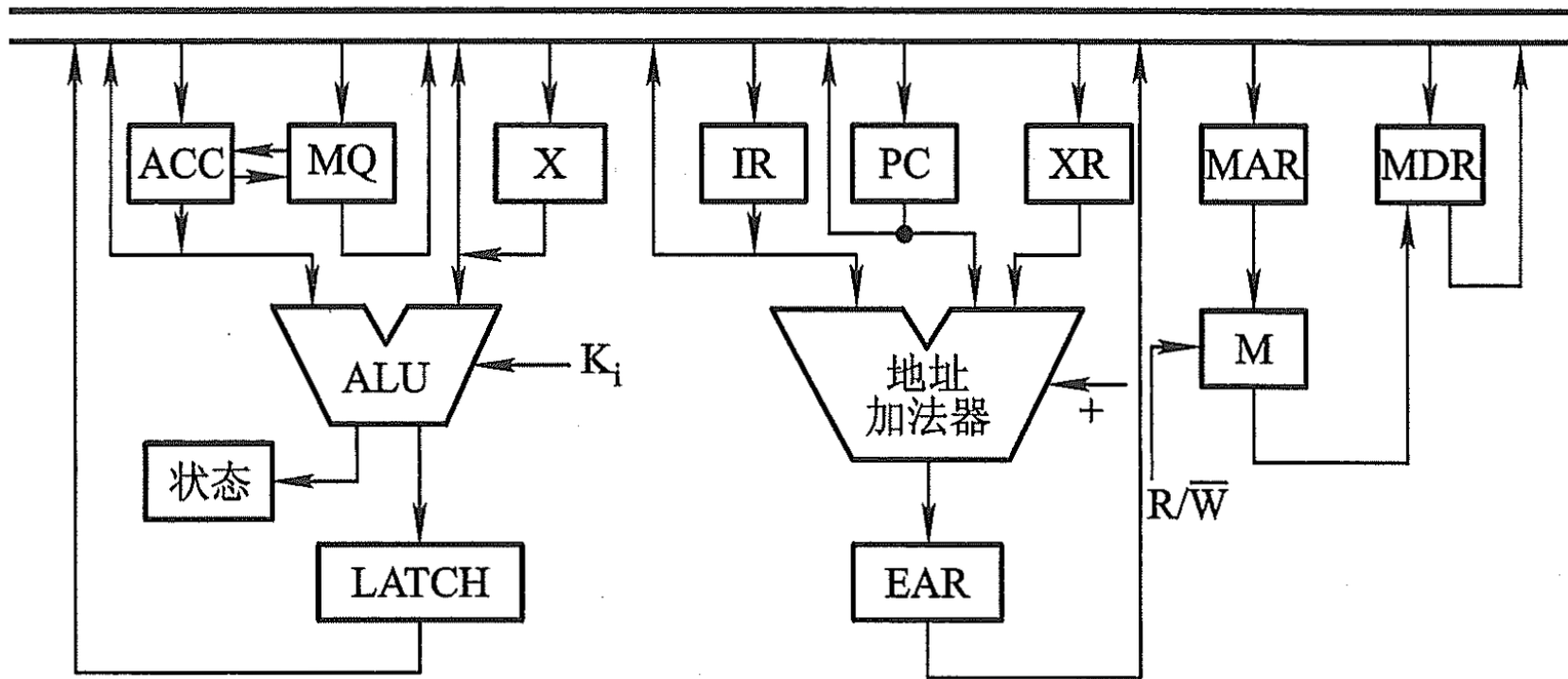


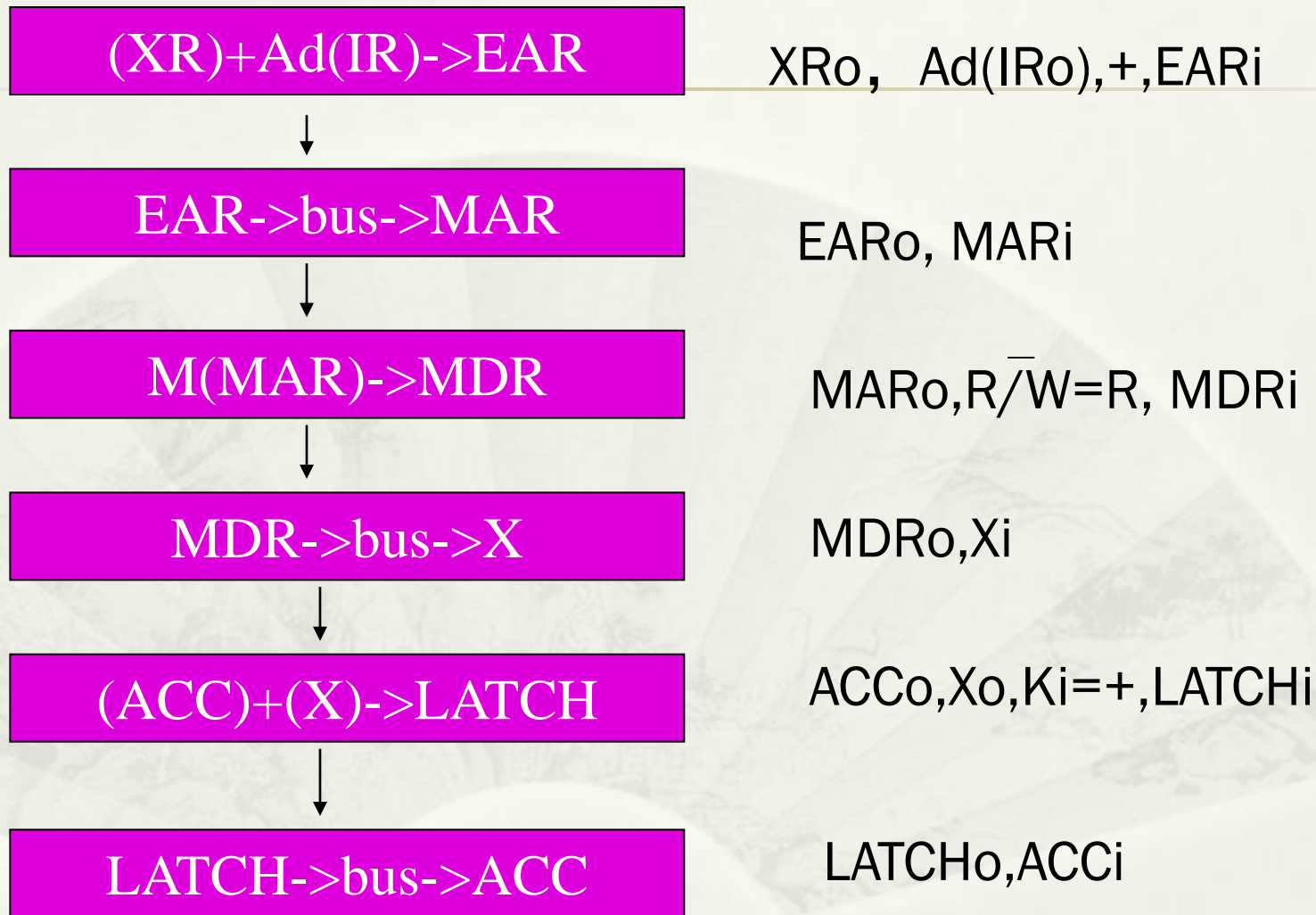
图 9.5 单总线计算机结构



解: (1) ADD X,D



执行周期



## (2) STA \*D 执行周期



# 三、多级时序系统

## 9.2

### 1. 机器周期

#### (1) 机器周期的概念

所有指令执行过程中的一个基准时间

#### (2) 确定机器周期需考虑的因素

每条指令的执行 步骤

每一步骤 所需的 时间

#### (3) 基准时间的确定

- 以完成 最复杂 指令功能的时间 为准
- 以 访问一次存储器 的时间 为基准

若指令字长 = 存储字长

取指周期 = 机器周期

## 2. 时钟周期（节拍、状态）

# 9.2

一个机器周期内可完成若干个微操作

每个微操作需一定的时间

将一个机器周期分成若干个时间相等的时间段（节拍、状态、时钟周期）

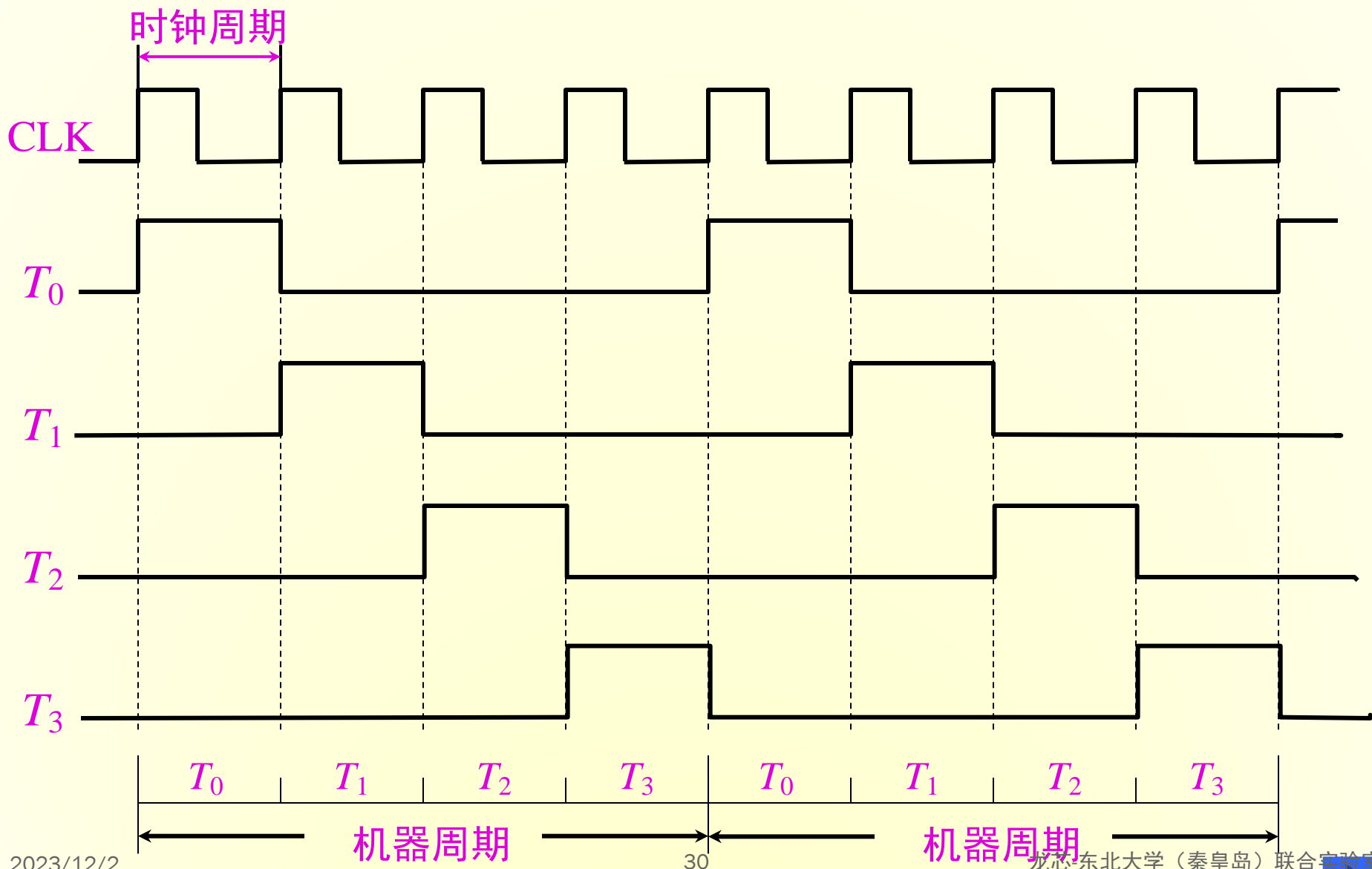
时钟周期是控制计算机操作的最小单位时间

用时钟周期控制产生一个或几个微操作命令



## 2. 时钟周期（节拍、状态）

9.2



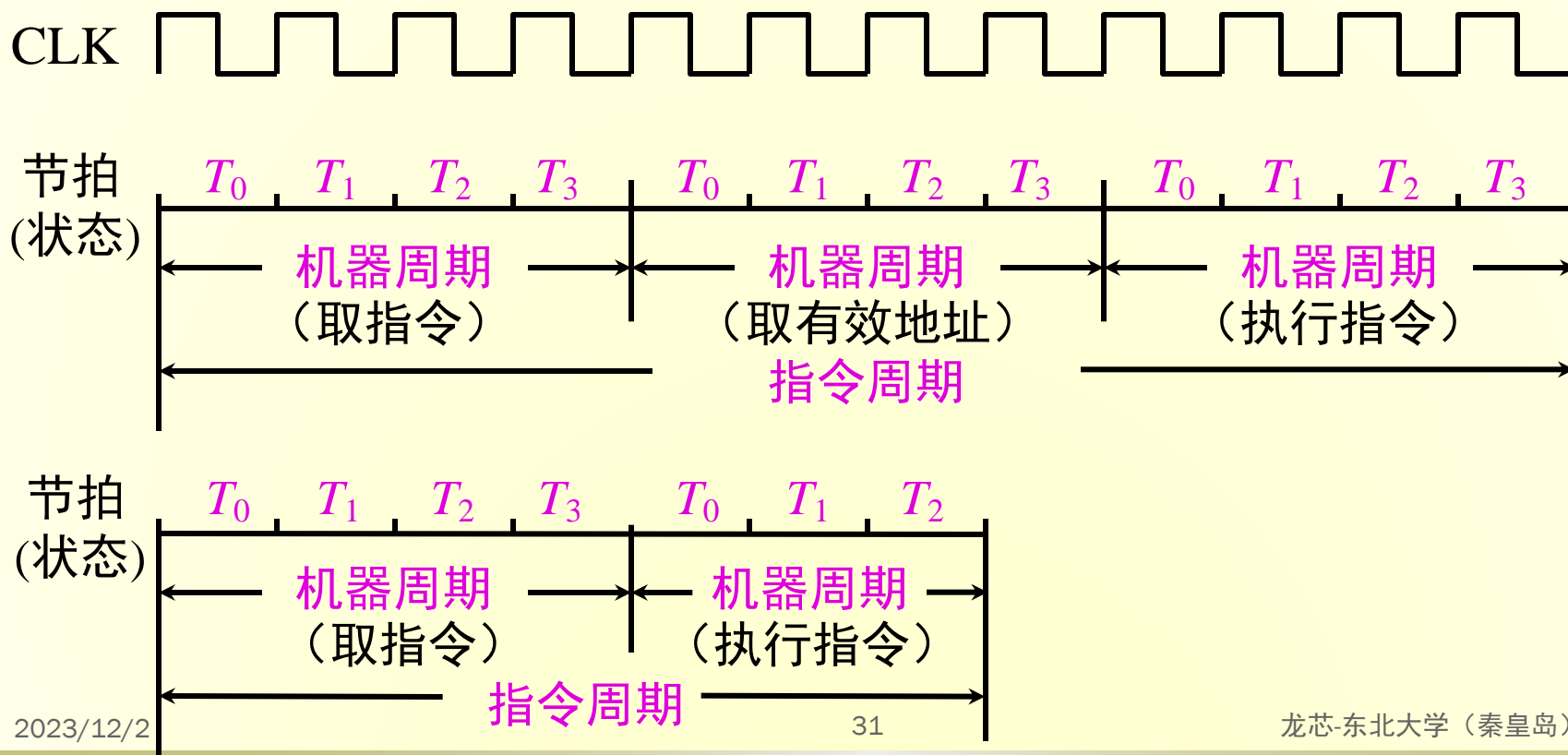
### 3. 多级时序系统

## 9.2

机器周期、节拍（状态）组成多级时序系统

一个指令周期包含若干个机器周期

一个机器周期包含若干个时钟周期



## 4. 机器速度与机器主频的关系

## 9.2

机器的 主频  $f$  越快 机器的 速度也越快

在机器周期所含时钟周期数 相同 的前提下，  
两机 平均指令执行速度之比 等于 两机主频之比

$$\frac{\text{MIPS}_1}{\text{MIPS}_2} = \frac{f_1}{f_2}$$

机器速度 不仅与 主频有关，还与机器周期中所含  
时钟周期（主频的倒数）数 以及指令周期中所含  
的 机器周期数有关





- \* 例9.3 设某计算机的CPU主频为8Mhz，每个机器周期平均含2个时钟周期，每条指令的指令周期平均含2.5个机器周期，试问该机的平均指令执行速度为多少MIPS？若CPU主频不变，但每个机器周期平均含4个时钟周期，每条指令周期平均有5个机器周期，则该机的平均指令执行速度为多少MIPS？由此可得出什么结论？

- \* 解：由于主频为8MHz，所以时钟周期为  
 $1/8=0.125\mu\text{s}$ ，机器周期为  
 $0.125 \times 2=0.25\mu\text{s}$ ，指令周期为 $0.625\mu\text{s}$ 。
1. 平均指令执行速度为1.6MIPS
  2. 若CPU主频不变，机器周期含4个时钟周期，每条指令平均含5个机器周期，则指令周期为  
 $0.125 \times 4 \times 5=2.5\mu\text{s}$ ，故平均指令执行速度为  
0.4MIPS
  3. 可见机器的运行速度并不完全取决于主频。

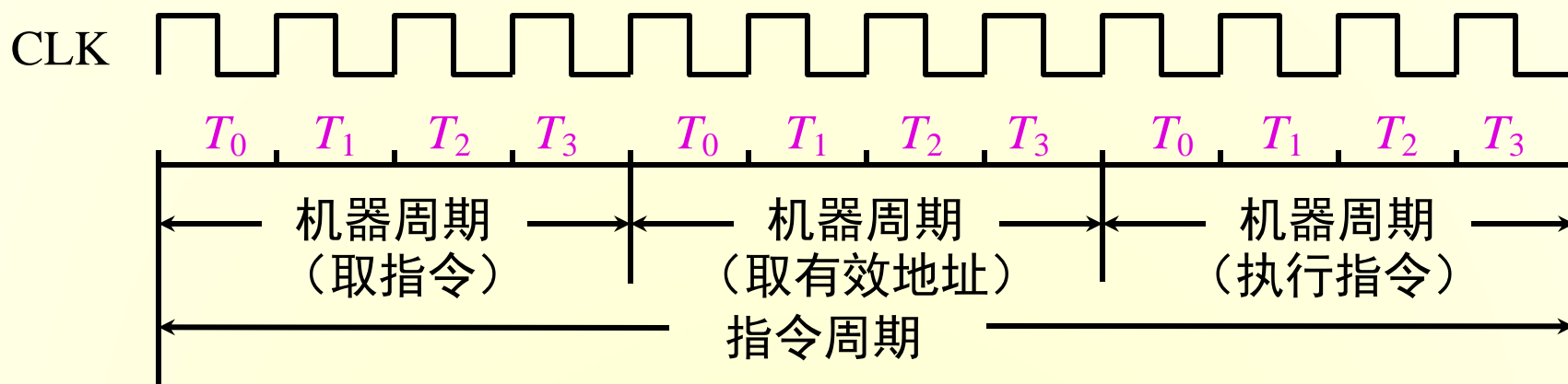
## 四、控制方式

## 9.2

产生不同微操作命令序列所用的时序控制方式

### 1. 同步控制方式

任一微操作均由 **统一基准时标** 的时序信号控制



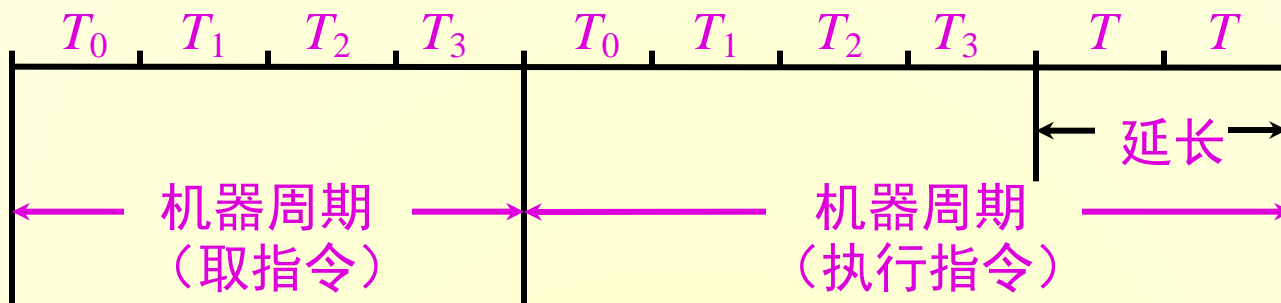
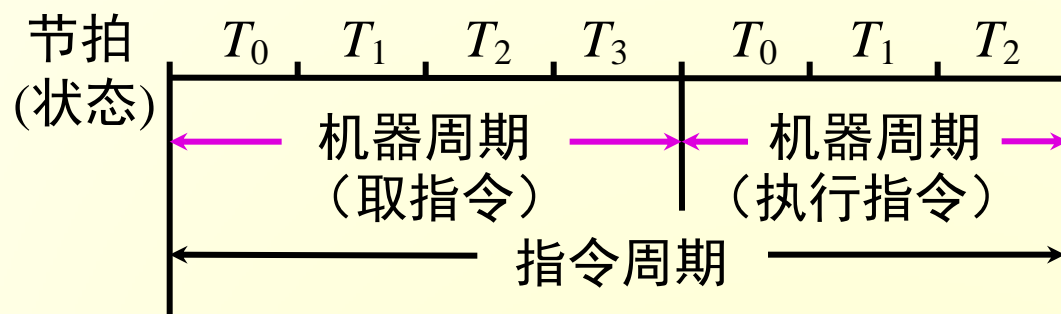
#### (1) 采用 **定长** 的机器周期

以 **最长** 的 **微操作序列** 和 **最繁** 的微操作作为 **标准**

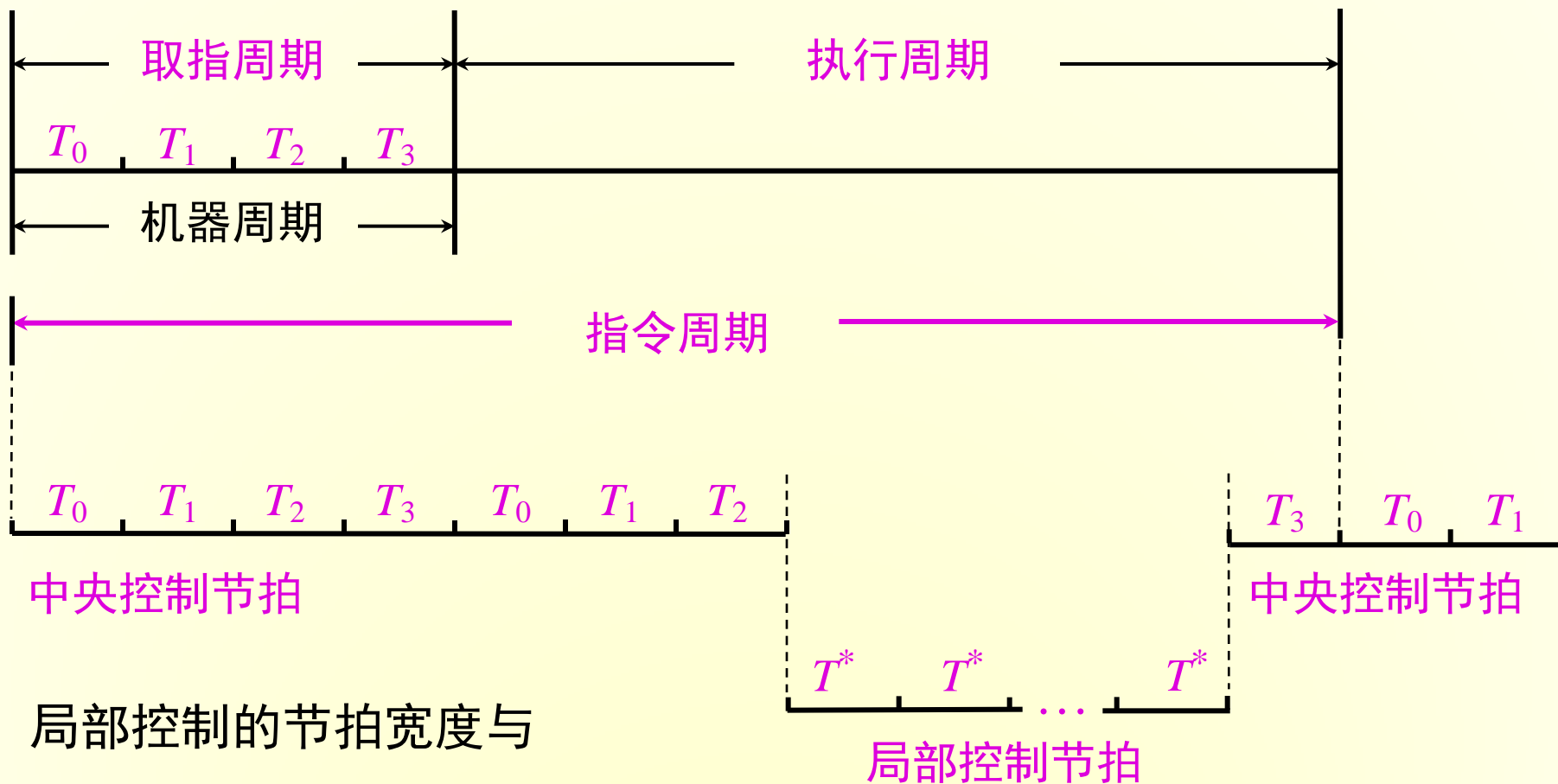
机器周期内 **节拍数相同**

## (2) 采用不定长的机器周期

机器周期内 节拍数不等



### (3) 采用中央控制和局部控制相结合的方法 9.2



局部控制的节拍宽度与  
中央控制的节拍宽度一致

## 2. 异步控制方式

无基准时标信号

无固定的周期节拍和严格的时钟同步

采用 应答方式

## 3. 联合控制方式

同步与异步相结合

## 4. 人工控制方式

(1) Reset

(2) 连续 和 单条 指令执行转换开关

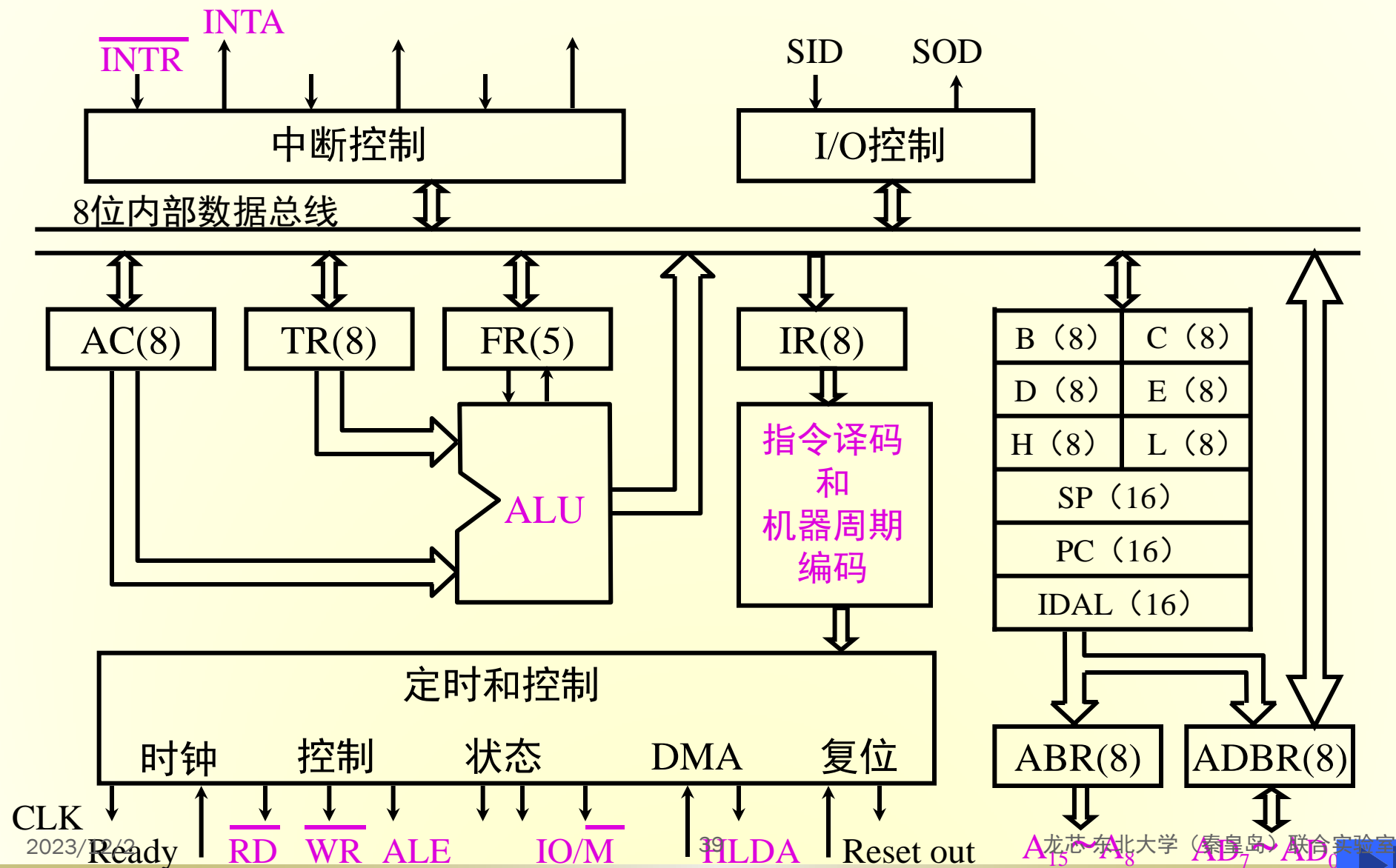
(3) 符合停机开关



# 五、多级时序系统实例分析

9.2

## 1. 8085 的组成



## 2. 8085 的外部引脚

## 9.2

### (1) 地址和数据信号

$A_{15} \sim A_8$      $AD_7 \sim AD_0$

SID    SOD

### (2) 定时和控制信号

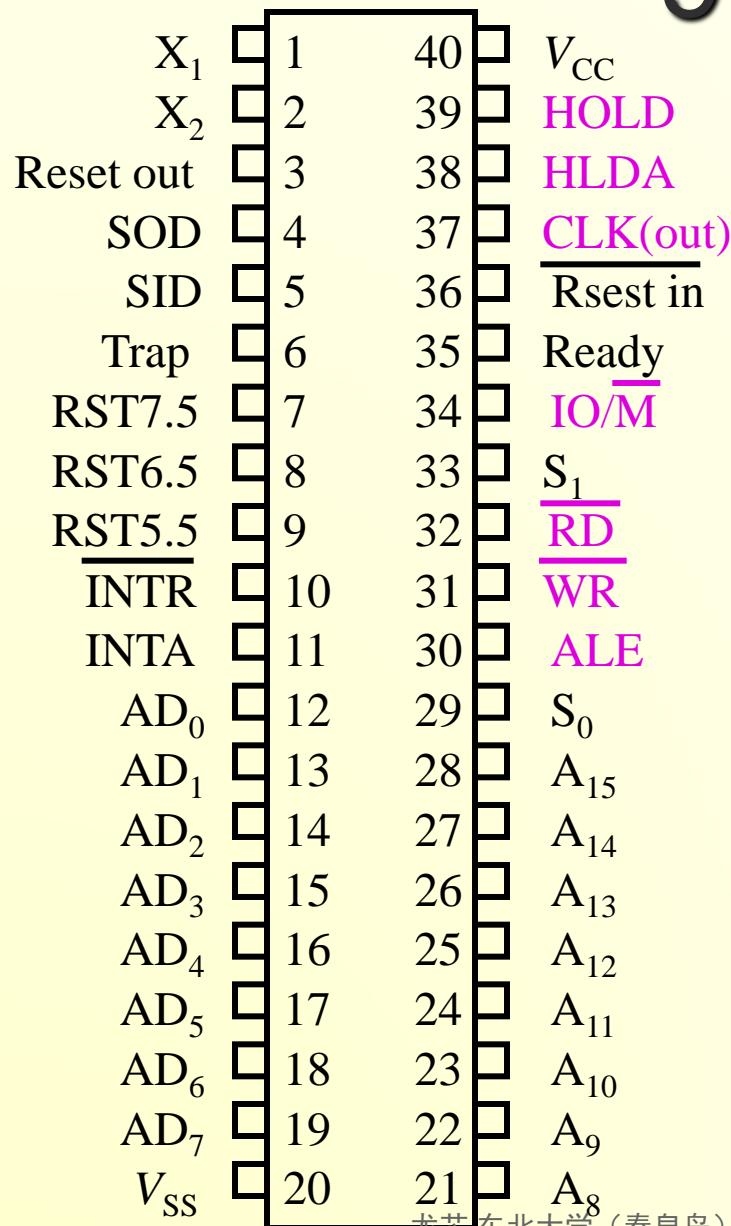
入  $X_1$     $X_2$

出 CLK    ALE     $S_0$      $S_1$   
 $\overline{IO/\overline{M}}$     $\overline{RD}$      $\overline{WR}$

### (3) 存储器和 I/O 初始化

入 HOLD    Ready

出 HLDA





## (4) 与中断有关的信号

入  $\overline{\text{INTR}}$ 出  $\text{INTA}$ 

Trap 重新启动中断

## (5) CPU 初始化

入  $\overline{\text{Reset in}}$ 出  $\text{Reset out}$ 

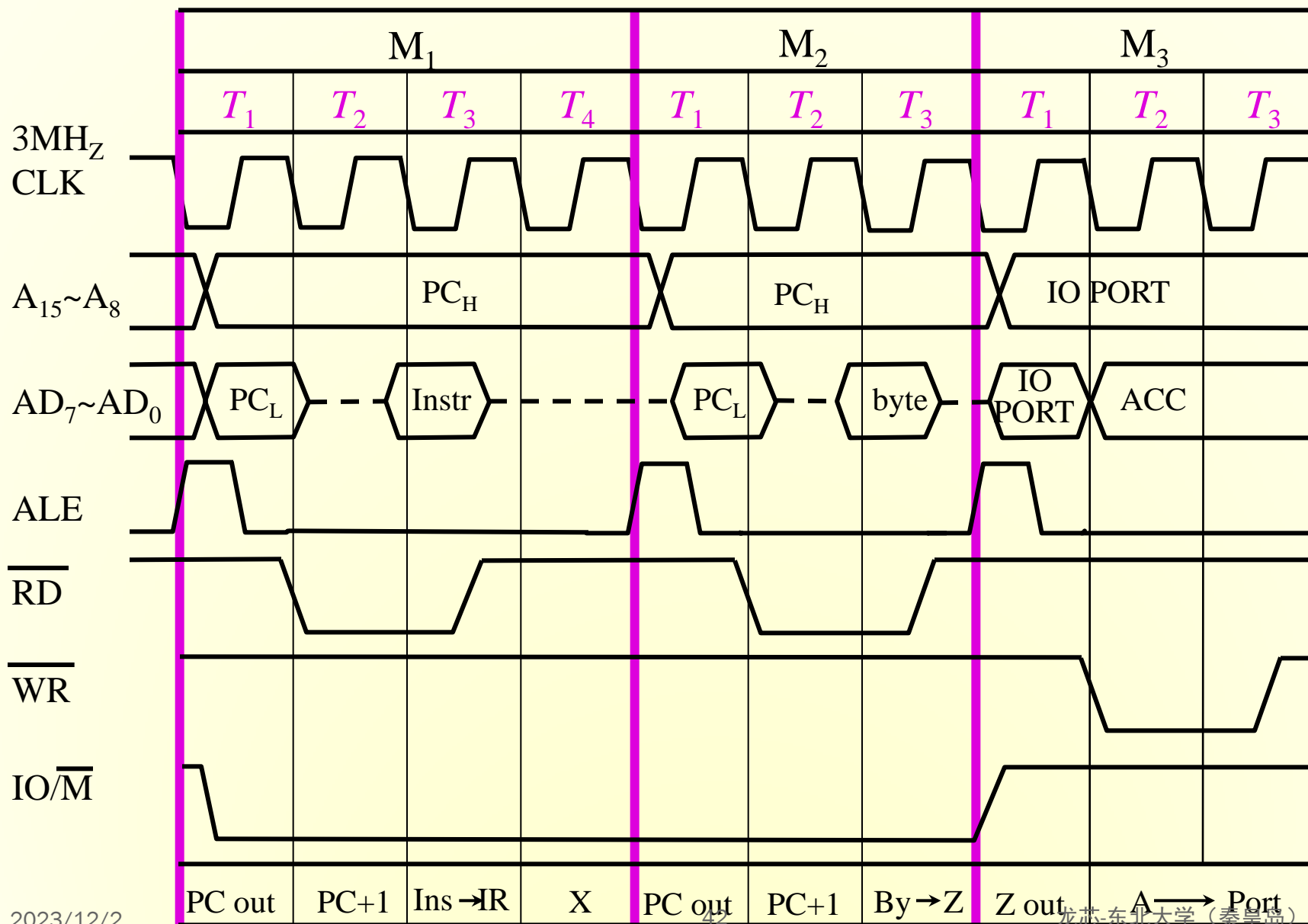
## (6) 电源和地

 $V_{CC}$  +5 V $V_{SS}$  地

$X_1$	1	40	$V_{CC}$
$X_2$	2	39	HOLD
Reset out	3	38	HLDA
SOD	4	37	$\overline{\text{CLK(out)}}$
SID	5	36	$\overline{\text{Rreset in}}$
Trap	6	35	$\overline{\text{Ready}}$
RST7.5	7	34	IO/M
RST6.5	8	33	$\overline{S_1}$
RST5.5	9	32	$\overline{\text{RD}}$
$\overline{\text{INTR}}$	10	31	$\overline{\text{WR}}$
$\text{INTA}$	11	30	ALE
$\text{AD}_0$	12	29	$S_0$
$\text{AD}_1$	13	28	$A_{15}$
$\text{AD}_2$	14	27	$A_{14}$
$\text{AD}_3$	15	26	$A_{13}$
$\text{AD}_4$	16	25	$A_{12}$
$\text{AD}_5$	17	24	$A_{11}$
$\text{AD}_6$	18	23	$A_{10}$
$\text{AD}_7$	19	22	$A_9$
$V_{SS}$	20	21	$A_8$

### 3. 机器周期和节拍（状态）与控制信号的关系

9.2



以一条输出指令（I/O 写）为例

机器周期  $M_1$  取指令操作码

机器周期  $M_2$  取设备地址

机器周期  $M_3$  执行 ACC 的内容写入设备

每个 控制 信号在 指定机器周期 的  
指定节拍  $T$  时刻 发出

