课程《微机原理》笔记

NH5

更新于 2025.3.15

本课程基于 MCS51 芯片

1 微机概述

1.1 微处理器

计算机与微控制器在控制方面的差别 (简答题):

1.PC 机在数据处理方面的能力大大超过了微控制器,这是微控制器无法与 PC 机比拟的. 因此微控制器就不适合于离线应用场合: 控制 CAD、建模、仿真、辅助设计、大容量数值处理

2. 微控制器主要是针对以对象控制为主, 数值处理为辅的小型化、嵌入型控制系统中. 正因如此, 微控制器中的数据存储器 RAM 往往很小

1.2 冯·诺伊曼结构与哈佛结构

存储器结构一般有两种: 普林斯顿 (Princeton, 又称冯·诺伊曼结构) 结构和哈佛 (Harvard) 结构. 通用微型计算机一般采用普林斯顿 (Princeton) 结构, 将程序和数据合用一个存储器空间, 在使用时才分开; 单片机一般采用哈佛 (Harvard) 结构, 将程序和数据分别用不同的存储器存放, 各有自己的存储空间, 分别采用不同的寻址方式. 存放程序的存储器称为程序存储器, 存放数据的存储器称为数据存储器.

1 微机概述 2

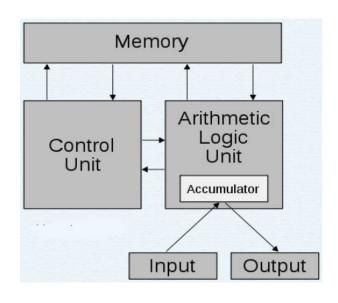


图 1: 冯诺依曼结构

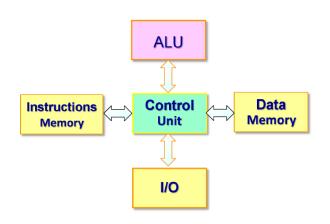


图 2: 哈佛结构

1.3 指令集

计算机可以根据指令集分为: 精简指令计算机 RISC(Reduced InstructionSet Computer) 和复杂指令计算机 CISC (Complex Instruction Set Computer). RISC 和 CISC 是目前设计制造微处理器的两种典型技术.

CISC 属于早期传统计算机结构的指令体系, 认为指令系统越丰富、越复杂, 功能越强大, 但统计结果表明: 使用的 80% 的指令, 只占指令系统的

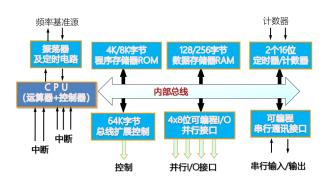
20%, 同时最频繁的指令是数据传输、算术运算等简单指令.(MCS-51 属于这一类)

RISC 结构优先选取使用频最高的简单指令, 避免复杂指令; 将指令长度固定, 指令格式和寻址方式种类减少; 以控制逻辑为主, 不用或少用微码控制等.

2 MCS51 内部结构

MCS51 由下列模块构成:

- 1. 中央处理单元 CPU(8 位): 计算 + 控制的核心单元
- 2. 程序存储器 ROM(= 硬盘): 用于永久性存储应用程序
- 3. 数据存储器 RAM(= 内存): 用于程序运行中存储工作变量和数据
- 4. 并行输入/输出 (I/O 口): 与外界的接口 (系统总线、扩展外存、外设接口)
 - 5. 串行输入/输出口 (UART)(二线): 与外界的串行通信
- 6. 定时/计数器: 它与 CPU 之间各自独立工作, 当它计数满时向 CPU 中断
 - 7. 时钟电路 (fosc): 分为内部振荡器、外接振荡电路
 - 8. 中断系统: 中断源、两级优先, 可编程进行控制
 - 9. 内部总线: 连接上述部件的通道



8051 微控制器功能模块与特点:

4 个 8 位 I/O 口:P0、P1、P2、P3, 具有第二功能

中断系统: 具有 5 个中断源,2 个中断优先权

定时器/计数器: 有 2 个 16 位的定时器/计数器, 具有 4 种工作方式 串行接口:1 个全双工的串行口, 用于微控制器与具有串行接口的外设 进行异步串行通信, 也可以扩展 I/O 接口

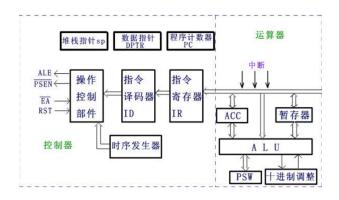
布尔处理器: 具有较强的位寻址、位处理能力

时钟电路: 产生微控制器工作所需要的时钟脉冲 (需要外接晶体振荡器 和微调电容)

指令系统: 有 5 大功能,111 条指令. 为复杂指令系统 (CISC)

2.1 CPU

CPU 内部结构如下图:



2.1.1 控制器

控制器由操作控制部件、时序发生器、指令寄存器 IR、指令译码器 ID、指令计数器 PC 等组成

控制器是 CPU 的大脑中枢, 是识别指令, 控制计算机各部分工作的部件, 包括控制取指令、译码和执行三个步骤的全部控制

指今计数器 PC:

它是 16 位的按机器周期自动增 1 计数器

总指向下一条指令所在首地址(当前 PC 值)

一切分支/跳转/调用/中断/复位等操作的本质就是: 改变 PC 值用户不可读写

PC 值的范围为 0000H→FFFFH, 即可寻址范围为 64K 存在 PC 值跳转, 会用到栈来存放 PC 值

2.1.2 运算器

运算器的任务是数据的处理和加工.由算术逻辑单元 ALU、累加器 Acc、暂存寄存器、程序状态寄存器 PSW、布尔处理器、BCD 码运算调整 电路等通过内部总线连接而成

ALU:

完成算术运算及与、或、非、异或等逻辑操作, 并通过对运算结果的判断, 影响程序状态寄存器 PSW 相关位的状态

位处理器 (布尔处理器):

能直接对位 (bit) 进行操作, 操作空间是位寻址空间. 位处理器中功能最强、使用最频繁的位是 C, 也称其为位累加器

暂存寄存器:

用于运算数据的暂时存放,该寄存器不能访问

累加器 ACC:

存放操作数与运算结果. 51 中基本上所有与计算有关的操作都要涉及 到 A(ACC)

以下是一个累加器的操作示例:

MOV A, 40H;把地址40H中的数字放入A中

ADD A, 41H;41H中的数字与A中数字相加,结果放入A

程序状态字:PSW 用于寄存程序运行的状态信息

PSW.7	PSW.6	PSW.5		y in			PSW.0
CY	AC	F0	RS1	RS0	ov	F1	P

C(PSW.7): 进位或借位标志位. 执行算术运算和逻辑运算指令时, 用于记录最高位向前面的进位或借位. 8 位加法运算时, 若运算结果的最高位 D7 位有进位, 则 C 置 1, 否则 C 清 0. 8 位减法运算时, 若被减数比减数小, 不够减, 需借位, 则 C 置 1, 否则 C 清 0. 另外, 在 51 单片机中, 该位也可作位运算器, 完成各种位处理.

AC(PSW.6): 辅助进位或借位标志位. 用于记录在进行加法和减法运算时, 低 4 位向高 4 位是否有进位或借位. 当有进位或借位时,AC 置 1, 否则 AC 清 0

F0(PSW.5),F1(PSW.1): 可由用户定义的标志位

RS1、RSO(PSW.4、PSW.3): 寄存器组选择位, 用软件置 1 或清 0

RS1	RS0	工作寄存器组
0	0	0组(00H-07H)
0	1	1组 (08H-0FH)
1	0	2组(10H-17H)
1	1	3组 (18H-1FH)

OV(PSW.2): 溢出标志位. 在加法或减法运算时, 如运算的结果超出 8 位二进制数的范围, 则 OV 置 1, 标志溢出, 否则 OV 清 0.