

## Exercise-0

### TLB Shutdown介绍

TLB是一种缓存，用于加速处理器执行内存访问时的地址转换。当多个处理器核心（或线程）同时操作内存时，可能会发生以下情况：

1. **TLB缓存一致性问题：** 如果一个处理器核心修改了内存中的某个地址的映射，其他核心的TLB中的相同地址的映射将不再有效，这会导致不一致的数据访问。
2. **并发更新问题：** 当一个核心更新内存中的地址映射时，其他核心需要知道并更新其自己的TLB，以确保它们使用正确的地址映射。

在多处理器系统中，任何更改其页表（从而影响其TLB）的处理器都需要清除其他处理器的TLB。这个过程称为TLB Shutdown。

### 优化方法

将TLB Shutdown请求进行批处理，以降低TLB Shutdown的开销。这意味着可以将多个TLB Shutdown请求一次性发送，而不是分散发送请求，从而减少中断开销和提高性能。

## Exercise-1

指定内存地址所在存储的块号为：（块号） mod （缓存中的块数），而组相联对于存储块号是：（块号） mod （缓存中的组数）

	Direct-mapped	4-way associate
Block Size	8B	8B
Number of blocks	16	64
Total size of cache(e.g. $32 \times 128$ - don't have to multiply out)	$16 \times 8B$	$64 \times 8B$
Tag size	25bits	25bits

## Exercise-2

### 1.

因为块大小是 $4(2^2)bytes$ ，所以地址的最低两位（0-1）用于表示Offset，即 01

又因为块数目是 $128(2^7)$ ，所以地址的2-8位用于表示Index，即 1 0111 10

剩下的31-9位用于表示Tag，即 0000 1000 0101 1100 0001 000

### 2.

Offset同1, 即 01

使用8路相联, Index表示为组索引, 则Index变为 11 10

Tag变为 0000 1000 0101 1100 0001 0001 01

### Exercise-3

0x3ab12395 转换为二进制是 111010101100010010001110010101

因为block size =  $16(2^4)B$ , 则Byte offset应该是4位地址, 即 0101

又因为是4路相联, 总共32个块, 则一共有 $8(2^3)$ 个set, cache index为 001

0x70ff1213 转换为二进制是 110000111111110001001000010011

同上, Byte offset为 0011

cache index为 001

因为两个地址的cache index相同, 所以会发生cache conflict

### Exercise-4

	Direct-mapped	2-way associate
Block Size	64B	64B
Number of blocks	32	64
Total cache size	$32 \times 64B$	$64 \times 64B$

### Exercise-5

Suppose a direct-mapped cache has 16 byte blocks and a total of 128 blocks ( $N=128$ ). The machine has 64 bit addresses.

1. How many address bits are used for the byte offset?

A: 4

2. How many address bits are used for the index?

A: 7

3. How many address bits are used for the tag?

A: 53

Now suppose the cache is 4-way set associative. Answer again:

1. How many address bits are used for the byte offset?

A: 4

2. How many address bits are used for the index?

A: 5

3. How many address bits are used for the tag?

A: 55