# 算术逻辑运算指令行为描述

本文档适用于以下指令：ADD , ADDU , ADDI , ADDIU , AND , ANDI , XOR , XORI , NOR , OR , ORI , SLT , SLTI , SLTIU , SLTU , SUB , SUBU 共17条指令

其中ADD , ADDU , AND , XOR , NOR , OR , SLT , SLTU , SUB , SUBU为R-type指令。

ADDI , ADDIU , ANDI , XORI , ORI , SLTI , SLTIU 为I-type指令。

# IF段

从PC中获得指令地址送入指令存储器，获得指令之后送入IF/ID流水线寄存器。

# IF/ID段

IF/ID段流水线寄存器对指令进行分割，输出完整的指令ifid\_instr[31:0]提供给译码器。输出ifid\_rs\_addr[4:0] , ifid\_rt\_addr[4:0]，由 R-type指令与I-type指令共用。输出ifid\_rd\_addr[4:0]仅提供给R-type指令使用， 输出ifid\_imm[15:0]仅提供I-type指令使用。

# ID段

译码器从IF/ID流水段寄存器获得完整的指令，进行译码。

Id\_rt\_data\_sel输出为1’b1，选择从通用寄存器组中送出的值。

如果是R-type指令，Id\_rd\_addr\_sel输出为2’b01，选择从IF/ID流水段寄存器中输出的ifid\_rd\_addr[4:0]，如果是I-type指令， id\_rd\_addr\_sel输出为2’b00，选择从IF/ID流水段寄存器中输出的ifid\_rt\_addr[4:0]。

id\_rt\_addr\_sel输出为1’b0，选择从IF/ID流水段寄存器中输出的ifid\_rt\_addr[4:0]。Id\_imm\_ext[1:0]仅在I-type指令输出有效，输出为2’b01。

Id\_ctrl输出其他相关的控制信号。

位扩展单元将所有的ifid\_imm[15:0]进行符号扩展，仅在I-type指令中有效。

# ID/EX段

Idex\_condition[2:0]输出从译码器输出的id\_ctrl信号中的condtion[2:0]。

Idex\_exres\_sel[1:0]输出为2’b00，选择ALU的输出为计算结果。

idex\_movz和idex\_movnz输出均为0，表明当前指令不是movz活着movnz指令。

如果是R-type指令，idex\_B\_sel选择1’b0，如果是I-type指令，idex\_B\_sel选择1’b1。Idex\_ALU\_op[3:0]输出从译码器中输出的id\_ctrl信号中的op[3:0]。

Idex\_imm\_ext[31:0]输出ID/EX流水寄存器的输入id\_imm\_ext[31:0]。

Idex\_op\_A[31:0]输出ID/EX流水寄存器的输入gpr\_rs[31:0]。

Idex\_op\_B[31:0]输出ID/EX流水寄存器的输入gpr\_rt[31:0]。

Idex\_rs\_addr[4:0]输出ID/EX流水寄存器的输入id\_ctrl信号中的相关内容，输出到转发单元。

Idex\_rt\_addr[4:0]输出ID/EX流水寄存器的输入id\_ctrl信号中的相关内容，输出到转发单元。

Idex\_rd\_addr[4:0]输出为指令的目标寄存器，R-type指令为rd , I-type指令为rt。

# EX段

由转发单元选择ALU的输入。

Id/ex流水段寄存器的输出idex\_ALU\_op[3:0]作为ALU的输入，控制ALU的行为。

ALU将计算结果输出，同时输出lf , zf , of标志。

# EX/MEM

当指令为ADD , ADDI, SUB且计算结果溢出，则exemem\_reg\_w无效。

Exmem\_rd\_addr[4:0]的输出目标寄存器地址。同时送入转发单元。

Exmem\_alu\_res[31:0]输出alu计算结果，输出到mem/wb流水段的ex\_data[31:0]。

# MEM/WB

Memwb\_mem\_r输出为1’b1，输出mem/wb流水线寄存器的输入ex\_data[31:0]，即ALU计算结果。

Memwb\_rd\_addr[4:0]目标寄存器地址。

Memwb\_reg\_w输出exmem\_reg\_w。