

## “计算机组织结构” 作业 02

1. 请说明以下概念的异同：

a) RAM 和 ROM

同：二者都是随机存储的，都是半导体存储器

异：RAM 即可读又可写，易失；ROM 是只读的，只能写入一次，不易失

b) PROM、EPROM 和 EEPROM

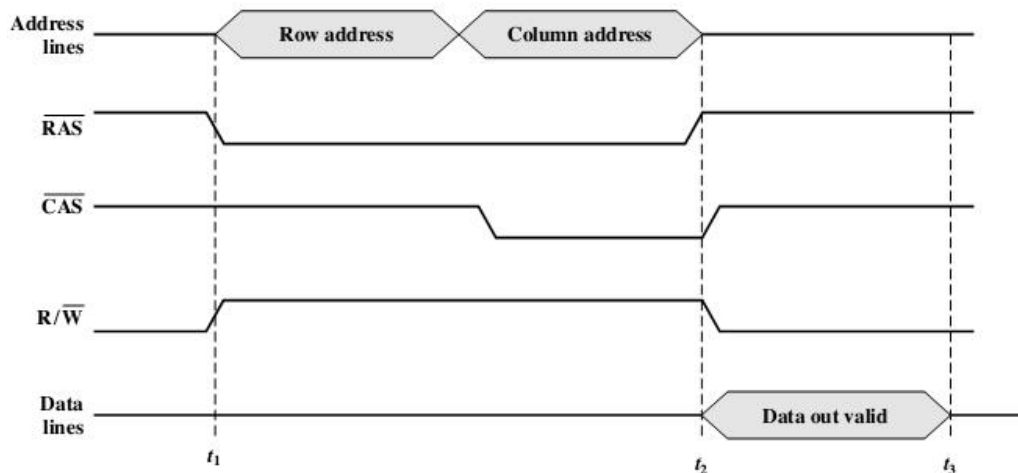
同：都是可编程只读存储器，不易失

异：PROM 是普通的可编程只读存储器，用特殊的电写入，只能写入一次，相比 ROM 较便宜；EPROM 是光可擦且可编程的只读存储器，可以写多次，每次写之前用紫外线照射擦除，但耗时较长；EEPROM 是电可擦且可编程的只读存储器，修改时不需要擦除原先内容，更容易写和修改，但是造价更高；并由于结构不够紧凑，每个芯片容量较小。

2. 传统的 RAM 组织成每芯片只有一位，而 ROM 通常组织成每芯片多位，请说明原因。

RAM 容量要求较大，集成度要求比较高，出错概率也比较高。当 RAM 组织成每芯片只有一位时，所需要的地址线只要一根，这样有利于减少芯片的引脚数，不易出错，于是芯片可用空间较大，增大了集成度。ROM 要求相比较低，组成每个芯片多位可以减少芯片数量，有利于降低成本。

3. 假设采用分散式刷新，下图表示一个 DRAM 经由总线的读操作的简化时序。存取时间认为是由 1 到 2。由 2 到 3 是刷新时间，此期间 DRAM 芯片必须再充电，然后处理器才能再次存取它们。



a) 假定存取时间是 60ns，刷新时间是 40ns。问：存储周期是多少？假定 1 位输出，这个 DRAM 所支持的最大数据传输率是多少？

存储周期=60ns+40ns=100ns

一个 bit 用时 100ns，即  $10^{-7}$  秒，则一秒传输  $10^7$  bit，等价于  $0.125 \times 10^7$  字节每秒，等价于 1.25MB/s

b) 使用这些芯片构成一个 32 位宽的存储器系统，其产生的数据传输率是多少？

速率为  $1.25 \times 32 = 40$  MB/s

4. 已知某机主存容量为 64KB，按字节编址。假定用  $1K \times 4$  位的 DRAM 芯片构成该存储器，请问：

a) 需要多少个这样的 DRAM 芯片？

因为 1B 等价于 8 位，一个 DRAM 芯片是  $1K \times 0.5B$ ，即 0.5KB  
 $64 / 0.5 = 128$   
共需要 128 个这样的芯片

b) 主存地址共多少位？哪几位用于选片？哪几位用于片内选址？

默认该计算机以字节寻址  
主存容量为 64KB，即  $2^6 \times 2^{10} = 2^{16}$  个字节  
因此需要 16 位来定位到单个字节，即主存地址共 16 位

选址时先定位到具体的 DRAM 芯片区域，然后再定位到区域内具体的字  
共有 128 个，即  $2^7$  个芯片，因此前 7 位用于选片  
每个片内有  $2^9$  个字，刚好后 9 位用于片内选址

5. 假定用  $8K \times 8$  位的 EPROM 芯片组成  $32K \times 16$  位的只读存储器，请问

a) 数据寄存器（用于存放数据）最少应有多少位？

存放的数据应该与存储器位数相同，即 16 位

b) 地址寄存器（用于存放地址）最少应有多少位？

地址存储器需要定位到具体的地址，因此至少能用到  $32K = 2^{15}$  个地址，即最少应该 15 位

c) 共需要多少个 EPROM 芯片？

存储器容量 / 单个芯片容量 =  $32K \times 16 / (8K \times 8) = 8$   
共需要 8 个芯片