

Diseño de Redes Snubber para Transistores IGBT

Nicolas Astigarraga, *Estudiante, UTN – FRC*

Resumen—Este paper propone un diseño del amortiguador RCD (Snubber RCD) en circuitos electrónicos de potencia con el objetivo de reducir el voltaje máximo (peak) transitorio en el apagado de los interruptores de potencia. Una red de amortiguamiento o snubber es un circuito suplementario utilizado en los circuitos convertidores para reducir el estrés puesto en los dispositivos semiconductores de potencia. Estos suprimen sobrecorrientes o sobretensiones o mejoran la dv/dt y/o la di/dt para facilitar la forma de onda transitoria y reducir el esfuerzo de los dispositivos semiconductores de potencia de conmutación. Si bien los snubbers están disponibles en varias configuraciones, en este artículo se estudian esas mejoras que se logran al implementar una red snubber analizando sólo un tipo de configuración.

Abstract - This paper proposes design of snubber RCD in power electronic circuits to reduce the peak transient voltage when the power switch is turned off. A snubber network is a supplementary circuit used in converter circuits to reduce the stress placed on semiconductor power devices. These suppress over-currents or over-voltages or improve the dv/dt and/or the di/dt to facilitate the transient waveform and reduce the effort of the semiconductor switching power devices. Although snubbers are available in various configurations, those improvements that are achieved by implementing a snubber network are studied in this paper by analyzing only one type of configuration.

I. INTRODUCCIÓN

Cuando un dispositivo de potencia es apagado abruptamente, la energía atrapada en la inductancia parásita del circuito es disipada en el dispositivo de conmutación, causando un sobreimpulso de tensión a través del dispositivo. La magnitud de este voltaje transitorio es proporcional al valor de la inductancia parásita y a la tasa de caída de la corriente de apagado. En particular, los módulos IGBT de gran capacidad conmutan una gran cantidad de energía en un periodo de tiempo corto dando lugar a transitorios de voltaje potencialmente destructivos. Los módulos de alta corriente normalmente consisten en numerosos IGBT integrados en paralelo. Cada chip individual conmuta su porción de corriente de carga a una di/dt que está determinada por el circuito controlador de compuerta. La corriente total y la di/dt vista desde el circuito externo de potencia es la suma de las corrientes y di/dt s a través de cada integrado IGBT. Las di/dt s producidas pueden ser fácilmente de unos pocos miles de A/ μ s. Por tanto, es necesario prestar la debida atención para proteger a estos dispositivos de la destrucción. Un sobrepico de voltaje similar al que ocurre en el apagado

del dispositivo puede ocurrir en la recuperación inversa del diodo de corrida libre conectado en paralelo al IGBT.

PROBLEMAS ASOCIADOS AL APAGADO DEL INTERRUPTOR DE POTENCIA

Los elementos parásitos en el circuito de conmutación están compuestos por: la capacitancia parásita (C_p), la inductancia parásita (L_p) y la resistencia parásita (R_p). La C_p está formada por la capacitancia de la unión colector-emisor (C_{oes}) en el interruptor (IGBT's para este artículo) y la capacitancia causada por el diseño del circuito impreso. Usualmente, la capacitancia C_{oes} es varias veces mayor que la capacitancia en el circuito impreso (Reusch y Strydom, 2014), por lo que la capacitancia del circuito impreso suele ser despreciable. La inductancia L_p depende de la longitud, el ancho y la forma de las pistas en el circuito impreso, y la longitud, el diámetro y la forma de los cables que conforman el lazo de corriente en el colector del interruptor. La L_p puede reducirse con buenas prácticas en el diseño del circuito electrónico, pero es imposible eliminarla completamente. La resistencia R_p está compuesta por la resistencia de las pistas en el circuito impreso y las resistencias parásitas en serie de los semiconductores. Frecuentemente, el valor de R_p es varias veces menor que el valor de la impedancia de carga (Josifovic et al., 2012).

Los elementos parásitos en el circuito de conmutación causan picos de voltaje y oscilaciones de alta frecuencia. Los picos de voltaje en el apagado del interruptor son causados por las inductancias parásitas en el lazo de la corriente del colector. Estos deben ser limitados hasta niveles inferiores al voltaje de ruptura de la unión colector-emisor en el interruptor (Schulze et al., 2013). Las oscilaciones de alta frecuencia en el apagado del interruptor se producen por el intercambio de energía entre las reactancias parásitas en el circuito de conmutación, causando EMI (Oswald et al., 2014). Adicionalmente, los elementos parásitos y la conmutación dura incrementan el estrés eléctrico y las pérdidas de potencia. El estrés eléctrico se produce cuando el interruptor de potencia opera con niveles de voltaje o de corriente superiores a los límites especificados, causando calentamiento excesivo y fatiga en el dispositivo. Las pérdidas de potencia excesivas en el apagado del interruptor causan la reducción de la eficiencia energética del circuito de conmutación y pueden ocasionar la aparición de puntos calientes localizados en el semiconductor, produciendo avalancha térmica y la destrucción del dispositivo (Schulze et al., 2013).

La figura 1 (a) muestra el diagrama esquemático del circuito de conmutación de potencia utilizado para el análisis teórico y experimental. La fuente de energía consiste en una fuente de voltaje DC (v_s). La carga del circuito de conmutación está compuesta por la inductancia (L_L) y la resistencia (R_L), instalados en paralelo con el diodo de paso libre (D). En la

práctica, los elementos parásitos L_p , C_p y R_p están distribuidos en el lazo de corriente del colector en el interruptor. No obstante, ellos se muestran como parámetros concentrados en el circuito para facilitar su análisis.

La figura 1 (b) muestra las formas de onda del voltaje colector-emisor (v_{ce}) y de la corriente de colector (i_c) en el tiempo de apagado del interruptor (t_{off}) del circuito de la figura 1 (a). Al iniciar el apagado (t_1), el voltaje v_{ce} comienza a incrementarse y la corriente de carga (i_L) comienza a disminuir. La reducción de la corriente i_L produce un voltaje en la inductancia L_L que se adiciona al voltaje v_{ce} , polarizando directamente el diodo D. Esto permite que la energía almacenada en la inductancia L_L se disipe en la resistencia R_L , limitando el pico de voltaje producido. También, la disminución de la corriente i_c causa la aparición de un voltaje en la inductancia parásita L_p . El voltaje inducido en L_p ocasiona el incremento del voltaje v_{ce} , causando un pico de voltaje. Este pico de voltaje no puede ser limitado por el diodo D, debido a que la inductancia L_p no está dentro del lazo del diodo. La resistencia parásita R_p causa una caída de voltaje, cuya magnitud no es significativa en comparación con los voltajes v_s y v_{ce} en el t_{off} . El proceso de apagado del interruptor termina en el instante t_2 , cuando la corriente i_c disminuye a menos del 10% de su valor máximo y el voltaje v_{ce} se iguala con el voltaje de la fuente v_s . La figura 1 (b) permite observar que la corriente i_c y el voltaje v_{ce} tienen magnitudes altas simultáneamente en el tiempo t_{off} , causando disipación de potencia en el interruptor en forma de calor. Las ecuaciones de nodos y de mallas en el circuito de la figura 1 (a), en el tiempo t_{off} , permite deducir las ecuaciones (1), (2) y (3), relacionando las reactancias parásitas con la frecuencia de oscilación del voltaje v_{ce} . Para facilitar los cálculos, la deducción de las ecuaciones supone que la caída de voltaje en las terminales del diodo D es cero.

$$i_c = i_s = i_L - i_D \quad (1)$$

$$v_{ce} \triangleq v_s - L_p \frac{di_s}{dt} - R_p i_s \quad ; \quad \text{donde } \frac{di_s}{dt} < 0 \quad (2)$$

$$i_c = i_s = C_p \frac{dv_{ce}}{dt} \quad (3)$$

$$\frac{d^2 v_{ce}}{dt^2} + \frac{R_p}{L_p} \frac{dv_{ce}}{dt} + \frac{1}{L_p C_p} v_{ce} \triangleq v_s \quad (4)$$

Las ecuaciones (1) a (4) permiten deducir la ecuación característica del sistema en el dominio de Laplace, mostrada en la ecuación (5). Donde ξ es el coeficiente de amortiguamiento y ω_n es la frecuencia natural no amortiguada de oscilación.

$$s^2 + 2\xi\omega_n s + \omega_n^2 = s^2 + \frac{R_p}{L_p} s + \frac{1}{L_p C_p} \triangleq 0; \quad \omega_n = \frac{1}{\sqrt{L_p C_p}} \quad (5)$$

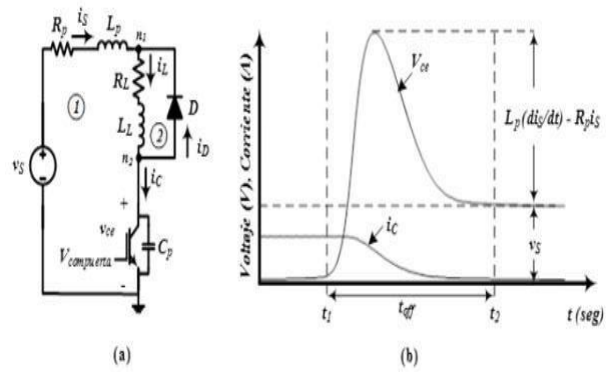


Fig. 1: (a) Diagrama esquemático del circuito de conmutación, (b) Formas de onda del voltaje v_{ce} y de la corriente i_c en el interruptor de la figura 1(a).

Usualmente, la inductancia parásita L_p tiene valores del orden de μH y la capacitancia parásita C_p tiene valores del orden de pF . En consecuencia, las oscilaciones en el voltaje v_{ce} son de alta frecuencia en comparación con la frecuencia de conmutación y la frecuencia de las redes de distribución, causando problemas de EMI (Josifovic et al., 2012).

Conocidos en la literatura como circuitos de amortiguamiento o de frenado o snubbers, generalmente se utilizan como circuitos de protección para controlar los sobrepicos de tensión debidos al apagado y a la recuperación del diodo de corrida libre y para proteger de esta manera al transistor de los esfuerzos a los que se ve sometido durante la conmutación. También se los utiliza para reducir las pérdidas de potencia en el transistor durante la conmutación (aunque no necesariamente las pérdidas totales de conmutación). El uso de tales circuitos de protección permite una operación segura aún más rápida logrando confinar el lugar geométrico de operación dentro de los límites nominales del Área de Operación Segura (SOA, por sus siglas en inglés).

Es importante aclarar que los transistores IGBT esencialmente no requieren circuitos auxiliares de conmutación [2], pero las imperfecciones de los circuitos como las inductancias parásitas ya mencionadas o la recuperación en inversa del diodo de corrida libre, llevan al uso de estos circuitos de protección para mejorar el desempeño del transistor.

Este artículo trata acerca de dos de los más comunes tipos de snubbers, los cuales son: la red de amortiguamiento resistor-capacitor (RC) y la red de apagado resistor-capacitor-diodo (RCD). Se examinarán estas dos configuraciones y se discutirán las ventajas y desventajas de estos circuitos utilizados en los convertidores de potencia para proteger a los dispositivos IGBT.

Por medio de la simulación de un convertidor Buck con un IGBT como interruptor, se estudia y comprueba el efecto que produce una red snubber en el SOA del transistor.

II. ANÁLISIS Y DISEÑO DE SNUBBERS

Existen muchos tipos diferentes de circuitos que se utilizan en los convertidores de potencia, controladores de motores y otros dispositivos de potencia. Afortunadamente, todos esos circuitos diferentes tienen en común una red y formas de onda asociadas con los dispositivos semiconductores que se utilizan como llaves.

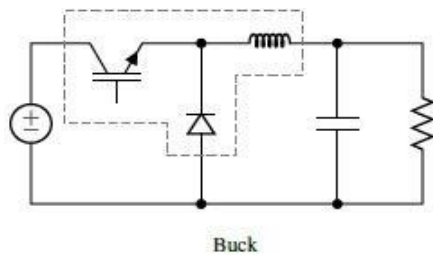


Fig.2

Estos tienen la misma red interruptor–diodo–inductor como se muestra en líneas punteadas. El comportamiento de esta red es el mismo en todos estos circuitos, lo que implica que simplemente se debe resolver sólo un problema de diseño de snubber para un circuito y aplicar esta solución al resto de los problemas. Esto simplifica el problema y permite generalizar las técnicas de diseño de snubbers. El circuito que se utiliza para llevar a cabo el análisis y diseño de una red snubber es el convertidor Buck como se ve en la Fig. 2.

A. Red de amortiguamiento RC

La red RC es el circuito de ayuda a la conmutación más simple y se conecta en paralelo con el IGBT (Fig. 3a). Reduce el voltaje pico en el apagado del transistor y amortigua las oscilaciones parásitas. Se caracteriza por tener inductancias series bajas y una alta corriente nominal transitoria. Teóricamente, un snubber puramente capacitivo alcanzaría los objetivos de protección requeridos, pero se añade una resistencia en serie para reducir la magnitud de la corriente cuando el capacitor está descargándose y para disipar la energía oscilatoria generada en el apagado cuando tiende a ocurrir un sobrevoltaje y lograr así amortiguar cualquier oscilación.

Cuando se aplica a IGBTs de gran capacidad, la resistencia del snubber debe ser baja. En consecuencia, sin embargo, lo anterior hace que las condiciones de carga en el encendido sean más severas.

Un método de cálculo para hallar R_S y C_S es el que se desarrolla a continuación, y es sino el método más sencillo de diseño. Primeramente se deben considerar la capacitancia parásita debido al diseño y montaje del circuito y la capacitancia de juntura del dispositivo (obtenida de su hoja de datos). A la suma de estos valores se la denota como C_P . Para lograr un amortiguamiento considerable se hace $C_S > C_P$. Una primera buena opción es hacer que C_S sea igual al doble de la suma de la capacitancia de salida del IGBT más la capacitancia de montaje estimada. R_S se selecciona tal que $R_S = V_{in}/I_L$. Esto significa que el escalón de voltaje inicial debido a la corriente que pasa por R_S no es mayor que el voltaje fijo de entrada.

La energía disipada en R_S puede ser estimada a partir de la energía máxima almacenada en C_S :

$$U_S = \frac{1}{2} C_S V_{in}^2 \quad (1)$$

Esta es la cantidad de energía disipada en R_S cuando C_S es cargada y descargada de modo que la disipación promedio de potencia para una frecuencia de conmutación f dada, es:

$$\mathcal{P} = C_S V_{in}^2 f \quad (2)$$

Dependiendo de la cantidad de oscilaciones, la disipación de energía real será un tanto mayor que este valor. Es de notar

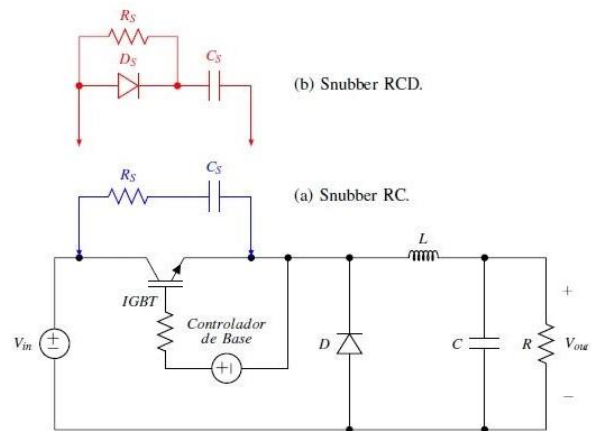


Fig.3

además que la energía disipada es independiente del valor de la resistencia. La resistencia del snubber determina el tiempo sobre el cual la energía es disipada.

En el caso de que este procedimiento sencillo y práctico no logre limitar suficientemente el voltaje pico, el valor de C_S se puede incrementar, pero si aún esto no resuelve la dificultad, se debe recurrir a un método más optimizado que utiliza curvas de diseño basadas en parámetros tales como el voltaje máximo de sobrepico permitido y la inductancia parásita del circuito.

Cuando el dispositivo se enciende, C_S se descarga a través de R_S lo que produce un impulso de corriente en el interruptor en adición a la circulación normal de corriente. Este es un pulso transitorio corto que rápidamente decae pero puede aumentar sustancialmente la corriente de encendido y por ende esto debería tenerse en cuenta. Se debe remarcar que la red snubber RCD también presenta este impulso de corriente en el encendido pero el tal puede ser controlado de una manera mucho más fácil porque el valor de R_S no tiene que ser optimizado para máximo amortiguamiento utilizando las técnicas de diseño más complejas.

Los snubbers RC son muy útiles para aplicaciones de baja o media potencia ya que cuando el nivel de potencia es más de unos pocos cien vatios, las pérdidas en el snubber pueden ser excesivas, y se necesitan considerar otros tipos de snubber.

B. Red de apagado RCD

La combinación resistencia–capacitor–diodo de la Fig. 3b propone una forma de conexión de la red al dispositivo que, suprime cualquier sobretensión en el apagado para reducir las pérdidas de conmutación en el apagado con una eficiencia en la media, empero, tiene varias ventajas por encima de la red RC:

- además de limitar el voltaje pico, el circuito puede reducir las pérdidas totales del circuito, incluyendo las pérdidas de conmutación y del snubber;
- se logran mejores líneas de carga, permitiendo que la línea de carga pase bien dentro del recinto del SOA;
- y, para un valor dado de C_S , las pérdidas totales serán menores.

Hay una desventaja sin embargo. Debido al diodo a través de RS, el valor efectivo para RS, durante la carga de CS, es esencialmente cero. Este no es el valor óptimo y por lo tanto, para un valor dado de CS, el valor pico en el dispositivo será más grande que aquel que se obtendría para un snubber RC optimizado.

Considérese el comportamiento de la red. Inicialmente, el IGBT está encendido y conduce la corriente de la carga. Cuando el transistor se está desactivando y la tensión en él aumenta, el diodo de protección DS se polariza en directa y el capacitor comienza a cargarse. Así, la corriente de carga conmuta del IGBT a la rama paralela DS - CS, por lo que la corriente de colector disminuye simultáneamente con la dv/dt del colector-emisor; de esta forma, se retrasa la transición de la tensión de nivel bajo a nivel alto. Mientras más grande es el valor del capacitor, el voltaje colector-emisor crece más lento para un valor de corriente de carga dado, y aún más importante, el apagado ocurre sin la condición de tensión de fuente máxima y corriente de carga máxima simultáneas. De esta manera se reducen las pérdidas en el apagado del IGBT. Las características de la corriente de colector y del voltaje colector-emisor corresponden entonces a una conmutación suave. El efecto de la reducción de las pérdidas de potencia, realizable a cierta capacidad, depende en alto grado de la estructura específica del transistor (IGBT NPT (Non-Punch-Through), IGBT PT (Punch-Through)). En el final de la conmutación de voltaje, el diodo DS se encenderá con pérdidas bajas y asumirá el control de la corriente de la capacidad del snubber; con el siguiente encendido del IGBT, la energía almacenada por la capacidad de la red será descargada por la resistencia RS.

Entonces, en base a la descripción anterior, la clave está en lograr que el voltaje a los bornes del IGBT aumente lentamente mientras la corriente a través de él disminuye. La velocidad de subida de la tensión en bornes del transistor la determina el tamaño del capacitor CS. Un capacitor pequeño hace que la tensión llegue a V_{in} antes de que la corriente del transistor sea cero, mientras que valores grandes de capacidad hacen que la tensión tarde más en alcanzar V_{in} . La energía absorbida por el transistor durante la conmutación disminuye a medida que aumenta el valor del capacitor.

El valor del capacitor se elige en base a la tensión deseada para el instante en el que la corriente del transistor llegue a cero.

Si V_f es la tensión deseada del capacitor cuando la corriente del transistor llega a cero, tal que V_f menor o igual a V_{max} , entonces CS se

calcula de la siguiente manera:

$$C_S = \frac{I_L t_f}{2V_{in}} \quad (3)$$

donde t_f es el tiempo de caída de la corriente del dispositivo. En el caso que se opte por que la tensión del interruptor alcance su valor final $V_a(t) = V_{in}$, al mismo tiempo que la corriente toma el valor cero, entonces $V_f = V_{in} = V_{max}$, y se tendrá así una primera aproximación a un valor óptimo de CS. Conforme V_f se hace más pequeña que V_{in} el valor del capacitor aumenta.

La constante de tiempo RC del circuito snubber debe asegurar que luego del encendido el capacitor se descarga antes de que se requiera el siguiente encendido del transistor. Si t_{on} es el tiempo mínimo de conducción o de encendido, luego $t_{on} \geq 5R_{SCS}$ es un intervalo de tiempo suficiente para

asegurar las correctas condiciones iniciales del circuito snubber.

Por lo tanto, si se supone que al transcurrir cinco constantes de tiempo el capacitor se ha descargado por completo, se puede hallar el valor de RS despejando, tal que:

$$R_S \leq \frac{t_{on}}{5C_S} \quad (4)$$

El capacitor se descarga a través de la resistencia y del transistor cuando el transistor entra en conducción. La energía almacenada en el capacitor es igual a la descrita en la Ec. 1, y se transfiere mayoritariamente a la resistencia. Pero, la potencia absorbida, que es la energía por unidad de tiempo, es menor en comparación, pues la resistencia sólo interviene durante la descarga del capacitor. La potencia desarrollada es igual a:

$$P = \frac{1}{2} C_S V_{in}^2 f \quad (5)$$

donde f es la frecuencia de conmutación.

La potencia absorbida por el transistor es más baja para una capacidad grande, pero la potencia absorbida por la resistencia snubber es mayor en este caso. La potencia total para la puesta al corte del transistor es la suma de las potencias del transistor y del circuito snubber. El uso de la red snubber puede reducir el total de pérdidas de conmutación, pero quizás lo más importante es que el circuito snubber reduce las pérdidas en el transistor y, por tanto, las necesidades de refrigeración del dispositivo. El transistor es más propenso a fallar y es más difícil de refrigerar que la resistencia, por lo que el circuito snubber hace que el diseño sea más fiable.

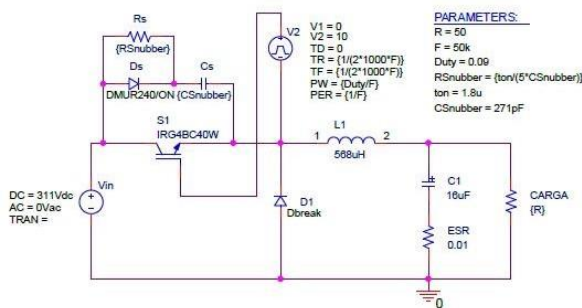
D. Selección de componentes y diseño

Los componentes en los circuitos snubbers pueden sufrir bastante estrés y por tanto deben seleccionarse con algo de cuidado.

Una de las razones primarias para utilizar snubbers es la presencia de inductancias parásitas en el circuito que generan picos de voltaje y oscilaciones parásitas debido a la acción de conmutación. Inductancias parásitas grandes conducen a componentes del snubber grandes y a mayor disipación. Por ello, antes de abordar realmente el diseño del snubber, es importante tomar los recaudos necesarios para minimizar las inductancias parásitas del circuito y es clave diseñar el layout con cuidado.

Los requerimientos del snubber RC hacen necesario el uso de resistores del tipo carbono para baja inductancia, por debajo de unos pocos vatios, o de resistores del tipo de película metálica para altas potencias. La corriente alta y los requerimientos de baja inductancia también se pueden satisfacer utilizando capacitores de polipropileno con grandes dv/dt nominales típicamente de cientos de V/ μs .

El requisito de baja inductancia para las resistencias en los snubber RCD también es algo deseable pero, no es tan crítico, ya que el efecto de una pequeña cantidad de inductancia sirve para incrementar ligeramente el tiempo de restablecimiento del capacitor, y reducir de alguna manera la corriente pico en el dispositivo durante el encendido. Pero, la elección normal para RS es usualmente la misma que antes: composición de carbón o película metálica.



Convertidor Buck en modo CCM implementado con IGBT y un snubber RCD a sus bornes.

Una caída de tensión en directa transitoria en el diodo snubber es un factor que puede causar un voltaje de pico en el apagado del IGBT. El tiempo de recuperación en inversa del diodo (t_{rr}) puede afectar la acción del snubber. Si este es demasiado largo, entonces la pérdida de disipación de potencia también será mucho mayor durante la conmutación de alta frecuencia. Si la recuperación en inversa de los diodos snubbers es demasiado “dura” (característica hard recovery), entonces el voltaje de colector a emisor del IGBT oscilará drásticamente.

Por lo tanto, el diodo snubber que se selecciona tiene un voltaje en directa transitorio bajo y es de recuperación rápida y suave; normalmente se usan diodos rápidos o ultra rápidos con un $t_{rr} < 100\text{ns}$.

III. SIMULACIÓN DE UN CONVERTIDOR BUCK CON SNUBBER

Para verificar el efecto que produce en el SOA del dispositivo colocar una snubber RCD, se diseña un convertidor Buck utilizando un IGBT como interruptor, similar al que se muestra

en la Fig. 2, y se implementa en un simulador.

Las características del convertidor elegido son:

$V_{in} = 311\text{V}$.

$V_{out} = 28\text{V}$.

$V_{ripple} \leq 0,5\%$.

$R = 50$ (carga).

Modo de conducción continua o CCM.

Frecuencia de conmutación $f_s = 50\text{kHz}$.

Resolviendo los pasos de diseño detallados se obtienen los siguientes resultados:

$L = 568\text{Hy}$.

$C = 16\text{F}$; implementado con un $\text{ESR} = 0,01$.

Ciclo de trabajo $D = 0,09$.

$I_L(\text{RMS}) = 0,61695\text{A}$.

$I_{LPk} = 1,00850\text{A}$.

El transistor IGBT elegido es el IRG4B40W. El modulador que excita a la compuerta del transistor se simula para simplificar el circuito y su análisis. En la Fig. 5 se muestra el circuito final.

El diodo DS de la red snubber debe supeditarse a los valores máximos de corriente y tensión picos a los cuales esté expuesto durante la conmutación del IGBT. En base a los datos de diseño del convertidor se selecciona el diodo MUR240 que cumple con las exigencias de tensión y corriente y cuya tecnología es la de un diodo rápido (Ultra Fast Diode).

Las Ec. 3 y 4 permiten hallar valores de CS y RS

respectivamente para construir la red. Según la Ec. 3 hallar CS requiere conocer t_f , que para este caso en lugar de usar el valor especificado por el fabricante, se calcula en base a la simulación del circuito pero sin la red snubber. El tiempo de caída de la corriente del transistor medido es de $t_f = 273,2\text{ns}$.

La Fig. 5 muestra cinco lugares geométricos distintos de pares de voltaje-corriente del dispositivo. En el primer caso, se muestra el SOA del dispositivo es un recinto muy semejante a un rectángulo, lo que es de esperarse, el IGBT está sometido a una transición de tipo hard switching. Cuando se coloca la red snubber el recinto se modifica drásticamente. Si se opta por que la tensión del capacitor alcance a V_{in} cuando la corriente se hace cero (en función del valor de t_f), los valores de CS y RS calculados modifican la curva según está marcada en la Fig. 5 como “RCD 1”. Las curvas señaladas como “RCD 2”, “RCD 3” y “RCD 4” se obtienen luego de especificar que la tensión en el capacitor alcance los valores de 200V, 100V y 50V respectivamente. Según la designación de cada curva, en orden de menor a mayor, el valor del capacitor crece en capacidad y la resistencia disminuye en valor.

A partir de la simulación, se puede apreciar como el transistor sin la red snubber está sometido a un gran estrés eléctrico. Pero si bien, cada una de las redes calculadas, modifican el recinto del SOA, no todas lo hacen en aras de conseguir mejores resultados.

Cuando se elige $V_f = 200\text{V}$ se obtiene $CS = 421\text{pF}$ y pareciera que aproximadamente por encima de este valor la curva del recinto empeora. Durante la transición de encendido del dispositivo la curva comienza a desmejorar y se producen picos de corrientes mayores en el encendido, debido a que el capacitor se carga por medio del diodo que tiene una resistencia virtualmente cero.

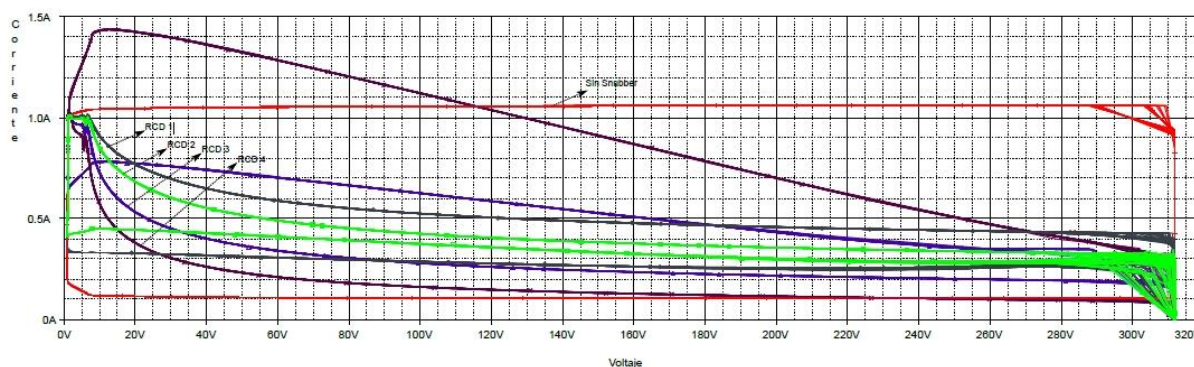
Esto hace que la corriente de carga sea mayor según $i = Cdv/dt$ y por ende la corriente de recuperación en inversa del diodo aumenta.

En base a estos resultados, el par RS-CS que mejor modifica el recinto SOA y mejora la transición de apagado del transistor sin empeorar la transición de encendido, es aquel que corresponde a la curva “RCD 2” en color verde, y cuyos valores

calculados son:

$CS = 421\text{pF}$.

$RS = 855$.



IV. CONCLUSIONES

La conclusión más importante es la que se obtiene de analizar distintos pares RS-CS. Existe un punto, en el que el valor de CS comienza a ser contraproducente, ya que la corriente en inversa pico del diodo comienza a ser considerable, afectando de esta manera el encendido del transistor, y finalmente el apagado. Este hecho debe tenerse en cuenta en el diseño. Por lo tanto, para alcanzar los objetivos deseados, lo más conservador, en base a los resultados, es calcular CS (y RS) en función del valor del voltaje máximo de colector-emisor del transistor, que para el caso analizado es V_{in} .

BIBLIOGRAFÍA

R. C. Oros, "Dispositivos de Potencia & Convertidores de CC y CA," 2002, apunte de Cátedra.

Abramovitz, A., Chih-Sheng L. y Smedley, State-Plane Analysis of Regenerative Snubber for Flyback Converters, IEEE Transactions on Power Electronics, 28(11), 5323–32 (2013)

Y. Zhang, S. Sobhani, and R. Chokhawala, "Snubber Considerations for IGBT Applications," International Rectifier Designer's Manual, vol. IGBT-3, no. TPAP-5, pp. E135–E144, 1995.

R. W. Erickson and D. Maksimović, Fundamentals of Power Electronics, 2nd ed. New York: Kluwer Academic Publisher, 2000.

R. Severns, "Design of Snubbers for Power Circuits," Tech. Rep., Oct. 2007.

D. W. Hart, Electrónica de Potencia. Madrid: Pearson Education, S.A., 2001.

DATOS BIBLIOGRÁFICOS

Astigarraga Nicolas, Nacido en Formosa el 01/11/1989. Estudiante de Ingeniería Electrónica, Universidad Tecnológica Nacional (UTN), Facultad Regional Córdoba (FRC), Sus intereses son: bioelectronica, programación java y javascript.

Correo electrónico: nicoastigarraga@gmail.com.