



MASTER OF SCIENCE
IN ENGINEERING

Hes·SO

Haute Ecole Spécialisée
de Suisse occidentale

Fachhochschule Westschweiz

University of Applied Sciences and Arts
Western Switzerland

Master of Science HES-SO in Engineering
Av. de Provence 6
CH-1007 Lausanne

Master of Science HES-SO in Engineering

Orientation : Electrical Engineering (EIE)

Leaf Wetness Sensor

Fait par

Nathan Miéville

Sous la direction de
Maurizio Tognolini

Dans l'Institut d'Automatisation Industrielle de la HEIG-VD

Lausanne, HES-SO Master, 2022

Accepté par la HES-SO Master (Suisse, Lausanne) sur proposition de
Professeur Maurizio Tognolini , conseiller du projet d'approfondissement

Lausanne, le 1^{er} juin 2023

Maurizio Tognolini
Conseiller du PA

Philippe Barrade
Responsable de la filière Electrical Engineering

Remerciements

Je tiens à remercier JDC Electronic d'avoir accepté le projet et de m'avoir soutenu dans sa réalisation.
Je remercie aussi le professeur Maurizio Tognolini pour m'avoir suivi et conseillé durant ce travail.

Table des matières

1	Introduction	6
2	Etat de l'art	7
3	Analyse fonctionnelle	9
3.1	Besoins	9
3.2	Fonction principale et contrainte	9
3.3	Architecture du système	12
4	Conception	14
4.1	Circuit	14
4.2	Dipôle	15
5	Simulation	16
5.1	Création du modèle	16
5.1.1	Géométrie	16
5.1.2	Physique	17
5.1.3	Maillage	17
5.2	Exploitation	18
5.2.1	20 pistes	18
5.2.2	5 et 10 pistes	21
5.2.3	Plan de cuivre	22
6	Measure	24
6.1	Conception	24
6.2	Measure capacitive par filtre RC	25
6.3	Convertisseur Capacitif	27
7	Conclusion	30
8	Bibliographie	31
A	Mesures capacitatives RC	32
B	Datasheet AD7150	35

1 Introduction

L’Agriculture doit évoluer pour faire face aux défis de notre époque. De nombreuses solutions sont en développement pour aider les agriculteurs à produire durablement, en respect avec la nature et en utilisant le moins de ressource possible tout en gardant une production suffisante pour atteindre la souveraineté alimentaire. L’agriculture de précision est une des solutions à toutes ces problématiques. L’objectif est d’utiliser la technologie pour produire mieux. En observant et en mesurant le plus de variable possible nous sommes capables, grâce à des modèles, de prévoir les besoins d’une plantation et ainsi mieux optimiser la production en consommant moins de ressource tel que l’eau, les engrains ou les pesticides.

Pour répondre à cette demande, JDC Electronic s’est lancé le défi de proposer une solution complète, facilement déployable par les agriculteurs. Nous voulons proposer un assortiment de capteur centralisé sur une seule plateforme. Cette plateforme embarquera plusieurs modèles pour différent aspect de la production. L’interface sera facilement lisible pour un agriculteur et donnera des indications claires en temps réel sur les moyens d’optimisations. Un projet innovant a été lancé en 2021 en collaboration avec Agroscope [1] et l’institut IICT de l’heig-vd. Il portait essentiellement sur la mesure et l’analyse du diamètre d’un fruit au cours de sa croissance en fonction de son arrosage. L’objectif est d’avoir un meilleur contrôle sur l’eau. Ce projet a permis le développement de l’écosystème des capteurs et de la plateforme et a abouti à des mesures en conditions réelles dans des plantations de professionnels. Les étapes suivantes sont l’agrandissement de la gamme de capteur, la mise en production puis la commercialisation.



FIGURE 1 – Capteur de mesure du diamètre d’un fruit

Une des voies que JDC Electronic aimerait développer est la prévention des maladies agricoles. Les plantations sont les proies de nombreuses maladies qui peuvent être dévastatrices. Des modèles existent pour aider les agriculteurs à traiter au bon moment et éviter de devoir retraiter de nombreuses fois ou même de perdre leur production. L’un des modèles les plus utilisés [2] se base sur la durée d’humectation. C’est-à-dire sur le temps que les gouttes créées par la rosée ou la pluie restent sur la feuille. Un capteur d’humectation permet d’obtenir cette grandeur.

L’objectif de ce travail sera d’effectuer une pré-étude afin de déterminer la faisabilité d’un tel capteur, de définir un cahier des charges et de fournir une preuve de concept. Nous commencerons par étudier ce qui se fait déjà avec un état de l’art. Les premières pistes nous permettront d’effectuer une analyse fonctionnelle afin de définir clairement nos besoins et nos contraintes et ainsi être sûr de ne rien oublier. Le cahier des charges sera défini. Dans une partie conception nous mettrons en pratique ce que nous avons appris lors de notre analyse afin d’obtenir une vue concrète de notre capteur. Nous pourrons mettre en place une simulation afin de définir les dernières variables. Et enfin, nous effectuerons des mesures sur une collection de configuration choisie avec la simulation afin de présenter une preuve de concept.

2 Etat de l'art

Pour la mesure de l'humectation, deux grandes familles de capteurs existent. Les capteurs résistifs fonctionnent à l'aide de deux électrodes en peigne. Lorsqu'une goutte se forme entre deux doigts du peigne la résistance mesurée change. Cette technique est simple et peu coûteuse mais les gouttes doivent être suffisamment grosses pour toucher deux doigts du peigne. Pour contrer ce problème une peinture ou un papier absorbant est posé sur les électrodes. Ce procédé ajoute un problème de faux positif. La couche absorbe aussi l'humidité de l'air et le point de transition entre une feuille humide ou sèche est mal définie. Ces capteurs demandent une attention toute particulière à la calibration. Les couches absorbantes s'abîment vite et doivent être changées périodiquement. Davis[3], SPECTRUM Technologies Inc.[4] et Caipos GmbH [5] proposent ce type de capteur. Metos propose un capteur un peu similaire. A la place d'un peigne sous une surface absorbante, il n'a que deux électrodes à chaque extrémité de la surface. Le principe reste le même que pour les autres et souffrent des mêmes inconvénients.



FIGURE 2 – Capteur Résistif Davis [3]

La deuxième famille sont les capteurs capacitifs. Ils sont beaucoup moins répandu car plus complexe et plus chère. Un seul constructeur en commercialise. Meter [6] autrefois DECAGON produit le PHYTOS31. Ce même capteur est repris par plusieurs revendeurs qui l'intègrent dans leur écosystème. C'est par exemple le cas de EVVOS [7].

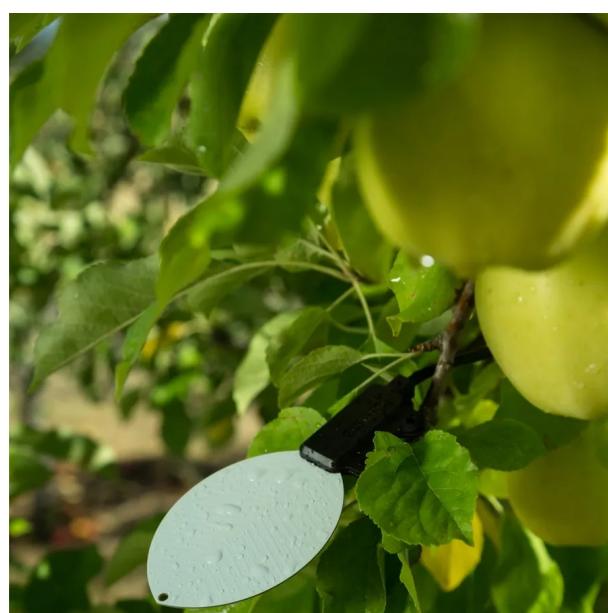


FIGURE 3 – Capteur capacitifs PHYTOS31 [7]

Les capteurs capacitifs utilisent aussi deux électrodes en peigne mais elles ne sont pas en contact direct avec l'eau. Elles sont protégées par une couche de résine imperméable qui reproduit la surface d'une feuille. La capacité est mesurée entre les deux électrodes. La mesure utilise les propriétés diélectriques de l'eau et sa permittivité relative de 80. Lorsqu'une goutte se pose, la capacité augmente. Ce type de capteur n'a pas les désavantages des capteurs résistifs. Il n'a pas besoin d'être calibré à l'installation. Il est, par contre, plus complexe à développer avec la mesure de capacité. L'université polytechnique de Catalogne en Espagne a publié un article[8] dans lequel il développe un tel capteur avec comme objectif de créer une alternative bon marché. Ils ont réussi à obtenir un prototype convaincant.

Durant ce projet nous nous concentrerons sur un capteur capacitif. Ces avantages surpassent le fait qu'il soit plus complexe et plus coûteux à mettre en place. La mesure de capacité est très utilisé dans pleins d'autre type de capteurs. Les capteurs tactiles s'approchent par leur conception de ce que nous cherchons à atteindre. Ces capteurs utilisent le fait que le corps humain, dont les doigts, sont composé en majorité d'eau. Une variation de capacité est mesuré quand l'utilisateur pose son doigt sur un diélectrique. Plusieurs circuits intégrés sont utilisés par les capteurs tactiles par exemple le FDC1004 [9], le AD7745 [10], ou le AD7150 [11]. Pour mesurer la capacité, Ils appliquent un signal d'excitation sur un des pôle et mesurent la quantité de charge qui traverse à l'autre pôle à l'aide d'un convertisseur sigma delta du deuxième ordre. La capacité est ensuite converti en valeur numérique. Ces circuits pourraient être utilisé dans notre application.

3 Analyse fonctionnelle

3.1 Besoins

Afin d'être sûre de commencer dans la bonne direction nous devons définir clairement les besoins auxquels notre capteur devra répondre. Comme décrit précédemment, le besoin principal est la prévention du développement de maladie. Il existe des modèles empiriques qui se basent sur le temps d'humidité sur la feuille. Cette variable est difficile à déterminer par les données météo classique (humidité, température, vents etc). Le recours à un capteur d'humectation est utile dans ce cas là. Un autre besoin est pour l'aide aux traitements. La plupart des traitements chimiques d'une plantation doivent être effectués lorsque les feuilles sont sèches. Un capteur d'humectation doit permettre de fournir cette information facilement.

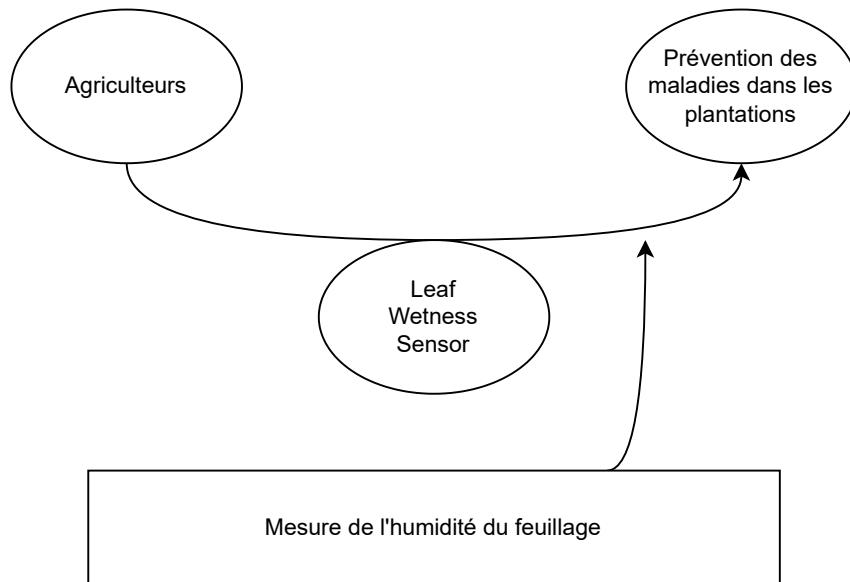


FIGURE 4 – Le besoin principale exprimé sous la forme d'un diagramme bête à cornes.

3.2 Fonction principale et contrainte

Pour répondre aux besoins, la fonction principale sera de mesurer l'humectation des feuilles. Cette fonction s'accompagne de plusieurs contraintes apportées par l'environnement dans lequel s'inscrit le capteur. Pour être sûre de n'en oublier aucune, nous nous aidons d'un diagramme pieuvre.

- FC1** Il est développé dans le cadre du projet JDC Smart Farming. Il devra être compatible avec le système déjà créé.
- FC2** Il sera déployé dans des plantations avec une batterie comme source d'énergie. La consommation doit être contrôlée.
- FC3** En extérieur la météo peut faire varier l'environnement du capteur. Il devra être robuste à ces changements pour qu'il n'influence pas les mesures.
- FC4** Les intempéries que subira le capteur ne doivent pas l'endommager ou compromettre les mesures.
- FC5** Dans les plantations, il y a régulièrement des tracteurs et des machines qui passent entre les plantes. Le capteur ne doit pas gêner ou être gêné par ces passages. Sa taille doit être contrôlée.
- FC6** L'installation et la maintenance pourra être faite par des agriculteur sans formation technique. Le capteur doit être simple d'installation et de maintenance.
- FC7** Le capteur est développé pour être commercialisé. Il doit répondre aux norme et être certifié.

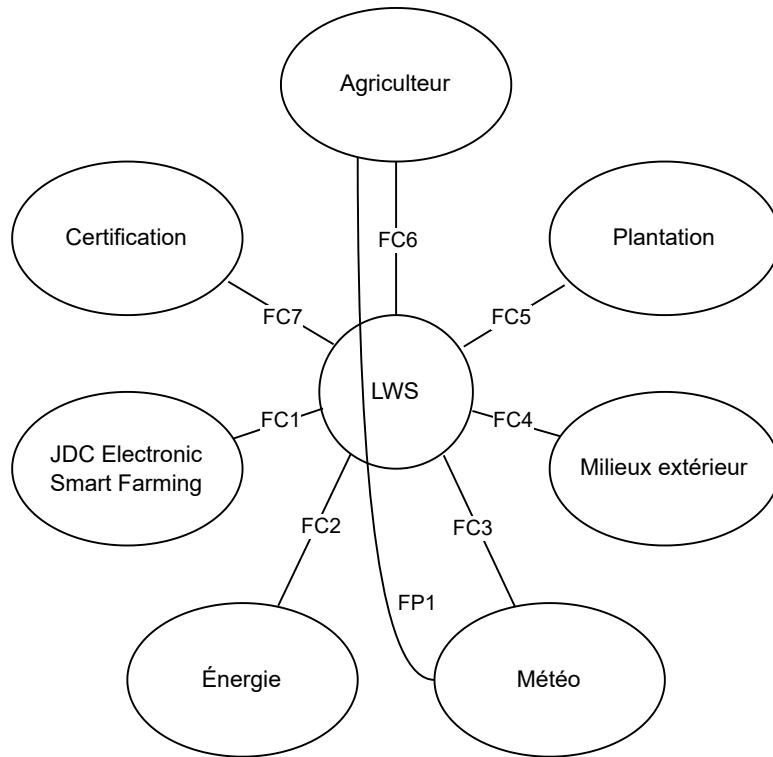


FIGURE 5 – Fonctions principales et contraintes sous la forme d'un diagramme pieuvre

Après avoir énoncé la fonction principale et toutes les contraintes nous pouvons définir des critères pour chacune d'elles ainsi que des niveaux qui répondent à ces critères. Cela nous permet de construire le cahier des charges auquel nous nous référons pour la conception.

FP1 La mesure d'humectation des feuilles se fera au travers d'une mesure de l'humidité relative d'une surface. Elle se donne en pourcentage tel que 0% correspond à un feuille totalement sèche et 100% la feuille est entièrement recouverte d'eau. Puisque nous ne connaissons pas encore les performances de notre capteur nous utiliserons la résolution maximale qu'autorise la structure de registre de JDC pour ce type de capteur. La valeur sera stockée sur 1 octet non signé avec une résolution de 0.5%. La précision est calqué sur la résolution et donne une valeur de 0.25%. Ces valeur sont très optimistes et nous nous resserrons le droit de les changer après une évaluation des performance du capteur plus tard dans le développement.

FC1 L'environnement Smart Farming JDC se compose d'un émetteur LoRa auquels sont reliés plusieurs capteurs au travers d'un bus I2C. Pour que notre capteur soit compatible, il doit impérativement répondre à plusieurs critères. L'interface de sortie doit être évidemment un I2C. La structure des registres accessibles est normalisé pour que l'émetteur puisse lire correctement les valeurs afin de les transmettre. Un temps maximal de mesure est défini. Il représente le temps entre le démarrage du capteur jusqu'à que les valeurs de la mesure soit prête. Le capteur devra être câblé sur le connecteur commun à tous les capteurs JDC. Pour finir, l'alimentation fourni par l'émetteur est de 3.3V le capteur devra fonctionner à cette tension.

FC2 La source d'alimentation du capteur sera une batterie situé aux niveau de l'émetteur. Tous les capteurs d'un même émetteur partage donc la même source. Les capteurs ne sont pas alimentés entre deux mesures. Nous n'avons pas besoin de nous préoccuper de la consommations au repos. En marche, le courant, que nous prendrons comme critère, ne doit pas dépasser 1mA. Ce chiffre avait été calculé par rapport au nombre maximal de capteur, la capacité de la batterie et l'autonomie souhaité.

FC3 Le facteur métrologique qui pourra le plus fausser nos mesures est l'humidité de l'air. Si l'air est chargée en eau, sa constante diélectrique changera et pourra impliquer un augmentation de la capacité alors que la surface est complètement sèche. Pour que ce phénomène n'influence en aucun cas nos mesures,

le delta de capacité doit être inférieur à la précision. Cette variation devra être contrôlé et mesurée car elle pourrait dégrader la précision du capteur.

FC4 L'utilisation extérieur du capteur nécessite qu'il soit étanche aux intempéries. Avec la norme IP65 comme objectif, le capteur sera suffisamment protéger des plus grosses pluies ainsi que des traitements pulvérisés sur les cultures.

FC5 Pour s'intégrer aux mieux dans les plantations le capteur ne devra pas être trop volumineux. Nous prendrons arbitrairement une envergure maximum de 20 cm. Cela correspond à une moyenne des capteur existant sur le marché.

FC6 La facilité d'installation a déjà été pensée et est garantie par la contrainte **FC1**.

FC7 Pour être proposé sur le marché le capteur doit être certifié. Il doit posséder le CE pour être distribué en Europe et une certification de compatibilité électromagnétique pour garantir que le capteur respecte les normes en vigueur.

Le cahier des charge résume tous les critères et leur niveau pour chaque contrainte.

	Fonctions	Critères	Niveaux
FP1	Mesurer l'humectation des feuilles	Mesure d'humidité relative d'une surface	RH de 0% à 100% résolution de 0.5% précision +- 0.25%
FC1	S'intégrer dans l'environnement Smart Farming JDC	Interface de sortie I2C	Baud rate 100KHz. Adresse configurable
		Structure de registre normalisé, Démarrage de la mesure et acquisition après un temps.	(voir doc JDC) 50ms pour la capture de la mesure
		Connecteur JDC	Sortie 4 fil avec VCC,GND,SDA,SCL
		Alimentation normalisé	Tension 3.3V
FC2	Consommer peu d'énergie	Courant maximum établit en fonctionnement	1 mA
FC3	Eviter les faux positifs du à la météorologie	L'humidité de l'air ne doit pas influencer la mesure	L'incidence de RH de l'air < précision (0.25%)
FC4	Résister aux milieux extérieurs	Le capteur est protégé des intempéries et supporte une utilisation extérieur	Etanche IP65
FC5	S'intégrer dans les plantations	La taille du capteur ne doit pas gêner l'exploitation des plantations	Envergure maximum de 20cm
FC6	Etre facile d'installation	Le capteur doit pouvoir être installer par des agriculteurs sans formation technique	Système d'attache et un seul connecteur à brancher
FC7	Etre Certifié	Le capteur doit être certifié pour être proposé sur le marché	Certification EMC,CE

TABLE 1 – Cahier des charges

3.3 Architecture du système

En nous basant sur le cahier des charges, nous pouvons commencer à concevoir l'architecture de notre capteur. Pour nous aider dans cette tâche nous utiliserons un diagramme FAST. Il nous permettra méthodiquement de faire la liste de tous les éléments nécessaires au bon fonctionnement du capteur.

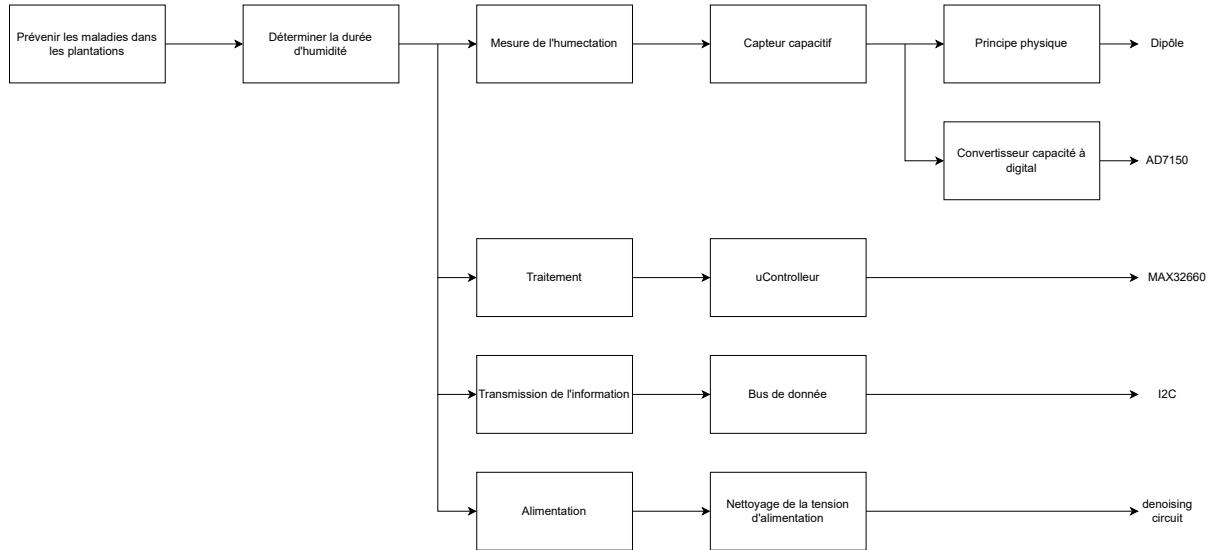


FIGURE 6 – Diagramme FAST

Plusieurs choix techniques ont été fait pendant cette phase d'architecture. Le MAX32660 a été choisi comme micro-contrôleur. JDC l'utilise déjà dans ses capteurs. Plusieurs librairies ont déjà été créées pour intégrer le capteur dans l'environnement JDC ce qui facilitera le développement. Le micro-contrôleur a tous les périphériques que nous avons besoin et est prévu pour la faible consommation. Il ira très bien dans notre application.

l'AD7150 a été choisi parmi les différents convertisseurs capacitifs présentés pendant l'état de l'art (datasheet : Annexe B). La sélection s'est faite sur la consommation des circuits intégrés. l'AD7745 et le FDC1004 ont une consommation en travail de 900 µA. C'est beaucoup trop si on prends en compte le fait qu'un micro-contrôleur s'ajoute à la consommation. Nous serions au-dessus des 1 mA. l'AD7150 consomme 100 µA ce qui nous laisse plus de marge. Une carte de développement est disponible à l'achat afin de réaliser nos premières mesures. A ce stade il est trop difficile d'estimer la capacité que nous aurons à mesurer. Nous prendrons les bornes de ce capteur comme référence pour la création du dipôle. Si nous observons que nous sommes complètement en dehors, nous réévaluerons le choix du convertisseur.

L'alimentation provient du transmetteur et elle est transporté à travers un câble. Pour une mesure correcte, l'alimentation doit être le plus propre possible. Un nettoyage de la tension d'alimentation devra être fait. Nous n'aurons pas l'occasion d'étudier ce circuit dans ce travail car nous utiliserons pour les mesures des cartes de développement qui embarquent leur propre alimentation. Néanmoins, cette partie ne doit pas être négligé pendant la suite du développement.

Nous pouvons dès à présent mettre tous nos choix bout à bout pour établir un Schéma block sur lequel nous nous baserons pour la conception. Une recherche dans la datasheet du circuit de mesure de la capacité nous apprend les bornes exacte ainsi que la résolution numérique de la valeur mesurée. Nous pouvons alors tracer la chaîne complète de mesure de notre capteur.

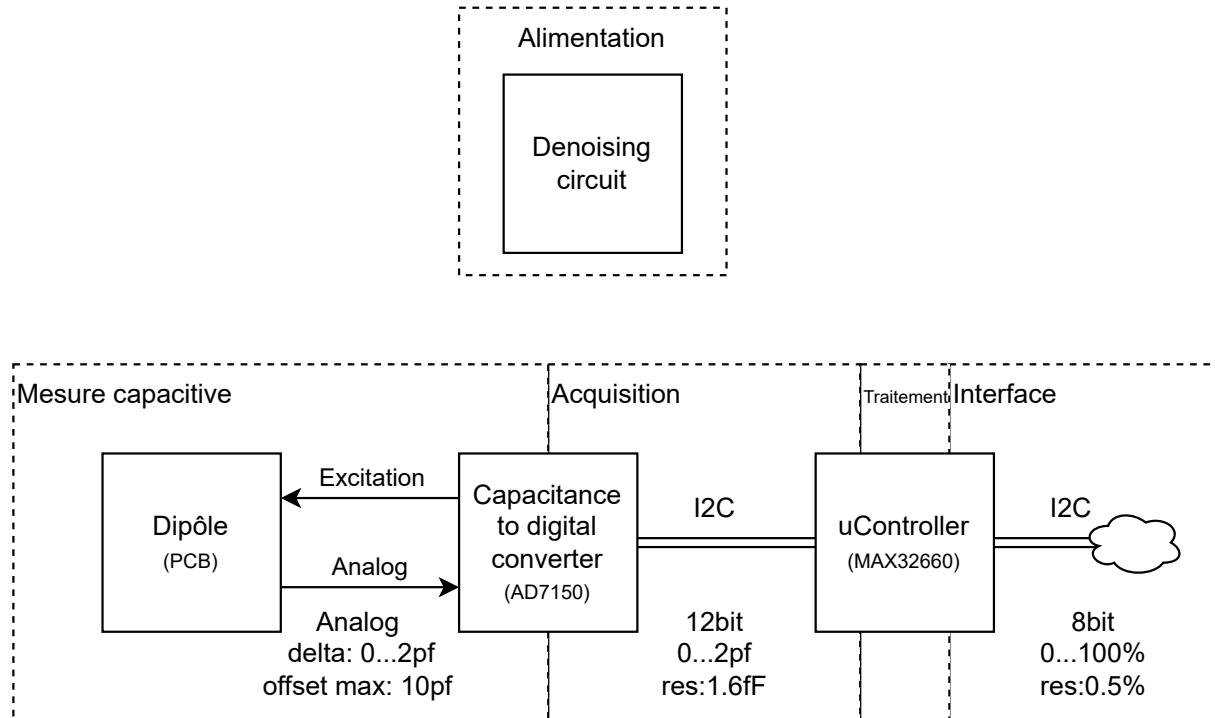


FIGURE 7 – Schéma Block

4 Conception

4.1 Circuit

L'objectif de ce travail est d'analyser et de valider le principe physique de notre capteur. Nous nous concentrerons principalement sur le dipôle. Nous établissons un schéma électrique du capteur pour nous aider lors du câblage des cartes de développement. Ce schéma ne comporte pas la gestion de l'alimentation car c'est la chaîne de mesure qui nous intéresse.

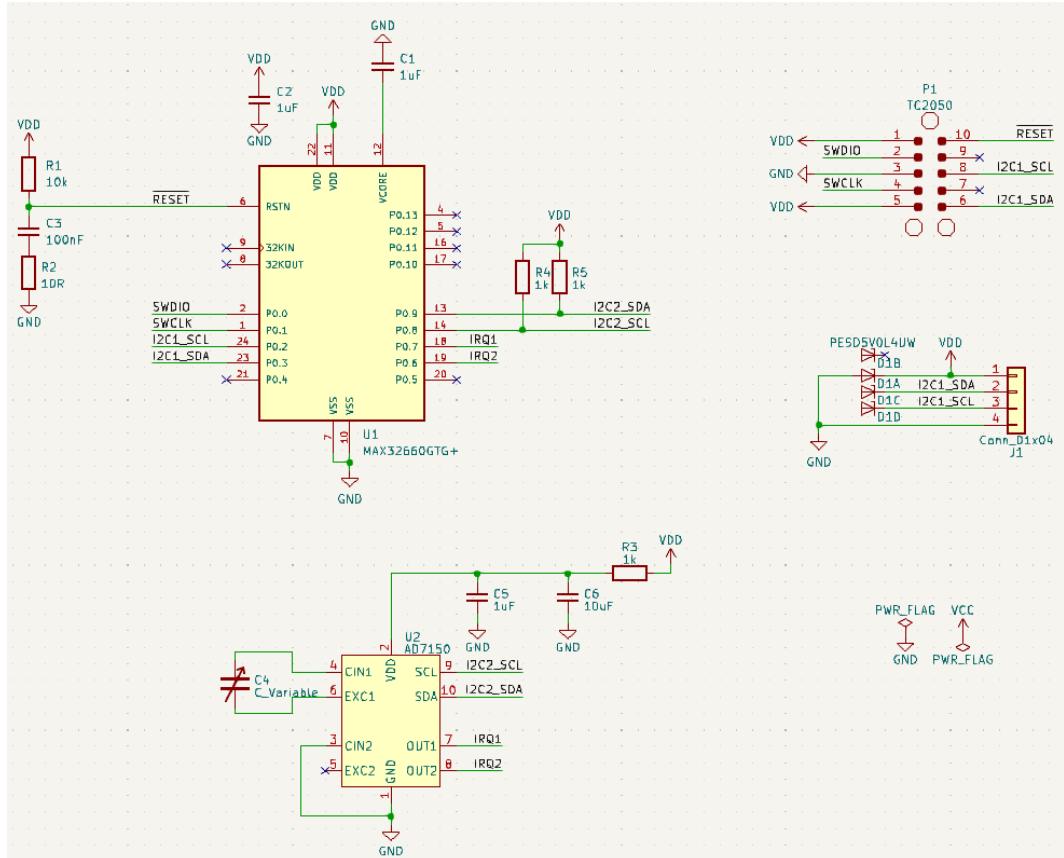


FIGURE 8 – Schéma électrique

Sur ce schéma C_4 représente le dipôle. Il est connecté sur le premier port du convertisseur. Un pôle est connecté sur la pin d'excitation et l'autre sur l'entrée analogique. La conversion est faite en excitant d'un côté et en mesurant la charge de l'autre. La valeur est stockée dans un registre prêt à être lu par l'I2C. Un filtre conseillé par la datasheet est câblé sur l'alimentation de l'AD7150. Le micro-contrôleur est connecté aux convertisseurs par les deux pin de l'I2C, clock et donnée. On utilise le deuxième I2C pour le convertisseur et le premier pour l'interface extérieure. Les pull-up obligatoires sont connecté sur le deuxième I2C mais pas sur le premier car elle se trouve déjà aux niveau de l'émetteur. Les deux sorties numériques sont aussi connecté au micro-contrôleur. Nous ne les utiliserons pas tout de suite mais nous nous en laissons la possibilité. Le connecteur P1 est un tag pour flasher le micro. Il est relié aux pin nécessaire pour sa tâche et à l'I2C d'interface à des fin de debug. Et finalement le connecteur J1 permet de sortir l'interface I2C et apporte l'alimentation. Des diodes protègent le circuit contre les surtensions.

4.2 Dipôle

Le dipôle est la partie de notre capteur qui transforme une variable physique en un paramètre électrique. Dans notre cas il transforme une quantité d'eau sur une surface en une variation de capacité. Pour comprendre comment cela fonctionne il faut comprendre ce qu'est une capacité électrique. $C = \frac{Q}{U}$ définit la capacité (C) comme la charge (Q) stocké par rapport à une tension donné (U). La capacité d'un dipôle est influencé par trois paramètres. La surface du conducteur l'augmentera. La distance entre deux pôles la diminuera. Et enfin, une plus grande permittivité relative du milieu augmentera la capacité. L'eau fera varier ce dernier paramètre ce qui nous laisse les deux autres à définir.

Le dipôle sera d'abord simulé puis mesuré. La simulation se fera avec le logiciel Flux d'Altair. Pour simplifier la simulation nous l'exécuterons en 2 dimension. Ce premier dipôle devra être conçu pour qu'une coupe 2d puisse être utilisé dans la simulation. Nous choisirons un peigne droit en longueur.

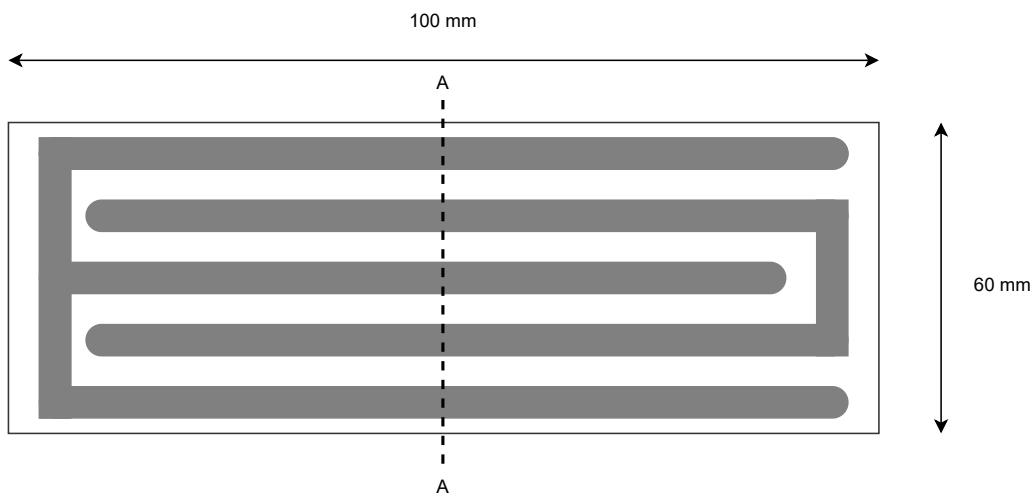


FIGURE 9 – Plan mécanique du dipôle

Nous avons défini arbitrairement une longueur de 100mm et une largeur de 60mm. Cette taille nous donne un bon compromis entre l'espace disponible sur la carte et le prix de production.

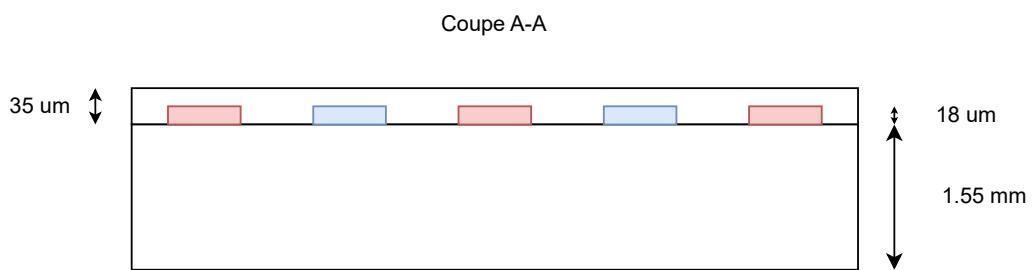


FIGURE 10 – Plan mécanique de coupe du dipôle

Les différentes épaisseurs des couches, du PCB, du cuivre et du masque sont récupérés à partir des dimensions de carte standard. C'est cette coupe que nous simulerons dans le logiciel. Cependant nous ajouterons une couche de résine supplémentaire de 0.5 mm d'épaisseur. Elle permettra sur le capteur final de protéger le circuit et d'offrir à l'eau une surface proche de celle d'une feuille en termes d'étanchéité et de rugosité. Cette couche ne sera pas présente pour nos premières mesures. Mais doit être prise en compte pendant la simulation. Nous évaluerons aussi l'utilisation d'un plan conducteur pour concentrer les champs en direction de la surface mesurée et éviter que le capteur soit influencé par ce qui se passe en dessous. Nous prendrons la décision de garder ou non cette couche après l'avoir simulé et étudié.

Le nombre, l'épaisseur, et l'écart des pistes sont des valeurs que nous laissons libre pour la simulation. La coupe ne représente que la partie centrale du PCB. Pour une question de simplicité nous négligerons les extrémités pour les simulations.

5 Simulation

5.1 Creation du modele

Pour simuler notre dipole nous utiliserons Flux2D d'Altair. La simulation se fait par elment fini. Cela consiste a dessiner notre gomtrie pour la diviser en plusieurs points grce a un maillage. Le logiciel resout en chaque point une quation differentielle drive des quations de Maxwell pour une application donne. Pour mesurer une capacit nous simulerons dans le domaine de l'electrostatique. Nous nous interesserons aux charges et aux champs lectrique.

5.1.1 Gomtrie

Flux nous permet de faire du dessin paramtrique. Nous pourrons ainsi, pendant la simulation, faire varier nos paramtres gomtriques. Nous crons des paramtres pour toutes nos grandeurs : paisseur et largeur. La profondeur est entre a la cration du modle. Le logiciel intgre le fait que nous dessinons une coupe et utilisera la profondeur pour les calcul qui concerne l'ensemble du systme comme par exemple l'energie total. Nous utilisons les valeurs dfini pendant la conception, figure 9 et 10. Dans l'intret de la simulation nous ajoutons une couche d'eau. Nous ne pouvons pas simuler une goutte en deux dimensions. Nous tudierons un cas sans eau notre 0% et un cas avec une couche continue notre 100%.

Le nombre de piste ne peut pas tre paramtris car il cre des surfaces supplmentaires, ce qui n'est pas gr en simulation par Flux2D. Nous crerons trois projets pour trois nombre de piste : 20,10,5. Puisque la largeur du circuit et le nombre de pistes est fixe la somme distance et largeur de piste sera fixe aussi. Elle vaudra $S_{piste} = \frac{L_{pcb}}{N_{piste}}$. Si nous changeons la largeur des pistes nous devrons changer la distance. Nous utilisons alors un seul paramtre qui fera varier les deux. Il reprsente le rapport entre largeur et distance $F_{dist,larg} = \frac{L_{piste}}{D_{piste}}$. Nous pouvons dfinir largeur et distance en fonction de nos deux nouveaux paramtres : $D_{piste} = \frac{S_{piste}}{F_{dist,larg}+1}$, $L_{piste} = S_{piste} - \frac{S_{piste}}{F_{dist,larg}+1}$. C'est ces deux expressions que nous insrons dans le logiciel. Une fois tous les paramtres rentrs, nous construisons avec ceux-ci toute notre gomtrie. On cre d'abord les points, puis on les relie pour former les lignes qui formerons nos surfaces.

Paramtre	valeur [mm]
EP_CIBLE	2.7
EP_CUIVRE	0.018
EP_MASQUE	0.035
EP_PCB	1.55
EP_RESINE	0.5
LARG_PCB	60
NBR_PISTE	20,10,5
FACTOR_DIST_LARG_PISTE	variable
SUM_DIST_LARG_PISTE	LARG_PCB/NBR_PISTE
LARG_PISTE	SUM_DIST_LARG_PISTE-(SUM_DIST_LARG_PISTE/(FACTOR_DIST_LARG_PISTE+1))
DIST_PISTE	SUM_DIST_LARG_PISTE/(FACTOR_DIST_LARG_PISTE+1)

TABLE 2 – Liste des paramtre

Bleu Fonc : couche cible (eau)

Noir : Rsine

Vert : Masque de soudure

Rouge : Piste ple 1

Bleu claire : Piste ple 2

Brun : PCB

Turquoise : Plan cuivre

Une dernre surface devra tre cree pour reprsenter l'infini. Flux2d fonctionne en appliquant des conditions aux limite sur une sphre dfini par l'utilisateur entourant notre modle. Ces conditions permettent de simuler un environnement infini dans un zone fini.



FIGURE 11 – Géométrie du modèle entier



FIGURE 12 – Géométrie du modèle, zoom sur les pistes

5.1.2 Physique

Une fois la géométrie terminée nous pouvons ajouter des contraintes physiques à notre modèle. Cela consiste à assigner des matériaux à nos surfaces. La résine, le masque et le pcb sont des isolants avec une certaine constante diélectrique. Le cuivre sera considéré comme un conducteur parfait. Une tension sera appliquée sur les deux pôles. Nous fixerons une tension de 3.3V et une autre de 1.65V. Cela nous donnera une différence de 1.65V. Nous l'enregistrerons dans un paramètre physique qui pourra être utilisé plus tard dans les calculs. Le plan de cuivre restera flottant. L'eau sera aussi considéré comme un isolant avec une constante diélectrique. La cible, le plan et la résine pourra être remplacé par de l'air au besoin de la simulation.

Surface	Matériau	μ_r	Potentiel
Cible	eau	80	-
Résine	résine	4	-
Masque	résine	4	-
Piste P1	conducteur parfait	-	3.3 V
Piste P2	conducteur parfait	-	1.65 V
PCB	FR4	4.4	-
Plan	conducteur parfait	-	flottant

TABLE 3 – Caractéristiques physique

5.1.3 Maillage

Le maillage est une partie importante de la création d'un modèle de simulation par élément fini. Un compromis doit être trouvé entre le temps de calcul et la résolution de la simulation. Quelques règles assez simple permettent d'obtenir des résultats convenables. Plus le champs est intense à un endroit plus le maillage doit être fin. Il faut aussi être fin aux intersections entre deux matières. Les grandes surfaces

peuvent être plus relâchées aux centre. En suivant ces recommandations, nous obtenons un maillage satisfaisant.

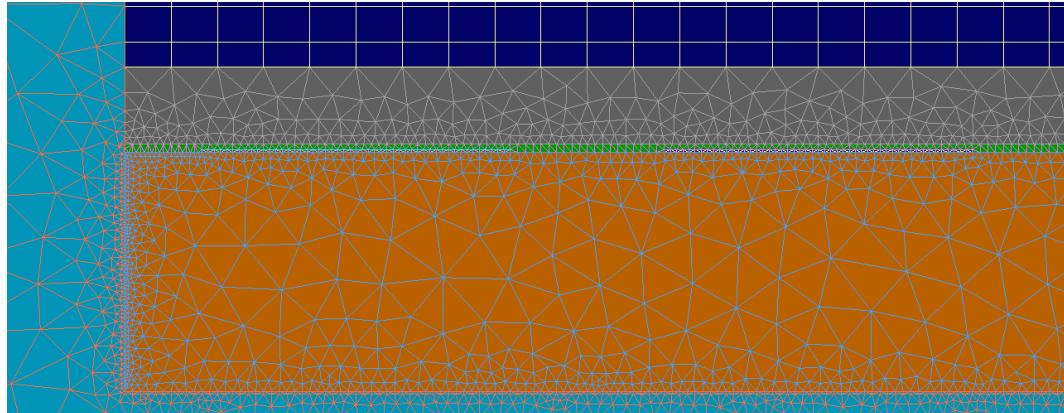


FIGURE 13 – Maillage du modèle

5.2 Exploitation

5.2.1 20 pistes

Nous pouvons à présent démarrer les simulations. Nous commencerons avec 20 pistes et un rapport entre largeur et distance de 2 (largeur des pistes = 2mm, distance entre piste = 1mm). La cible ainsi que le plan seront en air. Une fois la simulation terminée, nous pouvons afficher le champs magnétique ainsi que les lignes du potentiel électrique pour analyser le résultat et vérifier que la simulation s'est bien passé.

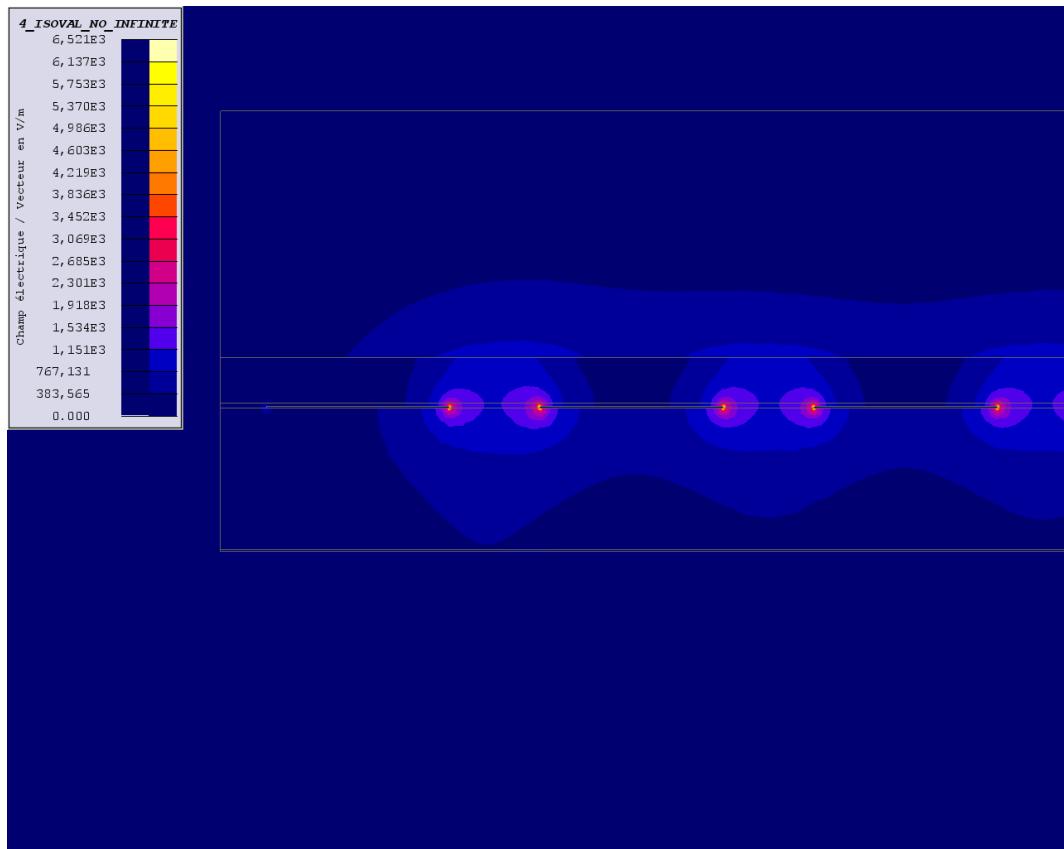


FIGURE 14 – Champs électrique 20 pistes

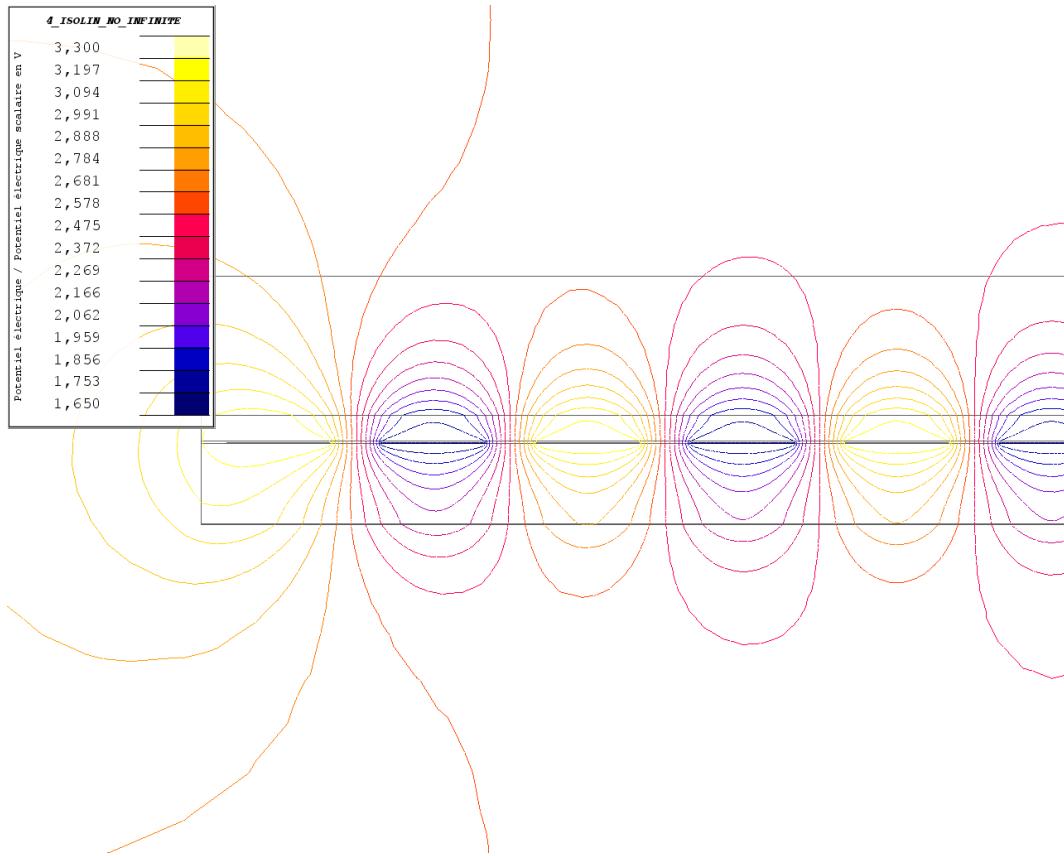


FIGURE 15 – Lignes de potentiel électrique 20 pistes

On remarque premièrement sur ces graphiques que le maillage est correct. Les lignes sont bien continue même très proche des conducteurs. Les coupures des niveaux du champs magnétique sont dues à la transition d'un milieu à un autre et sont tout à fait normal. La deuxième information que nous fournit ces figures sont le fait que le champs est bien présent dans l'espace de la cible. Cela veut dire qu'un changement de caractéristique à ce niveau aura une influence sur le champs et donc la capacité. C'est positif pour la viabilité de notre capteur.

Nous pouvons calculer dans cette simulation la capacité de notre système. Nous utilisons pour cela la définition de la capacité qui dépend de l'énergie $C = \frac{2W}{U^2}$. Flux2d intègre tout les points pour calculer l'énergie électrique de tous le modèle en prenant en compte la profondeur spécifiée ultérieurement. Nous utilisons la tension que nous avions mis en paramètre pour attribuer l'expression de la capacité dans un paramètre qu'on appellera C_{total} . Ce paramètre sera disponible pour nos prochaine simulation afin d'obtenir directement la valeur et tracer des graphiques. Pour cette première simulation C vaut 78.98 pF. Nous sommes au dessus de l'offset maximal de notre convertisseur qui est de 10pF. Nous sommes cependant dans le bonne ordre de grandeurs et il ne sera pas difficile de diminuer la capacité.

Nous pouvons jouer avec le rapport distance et largeur de piste afin d'observer comment la capacité varie. Nous créons pour cela un scénario de simulation pour faire varier notre paramètre de 0.5 à 2 sur 10 pas. On remarque bien une diminution de la capacité mais ce n'est pas suffisant. Nous observerons plus tard comment elle diminue encore en réduisant le nombre de piste.

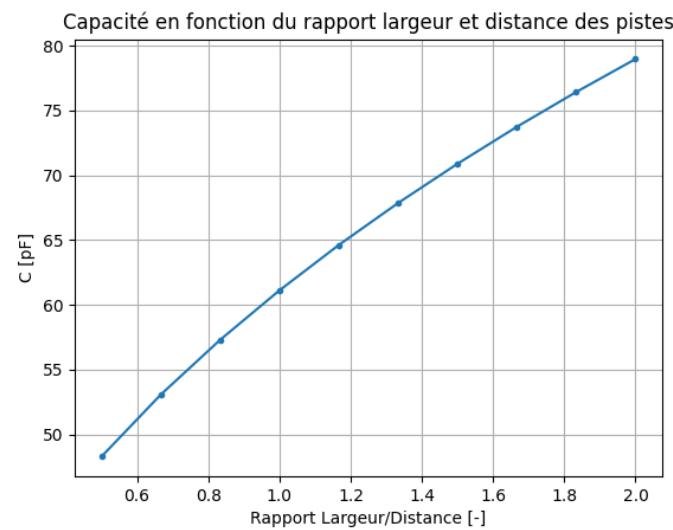


FIGURE 16 – Capacité en fonction du rapport distance/largeur

Nous allons à présent changer la cible en eau afin d'observer les changements produits.

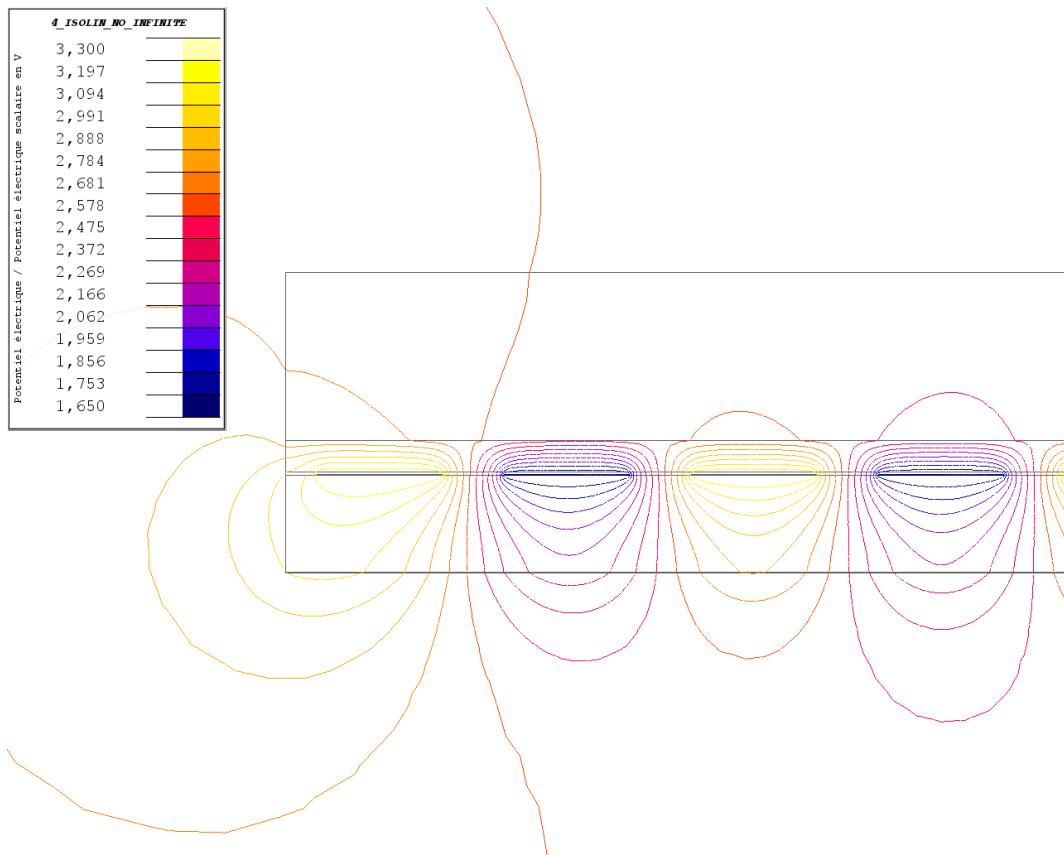


FIGURE 17 – Lignes de potentiel électrique 20 pistes avec eau

L'eau modifie bien le champs électrique. On voit sur la figure 17 que le champs est comprimé. L'effet de l'eau sur la capacité est tout aussi visible. La capacité augmente de près de la moitié de sa valeur. Un fait intéressant est que la différence évolue plus vite que l'offset de capacité. Cela veut dire que si on diminue trop le rapport pour faire diminuer la capacité d'offset on risque de réduire beaucoup trop la sensibilité, bien que nous sommes toujours au dessus du seuil de notre convertisseur.

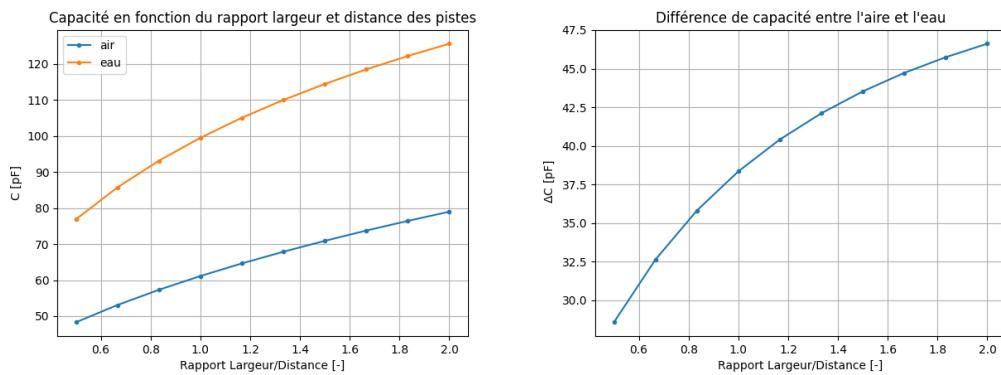


FIGURE 18 – Comparaison des capacité avec et sans eau pour 20 pistes

5.2.2 5 et 10 pistes

Nous effectuons une simulation avec 5 et 10 piste sur la carte. Nous utilisons toujours le même scénario avec et sans eau.

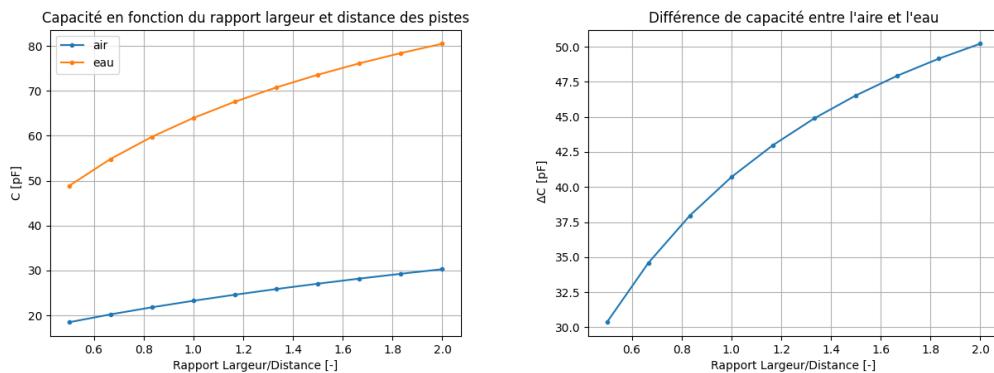


FIGURE 19 – Comparaison des capacité avec et sans eau pour 10 pistes

Cette nouvelle configuration est meilleur que la première. la capacité d'offset a été divisé par deux tout en gardant un bon delta. Nous sommes à présent plus proche des caractéristiques du convertisseur.

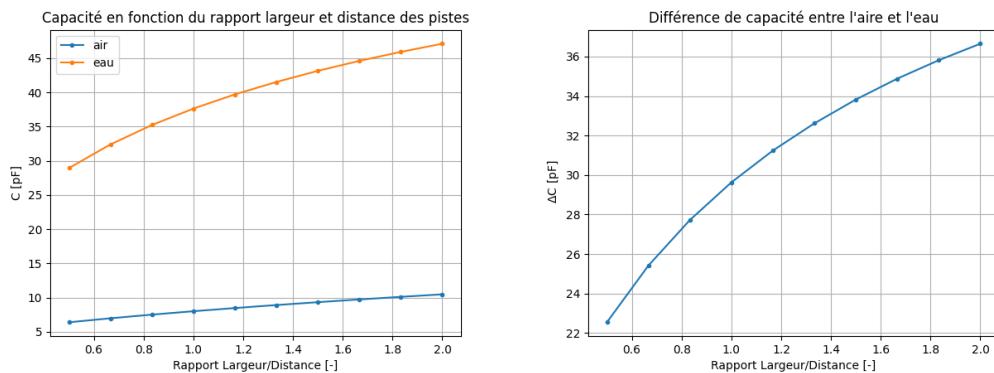


FIGURE 20 – Comparaison des capacité avec et sans eau pour 5 pistes

Grâce à 5 piste nous atteignons enfin la capacité d'offset cherchée. La différence de capacité a diminué mais est toujours très élevée si on la compare à l'offset. Ces résultats sont à bien considérer car le modèle ne nous permet pas de simuler de fine goutte entre les lignes. Il est donc difficile de prévoir si une carte avec moins de ligne peut capter toutes les gouttes. Seules les mesures permettront de nous le dire.

5.2.3 Plan de cuivre

L'utilisation d'un plan de cuivre a été pensé pour concentrer la mesure à la surface haute de la carte. Nous appliqueront donc un conducteur parfait à la couche sous le pcb. Nous allons dans un premier temps simuler l'effet d'un plan seulement sur le modèle à 5 lignes pour comprendre son effet. Nous lancerons le même scénario avec et sans eau pour que nous puissions comparer.

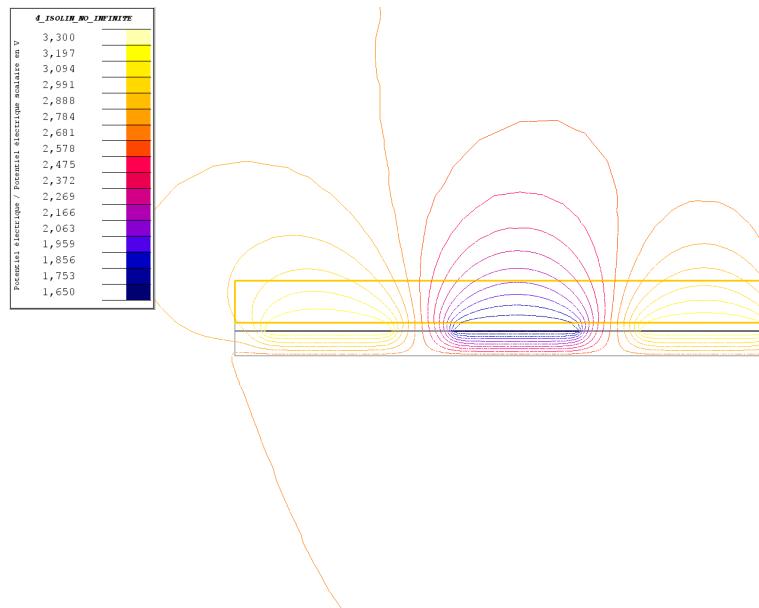


FIGURE 21 – Lignes de potentiel électrique, avec plan, avec eau pour 5 pistes

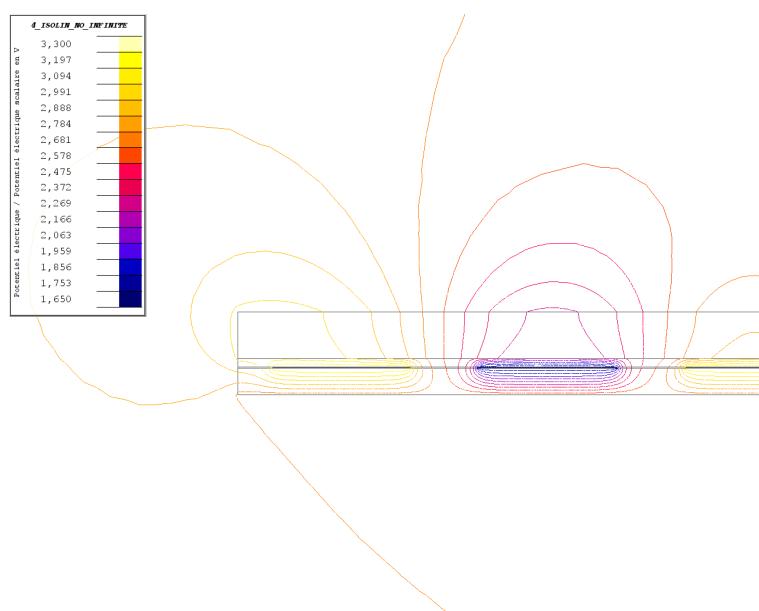


FIGURE 22 – Lignes de potentiel électrique, avec plan, sans eau pour 5 pistes

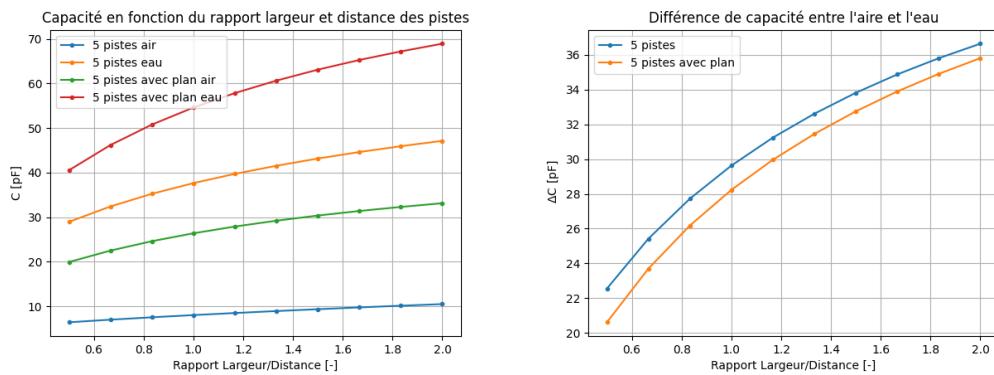


FIGURE 23 – Comparaison des capacités, avec plan, avec et sans eau pour 5 pistes

L'ajout d'un plan augmente l'offset et diminue le delta ce qui n'est pas très intéressant pour nous. Cependant on voit sur la figure 21 et 22 que les lignes de potentiel ne sortent plus par dessous. On en déduit grâce au graphique que, comme prévu, tout ce qui se passe en dessous n'influencera plus notre capteur. Nous garderons cette configuration pour nos mesures. Afin d'obtenir des valeurs de comparaison pour les mesures nous effectuons une dernière simulation avec le plan de cuivre pour 10 et 20 pistes.

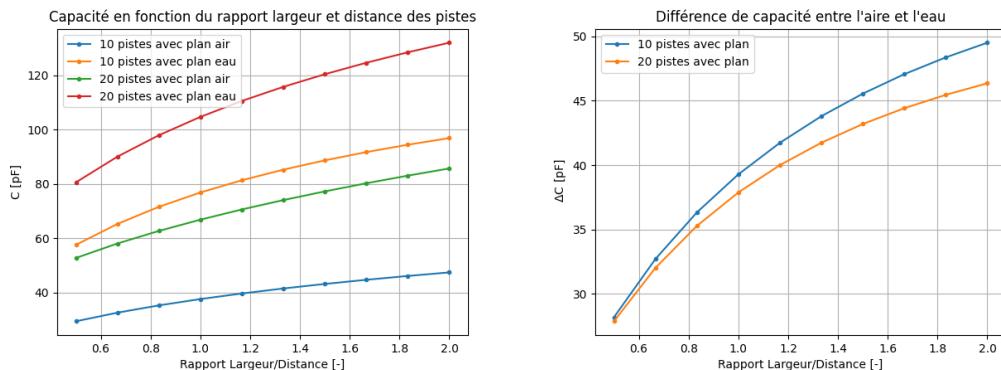


FIGURE 24 – Capacité, avec plan, avec et sans eau pour 10 et 20 pistes

Encore une fois, les performances avec 10 pistes sont meilleures qu'avec 20 pistes. Avec le plan de cuivre, la configuration de 10 pistes a toujours un plus faible offset et une plus grande sensibilité. Pour cette raison, nous n'utiliserons pas de 20 pistes pour la suite.

6 Measure

6.1 Conception

Afin de valider nos simulation nous allons procéder aux mesures de quelques configurations choisies. 6 PCB seront fabriqué. Nous avons choisi de représenter un nombre de piste de 10 et 5. Car nos simulations de 20 pistes nous donnent une capacité beaucoup trop élevée. Pour chaque nombre de piste nous prenons deux rapport largeur et distance déjà simulé plus un plus faible pour étudier la possibilité de détecter de petite goutte. Le plan de cuivre du dessous est gardé pour tous. Pour les mesures, les cartes seront posées à plat et nous ne voulons pas être influencé par ce qui se trouve en dessous. Chaque PCB se verra attribué une lettre pour faciliter le nommage.

PCB	Nb piste	rapport larg/dist	Largeur de piste [mm]	distance entre piste [mm]
A	10	2	4	2
B	10	0.5	2	4
C	10	0.22	1.1	4.9
D	5	1	6	6
E	5	0.5	4	8
F	5	0.1	1.1	10.9

TABLE 4 – Liste des configurations sélectionnée

Le PCB est construit en suivant le plan mécanique de la figure 9. Nous avons ajouté deux connecteurs SMB pour le relier à la carte de développement du convertisseur. Ils ont ensuite été pannelisé afin de les produire en une commande.

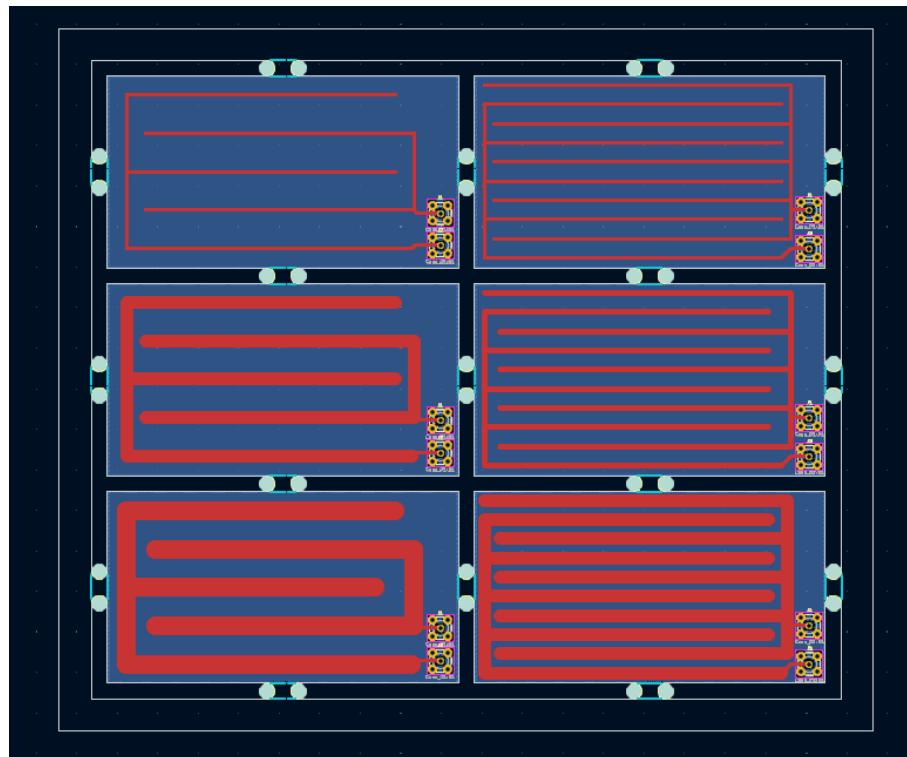
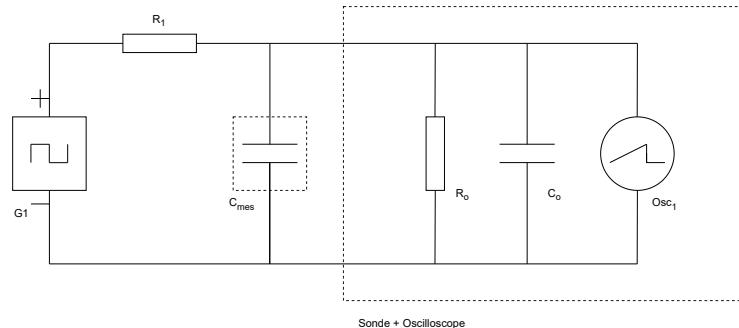


FIGURE 25 – Pannel prêt à la production

6.2 Measure capacitive par filtre RC

Avant de brancher nos cartes sur le convertisseur, nous allons effectuer une première mesure de la capacité afin de s'assurer d'être ou non à l'intérieur des bornes. Nous n'avons pas à notre disposition un analyseur d'impédance capable de mesurer de si faible capacité. Nous placerons la capacité à mesurer dans un filtre RC et déterminerons son temps de charge. Nous utiliserons un microcontrôleur pour générer un signal carré. Il faudra prendre en compte l'impédance et la capacité de la sonde d'oscilloscope car la résistance et la capacité mesurée se trouve dans le même ordre de grandeur.



G1 Nucleo-L432KC, signal carré : 3.3V - 0V 10Hz

R1 1 MΩ

C_{mes} PCB A,B,C,D,E,F

R_o 10 MΩ

C_o à déterminer

Osc₁ Picoscope 6403D

FIGURE 26 – Schéma de mesure du filtre RC

L'impédance de la sonde et de l'oscilloscope est fourni mais la capacité est variable par la calibration de la sonde. Nous allons effectué une première mesure à vide sans C_{mes} afin de déterminer C_o

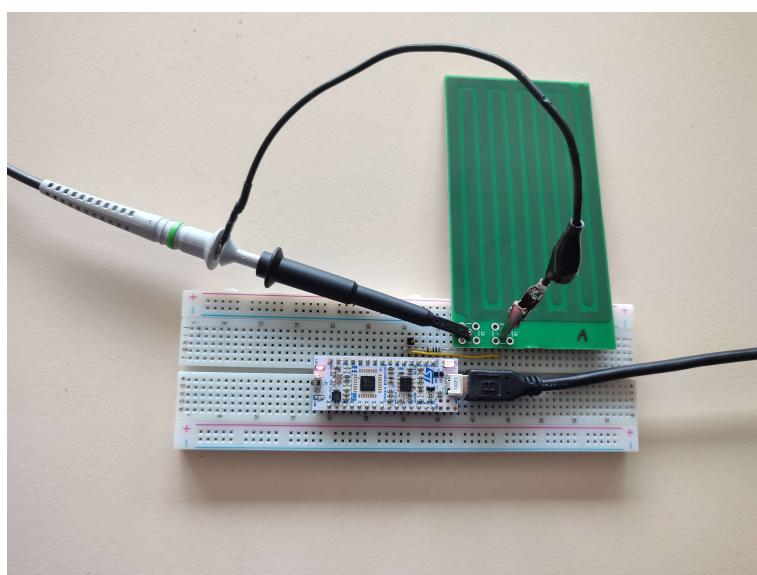


FIGURE 27 – Photo de la mesure RC

Pour déterminer la constante de temps, nous utilisons le résultat de la résolution de l'équation différentiel d'un circuit RC :

$$U_c(t) = U_{in} \cdot (1 - e^{-\frac{t}{RC}}) \quad (1)$$

On pose $t = RC$

$$\frac{U_c(RC)}{U_{in}} = 1 - e^{-1} = 1 - 0.37 = 0.63 \quad (2)$$

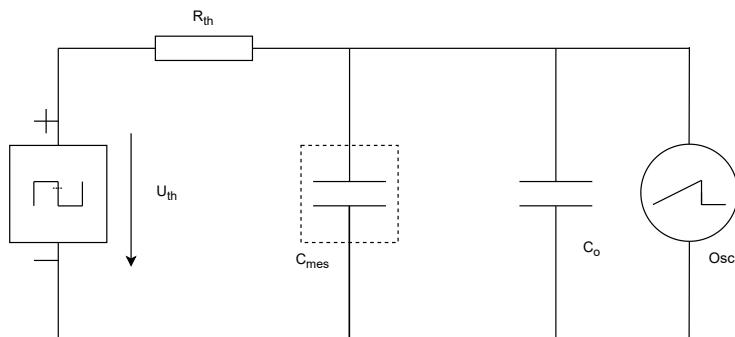
U_c vaudra 63% de U_{in}

Si on prend en compte la sonde et l'oscilloscope le circuit de mesure n'est pas un simple RC. Nous le simplifions par un schéma équivalent grâce à Thévenin.

$$R_{th} = R_1 // R_o = \frac{1}{\frac{1}{R_1} + \frac{1}{R_o}} = 909[k\Omega] \quad (3)$$

$$U_{th} = U_{G1} * \frac{R_o}{R_1 + R_o} = 3[V] \quad (4)$$

Le schéma équivalent que nous utiliserons pour les calculs est le suivant :



$R_{th} 909[k\Omega]$

$U_{th} 3[V]$

FIGURE 28 – Schéma équivalent Thévenin de mesure du filtre RC

C_{mes} et C_o se combinent. En laissant vide C_{mes} nous pouvons déterminer C_o . Nous le soustrairons aux prochaines mesures pour déterminer C_{mes} .

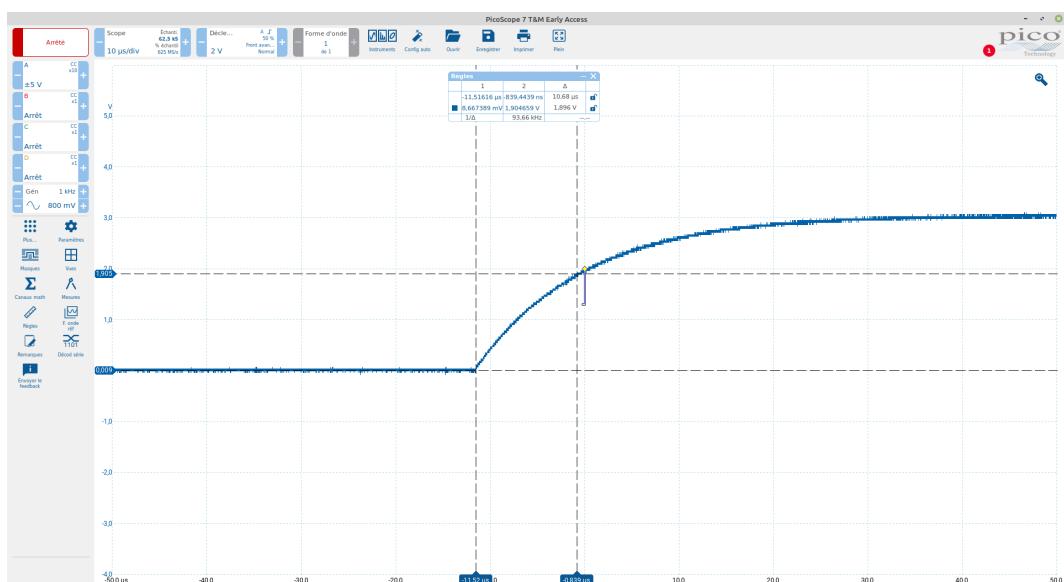


FIGURE 29 – Oscilloscopogramme sans plaque

A 63% de U_{th} c'est à dire à 1.89 V nous observons un temps de 10.68 µs ce qui correspond à une capacité de $C_o = \frac{\tau}{R_{th}} = 11.75 \text{ pF}$. Nous pouvons à présent mesurer toutes nos cartes avec la même technique de mesure et en utilisant l'expression suivante :

$$C_{mes} = \frac{\tau}{R_{th}} - C_o \quad (5)$$

Nous comparons ces mesures à nos simulations lorsque cela est possible.

PCB	Mesure RC [pF]	Simulation [pF]
A	47.3	47.4
B	29.9	29.4
C	23.2	×
D	29.9	26.4
E	23.2	19.9
F	11.9	×

TABLE 5 – Résumé des mesures et de la simulation pour chaque carte (mesure complète : Annexe A)

Les mesures sont très proche de la simulation, on note une différence de moins de 2% pour A et B ainsi que 10% à 20% pour D et E. Cette variation peut s'expliquer par plusieurs choses. D'une part la simulation prenait en compte une coupe de pistes droite alors que sur nos cartes des pistes supplémentaires sont présentes aux extrémités pour connecter les pistes. Le connecteur peut aussi ajouter une capacité non négligeable. De plus notre mesure n'est pas parfaite et nous avons simplifié l'effet que peut avoir la sonde et l'oscilloscope. Nous sommes dans un ordre de grandeur avec de très faible courant. La mesure est facilement influençable par des grandeurs parasites que nous négligeons habituellement.

Ces mesures nous donnent une certaine confiance dans nos simulations. Nous pourrons en refaire de plus complexe dans une suite du projet tout en ayant une idée de comment les résultats se traduisent dans la réalité.

6.3 Convertisseur Capacitif

Nous pouvons à présent essayer le convertisseur AD7150. Nous utiliserons sa carte de développement EVAL-AD7150. La carte est fourni avec un logiciel pour configurer et effectuer directement des mesures. Nous pouvons nous passer de microcontrôleur pour l'instant.

Nous allons commencer par mesurer la carte F. C'est la seule qui rentre dans les bornes du convertisseur et pourra être mesuré directement.



FIGURE 30 – Photo de la mesure de F avec EVAL-AD7150

Pour cette première mesure le convertisseur est configuré avec une sensibilité de 2pF. Le CapDAC qui est l'offset est trouvé en le modifiant jusqu'à ce que la mesure ne sature plus.

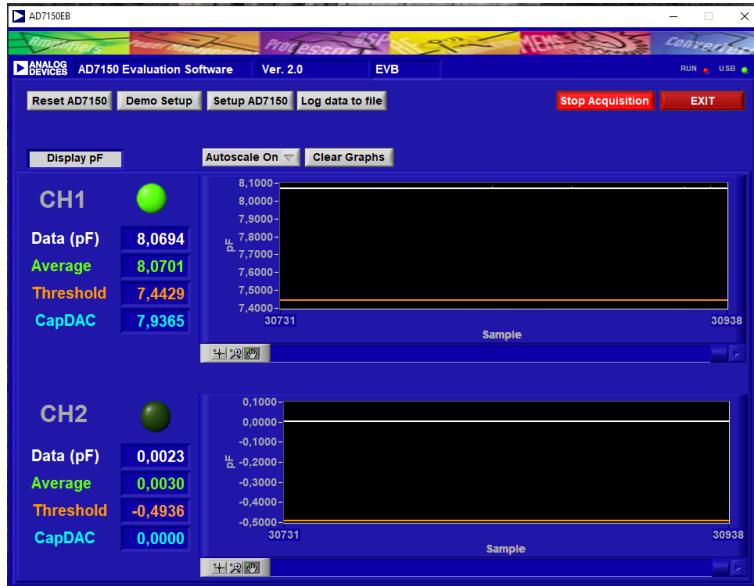


FIGURE 31 – Mesure de la carte F avec l’interface de la carte de développement de l’AD7150

Nous mesurons une capacité de 8.1 pF pour 11.9 pF mesuré par RC. Cette différence s’explique d’une part par la précision d’une mesure RC expliquée précédemment et d’une autre par problème propre au convertisseur AD7150.

Nous avons remarqué, lors de nos mesures, que lorsque nous approchons la main de la carte la capacité mesuré diminue fortement, ce qui ne se produisait pas avec le filtre RC. Cela viens de l’influence de la capacité parasite à la masse. Aucuns des deux pôle de la carte ne sont reliés à la masse. Si une capacité apparaît entre un des pôle et la masse des charges seront perdues et ne seront pas mesurées par le convertisseur ce qui diminuera la capacité observée. Même si nous sommes éloignés du capteur une capacité parasite est présente en partie à cause du plan de masse de la carte de développement. Nous ne pourrons malheureusement pas mesurer correctement la capacité absolue de nos cartes.

Nous pouvons cependant commencer à détecter à titre indicatif des gouttes d’eau.

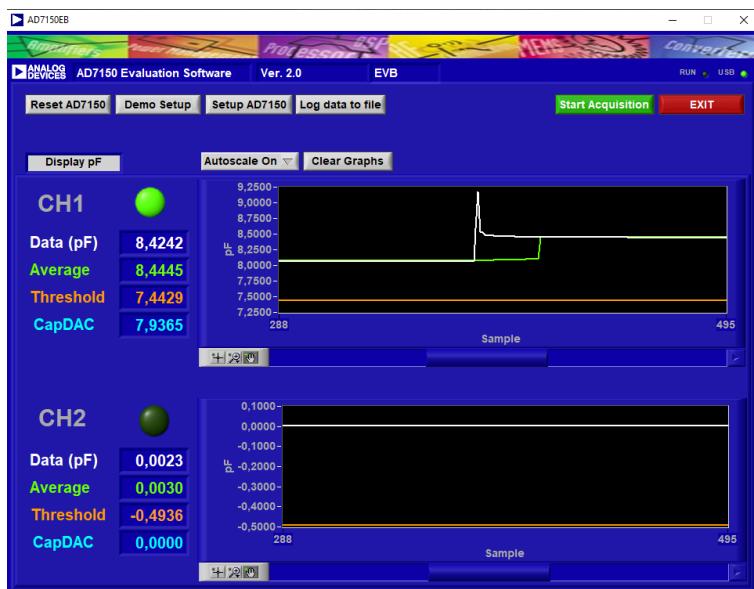


FIGURE 32 – Mesure de la carte F en faisant tomber une goutte d'eau

Ces mesures ne permettent pas de sortir des chiffre précis, mais nous introduit le comportement de l'eau sur notre capteur. Pour pouvoir essayer les autres cartes, malgré qu'elles soient hors borne, nous avons mis une capacité de 10pF en série avec notre dipôle. Sur la carte de développement nous remplaçons par notre capacité une résistance de 0 ohm qui fait le pont entre le convertisseur et le connecteur. La capacité parasite de masse est trop compliquée à calculer dans cette configuration. Nous ne prendrons pas en compte la valeur absolue de la mesure mais seulement l'influence de l'eau. Il apparaît clairement qu'avec des pistes plus serrées, les gouttes sont plus facilement détectées malgré la perte de sensibilité dû à l'ajout d'une capacité en série. La taille et la position de la goutte influence beaucoup la détection de celle-ci. Un travail supplémentaire devra être effectué pour optimiser le peigne. La simulation en 2 dimension ne suffira pas pour représenter la géométrie et le placement d'une goutte d'eau.

7 Conclusion

L'agriculture est en phase de changer grâce au développement de nouvelle technologie. JDC électronique voudrait apporter ses solutions pour aider les agriculteur à produire mieux avec moins de ressource. La prévention des maladies fait partie des domaines dans lequel des optimisations sont possibles. Pour utiliser les modèles existant et conseiller sur le meilleur moment pour traiter une mesure de l'humidité du feuillage est nécessaire. C'est le rôle du capteur que nous avons étudié dans ce travail dont l'objectif était de déterminer la faisabilité d'un tel capteur et la définition d'un cahier des charge.

Il existe sur le marché principalement deux types de ce capteur. Résistif, le plus répandue, souffre de plusieurs problème de sensibilité à l'humidité de l'air due à l'utilisation de couche absorbante. Les capteurs capacitatifs sont beaucoup moins répandus. Un seul constructeur en commercialise. Ils sont moins bon marché et plus complexe à développer. C'est sur ce dernier type que notre choix c'est porté. Nous avons utilisé le fait que le principe soit semblable au capteur tactile pour utilisé un circuit intégré convertissant une capacité en valeur numérique. Ce qui nous soulage de la partie la plus délicate de la mesure.

Nous avons défini le besoin auquel doit répondre le capteur ainsi que ses contraintes. Il doit être compatible avec l'environnement de capteur déjà développé par JDC et fonctionner en extérieur. Nous avons défini le schéma bloqué en utilisant le max32660, un microcontrôleur déjà utilisé par JDC, et l'AD7150 comme convertisseur.

La partie principale que nous avons simulé est le dipôle dont nous mesurons la capacité. Un premier dessin mécanique d'un peigne droit sur la longueur a été établi. Les pistes sont plus ou moins espacées en fonction de l'étude. Dans nos configurations nous changeons aussi le nombre de piste entre 5 10 et 20. Nous avons utilisé une coupe 2d pour les simulations.

Nous avons utilisé le logiciel de simulation à élément fini Flux d'Altaire. Une simulation en 2 dimensions nous permet de commencer sur un modèle simple pour le complexifier si besoin plus tard. Le logiciel nous a permis de définir des paramètres géométriques pour étudier plusieurs configurations. Une attention particulière a été portée sur le maillage pour nous assurer une simulation correcte. Nous avons pu mesurer la capacité totale entre les deux pôles pour chaque scénario. L'étude du champs électrique nous a montré qu'une goutte d'eau influencerait celui-ci. Après avoir récolté la capacité de toute nos configurations, nous observons une bonne sensibilité à l'eau mais la capacité est trop élevée pour notre convertisseur. Nous varions entre 10pF et 60pF.

Nous avons sélectionné quelques configurations pour les produire en PCB. Pour notre première mesure, nous insérons nos carte comme capacité dans un filtre RC. Nous avons du prendre en compte l'influence de la sonde et l'oscilloscope. Les capacités sont plutôt proche de celle mesuré nous avons jusqu'à 20% d'écart. Il existe des différences géométriques et électriques entre la simulation et la mesure qui explique les écarts. Ces résultats prouvent que la simulation est viable. Pour de futures simulations, nous saurons à quoi nous attendre si nous passons à la réalité. Une carte de développement du convertisseur choisi est ensuite utilisé. Il en résulte que la mesure du convertisseur est trop influencée par la capacité parasite à la masse. Une mesure absolue donne trop d'écart avec les résultats du filtre RC et la simulation. Nous avons pu cependant l'utilisé en relatif afin de tester l'effet de goutte d'eau. Le capteur les détectent différemment suivant leurs positions et leurs tailles. Un travail d'optimisations sera nécessaire sur le peigne.

L'objectif de ce travail était d'effectuer une pré-étude afin de valider le concept et de définir un premier cahier des charges. Ces deux points ont parfaitement été complété. Une analyse a été faite pour définir le cahier des charges et les différentes simulations et mesures nous prouvent que le capteur est totalement faisable. De plus, ce travail nous a apporté une compréhension des phénomènes en jeu, ainsi qu'une certaine confiance dans la simulation et les techniques de mesures. Ce sera un très bon départ pour la suite du développement du capteur.

Afin d'aboutir à un produit fini, une simulation plus poussée sera nécessaire pour optimiser le peigne et la détection de petite goutte. Des tests dans le plus de conditions possibles devront être effectué afin de tester l'influence de l'humidité de l'air sur la mesure. Une réévaluation du choix du convertisseur devra être faite. Le circuit complet sera développé en faisant attention à la gestion de l'alimentation. Le programme du microcontrôleur pour l'acquisition et l'interface devra être écrit. Et enfin, des test finaux devront être effectués afin de préparer le capteur à une certification pour une future commercialisation. Même si beaucoup de travail sera encore nécessaire pour mener à terme ce projet, cette pré-étude est très encourageante pour la suite.

8 Bibliographie

Références

- [1] AGROSCOPE. "Monitoring fruit growth online with smart farming." (), adresse : <https://www.agroscope.admin.ch/agroscope/en/home/topics/economics-technology/smart-farming/smart-dendro.html> (visité le 16/05/2023).
- [2] T. ROWLANDSON, M. GLEASON, P. SENTELHAS, T. GILLESPIE, C. THOMAS et B. HORNBUCKLE, "Reconsidering Leaf Wetness Duration Determination for Plant Disease Management," *Plant Disease*, t. 99, n° 3, p. 310-319, 2015, PMID : 30699706. DOI : 10.1094/PDIS-05-14-0529-FE. eprint : <https://doi.org/10.1094/PDIS-05-14-0529-FE>. adresse : <https://doi.org/10.1094/PDIS-05-14-0529-FE>.
- [3] DAVIS. "Capteur d'humectation du feuillage, Vantage Pro / Pro2 sans fil." (), adresse : <http://www.davis-meteo.com/6420.php> (visité le 13/05/2023).
- [4] S. T. INC. "Leaf Wetness Sensor." (2022), adresse : <https://www.specmeters.com/store/leaf-wetness-sensor> (visité le 13/05/2023).
- [5] A. EXPO. "Leaf wetness sensor CaiposLW." (), adresse : <https://www.agriexpo.online/prod/caipos-gmbh/product-168642-14500.html> (visité le 13/05/2023).
- [6] METER. "PHYTOS 31 Leaf Wetness Sensor." (), adresse : <https://www.metergroup.com/en/meter-environment/products/phytos-31-leaf-wetness-sensor> (visité le 14/05/2023).
- [7] EVVOS. "Leaf Wetness Sensor." (), adresse : <https://www.evvos.com/product/leaf-wetness-sensor/> (visité le 14/05/2023).
- [8] G. HORNERO, J. E. GAITÁN-PITRE, E. SERRANO-FINETTI, O. CASAS et R. PALLAS-ARENY, "A novel low-cost smart leaf wetness sensor," *Computers and Electronics in Agriculture*, t. 143, p. 286-292, 2017, ISSN : 0168-1699. DOI : <https://doi.org/10.1016/j.compag.2017.11.001>. adresse : <https://www.sciencedirect.com/science/article/pii/S0168169917305197>.
- [9] T. INSTRUMENTS. "FDC1004." (), adresse : <https://www.ti.com/product/FDC1004> (visité le 16/05/2023).
- [10] A. DEVICES. "AD7745." (), adresse : <https://www.analog.com/en/products/ad7745.html> (visité le 16/05/2023).
- [11] A. DEVICES. "AD7150." (), adresse : <https://www.analog.com/en/products/ad7150.html> (visité le 16/05/2023).

A Mesures capacitives RC

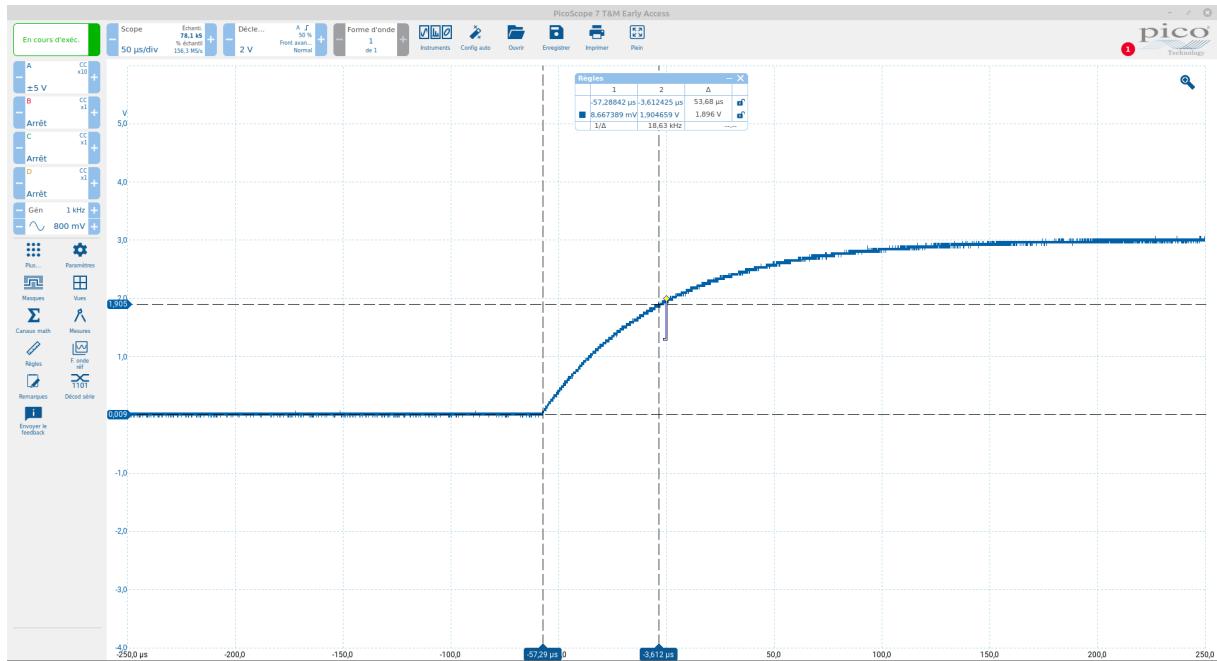


FIGURE 33 – Oscilloscopogramme de mesure RC du PCB A

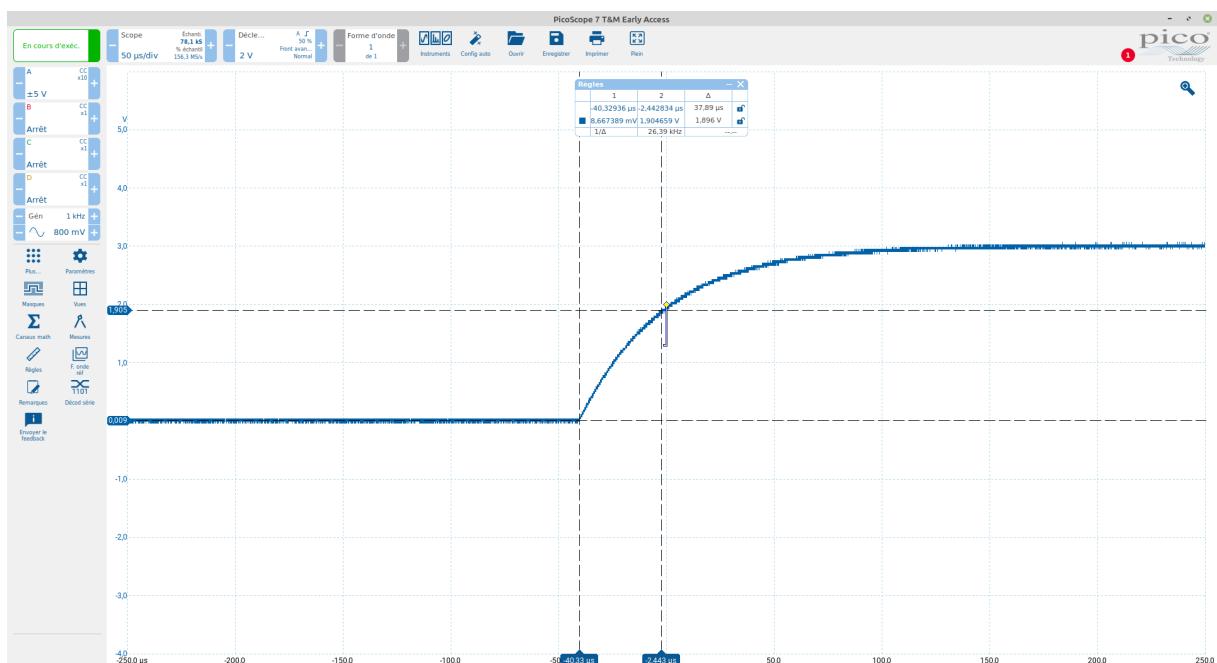


FIGURE 34 – Oscilloscopogramme de mesure RC du PCB B

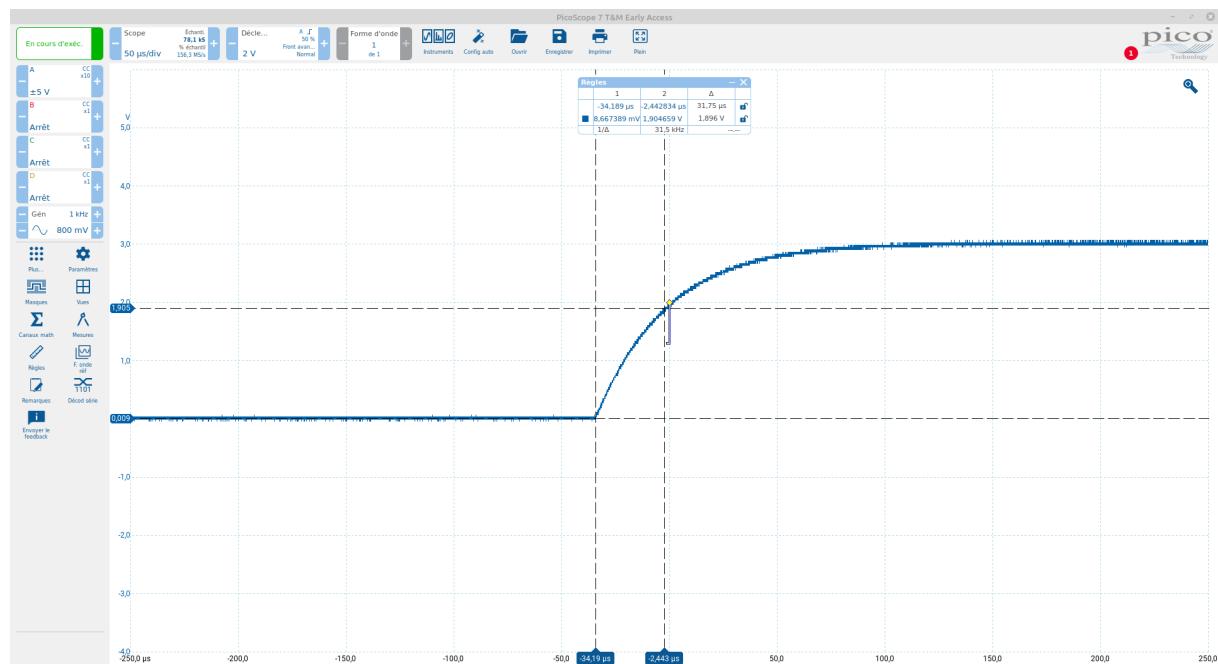


FIGURE 35 – Oscilloscopique de mesure RC du PCB C

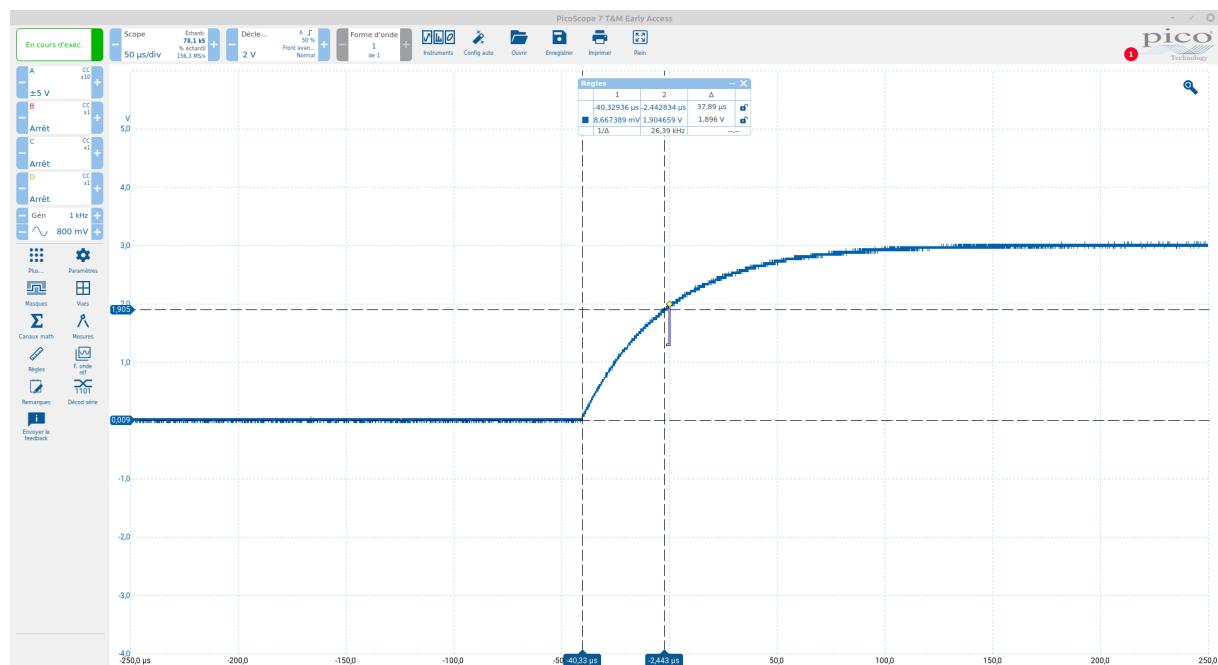


FIGURE 36 – Oscilloscopique de mesure RC du PCB D

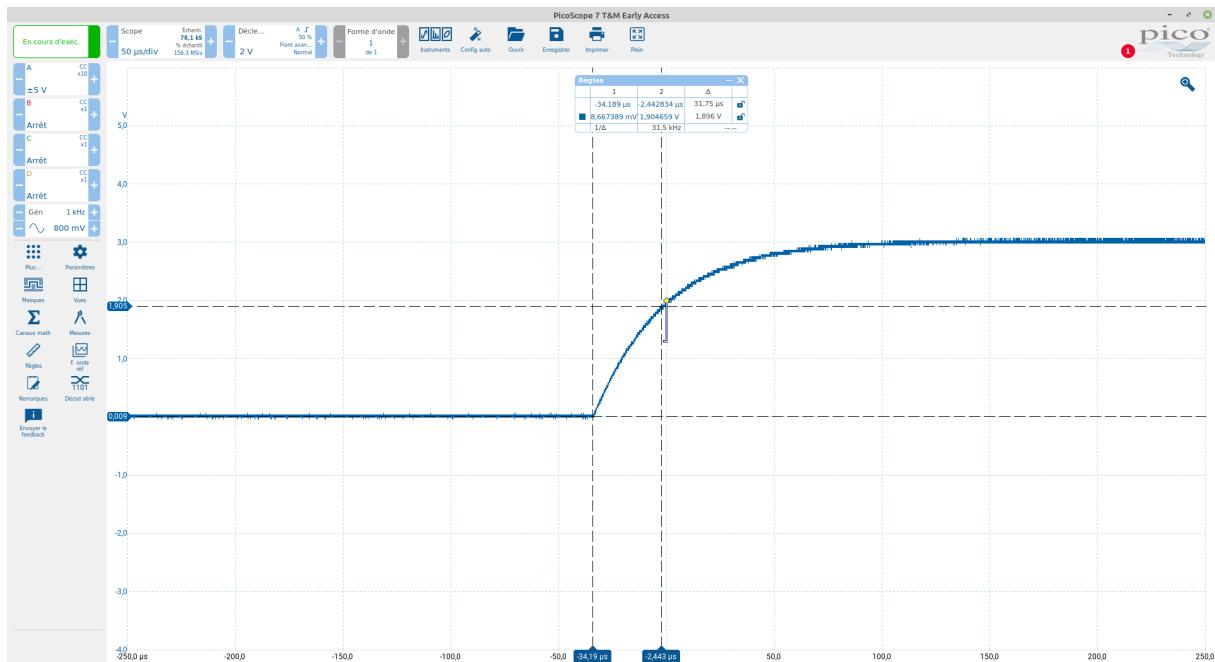


FIGURE 37 – Oscilloscopogramme de mesure RC du PCB E

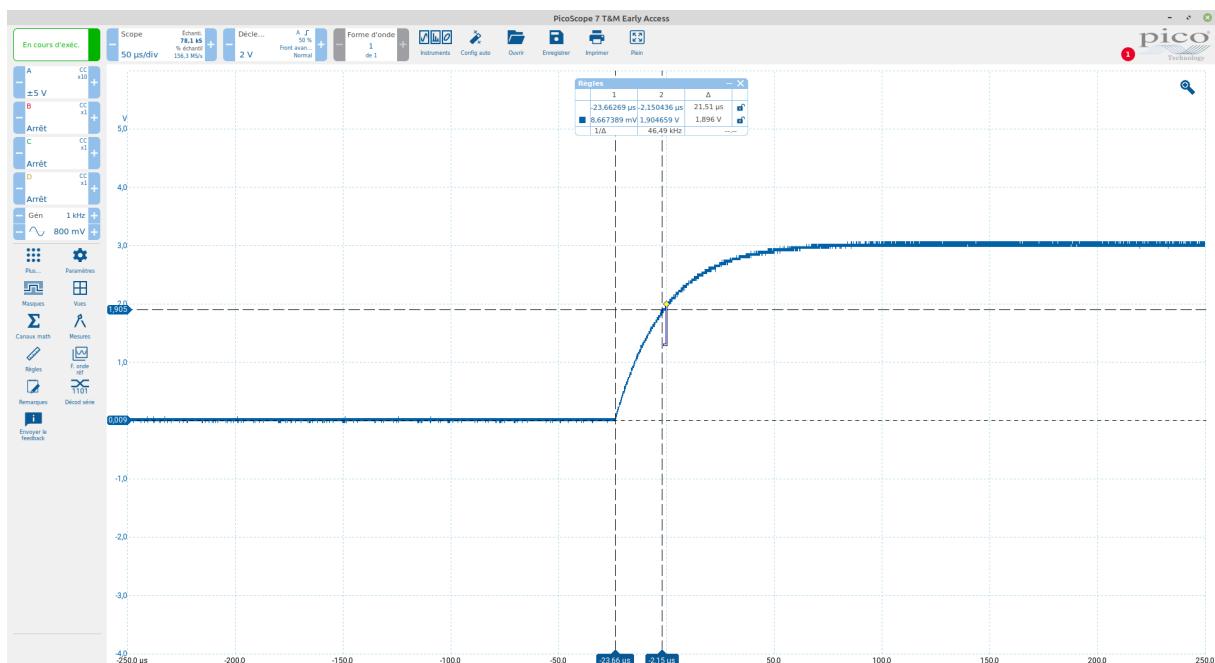


FIGURE 38 – Oscilloscopogramme de mesure RC du PCB F

B Datasheet AD7150

FEATURES

Ultralow power
2.7 V to 3.6 V, 100 μ A

Response time: 10 ms

Adaptive environmental compensation

2 independent capacitance input channels
Sensor capacitance (C_{SENS}) 0 pF up to 13 pF

Sensitivity to 1 fF

EMC tested

2 modes of operation

Standalone with fixed settings

Interfaced to a microcontroller for user-defined settings

2 proximity detection output flags

2-wire serial interface (I²C compatible)

Operating temperature

-40°C to +85°C

10-lead MSOP package

APPLICATIONS

Proximity sensing

Contactless switching

Position detection

Level detection

GENERAL DESCRIPTION

The AD7150 delivers a complete signal processing solution for capacitive proximity sensors, featuring an ultralow power converter with fast response time. The AD7151 is a single-channel, lower power alternative to the AD7150.

The AD7150 uses Analog Devices, Inc., capacitance-to-digital converter (CDC) technology, which combines features important for interfacing to real sensors, such as high input sensitivity and high tolerance of both input parasitic ground capacitance and leakage current.

The integrated adaptive threshold algorithm compensates for any variations in the sensor capacitance due to environmental factors like humidity and temperature or due to changes in the dielectric material over time.

By default, the AD7150 operates in standalone mode using the fixed power-up settings and indicates detection on two digital outputs. Alternatively, the AD7150 can be interfaced to a microcontroller via the serial interface, the internal registers can be programmed with user-defined settings, and the data and status can be read from the part.

The AD7150 operates with a 2.7 V to 3.6 V power supply. It is specified over the temperature range of -40°C to +85°C.

FUNCTIONAL BLOCK DIAGRAM

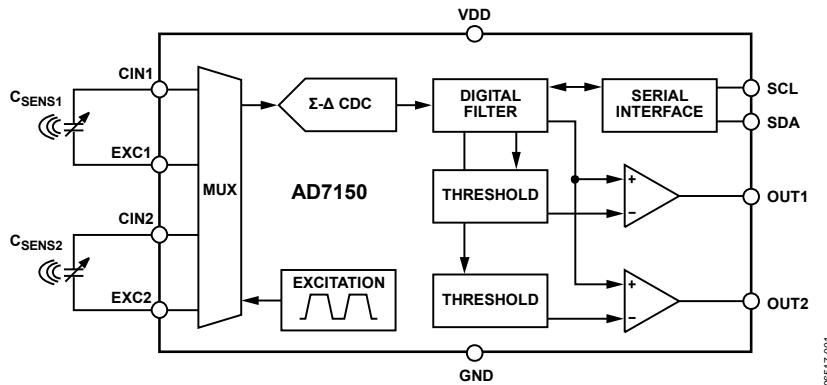


Figure 1.

Rev. A

[Document Feedback](#)

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781.329.4700 ©2007–2019 Analog Devices, Inc. All rights reserved.
[Technical Support](#) www.analog.com

TABLE OF CONTENTS

Features	1	Fixed Threshold Registers	16
Applications	1	Sensitivity Registers	16
General Description	1	Timeout Registers	17
Functional Block Diagram	1	Setup Registers	18
Revision History	2	Configuration Register	19
Specifications	3	Power-Down Timer Register	20
Timing Specifications	4	CAPDAC Registers	20
Absolute Maximum Ratings	5	Serial Number Register	20
ESD Caution	5	Chip ID Register	20
Pin Configuration and Function Descriptions	6	Serial Interface	21
Typical Performance Characteristics	7	Read Operation	21
Architecture and Main Features	10	Write Operation	21
Capacitance-to-Digital Converter	10	AD7150 Reset	22
CAPDAC	10	General Call	22
Comparator and Threshold Modes	11	Hardware Design Considerations	23
Adaptive Threshold	11	Overview	23
Data Average	11	Parasitic Capacitance to Ground	23
Sensitivity	12	Parasitic Resistance to Ground	23
Hysteresis	12	Parasitic Parallel Resistance	23
Timeout	12	Parasitic Serial Resistance	24
AutoCAPDAC Adjustment	13	Input Overvoltage Protection	24
Power-Down Timer	13	Input EMC Protection	24
Power Supply Monitor	13	Power Supply Decoupling and Filtering	24
Register Descriptions	14	Application Examples	25
Status Register	15	Outline Dimensions	26
Data Registers	16	Ordering Guide	26
Average Registers	16		

REVISION HISTORY

6/2019—Rev. 0 to Rev. A.

Changes to Address Pointer 0x13, 0x14, 0x15, 0x16 32 Bits, Read-Only, 0xFFFFA Section	20
Changes to Ordering Guide	26

11/2007—Revision 0: Initial Version

SPECIFICATIONS

V_{DD} = 2.7 V to 3.6 V; GND = 0 V; -40°C to $+85^{\circ}\text{C}$, unless otherwise noted.

Table 1.

Parameter	Min	Typ	Max	Unit ¹	Test Conditions/Comments
CAPACITIVE INPUT					
Conversion Input Range CIN to EXC ²	3.2	4		pF	4 pF input range
	1.6	2		pF	2 pF input range
	0.8	1		pF	1 pF input range
	0.4	0.5		pF	0.5 pF input range
Resolution ³		2.0		fF	4 pF input range
		1.6		fF	2 pF input range
		1.4		fF	1 pF input range
		1.0		fF	0.5 pF input range
Allowed Capacitance CIN to GND ³			100	pF	
Allowed Resistance CIN to GND ³	10			MΩ	
Allowed Serial Resistance ³			125	kΩ	
Gain Error	-20		+20	%	
Gain Deviation over Temperature ³		0.5		%	
Gain Matching Between Ranges ³	-2		+2	%	
Offset Error ³		50		fF	CIN and EXC pins disconnected
Offset Deviation over Temperature ³		5		fF	CIN and EXC pins disconnected
Integral Nonlinearity (INL) ³		0.1		%	
Channel-to-Channel Isolation ³		60		dB	
Power Supply Rejection ³		4		fF/V	
CAPDAC ²					
Full Range	10	12.5		pF	
Resolution (LSB) ³		200		fF	
Differential Nonlinearity (DNL) ³			0.25	LSB	
AutoDAC Increment/Decrement ³	25		75	% of C _{IN} Range	
EXCITATION					
Voltage			$\pm V_{DD}/2$	V	
Frequency	30.9	32	32.8	kHz	
Allowed Capacitance EXC to GND ³			300	pF	
Allowed Resistance EXC to GND ³	1			MΩ	
LOGIC OUTPUTS (OUT1, OUT2)					
Output Low Voltage (V _{OL})			0.4	V	I _{SINK} = -4 mA
Output High Voltage (V _{OH})		V _{DD} - 0.6		V	I _{SOURCE} = 4 mA
SERIAL INTERFACE INPUTS (SCL, SDA)					
Input High Voltage (V _{IH})	1.5			V	
Input Low Voltage (V _{IL})			0.8	V	
Input Leakage Current		± 0.1	± 5	μA	
Input Pin Capacitance		6		pF	
OPEN-DRAIN OUTPUT (SDA)					
Output Low Voltage (V _{OL})			0.4	V	I _{SINK} = -6.0 mA
Output High Leakage Current (I _{OH})		0.1	5	μA	V _{OUT} = V _{DD}
POWER SUPPLY MONITOR					
V _{DD} Threshold Voltage		2.45	2.65	V	

Parameter	Min	Typ	Max	Unit ¹	Test Conditions/Comments
POWER REQUIREMENTS					
V _{DD} -to-GND Voltage	2.7	3.6		V	V _{DD} = 3.3 V, nominal
I _{DD} Current ⁴	100	120		μA	
I _{DD} Current Power-Down Mode ⁴	1	5		μA	Temperature ≤ 25°C
	3	10		μA	Temperature = 85°C

¹ Capacitance units: one picofarad (1 pF) = 1×10^{-12} farad (F); one femtofarad (1 fF) = 10^{-15} farad (F).

² The CAPDAC can be used to shift (offset) the input range. The total capacitance of the sensor can therefore be up to the sum of the CAPDAC value and the conversion input range. With the autoCAPDAC feature, the CAPDAC is adjusted automatically when the CDC input value is lower than 25% or higher than 75% of the CDC nominal input range.

³ Specification is not production tested but is supported by characterization data at initial product release.

⁴ Digital inputs equal to V_{DD} or GND.

TIMING SPECIFICATIONS

V_{DD} = 2.7 V to 3.6 V; GND = 0 V; Input Logic 0 = 0 V; Input Logic 1 = V_{DD}; -40°C to +85°C, unless otherwise noted.

Table 2.

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
CONVERTER					
Conversion Time			10	ms	Both channels, 5 ms per channel.
Wake-Up Time from Power-Down Mode ^{1,2}		0.15		ms	
Power-Up Time ^{1,3}		2		ms	
Reset Time ^{1,4}		2		ms	
SERIAL INTERFACE^{5,6}					
SCL Frequency	0	400		kHz	See Figure 2.
SCL High Pulse Width, t _{HIGH}	0.6			μs	
SCL Low Pulse Width, t _{LOW}	1.3			μs	
SCL, SDA Rise Time, t _R		0.3		μs	
SCL, SDA Fall Time, t _F		0.3		μs	
Hold Time (Start Condition), t _{HD;STA}	0.6			μs	After this period, the first clock is generated.
Setup Time (Start Condition), t _{SU;STA}	0.6			μs	Relevant for repeated start condition.
Data Setup Time, t _{SU;DAT}	0.1			μs	
Setup Time (Stop Condition), t _{SU;STO}	0.6			μs	
Data Hold Time (Master), t _{HD;DAT}	10			ns	
Bus-Free Time (Between Stop and Start Condition), t _{BUF}	1.3			μs	

¹ Specification is not production tested but is supported by characterization data at initial product release.

² Wake-up time is the maximum delay between the last SCL edge writing the configuration register and the start of conversion.

³ Power-up time is the maximum delay between the V_{DD} crossing the minimum level (2.7 V) and either the start of conversion or when ready to receive a serial interface command.

⁴ Reset time is the maximum delay between the last SCL edge writing the reset command and either the start of conversion or when ready to receive a serial interface command.

⁵ Sample tested during initial release to ensure compliance.

⁶ All input signals are specified with input rise/fall times = 3 ns, measured between the 10% and 90% points. Timing reference points at 50% for inputs and outputs. Output load = 10 pF.

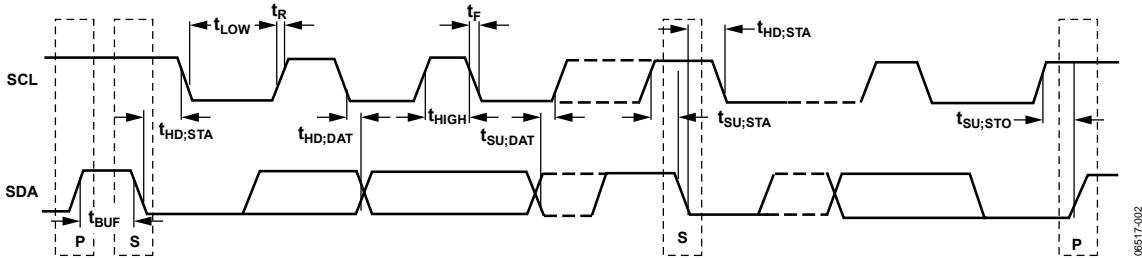


Figure 2. Serial Interface Timing Diagram

06517-002

ABSOLUTE MAXIMUM RATINGS

$T_A = 25^\circ\text{C}$, unless otherwise noted.

Table 3.

Parameter	Rating
Positive Supply Voltage V_{DD} to GND	-0.3 V to +3.9 V
Voltage on Any Input or Output to GND	-0.3 V to $V_{DD} + 0.3$ V
ESD Rating HBM (ESD Association Human Body Model, S5.1)	4 kV
ESD Rating FICDM (Field-Induced Charged Device Model)	1 kV
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Maximum Junction Temperature	150°C
MSOP Package	
θ_{JA} , Thermal Impedance-to-Air	206°C/W
θ_{JC} , Thermal Impedance-to-Case	44°C/W
Reflow Soldering (Pb-Free)	
Peak Temperature	260(+0/-5)°C
Time at Peak Temperature	10 sec to 40 sec

Stresses at or above those listed under Absolute Maximum Ratings may cause permanent damage to the product. This is a stress rating only; functional operation of the product at these or any other conditions above those indicated in the operational section of this specification is not implied. Operation beyond the maximum operating conditions for extended periods may affect product reliability.

ESD CAUTION



ESD (electrostatic discharge) sensitive device.
Charged devices and circuit boards can discharge without detection. Although this product features patented or proprietary protection circuitry, damage may occur on devices subjected to high energy ESD. Therefore, proper ESD precautions should be taken to avoid performance degradation or loss of functionality.

PIN CONFIGURATION AND FUNCTION DESCRIPTIONS

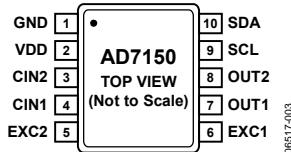


Figure 3. Pin Configuration

Table 4. Pin Function Descriptions

Pin No.	Mnemonic	Description
1	GND	Ground Pin.
2	VDD	Power Supply Voltage. This pin should be decoupled to GND using a low impedance capacitor, for example, 0.1 μF X7R multilayer ceramic.
3	CIN2	CDC Capacitive Input Channel 2. The measured capacitance (sensor) is connected between the EXC2 pin and the CIN2 pin. If not used, this pin can be left open circuit or connected to GND.
4	CIN1	CDC Capacitive Input Channel 1. The measured capacitance (sensor) is connected between the EXC1 pin and the CIN1 pin. If not used, this pin can be left open circuit or connected to GND.
5	EXC2	CDC Excitation Output Channel 2. The measured capacitance is connected between the EXC2 pin and the CIN2 pin. If not used, this pin should be left as an open circuit.
6	EXC1	CDC Excitation Output Channel 1. The measured capacitance is connected between the EXC1 pin and the CIN1 pin. If not used, this pin should be left as an open circuit.
7	OUT1	Logic Output Channel 1. A high level on this output indicates proximity detected on CIN1.
8	OUT2	Logic Output Channel 2. A high level on this output indicates proximity detected on CIN2.
9	SCL	Serial Interface Clock Input. Connects to the master clock line. Requires a pull-up resistor if not provided elsewhere in the system.
10	SDA	Serial Interface Bidirectional Data. Connects to the master data line. Requires a pull-up resistor if not provided elsewhere in the system.

TYPICAL PERFORMANCE CHARACTERISTICS

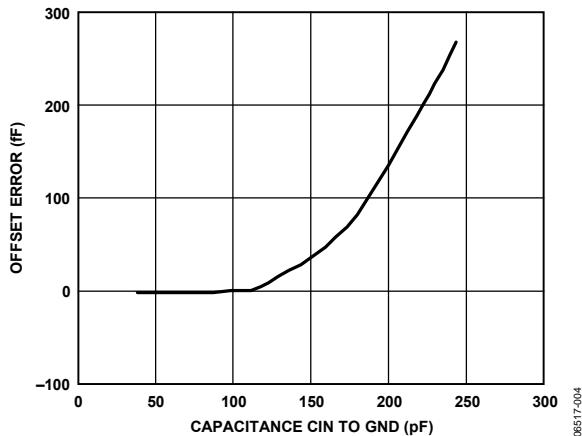


Figure 4. Capacitance Input Offset Error vs. Capacitance CIN to GND,
 $V_{DD} = 3.3\text{ V}$, EXC Pin Open Circuit

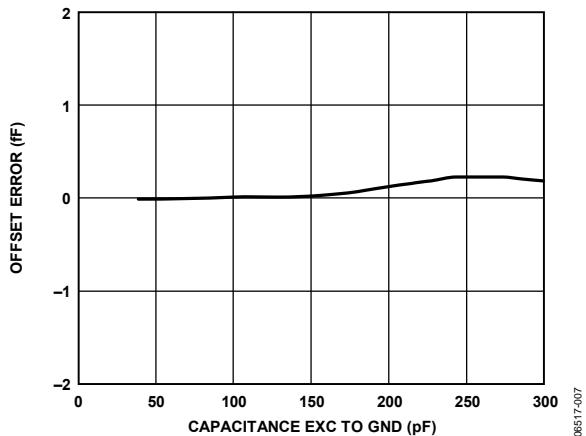


Figure 7. Capacitance Input Offset Error vs. Capacitance EXC to GND,
 $V_{DD} = 3.3\text{ V}$, CIN Pin Open Circuit

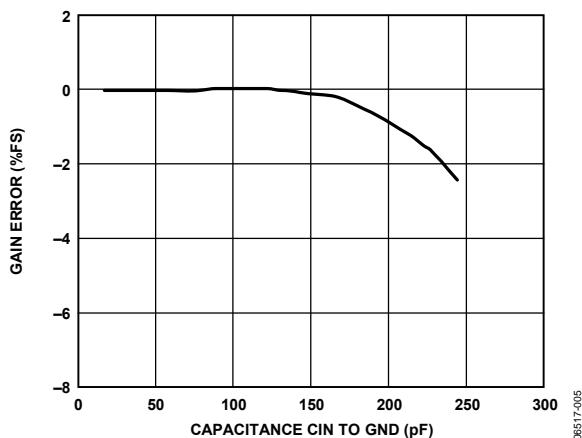


Figure 5. Capacitance Input Gain Error vs. Capacitance CIN to GND,
 $V_{DD} = 3.3\text{ V}$, CIN to EXC = 2 pF

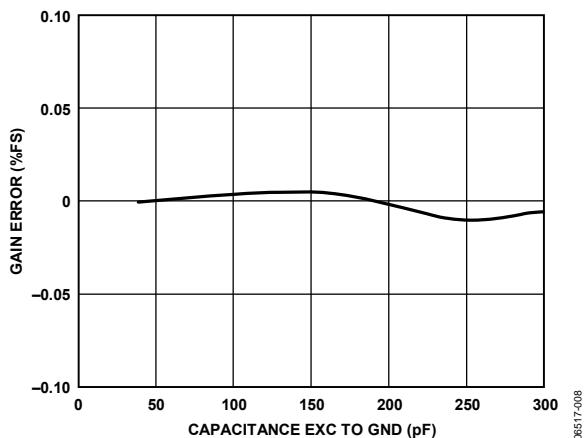


Figure 8. Capacitance Input Gain Error vs. Capacitance EXC to GND,
 $V_{DD} = 3.3\text{ V}$, CIN to EXC = 2 pF

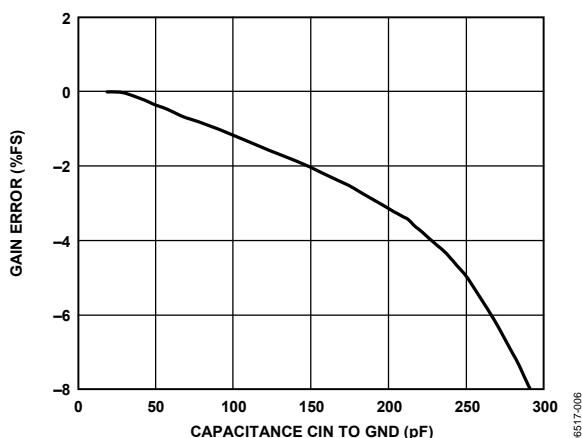


Figure 6. Capacitance Input Gain Error vs. Capacitance CIN to GND,
 $V_{DD} = 3.3\text{ V}$, CIN to EXC = 10 pF

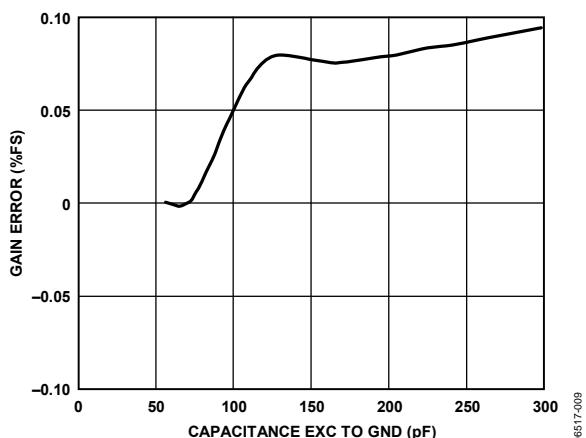


Figure 9. Capacitance Input Gain Error vs. Capacitance EXC to GND,
 $V_{DD} = 3.3\text{ V}$, CIN to EXC = 10 pF

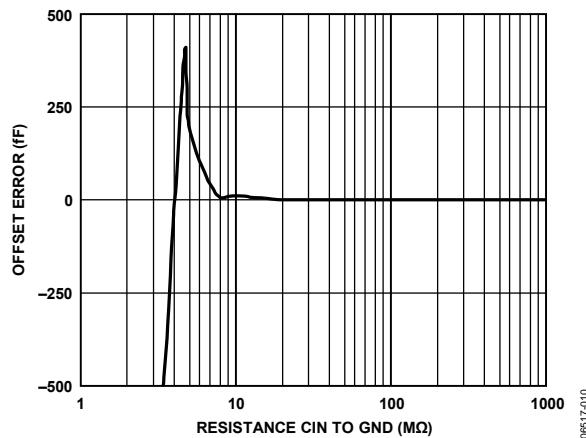


Figure 10. Capacitance Input Offset Error vs. Resistance CIN to GND,
 $V_{DD} = 3.3$ V, EXC Pin Open Circuit

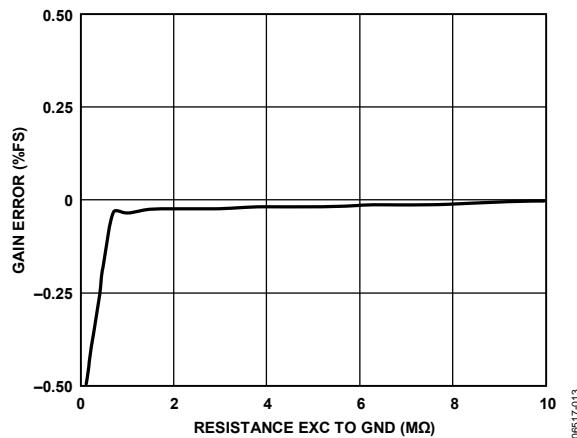


Figure 13. Capacitance Input Gain Error vs. Resistance EXC to GND,
 $V_{DD} = 3.3$ V, CIN to EXC = 2 pF

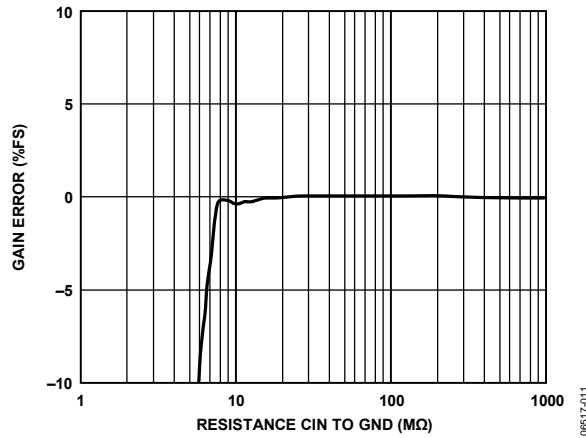


Figure 11. Capacitance Input Gain Error vs. Resistance CIN to GND,
 $V_{DD} = 3.3$ V, CIN to EXC = 2 pF



Figure 14. Capacitance Input Gain Error vs. Serial Resistance,
 $V_{DD} = 3.3$ V, CIN to EXC = 2 pF

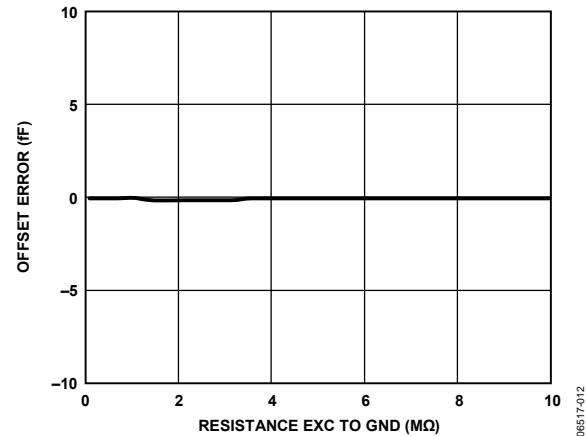


Figure 12. Capacitance Input Offset Error vs. Resistance EXC to GND,
 $V_{DD} = 3.3$ V, CIN Pin Open Circuit

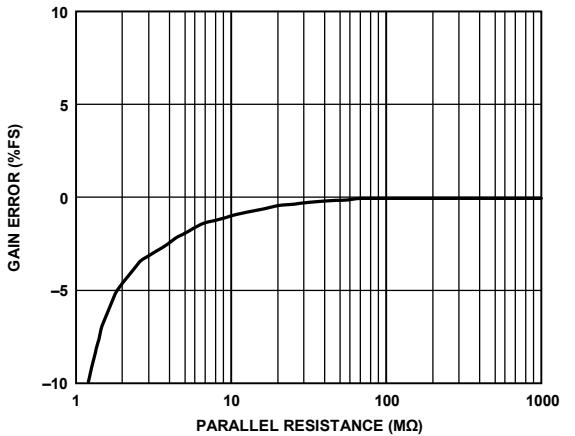
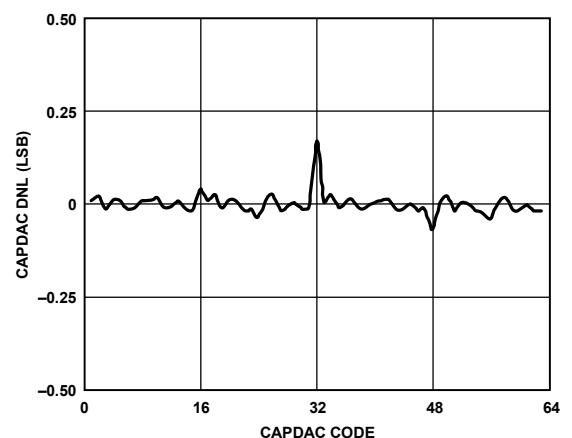
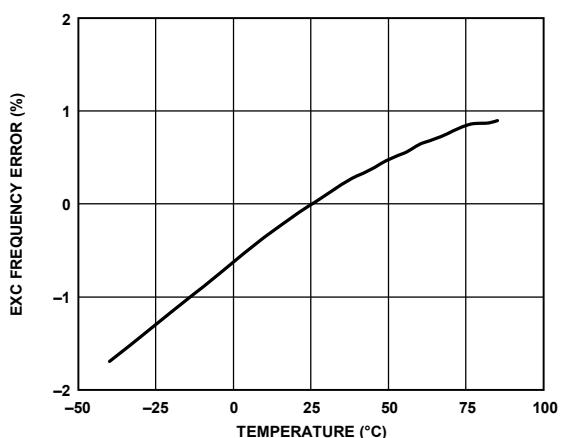
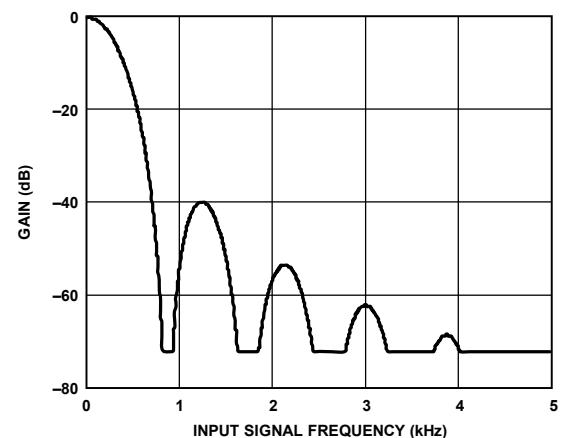
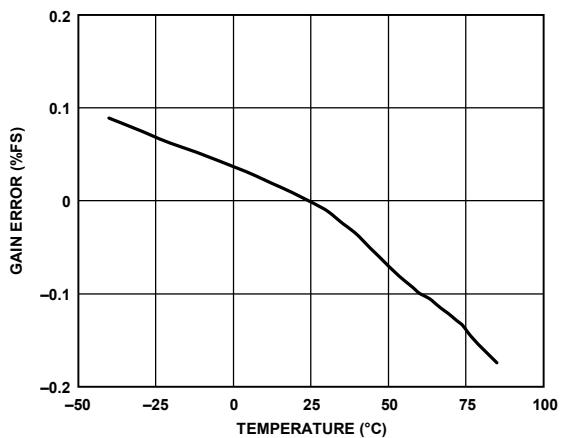
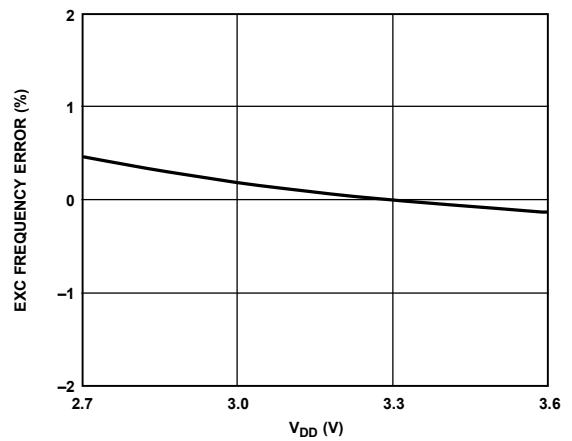
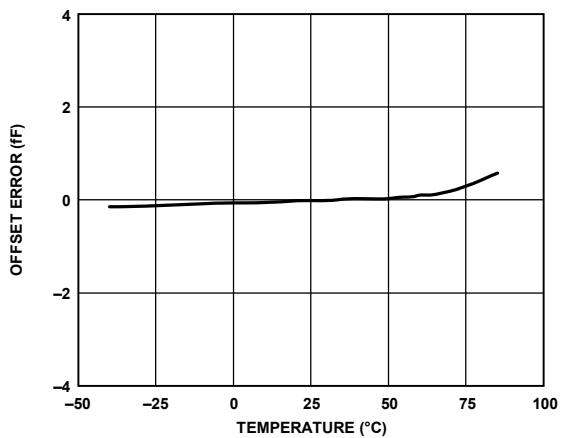


Figure 15. Capacitance Input Gain Error vs. Parallel Resistance,
 $V_{DD} = 3.3$ V, CIN to EXC = 2 pF



ARCHITECTURE AND MAIN FEATURES

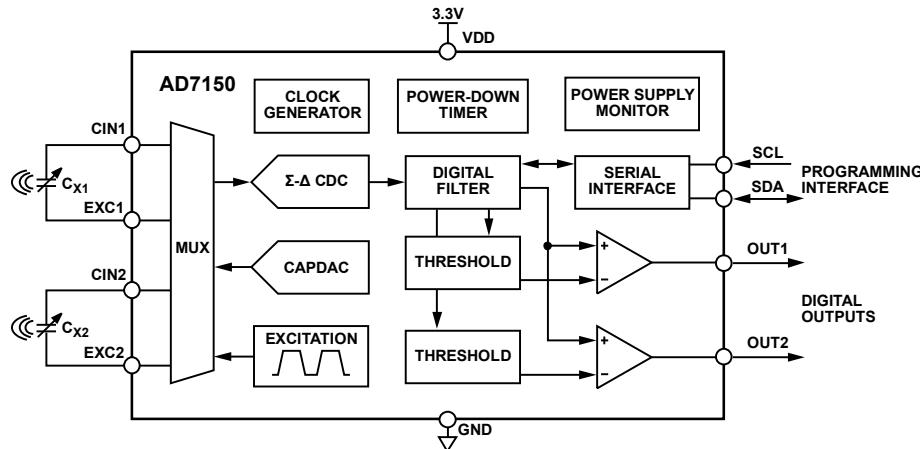


Figure 22. AD7150 Block Diagram

The AD7150 core is a high performance capacitance-to-digital converter (CDC) that allows the part to be interfaced directly to a capacitive sensor.

The comparators compare the CDC result with thresholds, either fixed or dynamically adjusted by the on-chip adaptive threshold algorithm engine. Thus, the outputs indicate a defined change in the input sensor capacitance.

The AD7150 also integrates an excitation source and CAPDAC for the capacitive inputs, an input multiplexer, a complete clock generator, a power-down timer, a power supply monitor, control logic, and an I²C®-compatible serial interface for configuring the part and accessing the internal CDC data and status, if required in the system (see Figure 22).

CAPACITANCE-TO-DIGITAL CONVERTER

Figure 23 shows the CDC simplified functional diagram. The converter consists of a second-order sigma delta ($\Sigma-\Delta$), charge balancing modulator and a third-order digital filter. The measured capacitance C_x is connected between an excitation source and the $\Sigma-\Delta$ modulator input. The excitation signal is applied on the C_x during the conversion, and the modulator continuously samples the charge going through the C_x . The digital filter processes the modulator output, which is a stream of 0s and 1s containing the information in 0 and 1 density. The data is processed by the adaptive threshold engine and output comparators; the data can be also read through the serial interface.

The AD7150 is designed for floating capacitive sensors. Therefore, both C_x plates have to be isolated from ground or any other fixed potential node in the system.

The AD7150 features slew rate limiting on the excitation voltage output, which decreases the energy of higher harmonics on the excitation signal and dramatically improves the system electromagnetic compatibility (EMC).

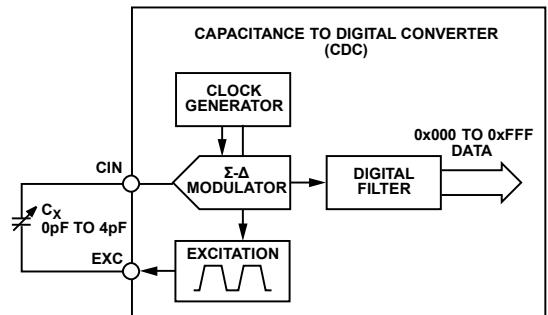


Figure 23. CDC Simplified Block Diagram

CAPDAC

The AD7150 CDC core maximum full-scale input range is 4 pF. However, the part can accept a higher capacitance on the input, and the offset (nonchanging component) capacitance of up to 10 pF can be balanced by a programmable on-chip CAPDAC.

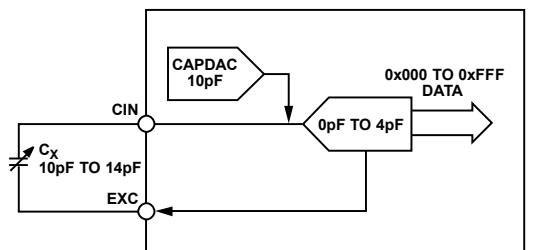


Figure 24. Using CAPDAC

The CAPDAC can be understood as a negative capacitance connected internally to the CIN pin. The CAPDAC has a 6-bit resolution and a monotonic transfer function. Figure 24 shows how to use the CAPDAC to shift the CDC 4 pF input range to measure capacitance between 10 pF and 14 pF.

COMPARATOR AND THRESHOLD MODES

The AD7150 comparators and their thresholds can be programmed to operate in several different modes. In an adaptive mode, the threshold is dynamically adjusted and the comparator output indicates fast changes and ignores slow changes in the input (sensor) capacitance. Alternatively, the threshold can be programmed as a constant (fixed) value, and the output then indicates any change in the input capacitance that crosses the defined fixed threshold.

The AD7150 logic output (active high) indicates either a positive or a negative change in the input capacitance, in both adaptive and fixed threshold modes (see Figure 25 and Figure 26).

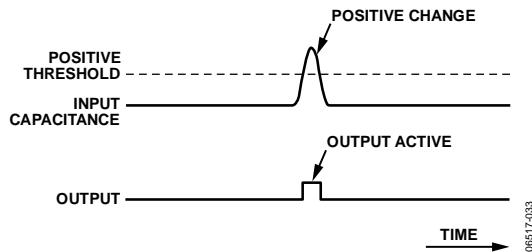


Figure 25. Positive Threshold Mode
Indicates Positive Change in Input Capacitance

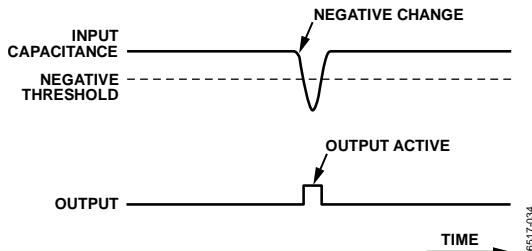


Figure 26. Negative Threshold Mode
Indicates Negative Change in Input Capacitance

Additionally, for the adaptive mode only, the comparators can work as window comparators, indicating input either inside or outside a selected sensitivity band (see Figure 27 and Figure 28).

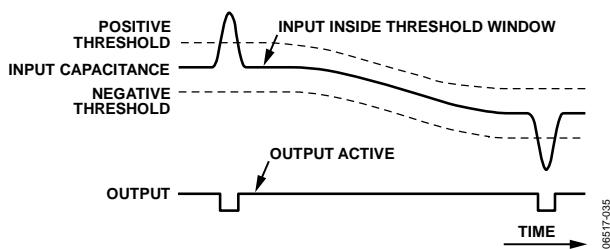


Figure 27. In-Window (Adaptive) Threshold Mode

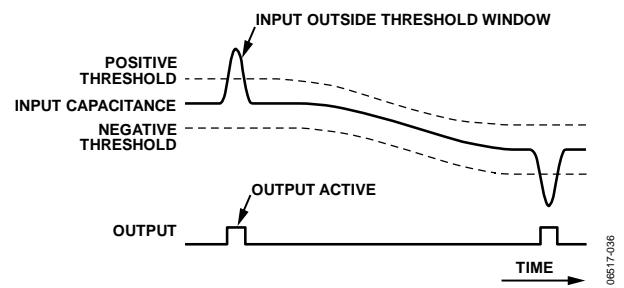


Figure 28. Out-Window (Adaptive) Threshold Mode

ADAPTIVE THRESHOLD

In an adaptive mode, the thresholds are dynamically adjusted, ensuring indication of fast changes (for example, an object moving close to a capacitive proximity sensor) and eliminating slow changes in the input (sensor) capacitance, usually caused by environment changes such as humidity or temperature or changes in the sensor dielectric material over time (see Figure 29).

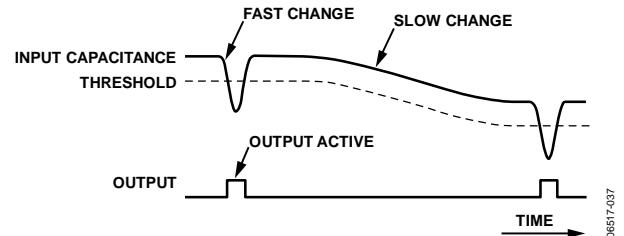


Figure 29. Adaptive Threshold
Indicates Fast Changes and Eliminates Slow Changes in Input Capacitance

DATA AVERAGE

The adaptive threshold algorithm is based on an average calculated from previous CDC output data. The response of the average to an input capacitance step change (more exactly, response to the change in the CDC output data) is an exponential settling curve, which can be characterized by the following equation:

$$\text{Average}(N) = \text{Average}(0) + \text{Change}(1 - e^{N / \text{TimeConst}})$$

where:

$\text{Average}(N)$ is the value of average N complete CDC conversion cycles after a step change on the input.

$\text{Average}(0)$ is the value before the step change.

TimeConst can be selected in the range between 2 and 65,536, in steps of power of 2, by programming the ThrSettling bits in the setup registers.

See Figure 30 and the Register Descriptions section.

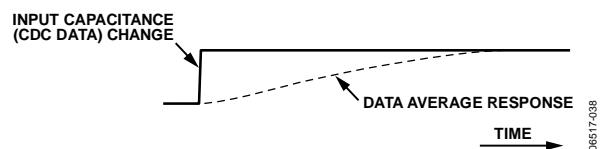


Figure 30. Data Average Response to Data Step Change

SENSITIVITY

In adaptive threshold mode, the output comparator threshold is set as a defined distance (sensitivity) above the data average, below the data average, or both, depending on the selected threshold mode of operation (see Figure 31). The sensitivity value is programmable in the range 0 to 255 LSBs of the 12-bit CDC converter (see the Register Descriptions section).

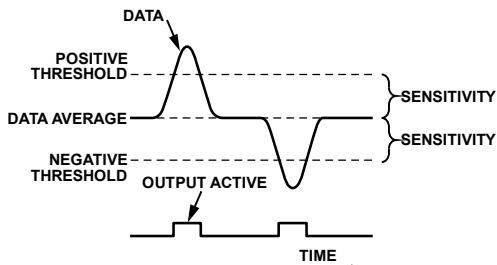


Figure 31. Threshold Sensitivity

08517-039

The timeout can be set independently for approaching (for change in data toward the threshold) and for receding (for change in data away from the threshold). See Figure 34, Figure 35, and the Register Descriptions section.

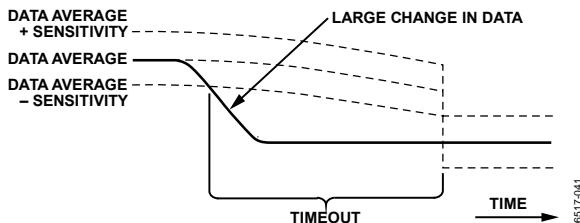


Figure 33. Threshold Timeout After a Large Change in CDC Data

08517-041

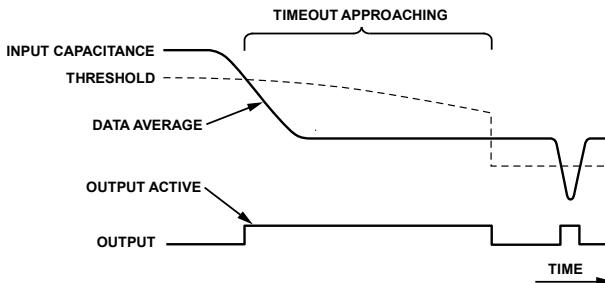


Figure 34. Approaching Timeout in Negative Threshold Mode Shortens False Output Trigger

08517-042

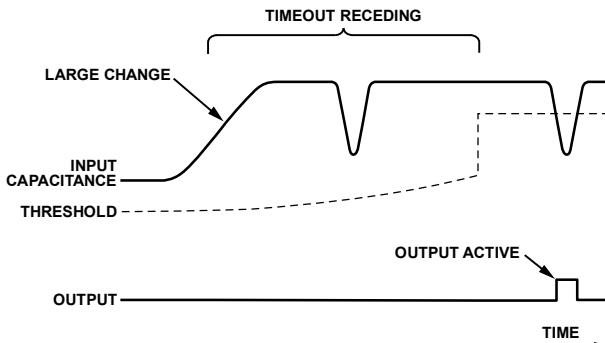


Figure 35. Positive Timeout in Negative Threshold Mode Shortens Period of Missing Output Trigger

08517-043

HYSTeresis

In adaptive threshold mode, the comparator features hysteresis. The hysteresis is fixed to one-fourth of the threshold sensitivity and can be programmed on or off. The comparator does not have hysteresis in the fixed threshold mode.

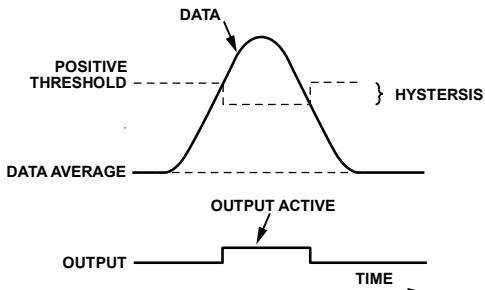


Figure 32. Threshold Hysteresis

08517-040

TIMEOUT

In the case of a large, long change in the capacitive input, when the data average adapting to a new condition may take too long, a timeout can be set.

The timeout becomes active (counting) when the CDC data goes outside the band of data average \pm sensitivity. When the timeout elapses (a defined number of CDC conversions is counted), the data average (and thus the thresholds), is forced to follow the new CDC data value immediately (see Figure 33).

AUTOCAPDAC ADJUSTMENT

In adaptive threshold mode, the part can dynamically adjust the CAPDAC to keep the CDC in an optimal operating capacitive range. When the AutoDAC function is enabled, the CAPDAC value is automatically incremented when the data average exceeds three-fourths of the CDC full range, and the CAPDAC value is decremented when the data average goes below one-fourth of the CDC full range. The AutoDAC increment or decrement step depends on the selected CDC capacitive input range. See the Setup Registers section.

POWER-DOWN TIMER

In power sensitive applications, the **AD7150** can be set to automatically enter power-down mode after a programmed period of time in which the outputs have not been activated. The **AD7150** can be then returned to a normal operational mode either via the serial interface or by the power supply off/on sequence.

POWER SUPPLY MONITOR

When the **AD7150** V_{DD} power supply voltage drops below a defined level needed for correct CDC operation, the on-chip power supply monitor stops the adaptive threshold logic and holds it in reset. After the V_{DD} reaches the required level, the threshold logic is released, and the data average is reset to the value of the first conversion finished at the correct power supply voltage.

This feature prevents the adaptive threshold from being set incorrectly after a very slow rise of the V_{DD} voltage or from being corrupted by accidental drops in the V_{DD} voltage.

The other **AD7150** functions continue working below the power supply monitor threshold, down to approximately 1.0 V to 1.8 V, the exact level depending on the manufacturing process variation. In the region of the low V_{DD} voltage, the part is still accessible via the serial interface and continues conversion. However, the conversion results may be incorrect and, therefore, the data should not be considered valid if the part operates below the power supply monitor threshold.

The status of the power supply monitor can be determined by reading the PwrDown bit in the **AD7150** status register.

REGISTER DESCRIPTIONS

Table 5. Register Summary

Register	Pointer		R/W	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0						
	(Dec)	(Hex)		Default Value													
Status	0	0x00	R	PwrDown	<u>DacStep2</u>	OUT2	<u>DacStep1</u>	OUT1	C1/C2	<u>RDY2</u>	<u>RDY1</u>						
				0	1	0	1	0	0	1	1						
Ch1 Data High	1	0x01	R	0x00													
Ch1 Data Low	2	0x02	R	0x00													
Ch2 Data High	3	0x03	R	0x00													
Ch2 Data Low	4	0x04	R	0x00													
Ch1 Average High	5	0x05	R	0x00													
Ch1 Average Low	6	0x06	R	0x00													
Ch2 Average High	7	0x07	R	0x00													
Ch2 Average Low	8	0x08	R	0x00													
Ch1 Sensitivity Ch1 Threshold High	9	0x09	R/W	Ch1 Sensitivity (in adaptive threshold mode)/Threshold High Byte (in fixed threshold mode)													
				0x08													
Ch1 Timeout Ch1 Threshold Low	10	0x0A	R/W	Ch1 Timeout (in adaptive threshold mode)/Threshold Low Byte (in fixed threshold mode)													
				0x86													
Ch1 Setup	11	0x0B	R/W	RngH1	RngL1	–	Hyst1	ThrSettling1 (4-bit value)									
				0	0	0	0	0x0B									
Ch2 Sensitivity Ch2 Threshold High	12	0x0C	R/W	Ch2 Sensitivity (in adaptive threshold mode)/Threshold High Byte (in fixed threshold mode)													
				0x08													
Ch2 Timeout Ch2 Threshold Low	13	0x0D	R/W	Ch2 Timeout (in adaptive threshold mode)/Threshold Low Byte (in fixed threshold mode)													
				0x86													
Ch2 Setup	14	0x0E	R/W	RngH2	RngL2	–	Hyst2	ThrSettling2 (4-bit value)									
				0	0	0	0	0x0B									
Configuration	15	0x0F	R/W	ThrFixed	ThrMD1	ThrMD0	EnCh1	EnCh2	MD2	MD1	MD0						
				0	0	0	1	1	0	0	1						
Power-Down Timer	16	0x10	R/W	–	–	Power-Down Timeout (6-bit value)											
				0	0	0x00											
Ch1 CAPDAC	17	0x11	R/W	DacEn1	DacAuto1	DacValue1 (6-bit value)											
				1	1	0x00											
Ch2 CAPDAC	18	0x12	R/W	DacEn2	DacAuto2	DacValue2 (6-bit value)											
				1	1	0x00											
Serial Number 3	19	0x13	R	Serial Number – Byte 3 (MSB)													
Serial Number 2	20	0x14	R	Serial Number – Byte 2													
Serial Number 1	21	0x15	R	Serial Number – Byte 1													
Serial Number 0	22	0x16	R	Serial Number – Byte 0 (LSB)													
Chip ID	23	0x17	R	Chip Identification Code													

STATUS REGISTER**Address Pointer 0x00****8 Bits, Read-Only, Default Value 0x53 Before Conversion, 0x54 After Conversion**

The status register indicates the status of the part. The register can be read via the 2-wire serial interface to query the status of the outputs, check the CDC finished conversion, and check whether the CAPDAC has been changed by the autoCAPDAC function.

Table 6. Status Register Bit Map

Bit	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Mnemonic	PwrDown	DacStep2	OUT2	DacStep1	OUT1	C1/C2	RDY2	RDY1
Default	0	1	0	1	0	0	1	1

Table 7. Status Register Bit Descriptions

Bit	Mnemonic	Description
7	PwrDown	PwrDown = 1 indicates that the part is in a power-down mode or that the part V_{DD} is below the power supply monitor threshold voltage.
6	DacStep2	DacStep2 = 0 indicates that the Ch2 CAPDAC value was changed after the last CDC conversion as part of the AutoDac function. The bit value is updated after each finished CDC conversion on this channel.
5	OUT2	OUT2 = 1 indicates that the Ch2 data (CIN2 capacitance) crossed the threshold, according to the selected comparator mode of operation. The bit value is updated after each finished CDC conversion on this channel.
4	DacStep1	DacStep1 = 0 indicates that the Ch1 CAPDAC value was changed during the last conversion as part of the AutoDac function. The bit value is updated after each finished CDC conversion on this channel.
3	OUT1	OUT1 = 1 indicates that the Ch1 data (CIN1 capacitance) crossed the threshold, according to the selected comparator mode of operation. The bit value is updated after each finished CDC conversion on this channel.
2	C1/C2	The C1/C2 = 0 indicates that the last finished CDC conversion was on Channel 1. The C1/C2 = 1 indicates that the last finished CDC conversion was on Channel 2.
1	RDY2	RDY2 = 0 indicates a finished CDC conversion on Ch2. The bit is reset back to 1 when the Ch2 data register is read via the serial interface or after the part reset or power-up.
0	RDY1	RDY1 = 0 indicates a finished CDC conversion on Ch1. The bit is reset back to 1 when the Ch1 data register is read via serial interface or after the part reset or power-up.

DATA REGISTERS

Ch1 Address Pointer 0x01, 0x02

Ch2 Address Pointer 0x03, 0x04

16 Bits, Read-Only, Default Value 0x0000

Data from the last complete capacitance-to-digital conversion reflects the capacitance on the input. Only the 12 MSBs (most significant bits) of the data registers are used for the CDC result. The 4 LSBs (least significant bits) are always 0, as shown in Figure 36.

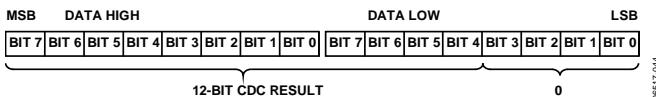


Figure 36. CDC Data Register

The nominal AD7150 CDC transfer function (an ideal transfer function excluding offset and/or gain error) maps the input capacitance between zero scale and full scale to output data codes between 0x3000 and 0xCFF0 only (see Table 8).

Table 8. AD7150 Capacitance-to-Data Mapping

Data	Input Capacitance
0x0000	Not valid, underrange
0x3000	Zero-scale (0 pF)
0x8000	Mid-scale (+1 pF)
0xCFF0	Full-scale (+2 pF)
0xFFFF	Not valid, overrange

The input capacitance can be calculated from the output data using the following equation:

$$C(\text{pF}) = \frac{\text{Data} - 12288}{40944} \times \text{Input_Range}$$

where *Input_Range* = 4 pF, 2 pF, 1 pF, or 0.5 pF.

The following is the same equation written with hexadecimal numbers:

$$C(\text{pF}) = \frac{\text{Data} - 0x3000}{0x9FF0} \times \text{Input_Range}$$

A data register is updated after a finished conversion on the capacitive channel, with one exception: when the serial interface read operation from the data register is in progress, the data register is not updated and the new capacitance conversion result is lost.

The stop condition on the serial interface is considered to be the end of the read operation. Therefore, to prevent incorrect data reading through the serial interface, the two bytes of a data register should be read sequentially using the register address pointer auto-increment feature of the serial interface.

AVERAGE REGISTERS

Ch1 Address Pointer 0x05, 0x06

Ch2 Address Pointer 0x07, 0x08

16 Bits, Read-Only, Default Value 0x0000

These registers show the average calculated from the previous CDC data. The 12-bit CDC result corresponds to the 12 MSBs of the average register.

The settling time of the average can be set by programming the ThrSettling bits in the setup registers. The average register is overwritten directly with the CDC output data, that is, the history is forgotten if the timeout is enabled and elapses.

FIXED THRESHOLD REGISTERS

Ch1 Address Pointer 0x09, 0x0A

Ch2 Address Pointer 0x0C, 0x0D

16 Bits, Read/Write, Factory Preset 0x0886

A constant threshold for the output comparator in the fixed threshold mode can be set using these registers. The 12-bit CDC result corresponds to the 12 MSBs of the threshold register. The fixed threshold registers share the address pointer and location on-chip with the sensitivity and timeout registers. The fixed threshold registers are not accessible in the adaptive threshold mode.

SENSITIVITY REGISTERS

Ch1 Address Pointer 0x09

Ch2 Address Pointer 0x0C

8 Bits, Read/Write, Factory Preset 0x08

Sensitivity registers set the distance of the positive threshold above the data average, and the distance of the negative threshold below the data average, in the adaptive threshold mode.

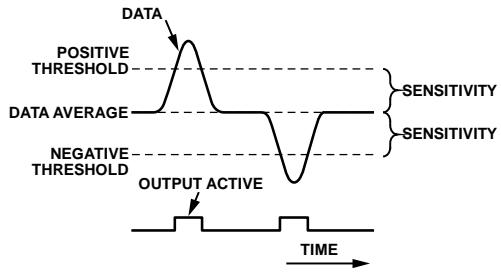


Figure 37. Threshold Sensitivity

The sensitivity is an 8-bit value and is mapped to the lower eight bits of the 12-bit CDC data, that is, it corresponds to the 16-bit data register as shown in Figure 38.

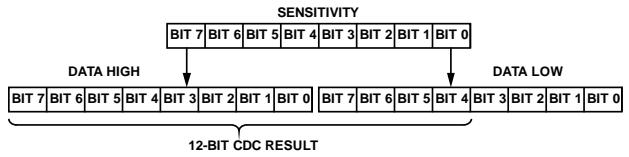


Figure 38. Relation Between Sensitivity Register and CDC Data Register

TIMEOUT REGISTERS

Ch1 Address Pointer 0x0A

Ch2 Address Pointer 0x0D

8 Bits, Read/Write, Factory Preset 0x86

Table 9. Timeout Register Bit Map

Bit	Bits [7:4]	Bits [3:0]
Mnemonic	TimeOutApr	TimeOutRec
Default	0x08	0x06

These registers set timeouts for the adaptive threshold mode.

The approaching timeout starts when the CDC data crosses the data average \pm sensitivity band toward the threshold, according to the selected positive, negative, or window threshold mode.

The approaching timeout elapses after the number of conversion cycles equals $2^{\text{TimeOutApr}}$, where TimeOutApr is the value of the four most significant bits of the timeout register.

The receding timeout starts when the CDC data crosses the data average \pm sensitivity band away from the threshold, according to the selected positive or negative threshold mode. The receding timeout is not used in the window threshold mode. The receding timeout elapses after the number of conversion cycles equals $2^{\text{TimeOutRec}}$, where TimeOutRec is the value of the four least significant bits of the timeout register.

When either the approaching or receding timeout elapses (that is, after the defined number of CDC conversions is counted), the data average (and thus the thresholds) is forced to follow the new CDC data value immediately.

When the timeout register equals 0, timeouts are disabled.

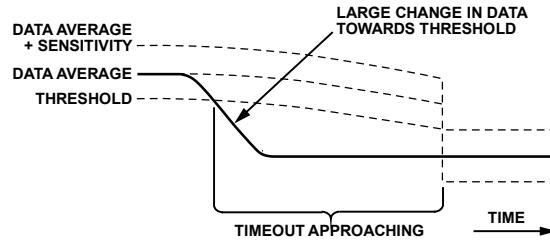


Figure 39. Threshold Timeout Approaching
After a Large Change in CDC Data Toward Threshold

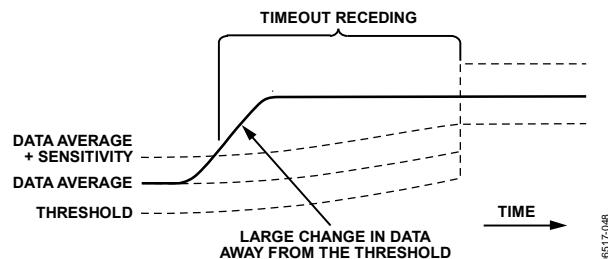


Figure 40. Threshold Timeout Receding
After a Large Change in CDC Data Away from Threshold

SETUP REGISTERS

Ch1 Address Pointer 0x0B

Ch2 Address Pointer 0x0E

8 Bits, Read/Write, Factory Preset 0x0B

Table 10. Setup Registers Bit Map

Bit	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Mnemonic	RngH	RngL	-	Hyst		ThrSettling (4-Bit Value)		
Default	0	0	0	0			0x0B	

Table 11. Setup Registers Bit Descriptions

Bit	Mnemonic	Description
7 6	RngH RngL	Range bits set the CDC input range and determine the step for the AutoDAC function.
		RngH RngL Capacitive Input Range (pF) AutoDAC Step (CAPDAC LSB)
		0 0 2 4
		0 1 0.5 1
		1 0 1 2
		1 1 4 8
5	-	This bit should be 0 for the specified operation.
4	Hyst	Hyst = 1 disables hysteresis in adaptive threshold mode. This bit has no effect in fixed threshold mode; hysteresis is always disabled in the fixed threshold mode.
3 2 1 0	ThrSettling	Determines the settling time constant of the data average and thus the settling time of the adaptive thresholds. The response of the average to an input capacitance step change (that is, response to the change in the CDC output data) is an exponential settling curve characterized by the following equation: $\text{Average}(N) = \text{Average}(0) + \text{Change}(1 - e^{N / \text{TimeConst}})$ <p>where: $\text{Average}(N)$ is the value of average N complete CDC conversion cycles after a step change on the input. $\text{Average}(0)$ is the value before the step change. TimeConst can be selected in the range between 2 and 65,536 conversion cycle multiples, in steps of power of 2, by programming the ThrSettling bits.</p> $\text{TimeConst} = 2^{(\text{ThrSettling} + 1)}$ <p>See Figure 41.</p>

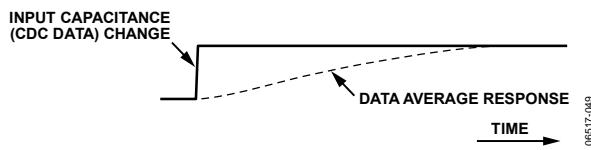


Figure 41. Data Average Response to Data Step Change

06517-09

CONFIGURATION REGISTER**Address Pointer 0x0F****8 Bits, Read/Write, Factory Preset 0x19****Table 12. Configuration Register Bit Map**

Bit	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Mnemonic	ThrFixed	ThrMD1	ThrMD0	EnCh1	EnCh2	MD2	MD1	MD0
Default	0	0	0	1	1	0	0	1

Table 13. Configuration Register Bit Descriptions

Bit	Mnemonic	Description					
7	ThrFixed	ThrFixed = 1 sets the fixed threshold mode. The outputs reflect comparison of data and a fixed (constant) value of the threshold registers. ThrFixed = 0 sets the adaptive threshold mode. The outputs reflect comparison of data to the adaptive thresholds. The adaptive threshold is set dynamically, based on the history of the previous data.					
6 5	ThrMD1 ThrMD0	These bits set the output comparators mode.					
		ThrMD1	ThrMD0	Threshold Mode	Output Active When		
		0	0	Negative	data < average – sensitivity	Data < Threshold	
		0	1	Positive	data > average + sensitivity	Data > Threshold	
		1	0	In-Window	data > average – sensitivity AND data < average + sensitivity	–	
		1	1	Out-Window	data < average – sensitivity OR data > average + sensitivity	–	
4	EnCh1	Enables conversion on Channel 1.					
3	EnCh2	Enables conversion on Channel 2.					
2 1 0	MD2 MD1 MD0	Converter mode of operation setup.					
		MD2	MD1	MD0	Mode	Description	
		0	0	0	Idle	Part is fully powered up but performing no conversion.	
		0	0	1	Continuous Conversion	Part is repeatedly performing conversions on the enabled channel(s). If two channels are enabled, the part is sequentially switching between them.	
		0	1	0	Single Conversion	Part performs a single conversion on the enabled channel. If two channels are enabled, the part performs two conversions, one on each channel. After finishing the conversion(s), the part goes to the idle mode.	
		0	1	1	Power-Down	Powers down the on-chip circuits, except the digital interface.	
		1	X	X	Reserved	Do not use these modes.	

POWER-DOWN TIMER REGISTER

Address Pointer 0x10

8 Bits, Read/Write, Factory Preset 0x00

Table 14. Power-Down Timer Register Bit Map

Bit	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
Mnemonic	–	–	Power-Down Timeout (6-Bit Value)						
Default	0	0	0x00						

Table 15. Power-Down Timer Register Bit Descriptions

Bit	Mnemonic	Description
[7:6]	–	These bits must be 0 for proper operation.
[5:0]	Power-Down Timeout	Defines period duration of the power-down timeout. If the output comparator outputs have not been activated during the programmed period, the part enters power-down mode automatically. The part can be then returned to a normal operational mode either via the serial interface or by the power supply off/on sequence. The period is programmable in steps of four hours. For example, setting the value to 0x06 sets the duration to 24 hours. The maximum value of 0x3F corresponds to approximately 10.5 days. The value of 0x00 disables the power-down timeout, and the part does not enter power-down mode automatically.

CAPDAC REGISTERS

Ch1 Address Pointer 0x11

Ch2 Address Pointer 0x12

8 Bits, Read/Write, Factory Preset 0x00

Table 16. CAPDAC Registers Bit Map

Bit	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
Mnemonic	DacEn	DacAuto	DacValue (6-Bit Value)						
Default	1	1	0x00						

Table 17. CAPDAC Registers Bit Descriptions

Bit	Mnemonic	Description
7	DacEn	DacEn = 1 enables capacitive DAC.
6	DacAuto	DacAuto = 1 enables the AutoDAC function in the adaptive threshold mode. When the AutoDAC function is enabled, the part dynamically adjusts the CAPDAC to keep the CDC in an optimal operating capacitive range. The CAPDAC value is automatically incremented when the data average exceeds $\frac{3}{4}$ of the CDC full range, and the CAPDAC value is decremented when the data average goes below $\frac{1}{4}$ of the CDC full range. The AutoDAC increment or decrement step depends on the selected CDC capacitive input range. Bit has no effect in fixed threshold mode; the AutoDAC function is always disabled in the fixed threshold mode.
[5:0]	DacValue	CAPDAC value, Code 0x00 \approx 0 pF, Code 0x3F \approx CAPDAC full range.

SERIAL NUMBER REGISTER

Address Pointer 0x13, 0x14, 0x15, 0x16

32 Bits, Read-Only, 0XXXX

This register holds a serial number that gives a unique ID that allows full die traceability when used in conjunction with the assembly date code.

CHIP ID REGISTER

Address Pointer 0x17

8 Bits, Read-Only, 0XX

This register holds the chip identification code, used in factory manufacturing and testing.

SERIAL INTERFACE

The AD7150 supports an I²C-compatible, 2-wire serial interface. The two wires on the serial bus (interface) are called SCL (clock) and SDA (data). These two wires carry all addressing, control, and data information one bit at a time over the bus to all connected peripheral devices. The SDA wire carries the data, while the SCL wire synchronizes the sender and receiver during the data transfer. The devices on the bus are classified as either master or slave devices. A device that initiates a data transfer message is called a master, while a device that responds to this message is called a slave.

To control the AD7150 device on the bus, the following protocol must be followed. First, the master initiates a data transfer by establishing a start condition, defined by a high-to-low transition on SDA while SCL remains high. This indicates that the start byte follows. This 8-bit start byte is made up of a 7-bit address plus an R/W bit indicator.

All peripherals connected to the bus respond to the start condition and shift in the next eight bits (7-bit address + R/W bit). The bits arrive MSB first. The peripheral that recognizes the transmitted address responds by pulling the data line low during the ninth clock pulse. This is known as the acknowledge bit. All other devices withdraw from the bus at this point and maintain an idle condition. An exception to this is the general call address, which is described in the General Call section. In the idle condition, the device monitors the SDA and SCL lines waiting for the start condition and the correct address byte.

The R/W bit determines the direction of the data transfer. A Logic 0 LSB in the start byte means that the master writes information to the addressed peripheral. In this case, the AD7150 becomes a slave receiver. A Logic 1 LSB in the start byte means that the master reads information from the addressed peripheral. In this case, the AD7150 becomes a slave transmitter. In all instances, the AD7150 acts as a standard slave device on the serial bus.

The start byte address for the AD7150 is 0x90 for a write and 0x91 for a read.

READ OPERATION

When a read is selected in the start byte, the register that is currently addressed by the address pointer is transmitted to the SDA line by the AD7150. This is then clocked out by the master device, and the AD7150 awaits an acknowledge from the master.

If an acknowledge is received from the master, the address auto-incrementer automatically increments the address pointer register and outputs the next addressed register content to the SDA line for transmission to the master. If no acknowledge is received, the AD7150 returns to the idle state and the address pointer is not incremented. The address pointers' auto-incremener allows block data to be written to or read from the starting address and subsequent incremental addresses.

In continuous conversion mode, the address pointers' auto-incremener should be used for reading a conversion result. This means that the two data bytes should be read using one multibyte read transaction rather than two separate single byte transactions. The single byte data read transaction may result in the data bytes from two different results being mixed. The same applies for four data bytes if both capacitive channels are enabled.

The user can also access any unique register (address) on a one-to-one basis without having to update all the registers. The address pointer register contents cannot be read.

If an incorrect address pointer location is accessed or if the user allows the auto-incremener to exceed the required register address, the following applies:

- In read mode, the AD7150 continues to output various internal register contents until the master device issues a no acknowledge, start, or stop condition. The address pointers' auto-incremener contents are reset to point to the status register at the 0x00 address when a stop condition is received at the end of a read operation. This allows the status register to be read (polled) continually without having to constantly write to the address pointer.
- In write mode, the data for the invalid address is not loaded into the AD7150 registers, but an acknowledge is issued by the AD7150.

WRITE OPERATION

When a write is selected, the byte following the start byte is always the register address pointer (subaddress) byte, which points to one of the internal registers on the AD7150. The address pointer byte is automatically loaded into the address pointer register and acknowledged by the AD7150. After the address pointer byte acknowledge, a stop condition, a repeated start condition, or another data byte can follow from the master. A stop condition is defined by a low-to-high transition on SDA while SCL remains high. If a stop condition is encountered by the AD7150, it returns to its idle condition and the address pointer is reset to 0x00.

If a data byte is transmitted after the register address pointer byte, the AD7150 loads this byte into the register that is currently addressed by the address pointer register and sends an acknowledge, and the address pointer auto-incremener automatically increments the address pointer register to the next internal register address. Thus, subsequent transmitted data bytes are loaded into sequentially incremented addresses.

If a repeated start condition is encountered after the address pointer byte, all peripherals connected to the bus respond exactly as outlined previously for a start condition; that is, a repeated start condition is treated the same as a start condition. When a master device issues a stop condition, it relinquishes control of the bus, allowing another master device to take control of the bus. Therefore, a master wanting to retain control of the bus issues successive start conditions known as repeated start conditions.

AD7150 RESET

To reset the AD7150 without having to reset the entire serial bus, an explicit reset command is provided. This uses a particular address pointer word as a command word to reset the part and upload all default settings. The AD7150 does not respond to the serial bus commands (do not acknowledge) during the default values upload for approximately 2 ms.

The reset command address word is 0xBF.

GENERAL CALL

When a master issues a slave address consisting of seven 0s with the eighth bit (R/W bit) set to 0, this is known as the general call address. The general call address is for addressing every device connected to the serial bus. The AD7150 acknowledges this address and reads in the following data byte.

If the second byte is 0x06, the AD7150 is reset, completely uploading all default values. The AD7150 does not respond to the serial bus commands (do not acknowledge) during the default values upload for approximately 2 ms.

The AD7150 does not acknowledge any other general call commands.

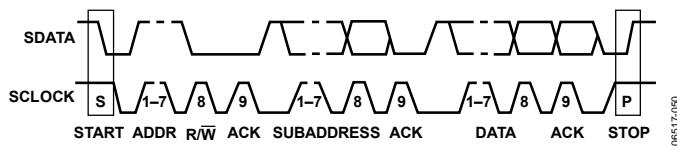


Figure 42. Bus Data Transfer

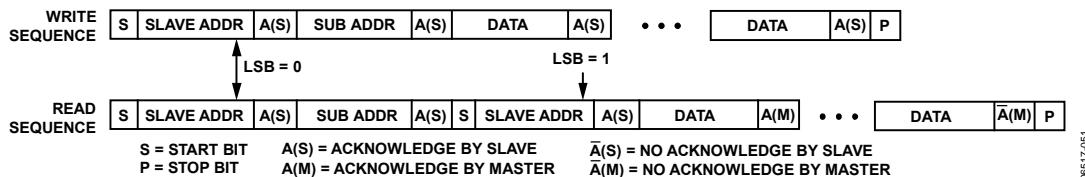


Figure 43. Write and Read Sequences

HARDWARE DESIGN CONSIDERATIONS

OVERVIEW

The AD7150 is an interface to capacitive sensors.

On the input side, the sensor (C_x) can be connected directly between the AD7150 EXC and CIN pins. The way it is connected and the electrical parameters of the sensor connection, such as parasitic resistance or capacitance, can affect the system performance. Therefore, any circuit with additional components in the capacitive front end, such as overvoltage protection, has to be carefully designed considering the AD7150 specified limits and information provided in this section.

On the output side, the AD7150 can work as a standalone device, using the power-up default register settings and flagging the result on digital outputs. Alternatively, the AD7150 can be interfaced to a microcontroller via the 2-wire serial interface, offering flexibility by overwriting the AD7150 register values from the host with a user-specific setup.

PARASITIC CAPACITANCE TO GROUND

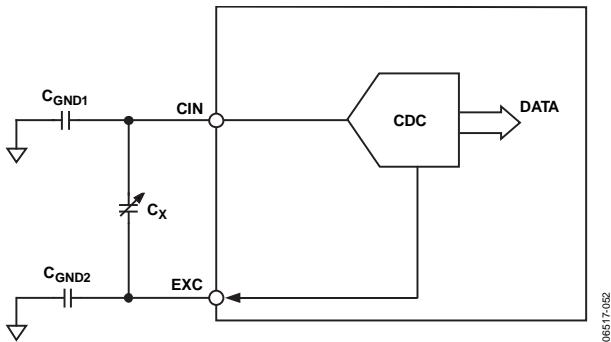


Figure 44. Parasitic Capacitance to Ground

The CDC architecture used in the AD7150 measures the capacitance, C_x , connected between the EXC pin and the CIN pin. In theory, any capacitance C_{GND} to ground should not affect the CDC result (see Figure 44).

The practical implementation of the circuitry in the chip implies certain limits, and the result is gradually affected by capacitance to ground (see Table 1 for information about the allowed capacitance to GND for CIN and information about excitation).

See Figure 4 to Figure 9.

PARASITIC RESISTANCE TO GROUND

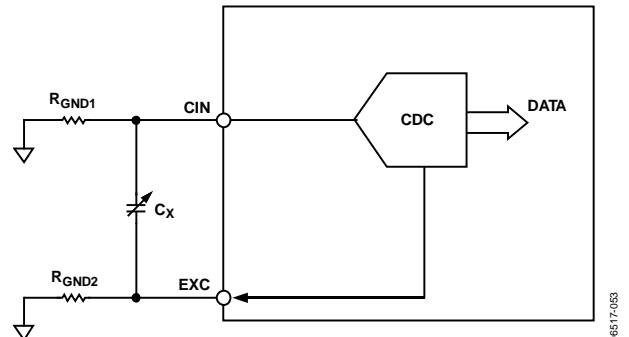


Figure 45. Parasitic Resistance to Ground

The AD7150 CDC result is affected by a leakage current from C_x to ground; therefore, C_x should be isolated from the ground. The equivalent resistance between C_x and ground should be maximized (see Figure 45).

See Figure 10 to Figure 13.

PARASITIC PARALLEL RESISTANCE

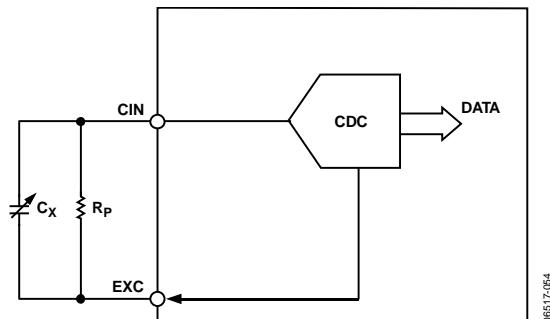


Figure 46. Parasitic Parallel Resistance

The AD7150 CDC measures the charge transfer between the EXC and CIN pins. Any resistance connected in parallel to the measured capacitance C_x (see Figure 46), such as the parasitic resistance of the sensor, also transfers charge. Therefore, the parallel resistor is seen as an additional capacitance in the output data. The equivalent parallel capacitance (or error caused by the parallel resistance) can be approximately calculated as

$$C_p = \frac{1}{R_p \times f_{EXC} \times 4}$$

where R_p is the parallel resistance and f_{EXC} is the excitation frequency.

See Figure 15.

PARASITIC SERIAL RESISTANCE

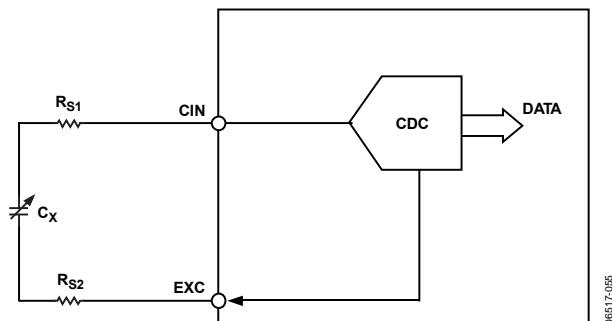


Figure 47. Parasitic Serial Resistance

The AD7150 CDC result is affected by a resistance in series with the measured capacitance. The total serial resistance ($R_{S1} + R_{S2}$ in Figure 47) should be on the order of hundreds of Ω .

See Figure 14.

INPUT OVERVOLTAGE PROTECTION

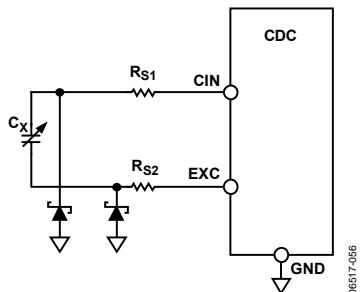


Figure 48. AD7150 CIN Overvoltage Protection

The AD7150 capacitive input has an internal ESD protection. However, some applications may require an additional overvoltage protection, depending on the application-specific requirements. Any additional circuit in the capacitive front end must be carefully designed, especially with respect to the limits recommended for maximum capacitance to ground, maximum serial resistance, maximum leakage, and so on.

INPUT EMC PROTECTION

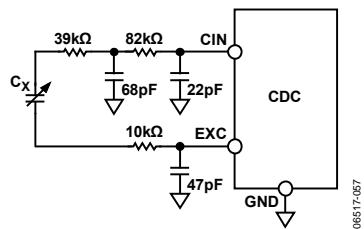


Figure 49. AD7150 CIN EMC Protection

Some applications may require an additional input filter for improving electromagnetic compatibility (EMC). Any input filter must be carefully designed, considering the balance between the system capacitance performance and system electromagnetic immunity.

Figure 49 shows one of the possible input circuit configurations significantly improving the system immunity against high frequency noise and slightly affecting the AD7150 performance in terms of additional gain and offset error.

POWER SUPPLY DECOUPLING AND FILTERING

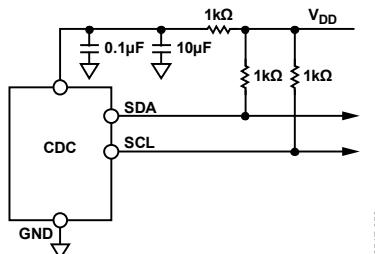


Figure 50. AD7150 V_{DD} Decoupling and Filtering

The AD7150 has good dc and low frequency power supply rejection but may be sensitive to higher frequency ripple and noise, specifically around the excitation frequency and its harmonics. Figure 50 shows a possible circuit configuration for improving the system immunity against ripple and noise coupled to the AD7150 via the power supply.

If the serial interface is connected to the other circuits in the system, it is better to connect the pull-up resistors on the other side of the V_{DD} filter than to connect to the AD7150. If the AD7150 is used in standalone mode and the serial interface is not used, it is better to connect the pull-up resistors directly to the AD7150 V_{DD}.

APPLICATION EXAMPLES

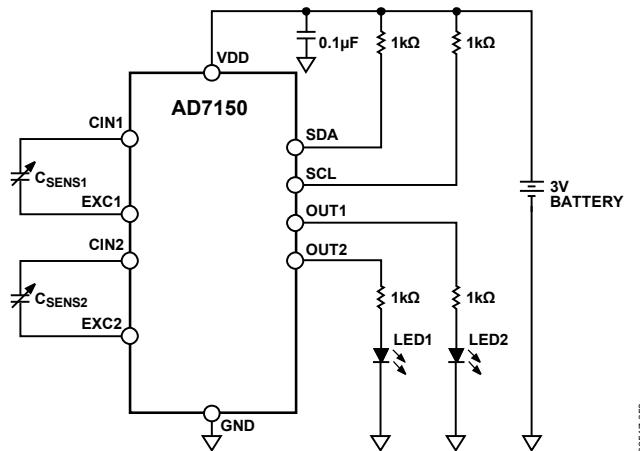


Figure 51. AD7150 Standalone Operation Application Diagram

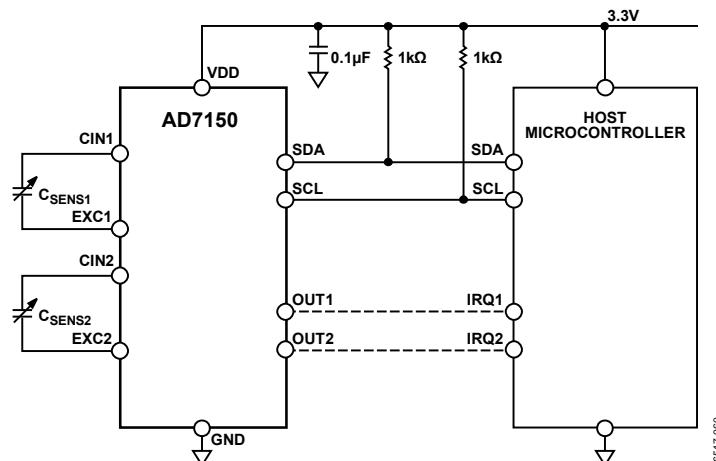


Figure 52. AD7150 Interfaced to a Host Microcontroller

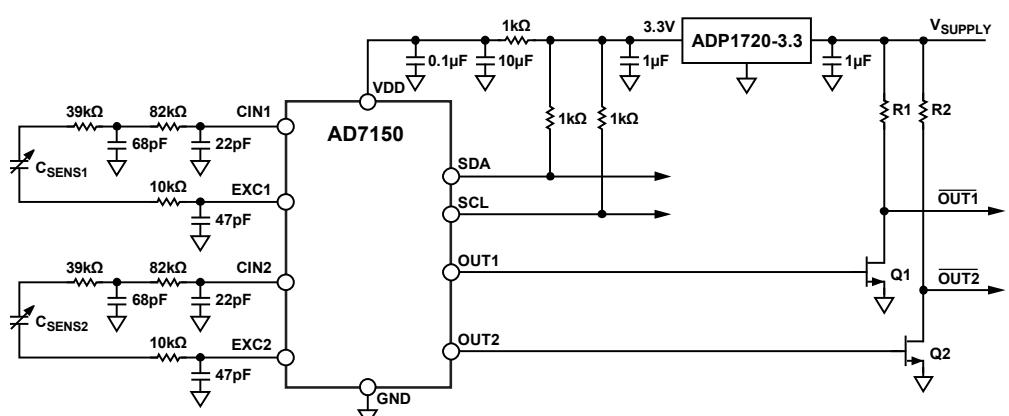
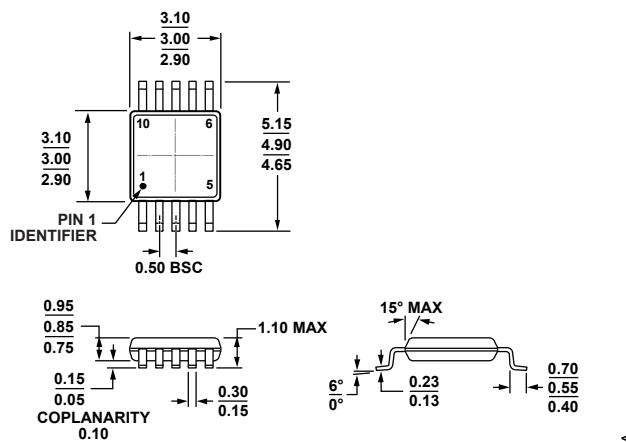


Figure 53. AD7150 Standalone Operation with EMC Protection

OUTLINE DIMENSIONS



ORDERING GUIDE

Model ¹	Temperature Range	Package Description	Package Option	Marking Code
AD7150BRMZ	-40°C to +85°C	10-Lead Mini Small Outline Package [MSOP]	RM-10	C4Z
AD7150BRMZ-REEL	-40°C to +85°C	10-Lead Mini Small Outline Package [MSOP]	RM-10	C4Z
EVAL-AD7150EBZ		Evaluation Board		

¹ Z = RoHS Compliant Part

NOTES

NOTES

Purchase of licensed I²C components of Analog Devices or one of its sublicensed Associated Companies conveys a license for the purchaser under the Philips I²C Patent Rights to use these components in an I²C system, provided that the system conforms to the I²C Standard Specification as defined by Philips.

©2007–2019 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
D06517-0-6/19(A)



www.analog.com

Mouser Electronics

Authorized Distributor

Click to View Pricing, Inventory, Delivery & Lifecycle Information:

[Analog Devices Inc.:](#)

[AD7150BRMZ-REEL](#) [AD7150BRMZ](#) [EVAL-AD7150EBZ](#)