

中压载波事业部 PCB 设计自评审规范表格

<p>评审要求（项目不需确认填“-”；满足要求填“√”；不满足要求填“×”，但需在备注栏记录详细内容和原因。）</p> <p>此评审应由电路制板人员进行，主要目的是防止出错。</p>				
<p>PCB 改动点(请审核人员重点查看改动点)：</p>				
A. 标准电路审核			自审	修改日期
1.	<p>采用公司内部标准封装库生成 PCB 文件。</p> <p>使用的封装库的日期为_____，本次设计对封装库的修改内容_____。</p> <p>产品原理图中的写程序芯片使用《写程序芯片原理图库》中的器件原理图。</p>			
B. 结构评审				
1.	<ul style="list-style-type: none"> ● 定位孔最多放 2 个，对角线放置，若板上存在其他定位点，定位孔只需放 1 个。 ● 定位孔 1 个时，定位孔直径比定位柱直径大 0.1mm。 ● 定位孔 2 个时，定位孔直径比定位柱直径大 0.3mm。 			
2.	<ul style="list-style-type: none"> ● 螺丝固定孔放 3 个即可，若板子形状限制需要超过 3 个，其余的固定孔需要打 U 型槽，来释放板子变形对器件的应力（槽的长度目前 7mm，但没有统一指标） 			
3.	<p>导光柱：指示灯导光柱以及导光柱安装底座范围内包括两个指示灯之间，不能放置高于指示灯的器件；防止与外壳干涉；（该部分工作需要与结构同事配合验证）</p>			
4.	<p>在画板之前先确认结构，在确认结构的基础上布局；待板子完成后，投板前再核对一遍结构。并把板子打印出来，插上器件和模具比对。例如：固定孔、按键、指示灯、插针等定位元件的位置准确无误差。</p>			
5.	<p>线路板与壳子单边，以及安装结构件、插件与壳子的安装余量，一般要求尽量达到 1mm 以上。（一般是由结构同事提供板框尺寸及安全距离要求）</p>			

外形加工图用 mechanical1 层和 keepout 层绘制。基本形状用 mechanical1 绘制。做 out 时，把 keepout 层去掉。

6.

mechanical1

keepout

C. 布局布线审核

1.

PCB 设计时铜箔厚度,走线宽度和电流的关系:不同厚度,不同宽度的铜箔在铜皮温升 10 度时(铜皮 $\Delta t=10^{\circ}\text{C}$)的载流量见下表(我司铜厚均为 35um)。下表从左至右分别为铜皮厚度 35um、50um 和 70um 的线宽和电流。注:用铜皮作导线通过大电流时,铜箔宽度的载流量应参考表中的数值降额 50%去选择考虑。

宽度 mm	电流 A		宽度 mm	电流 A		宽度 mm	电流 A
0.15	0.20		0.15	0.50		0.15	0.70
0.20	0.55		0.20	0.70		0.20	0.90
0.30	0.80		0.30	1.10		0.30	1.30
0.40	1.10		0.40	1.35		0.40	1.70
0.50	1.35		0.50	1.70		0.50	2.00
0.60	1.60		0.60	1.90		0.60	2.30
0.80	2.00		0.80	2.40		0.80	2.80
1.00	2.30		1.00	2.60		1.00	3.20
1.20	2.70		1.20	3.00		1.20	3.60
1.50	3.20		1.50	3.50		1.50	4.20
2.00	4.00		2.00	4.30		2.00	5.10
2.50	4.50		2.50	5.10		2.50	6.00

2.

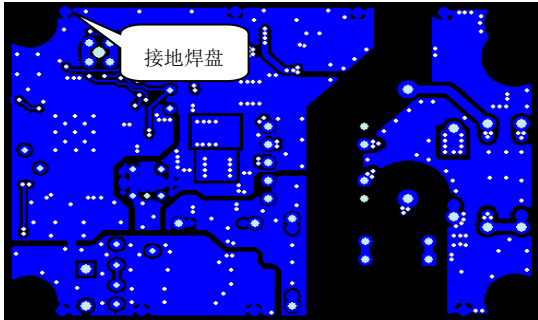
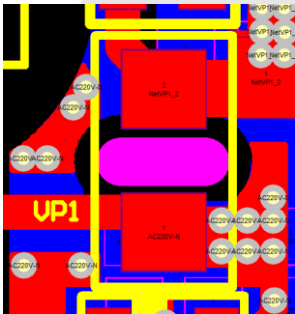
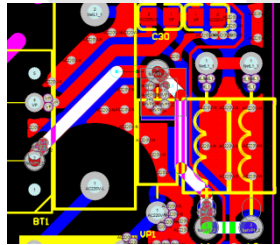
● 器件尽量使用工具排齐,均匀排布:元件布局横平竖直,如需其他角度,以 45 度倍数进行布局。器件丝印尽量一个方向摆放,最多两个方向。


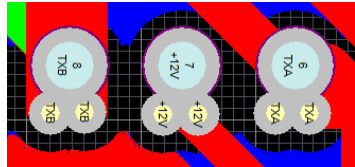
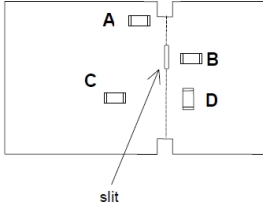
● 丝印摆放时丝印方向与器件尽量就近放置,丝印远离器件时位号方向与器件方向相同,方便查看。

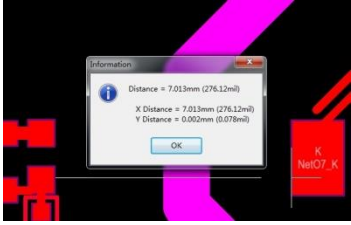
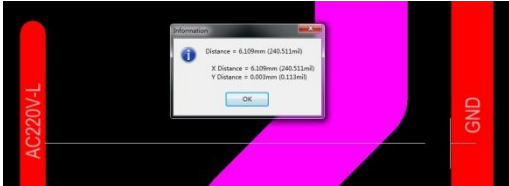
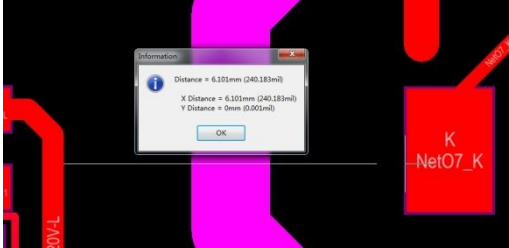
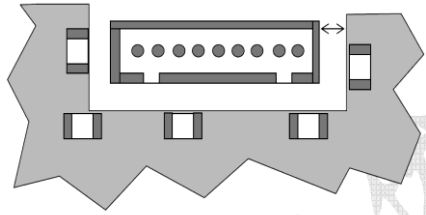
45 度放置

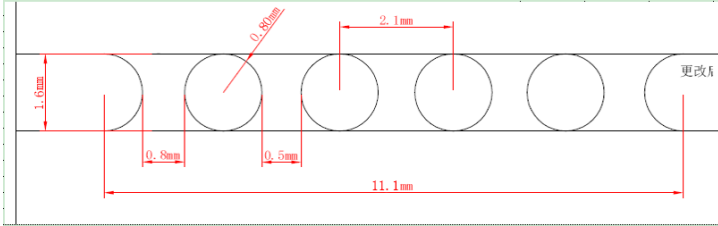
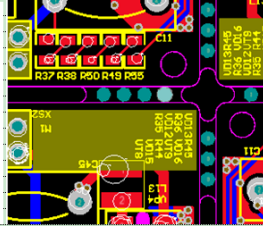

丝印方向不超过 2 种---竖向

丝印方向不超过 2 种---横向

3.	<p>保证过波峰的第一个焊盘为地焊盘。</p> <p>由于 PCB 过波峰焊时会引起静电，如先经过接地焊盘则可以将静电有效释放</p> <p>制作时地焊盘应该放置在没有工艺边的两侧，过炉方向确定时可放置 PCB 一侧，不确定过炉方向则需要 PCB 两侧都加，地焊盘数量没有固定要求，可放置一个或者多个，确定载板不挡地焊盘的情况下可放置一个，如不确定载板制作情况，可以放置多个。图示如下：</p> 		
4.	首先考虑单面布板，无法实现单面布板时需要评审决定		
5.	<p>螺丝孔附近用丝印全环宽标识，螺丝孔边缘 3.5mm 半径内不允许布件。</p> <p>螺丝孔周围不能放应力敏感元器件，此类器件受到机械应力容易断裂失效，如贴片电容。</p> <p>(重点与结构同事、生产工艺沟通确认)</p>		
6.	位于电路板边缘的元器件，离电路板边缘尽量远些。贴片焊盘的边到板边的距离 $\geq 0.4\text{mm}$ 。贴片电容较贴片电阻有更高的损坏率，所以贴片电容较贴片电阻要离板边更远。		
7.	<p>功率器件下面要打槽处理。例如：强电处的 TSS 管</p> 		
8.	<p>保护器件(如 TVS、PTC)需同被保护器件就近放置。并将受保护器件置于电流走向的后侧。</p> 		

9.	<p>散热焊盘：背部散热焊盘，不同网络散热焊盘之间距离小于 5mm 时需要增加白油间隔，防止连焊；对分割为小焊盘的地方，要保证整个上锡焊盘面积至少与原来保持一致；散热焊盘尺寸建议为 0.762mm*XXmm（长度可变），焊盘中心距 1.4mm。</p> 		
10.	<p>电流大的信号以及电源焊盘要放置两个以上的过孔，<u>过孔必须阻焊</u>，例如载波电路的变压器管脚。</p> 		
11.	<p>用载具过炉的产品，若载具防护器件高度$\leq 2\text{mm}$ 其中一面插件焊盘边到另外一面贴片焊盘边的距离要求$>2.5\text{mm}$（若空间允许按 3mm 预留），若载具防护器件高度大于 2mm，要求间距应在 3mm 基础上增加。增加依据，元器件每高出 1mm，距离需增加 1mm。</p>		
12.	<p>贴片光耦、贴片晶振、贴片按键这三个器件焊盘 0.6mm 范围内不允许放其他器件。</p>		
13.	<ul style="list-style-type: none"> 贴片电容离板边距离必须大于 5mm；在 5mm 和 10mm 之间必须在板边开槽；大于 10mm 可不作处理。隔离槽长度要求距离电容封装两端各 5mm。电容方向定义：电容垂直于走刀分板板边方向；电容平行于手工分板板边方向。（我司的产品在市场和生产中都出现过电容裂甚至打火的情况，故对贴边电容摆放位置做了要求。） 拼板必须使用邮票孔，不允许使用 V 割； <p>下图是电容受力变形与摆放和距离的关系： Chip layout on a board</p> <p>A chip capacitor is liable to be warped.</p> <p>A>C>B=D</p> 		

14.	<p>强弱电之间安全距离:</p> <p>A、焊盘对焊盘的安全间距为 7mm</p>  <p>B、覆盖有绿油走线对走线的安全距离为 6.8mm</p>  <p>C、覆盖有绿油走线与焊盘之间的安全距离为 6.8mm</p>  <p>强电之间安全间距, 相线与零线之间为 3mm, 相线间距为 5mm; 能打槽的情况下必须打槽(主要指不带灌封的方案, 带灌封的产品不用严格执行);</p>	
15.	<p>经常插拔器件或板边连接器周围 3mm 范围内尽量不布置 SMD, 以防止连接器插拔时产生的应力损坏器件;(一体机载波小板的设计重点考虑)</p>  <p>连接器周围 3mm 内尽量不布置 SMD</p>	

16.	<p>邮票孔要求:</p> <ul style="list-style-type: none"> ● 板间距 1.6mm, 孔径 1.6mm, 孔与孔之间 0.5mm, 孔与边缘 0.8mm, 见下图所示 ● 高于 5.1mm 的器件必须距离邮票孔 1.1mm, 为了兼容器件尺寸偏差, 建议加大尺寸裕量, 要求邮票孔的边缘距离元器件本体不小于 2mm; <p>高于 20mm 的器件, 要求邮票孔的边缘距离高度高于 20mm 的元器件本体不小于 6mm</p> <ul style="list-style-type: none"> ● 拼板中, 第一个邮票孔的起点到最后一个邮票孔的结束点的长度不超过 300mm (与走刀长度有关)。 ● 对拼的板子, 邮票孔对称放置。(便于分板时可以正反方向放置, 提高生产效率)  		
17.	<ul style="list-style-type: none"> ● 双面板双过孔, 多面板单过孔。双过孔时, 一个过孔的焊盘不能压到另一个过孔的孔上。 ● 若过孔数量较多, 要增加过孔和过孔之间距离, 建议 0.5mm 以上。 ● 若无特殊情况, 过孔大小为 0.9mm, 内径 0.5mm。焊盘上的过孔要求内径 0.4mm, 环宽 0.55mm, 双面塞孔。 		
18.	<ul style="list-style-type: none"> ● 双过孔距离小器件焊盘要尽量远, 避免紧贴焊盘。 ● 过孔距离 0402 电容、小封装二极管焊盘过近, 会导致两端散热不均匀容易引起虚焊和裂纹。 		
19.	<p>测试焊盘离焊盘太近导致器件管脚少锡, 应保持边缘到边缘距离 0.5mm</p>  <p>错误</p>		

- 为了避免热的不平衡造成焊盘损伤，保证贴片器件两面焊盘的热容量接近。贴片器件必须按照计算后的宽度进行散热十字花连接或者细线散热连接，不允许直接放置大 Fill 到焊盘上 (电阻、电容、2VDSOT-23 封装的三极管、SOD-123 等两脚小器件必须满足此要求)；针对 VTSOT-89 封装的三极管等发热量大的器件，根据计算后不方便十字花连接的，可以适当放宽要求。20mil 宽度 15mil 长度的走线，可以传热 0.185w
- 贴片件焊盘上的走线不能超出焊盘宽度。
- 在面积敷铜作地线用时，接地管脚地线连接做成十字花焊盘，连接线宽度 10mil。敷铜后应检查下走线宽度。当有大电流通过时，需手动处理。
- 单根线宽达不到时，可以用多根线组合实现。



- 贴片电容热设计要求:

对地过孔在满足功能性能的情况下应尽可能少放置（双面板至少应放 2 个）；距离贴片电容接地焊盘最近的过孔需要做十字处理，且此过孔边缘距离接地焊盘最小距离为 1mm（如达不到 1mm，应尽量接近 1mm）；接地敷铜过孔制作时的孔径大小定义为内径 0.4mm，外径 0.7mm，十字走线线径 10mil，孔边缘到敷铜距离 20mil，BGA 底下的电容也按照该规则进行处理。

示意图如下：

20.

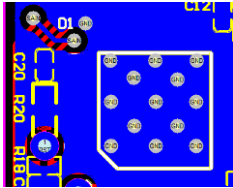
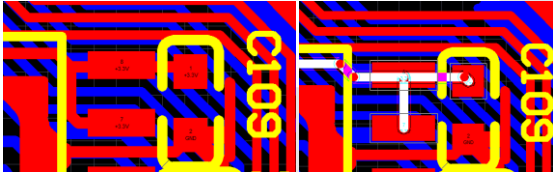
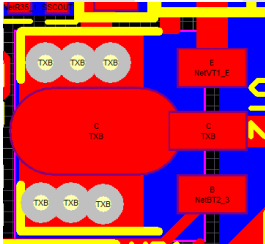
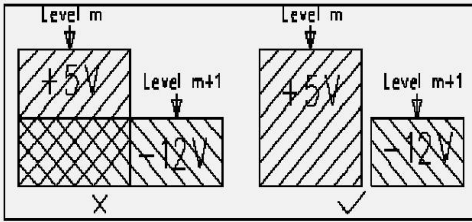


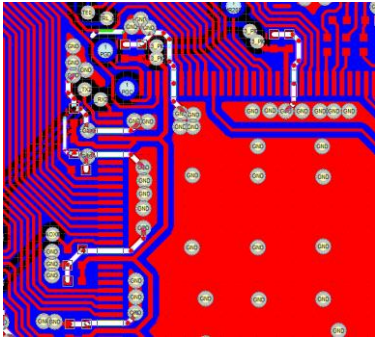
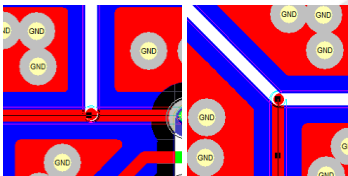
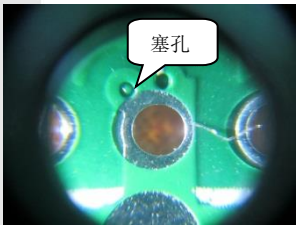
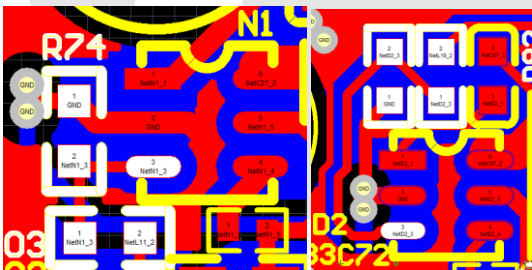
过孔敷铜十字线径和距离示例：

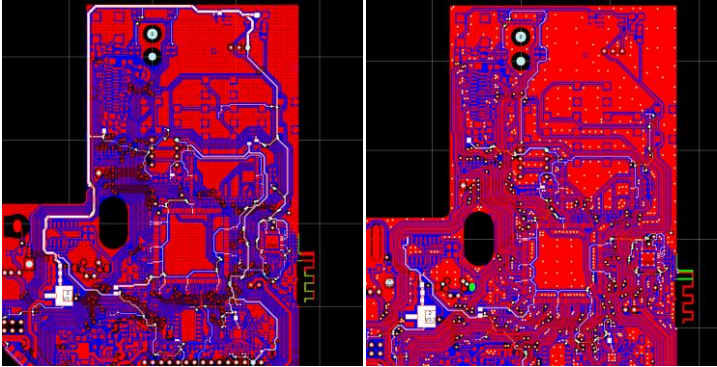
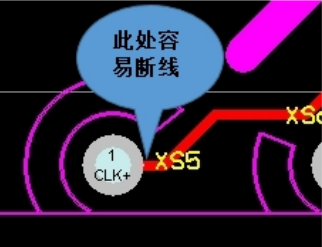
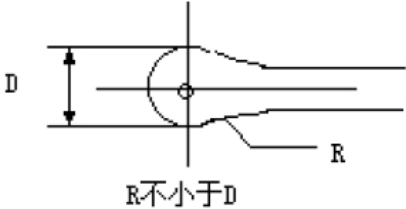
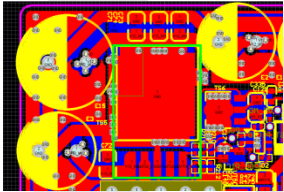


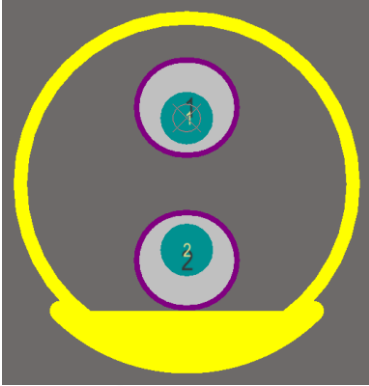
21.

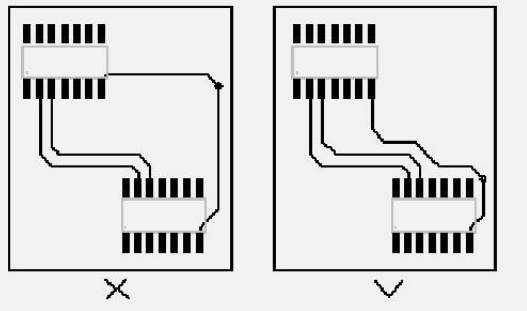
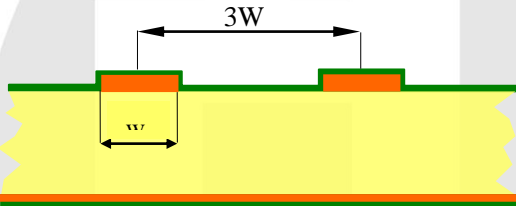
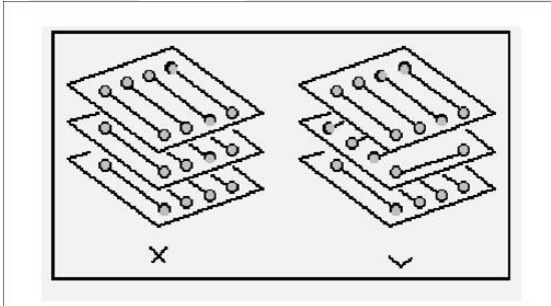
布线部分与电路板边缘，最小距离 0.3mm。

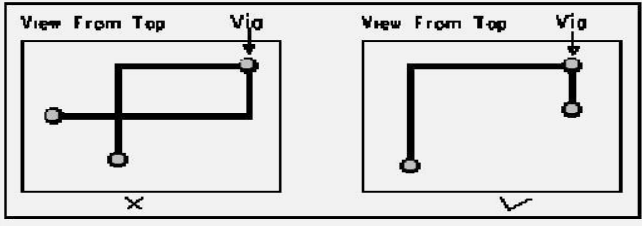

22.	距离板边近的线、引到插针上的信号线、串口的接收、发送信号线等易被干扰的走线远离干扰源，与干扰源中间要有覆铜。例如：接收、发送信号线远离晶振走线，中间腾出空间敷地。		
23.	晶振管脚引线不超过 15mm。		
24.	地线和电源成对走线，成对连接，不允许跨接。 		
25.	双面布线时，芯片背面不要走线，保证背面是个地平面。若走线应尽量短。（对于多层板，只要保证有一个层是完整的地平面就可以） 		
26.	IC 引脚需置于焊盘中部位置，同线路焊盘不得从焊盘处直接相连。  正确 错误		
27.	根据印制线路板电流的大小，尽量加粗电源线和地线宽度。 宽度关系是：地线 \geq 电源线 $>$ 信号线。		
28.	单点接地线应尽量加粗，使它能通过三倍于印制板上的允许电流。		
29.	针对大功率器件，大面积填充散热敷铜。TVS 管上的散热 fill 和背面的散热焊盘要用 6 个以上的过孔连接。（对应到中压载波就是关注整个发送链路 2SCR553PGZET100; 2SD2396, 发送滤波器、以及一些并联的 TVS 管） 		
30.	重叠电源与地线层规则：  不同电源层在空间上要避免重叠。主要是为了减少不同电源之间的干扰，特别是一些电压相差很大的电源之间，电源平面的重叠问题一定要设法避免，难以避免时可考虑中间隔地层。		

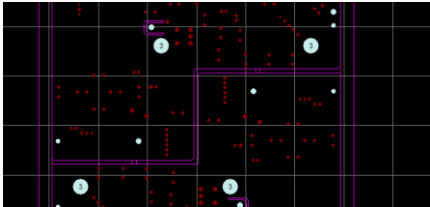
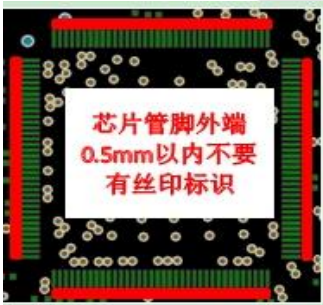
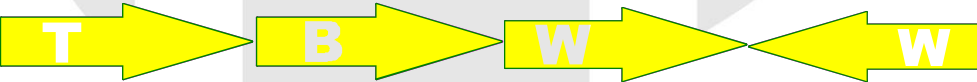
31.	<p>保证芯片管脚、防护管脚接地良好。若要求单点接地（即先进电容地管脚，再进芯片地脚），进电容地脚前必须多个过孔保证接地良好；若不能保证，则芯片地管脚要和芯片底下的大面积覆铜连接。</p> 		
32.	<p>连线不能走小于 90 度的角度。不要走 T 型线。</p>  <p>错误 正确</p>		
33.	<p>贴片焊盘上不能有通孔和过孔。贴片焊盘周边 0.2mm 内如有通孔，需将通孔作塞孔处理。插件焊盘上压焊盘的过孔全部做阻焊处理。</p> 		
34.	<p>开关电源的两个反馈电阻到芯片管脚的走线要尽量短。（保证采样精度）</p>  <p>正确 错误</p>		

35.	<p>电源走线尽量走成树形结构，不要走成环形。</p>  <p>错误 正确</p>		
36.	<p>A、焊接点位置走线尽量移至焊接面的背面；</p> <p>B、连接焊盘的位置采用泪滴型，如下图（整板走线完成后添加泪滴）：</p> <p>目前设计：</p>  <p>建议：</p>  <p>R不小于D</p>		
37.	<p>绿框中的芯片为开关电源芯片，常态时，温度可以达到 80 度，电解电容靠近温度较高的芯片，会导致电解电容的寿命降低。（对温度敏感的器件布局时尽量远离热源）</p> 		

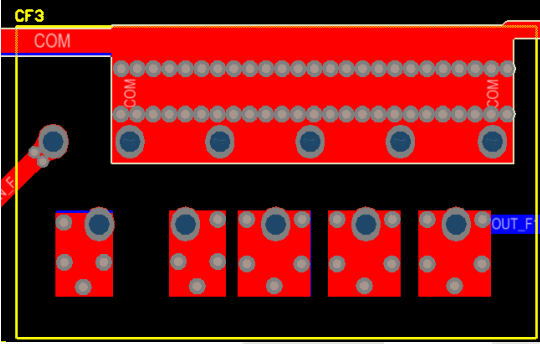
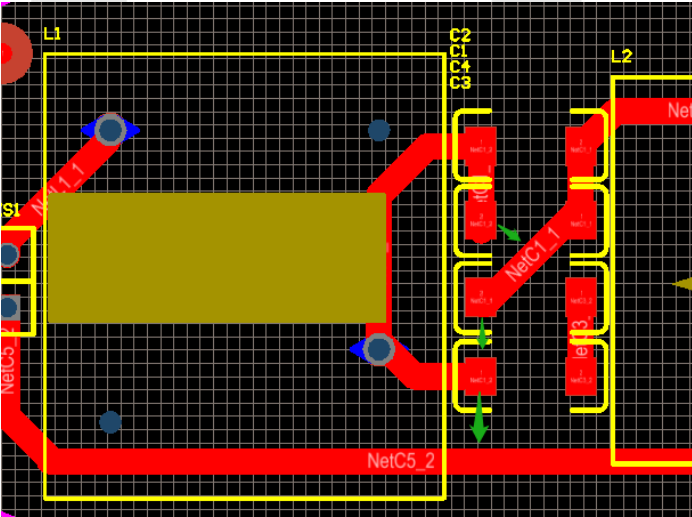
38.	<p>孔径、焊盘要符合规范;</p> <ul style="list-style-type: none"> ● 双面板手插器件孔径要求: 普通器件孔径=对角线尺寸+0.3mm(对于管脚直径大于等于 0.8mm, 小于 1.2mm; 管脚数量大于等于 5 个的器件, 焊盘孔径=2mm, 焊盘结构应使用星形焊盘); 接插件孔径=对角+0.2mm。 ● 环宽要求最小 0.3mm, 常用直径与环宽匹配尺寸: 直径小于 1mm/环宽不小于 0.3mm, 直径大于等于 1mm/环宽不小于 0.4mm。(此处的直径指元器件管脚直径, 非焊盘孔径) ● 手插器件两脚间距若小于 2.5mm, 管脚孔和焊盘可以做成非同心孔, 尽量增大焊盘之间的间距, 选择性波峰焊, 焊盘上不需要加阻焊白油。 		
39.	<p>电源去耦电容应避免使用过孔连接</p> 		
40.	<p>定义和分割平面层: 平面层一般用于电路的电源和地层 (参考层), 由于电路中可能用到不同的电源和地层, 需要对电源层和地层进行分隔, 其分隔宽度要考虑不同电源之间的电位差, 电位差大于 12V 时, 分隔宽度为 50mil, 反之, 可选 20--25mil</p>		

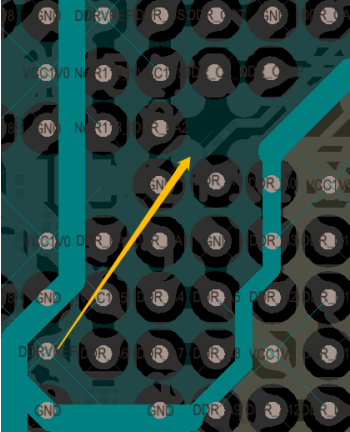
41.	<p>地线回路规则：</p>  <p>环路最小规则，即信号线与其回路构成的环面积要尽可能小，环面积越小，对外的辐射越少，接收外界的干扰也越小。针对这一规则，在地平面分割时，要考虑到地平面与重要信号走线的分布，防止由于地平面开槽等带来的问题；在双层板设计中，在为电源留下足够空间的情况下，应该将留下的部分用参考地填充，且增加一些必要的孔，将双面地信号有效连接起来，对一些关键信号尽量采用地线隔离，对一些频率较高的设计，需特别考虑其地平面信号回路问题，建议采用多层板为宜。</p>		
42.	<p>串扰控制：</p> <ul style="list-style-type: none">● 串扰（CrossTalk）是指 PCB 上不同网络之间因较长的平行布线引起的相互干扰，主要是由于平行线间的分布电容和分布电感的作用。● 为了减少线间串扰，应保证线间距足够大，当线中心间距不少于 3 倍线宽时，则可保持 70% 的电场不互相干扰，称为 3W 规则。如要达到 98% 的场不互相干扰，可使用 10W 的间距。 		
43.	<p>走线的方向控制规则：</p>  <p>即相邻层的走线方向成正交结构。避免将不同的信号线在相邻层走成同一方向，以减少不必要的层间串扰；当由于板结构限制（如某些背板）难以避免出现该情况，特别是信号速率较高时，应考虑用地平面隔离各布线层，用地信号线隔离各信号线。（多层板涉及较多）</p>		

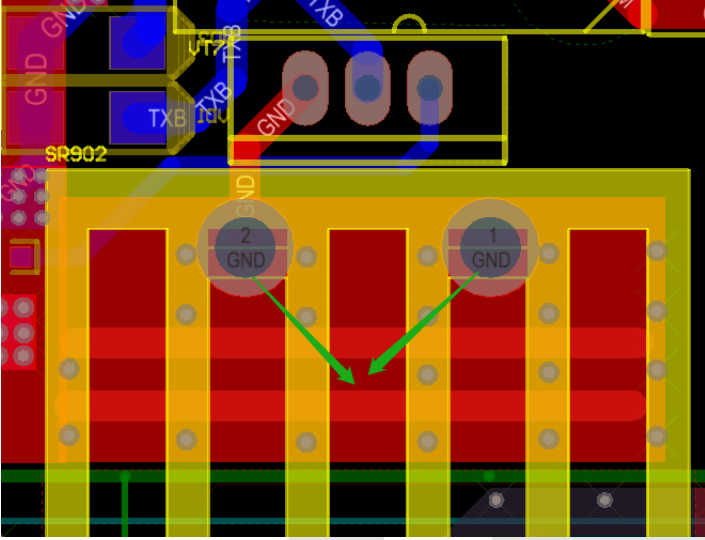
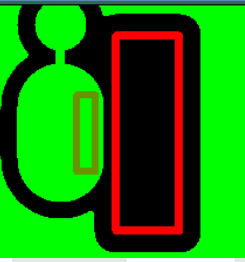
44.	<p>走线闭环检查规则:</p>  <p>防止信号线在不同层间形成自环。在多层板设计中容易发生此类问题，自环将引起辐射干扰。</p>		
D. PCB 板整体设计规范			
1.	<ul style="list-style-type: none"> ● 生成 out 图纸以后，必须用原理图 update 一下 out 图纸，保证原理图和 out 图纸相对应。 ● 没有用的丝印及 keepout 层要去掉。 ● Out 版图需要 DRC。 ● PCB 投板版图文件必须压缩。(原则要求 5M 以内)。板图必须通过供应链与供应商接口。 		
2.	双面丝印，字符线宽最小 0.127mm(5mil)，字符高度最小 0.508mm(20mil)，推荐使用线宽 0.1524mm(6mil)、高度 0.762mm(30mil)。		
3.	焊盘上不能放置文字和标识。文字距离焊盘建议最小 0.1524mm(6mil)。		
4.	放置 PCB 的文件编号、版本号、日期。文件编号、版本号、日期不要放在有隔离槽、过孔较多的地方。		
5.	<ul style="list-style-type: none"> ● 圆孔直径不得小于 0.25mm,不规则孔不得小于 0.7mm(现有的几种规格-外径/内径: 0.9/0.5;0.7/0.4;0.45/0.25) ● 若板子上有开槽设计，槽宽需设为 1.4mm，同一个板子上的隔离槽宽度要相同，提高板厂生产效率。 		
6.	<p>预留调试升级焊盘，方便加持。芯片下面的升级焊盘设置：0.75mm(hole)，1.25mm(top、middle)，1.5mm(bottom)。</p> <p>1、测试点选择(包含升级专用测试点)：可以是通孔焊盘、表面焊盘、过孔、器件的引出管脚，禁止直接取用芯片引脚/SMD 元件的焊盘等作为测试或升级点！</p> <p>2、当使用表面焊盘作为测试点时，应当将测试点尽量放在焊接面 BOT。</p> <p>3、测试点尺寸：直径 $\phi \geq 1.5\text{mm}$、间距 $L \geq 2.5\text{mm}$。</p>		
7.	需求分析、评审记录要严格、细致的填写(包括工厂返回的评审信息)，方便以后画板人了解板子信息，设计文件中必须记录历史变更信息。		
8.	不动网版的情况下，一定要核对拼板，确保贴片件的位置不动。MARK 点也不可以动。		
9.	<p>根据工厂生产需求,板子上必须带 MES，大小为：16*6mm，MES 白油框长边与 PCB 拼板长边平行。白油框中不可放置其他丝印、测试点、过孔、走线及敷铜等，保证白油框是平的不凹凸。</p> 		
10.	<ul style="list-style-type: none"> ● 板子的上要呈 L 型放置圆形 mark 点（封装库里有标准封装）（TOP 和 BOT 面，每面 3 个）。 ● 双面板在 TOP 和 BOTTOM 两个元件面都要放置，且两个面的 mark 不要重合。 ● 拼板时，要制定规范，每个小板上都要有 mark 点，工艺边上也要有 mark 点。 ● Mark 点封装目前有两种。mark 点周围没有敷铜，位置孤立时，必须使用“MARK 点-孤立”封装；mark 点周围有敷铜时，可以使用“MARK 点”封装。 		

11.	<ul style="list-style-type: none"> ● 添加两条工艺边，两侧工艺边均为 6mm 以上，所有元件不可超出 6mm 范围。 ● 要依具体情况而定，可以用板子本身做工艺边,但板子所有元件应该距离板边至少 5mm 		
12.	当设计多拼板时，在每一小块板上做上各小块在整拼板上的唯一编号。		
13.	<p>单个 PCB 板的形状不规则时，拼板后要与线路板厂确认。</p> <p>需要线路板厂帮忙拼板的板子，必须要发回来让设计者审核。</p> 		
14.	PCB 拼板时长×宽不能超过 330×250mm；不能小于 100×100mm。拼板数量尽量多拼，提高生产效率。		
15.	将大体积，高重量的贴片元件置于同一面。		
16.	<p>丝印标识距离芯片类元件管脚距离0.5mm以上，防止丝印干扰，造成SPI设备误报芯片连焊</p> 		
17.	<p>生产流向标识（主要针对回流，波峰焊根据实际情况工艺会做调整）：</p> <p>进板方向放置要求，以进板方向为水平 0 度方向体现在图纸中（贴片件按照方向标记俯视时丝印为正向），有工艺边的产品请将方向标识放置在工艺边上，如没有工艺边则放置在板上较空白区域。</p> <p>生产流向标识一般用箭头标识。在流向箭头的后端，顶面用字母T标识、底面用字母B标识，过波峰焊标识用字母W，标准化标识画法如图：</p>  <p>建议图纸在 AD 中的排布方向与实际的过炉方向一致</p> <p>对拼产品也要有生产流向标识</p> <p>4 种标准封装请在封装库中查找，封装名称如下所示：</p> <p>ARROW-T: TOP 面</p> <p>ARROW-B: BOT 面</p> <p>ARROW-WL: 波峰向左</p> <p>ARROW-WR: 波峰向右</p>		
18.	手插无防反设计器件如电解电容方向尽可能一致，如不一致则应垂直，不能相反。		
19.	变压器及容易放反元件需要做防呆设计。		
20.	器件重量超过 7 克、2 脚器件高度大于超过 20mm 需要打胶处理，打胶间距 10mm。		

中压载波相关布局布线评审规范

1.	载波发送与载波接收信号链路布局，尽量走“一”字形布局或者“L”型布局；		
2.	<p>发送滤波器布局走线要考虑散热，需求加 FILL、过孔、散热焊盘；</p> 		
3.	发送滤波器前后及发送变压器初级的电压信号比较高，布局走线需要考虑绝缘距离问题，原则上不同网络之间满足 2mm 以上的安全距离要求；		
4.	<p>LC 发送电路隔离安全距离要求：</p> <p>如下图所示 LC 串联谐振电路，由于谐振电压很高（实测约 1.1kV），导致图纸绿色箭头标示的区域会存在起弧放电的问题。此电路布局基本安全距离要求 3mm 以上；</p> <p>另外串联电容之间要求直连，禁止交叉布线；</p> 		
5.	接收电路电源线及地线需要单点处理；		
6.	发送电路供电电源与接地回路需要从总电源输出根部引出，单点处理；		

7.	<p>对于 BGA 封装的供电网络，通过内电层分割后，要考虑内电层供电网络覆铜是否完整，对于网络不完整的情况，要通过其他层连线，以增加连接可靠性；</p> 		
8.	<p>信号线等长处理：对时序要求比较高的高速信号（如网口，时钟等）布线需要考虑做等长处理；（比如 DDR 电路，网口电路部分走线）</p>		
9.	<ul style="list-style-type: none"> ● 阻抗控制要求：走线满足差分阻抗 100 欧姆\pm10%，差分阻抗 90 欧姆\pm10%，单端阻抗 50 欧姆\pm10%； 单端信号线 50 欧阻抗原因：信号线是铜，板材是 FR4，很容易实现 50 欧姆阻抗，不需占用很多空间，十分利于产品集成。 差分线 100 欧阻抗是根据 LVDS（Low Voltage Differential Signaling）电平定义的。协议规定 LVDS 差分信号 PN 两线最大幅度是 350mV，一个恒流源电流是 3.5mA。于是终端匹配电阻是 100 欧也就是 PN 之间的等效阻抗是 100 欧姆。如果小于 100 欧姆，终端输出电平幅度不够，loss 增大。如果大于 100 欧姆，电流源拉出功率（驱动能力）不足，容易被干扰 ● 100 差分阻抗分布：DDR 电路、以太网 PHY 芯片等差分走线，同样阻抗要求的线宽，线距尽量保持一致，便于厂家制板控制工艺参数，一般按照线宽/线距：5/5MIL 控制 100 ohm\pm10% 普通差分阻抗值；（可以用软件仿真结合板厂工艺参数修正）； ● 90 差分阻抗：主要是 USB 信号的差分走线要求； ● 单端阻抗分布：除差分 100 欧姆和差分 90 欧姆阻抗控制走线，电源等特殊走线外，其他信号走线按照单端 50 欧姆\pm10% 进行阻抗控制 		

10.	<p>为增加载波发送三极管背部散热片的散热能力，散热焊盘两个引脚要求做接地处理；</p> 		
11.	<p>不允许在内电层上布置信号线。</p>		
12.	<p>方形开槽需要注明是 NPTH（孔内不金属化）还是 PTH（孔内金属化），并注明接受铣刀带来的 R 角。</p> 		
13.	<p>注明板厚，表面工艺（喷锡或化金如果化金，需要注明金厚，一般 1~3 微英寸）</p>		

14.	<p>BGA 封装器件一般与多层板同时出现:</p> <ul style="list-style-type: none"> ● BGA 封装焊盘间距 0.8mm 的,过孔推荐值: 0.25/0.45mm; 走线宽度 5mil ● 板厚 1.6mm 时,如果过孔孔间距距离太小,板厂会出现破孔的情况,一般要求同网络孔间距$\geq 0.2\text{mm}$,非同网络孔间距$\geq 0.3\text{mm}$; ● 板厚 2mm, 同一网络孔间距需要大于 0.25mm, 不同网络孔间距需要大于 0.3mm, 可设置规则用于检查 <p>环宽宽度*2+过孔外侧边距$>0.2\text{mm}$,求得过孔外侧边距即为下图中的 minimum clearance。</p> 		
15.	<p>板框边角直接用直角, 易划伤板面及划破包装袋, 要做倒角处理 ($R \geq 1.5\text{mm}$):</p> 		

PCB 叠层结构:

表 11-1 多层板层叠结构参考表

层数	电源层	地层	信号层	1	2	3	4	5	6	7	8	9	10	11	12
4	1	1	2	S1	G1	P1	S2								
6	1	2	3	S1	G1	S2	P1	G2	S3						
8	1	3	4	S1	G1	S2	G2	P1	S3	G3	S4				
8	2	2	4	S1	G1	S2	P1	G2	S3	P2	S4				
10	2	3	5	S1	G1	P1	S2	S3	G2	S4	P2	G3	S5		
10	1	3	6	S1	G1	S2	S3	G2	P1	S4	S5	G3	S6		
12	1	5	6	S1	G1	S2	G2	S3	G3	P1	S4	G4	S5	G5	S6
12	2	4	6	S1	G1	S2	G2	S3	P1	G3	S4	P2	S5	G4	S6

注: S—Signal Layer, 信号层。

P—Power Layer, 电源层。

G—Ground Layer, 地层。

板子叠层设计需要尽量做到:

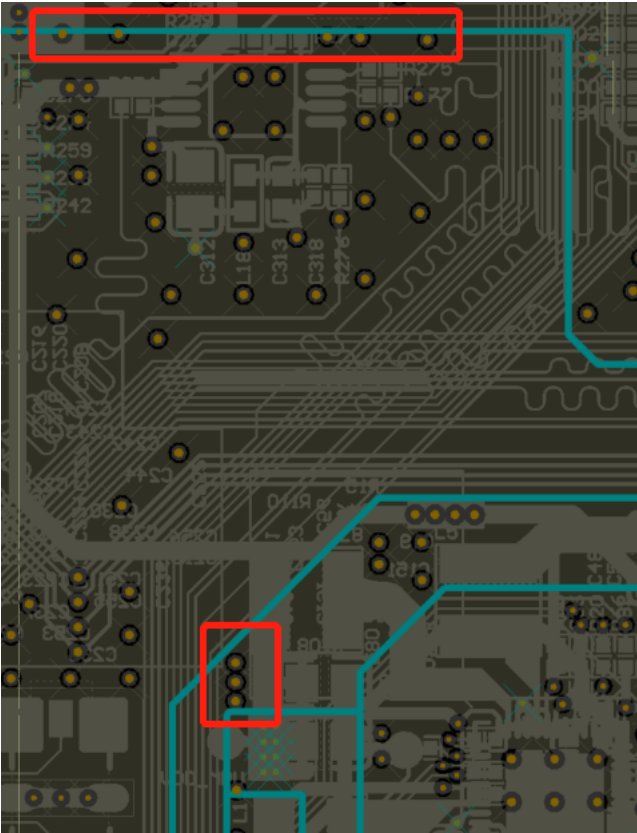
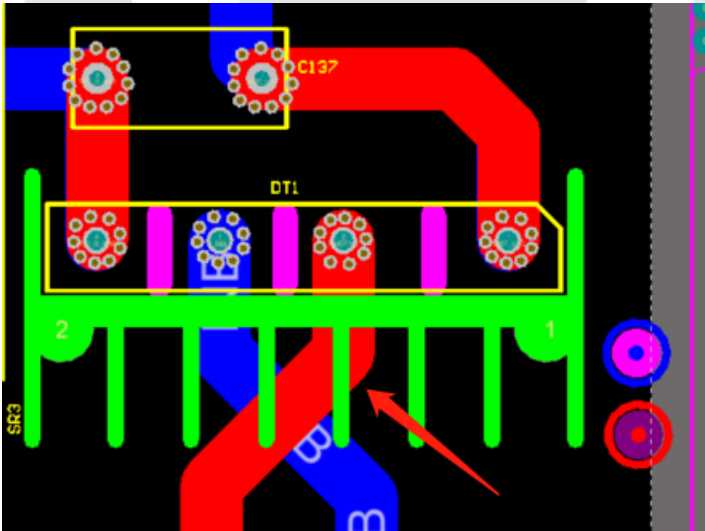
- 每个信号层都与(地或者电源)平面相邻; 信号层与相邻(地或者电源)平面成对;
- 电源层和地层相邻并成对; 高速信号在平面层中间, 减少辐射。使用多个地层, 减少地阻抗和共模辐射;

从信号走线来看, 好的分层策略应该是把所有的信号走线放在一层或若干层, 这些层紧挨着电源层或接地层。对于电源, 好的分层策略应该是电源层与接地层相邻, 且电源层与接地层的距离尽可能小。

成品 PCB 叠构(总厚度 1.6mm)的具体指标

序号	构成	名称	材料	类型	厚度(Mil)	介电常数
1	油墨	绿油	树脂	涂覆层	0.4	3.4
2	Coper	顶层	Cu	信号线路	1.8	1
3	PP	绝缘层	FR-4 (2116)	绝缘介质	4.5	4.5
4	芯板	地	Cu	地平面	1.14	1
5		绝缘层	FR-4	绝缘介质	47	4.5
6		电源	Cu	电源平面	1.14	1
7	PP	绝缘层	FR-4 (2116)	绝缘介质	4.5	4.5
8	Coper	底层	Cu	信号线路	1.8	1
9	油墨	绿油	树脂	涂覆层	0.4	3.4

		残铜率	压合厚度mil
	S/M		
L1	Cu-Joz		0.7
PP	2116		4.95
L2	1oz Cu	30%	1.2
CORE	0.1 mm Core		3.94
L3	1oz Cu	30%	1.2
PP	2116+0.66芯板+2116		35.9
L4	1oz Cu	30%	1.2
CORE	0.1mm Core		3.94
L5	1oz Cu	30%	1.2
PP	2116		4.95
L6	Cu-Joz		0.7
	S/M		0
压合板厚 (mil)			59.88
成品厚度(mm)			1.6mm+/-10%

17.	<p>多层板内电层分割:</p>  <ol style="list-style-type: none">1. 不同电源分割时需要充分考虑满足电源通流量的要求, 宽度适合, 重点关注电源分割时, 因为过孔引起的电源分割宽度不够问题。2. 电源输出端到内电层打过孔, 过孔数量满足电流通流量要求。3. 过孔不要打在内电层分割线上。		
18.	<p>散热片底部不允许出现 TOP 面走线:</p>  <p>散热片底部毛刺或手插不规范会擦破绿油导致散热片与走线短路。</p>		