卒業研究報告

題目

マルチサイクルテストにおける遅延故障の検出強化技術

指導教官

高橋寛教授 王森レイ講師

報告者

長滝谷剣

令和3年~月~日提出

愛媛大学工学部情報工学科情報システム工学講座

目 次

第	1 章	まえがき	1
	1.1	研究背景	1
	1.2	研究目的・目標	2
	1.3	本論文の構成	2
第	2 章	定義	3
	2.1	スキャンテスト	3
	2.2	遅延故障	4
第	3 章	マルチサイクルテスト	5
	3.1	マルチサイクルテスト	5
第	4 章	フリップフロップ制御	7
	4.1	故障検出能力低下問題への対策	7
	4.2	CP 制御方法	7
	4.3	CP 挿入箇所の選定	8
第	5 章	実験	9
	5.1	実験内容	9
	5.2	実験結果 1	0
	5.2	2.1. s5378 回路	0
	5.2	2.2. s9234 回路	0
	5.2	2.3. s13207 回路	0

愛媛大学

工学部 情報工学科

	目次
第6章考察	12
第7章 まとめ	13
謝辞	14
参考文献	15

第1章

まえがき

1.1 研究背景

近年、航空機や自動運転などにおける、システムの機能安全保証の開発が急速に進んでいる。システムの運用時には、デバイス (集積回路) における故障の有無を検査すること (フィールドテスト) が必要である。出荷後のデバイスは、使用時間が経つにつれ経年劣化による回路内部の遅延故障が顕在化し、システムの作動中に障害を引き起こす恐れがある。システムの機能安全を保証するために、パワーオンセルフテスト技術(POST) がある。POST はシステムの起動時にデバイスに対して検査を行うフィールドテスト技術であり、短時間 (システムの起動時間、およそ数十 ms) により多くの故障を検出する必要がある。そのため、より検出精度の高い手法を求め研究が行われている。

故障検出手法の1つにマルチサイクルテスト[1]がある。マルチサイクルテストは、キャプチャ動作時に複数回のキャプチャサイクルを与えることで、各サイクルで得られた値を次のキャプチャサイクルのテストパターンとして再利用する手法であり、従来のテスト手法と比較して、より多くの故障検出の機会が与えられるため、POSTの性能向上に有効な手法である。

1.2 研究目的:目標

前節で述べたように、POSTの更なる性能向上を実現するためには、マルチサイクルテストによる故障検出能力の向上は必須課題である。我々は従来、マルチサイクルテストによる縮退故障に関する研究を行っている。しかしながら、他の故障モデルとして遅延故障が存在するため、遅延故障検出技術の向上も必要である。従って本研究では、マルチサイクルテストによる遅延故障検出率の向上を目的とし、マルチサイクルテストにおける遅延故障検出強化のための手法を提案することを目標とする。

1.3 本論文の構成

本論文は以下のような構成となっている。第1章では、本研究に至った背景や研究目的、目標について述べる。第2章では、本論文を閲覧するにあたり必要となる用語について、第3章では、マルチサイクルテストの概要及びマルチサイクルテストの利点と欠点について述べる。第4章では、フリップフロップ制御について述べる。第5章では、本研究における実験内容及び実験結果について述べ、第6章では、実験に対する評価、考察を述べる。また、第7章では、本研究を通してのまとめを記載している。

第 2 章

定義

本章では、本論文を閲覧するにあたり必要となる用語について述べる.

2.1 スキャンテスト

スキャンテスト [2] とは、組み合わせ回路にフリップフロップを取り付けることで、回路のテストや内部状態の制御・観測を容易にしたテスト手法である。スキャンテストの構成を図 2.1 に示す。

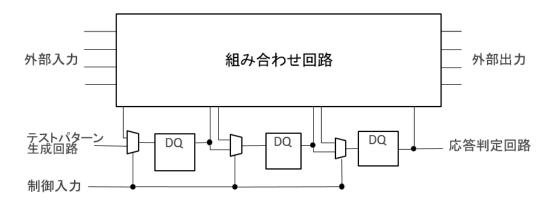


図 2.1. スキャンテスト

対象となる順序回路のフリップフロップを,直列につないだシフトレジスタ(スキャ

ンチェーン) に置き換え,スキャン出力まで値をシフトし内部状態の制御・観測を行う。また、テストパターン生成回路とテスト応答判定回路を組込むことで簡易的な検査が可能となる。テストパターン生成回路には線形帰還シフトレジスタ (LFSR: Linear Feedback Shift Registe) がよく用いられる。本研究でも LFSR を用いた回路を想定している。スキャンテストはシフトモードとキャプチャモードによってテストを行う。シフトモードとは、スキャンインと呼ばれる LFSR が生成したテストパターンを各フリップフロップに印加する動作と、スキャンアウトと呼ばれる結果の出力を行う動作の二つの動作を持つモードである。キャプチャモードとは、スキャンチェーンに印加したテストパターンを用いて回路の応答をフリップフロップにキャプチャするモードである。

2.2 遅延故障

論理回路内の素子や信号線における信号変化の伝搬遅延時間が増大し誤作動を起こす故障を遅延故障と呼ぶ.遅延故障の故障モデルを図 2.2 に示す.遅延故障には,立ち上がり (0 から 1 への変化)の遅延と,立ち下り (1 から 0 への変化)の遅延の二通りの故障が考えられる.また,遅延故障は信号値の変化に起因することから,故障を検出するためには,変化前の信号値を設定するためのテストパターンと,変化後の値をキャプチャするためのテストパターンの 2 つを連続して印加する必要がある.

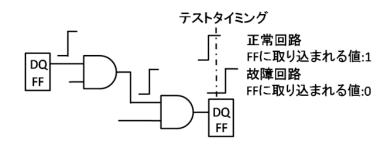


図 2.2. 遅延故障モデル

第3章

マルチサイクルテスト

本章では、マルチサイクルテストについて述べる.

3.1 マルチサイクルテスト

マルチサイクルテスト [1] とは、スキャンテストにおいて複数回のキャプチャサイクルを繰り返す手法である。サイクル数を 3 とした場合のテスト実行例を図 3.1 に示す。まず、スキャンイン動作で (110) が入力される。1 サイクル目でキャプチャされたパターン (001) を入力として 2 サイクル目が実行される。2 サイクル目でキャプチャされたパターン (101) を入力として 3 サイクル目が実行される。3 サイクル目でキャプチャさチャされたパターン (101) をスキャンアウトすることでテスト結果を得る。

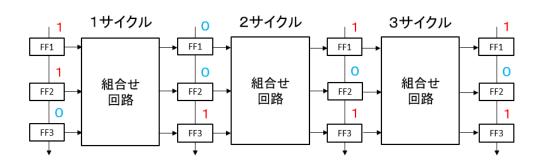


図 3.1. マルチサイクルテスト

マルチサイクルテストでは、各サイクルでキャプチャされたキャプチャパターンを次のキャプチャサイクルのテストパターンとして再利用することで、従来のスキャンテストと比較したときに、テストパターンの生成数を抑えつつより多くの故障検出を行う機会を獲得できる手法である。

一方で、マルチサイクルテストには"故障検出能力低下問題"がある。故障検出能力低下問題[3]とは、キャプチャサイクルを重ねるにつれ次第に新たな故障を検出しにくなっていく問題である。マルチサイクルテストでは、被検査回路の内部状態を機能動作に近づけることができ、多数のキャプチャサイクル(20 サイクル)を適用した場合、被検査回路の内部状態遷移(WSA: Weighted Switching Activity)はサイクル数を増やすことによって低減することが報告されている。被検査回路の内部状態遷移の減少によって、キャプチャパターンが最初のサイクルで適用されたテストパターンと比較して、ランダム性の少ない入力パターンになってしまい、新たな故障を検出する能力が低下するため、テストパターンの削減を妨げる。

第 4 章

フリップフロップ制御

本章では、マルチサイクルテストにおける故障検出能力低下問題への対策として、フリップフロップ制御について述べる.

4.1 故障検出能力低下問題への対策

3章で説明したように、マルチサイクルテストでは、キャプチャサイクルの増加に伴い、被検査回路の内部状態遷移が低減し、新たな故障の検出が困難になる問題がある。この対策として、制御テストポイント(CP)挿入技術がある。制御テストポイント挿入技術とは、被検査回路の内部状態遷移の低減によって故障信号の伝搬や励起を阻害しているフリップフロップに、直接論理値を割り当てる技術である。フリップフロップにでPを挿入することで、制御後のサイクルにおけるキャプチャパターンのランダム性を向上させることができる。固定値 0/1 が印加される箇所に対して、制御した論理値 1/0 を割り当てることにより、故障の励起を促し、故障検出能力の向上を期待する。

4.2 CP 制御方法

本研究では、フリップフロップを制御するために、トグリング制御を用いる.トグリング制御の制御モデルを図 4.1 に示す.

トグリング制御とは、選定した信号線にトグル回路を追加することで、サイクル毎に選定信号線の値をトグルさせる手法である。キャプチャモードでは、現在の状態(Ti:

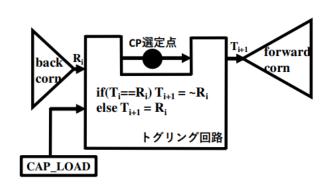


図 4.1. トグリング制御の制御モデル

現在のキャプチャサイクルで適用されたテストパターン) と、次の状態 (Ri:現在のキャプチャサイクルで適用されたテストパターンのレスポンス) を比較して、フリップフロップの値が変化しているかを確認する。変化していない場合は、トグル制御回路は Ti+1 にトグルを生成し、Ri の反転値を次のサイクルに伝搬させ、変化している場合は、ば次のサイクルに現在の Ri を伝搬させる。

4.3 CP 挿入箇所の選定

本実験では、フリップフロップ制御箇所はランダムに選定している.

第5章

実験

本章では、本研究における実験内容及び結果について述べる.

5.1 実験内容

遅延故障シミュレータにフリップフロップ制御を実装し、検出率を算出する.フリップフロップ制御を行う場合と行わない場合それぞれにおいて、遅延故障検出率の観点から性能差を比較する.今回実験に用いた回路の詳細は以下の表の通りである.

表 5.1. 回路表

回路名	s5378	s9234	s13207
信号線の数	5344 本	9256本	13300本
フリップフロップの数	179 個	228 個	669 個

3種類すべての回路において、テストパターン数 100 でシミュレーションを行い、2 サイクルから 10 サイクルにかけての遅延故障検出率の推移を算出した. なお、本研究 で使用されたプログラムはすべて C 言語で開発されている.

5.2 実験結果

それぞれの回路における遅延故障検出率を以下の図に示す.得られた結果に対する考察は次章にて述べる.

5.2.1. s5378 回路

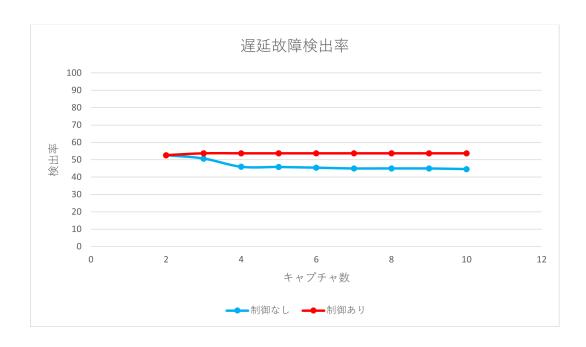


図 5.1. s5378 回路における遅延故障検出率

5.2.2. s9234 回路

5.2.3. s13207回路

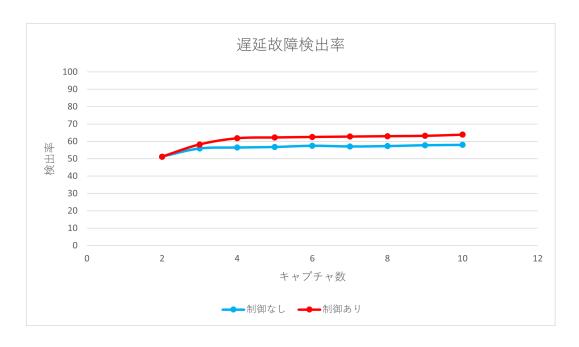


図 5.2. s9234 回路における遅延故障検出率

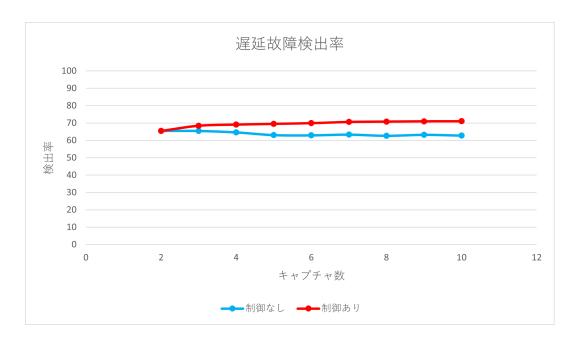


図 5.3. s13207 回路における遅延故障検出率

第 6 章

考察

本章では、実験結果に対する考察について述べる.

実験の結果から、フリップフロップ制御が遅延故障検出率の向上に寄与していることが明らかになった., また, s9234回路に関してのみ, キャプチャ数の増加に伴い故障検出率が増加しているが, これは回路そのものが原因であると推測する.

第7章

まとめ

今回の研究で用いた CP.挿入箇所は、ランダムに選定されたものである. CP.挿入箇所選定手法に関して、論理的な観点での提案を実現できれば、遅延故障検出精度を更に向上させることができると考える.

謝辞

本研究を進めるにあたり、懇篤な御指導、御鞭撻を賜わりました本学高橋寛教授に深 く御礼申し上げます.

本論文の作成に関し、詳細なるご検討、貴重な御教示を頂きました本学王森レイ講師ならびに甲斐博准教授に深く御礼申し上げます。

最後に、多大な御協力と貴重な御助言を頂いた本学工学部情報工学科情報システム工 学講座高橋研究室の諸氏に厚く御礼申し上げます.

参考文献

- [1] 山口 久登, 松薗 誠, 佐藤 康夫, 梶原 誠司: "スキャン BIST におけるマルチサイクルテストと部分観測方式の提案と評価", 電子情報通信学会技術研究報告, DC2010-28, pp.31-36, 2010-11
- [2] 藤原 秀雄: "コンピュータの設計とテスト", 工学図書 pp.221, 1990
- [3] J. Rearick, "Too Much Delay Fault Coverage is a Bad Thing," Proc. Int '1 Test Conf., Baltimore, MD, pp. 624-633, 2001. DOI: 10.1109/TEST.2001.966682