

卒業研究報告

題目

マルチサイクルテストにおける遅延故障の検出強化技術

指導教官

高橋寛教授

王森レイ講師

報告者

長滝谷剣

令和3年～月～日提出

愛媛大学工学部情報工学科情報システム工学講座

目次

第 1 章 まえがき	1
1.1 研究背景	1
1.2 研究目的・目標	1
1.3 本論文の構成	2
第 2 章 定義	3
2.1 スキャンテスト	3
2.2 マルチサイクルテスト	3
2.3 遅延故障	4
第 3 章 実験・結果	6
3.1 実験内容	6
3.2 実験結果	6
3.2.1. s5378 回路	7
3.2.2. s9234 回路	7
3.2.3. s13207 回路	7
第 4 章 評価・考察	9
第 5 章 あとがき	12
謝辞	13
参考文献	14

第 1 章

まえがき

1.1 研究背景

LSI(Large Scale Integration:大規模集積回路)はトランジスタやダイオードなどを集積させて複雑な機能を実現する電子回路部品の総称であり、携帯機器、自動車、家電等、多くの電気製品に使用されている。LSI の集積度は年を追うごとに飛躍的に成長しており、米市場調査会社の IC Insights によると、2020 年現在 1 チップに搭載されるトランジスタ数は 1000 億個にのぼる [1] とされている。LSI に故障はつきものであり故障個所の特定は重要であるが、半導体集積度の向上に伴い LSI の故障診断は難化しており、より検出精度の高い手法を求め世界中で研究が行われている。LSI の故障検出手法の 1 つにマルチサイクルテストと呼ばれるものがある。マルチサイクルテストは、キャプチャ動作時に複数回のキャプチャサイクルを与えることで、各サイクルで得られた値を次のキャプチャサイクルのテストパターンとして再利用する手法であり、従来のテスト手法と比較して、より多くの故障検出の機会が与えられるため、LSI の故障検出能力向上に有効な手法であるとされている。

1.2 研究目的・目標

前節で述べたように、LSI の更なる高性能化を実現するためには、故障検出能力の向上は必須課題である。高橋研究室では従来、マルチサイクルテストによる縮退故障

に関する研究が盛んに行われてきた。しかしながら、故障と称されるものの中には遅延故障と呼ばれるものも存在するため、遅延故障検出技術の向上も必要である。従って本研究では、マルチサイクルテストを用いて遅延故障を高精度で検出する技術の研究を目的とし、マルチサイクルテストにおける遅延故障検出強化のための方法を提案することを目標とする。

1.3 本論文の構成

本論文は以下のような構成となっている。第 1 章では、本研究に至った背景や研究目的、目標について述べる。第 2 章では、本論文を閲覧するにあたり必要となる用語について述べる。

第 2 章

定義

2.1 スキャンテスト

スキャンテスト (図 1) とは, 組み合わせ回路にフリップフロップを取り付けることで, 回路のテストや内部状態の制御・観測を容易にしたテスト手法である.

スキャンテストの流れは以下の通りである.

1. フリップフロップにテストパターンを入力する.
2. マルチプレクサを制御し, 組み合わせ回路へテストパターンを印加する.
3. 印加されたテストパターンは組み合わせ回路内を通り, テスト応答として再びフリップフロップへと入力される.
4. フリップフロップから値を取り出し, 設計段階で定義された値と比較することで故障の検出を行う.

手順 1 における動作をスキャンインと呼び, 手順 2 及び 3 の動作をキャプチャ, 手順 4 の動作をスキャンアウトと呼ぶ.

2.2 マルチサイクルテスト

マルチサイクルテスト (図 2) とは, スキャンテストにおいて複数回のキャプチャサイクルを繰り返す方法である. 各サイクルでキャプチャされたテスト応答を次のキャ

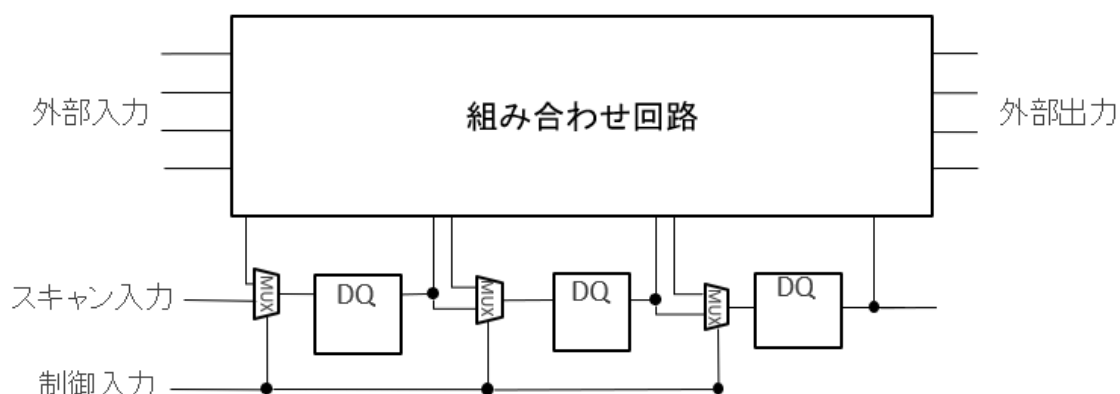


図 2.1. スキャンテスト

プチャサイクルのテストパターンとして再利用することで、従来のスキャンテストと比較したときに、テストパターンの生成数を抑えつつ故障検出を行う機会を獲得できる手法である。

一方で、マルチサイクルテストには“故障検出能力低下問題”がある。故障検出能力低下問題とは、キャプチャサイクルを重ねるにつれ次第に新たな故障を検出しにくくなっていく問題である。マルチサイクルテストでは、被検査回路の内部状態を機能動作に近づけることができ、多数のキャプチャサイクル (20 サイクル) を適用した場合、被検査回路の内部状態遷移 (WSA: Weighted Switching Activity) はサイクル数を増やすことによって低減することが報告されている。被検査回路の内部状態遷移の減少によって、キャプチャパターンが最初のサイクルで適用されたテストパターンと比較して、ランダム性の少ない入力パターンになってしまい、新たな故障を検出する能力が低下するため、テストパターンの削減を妨げる。

2.3 遅延故障

遅延故障とは、キャプチャ時に得られた値が、出力の遅れによって、設計段階で期待されていた値通りになっていない故障のことである。

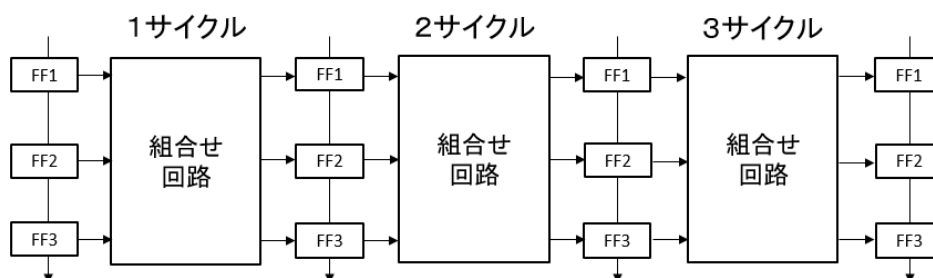


図 2.2. マルチサイクルテスト

遅延故障モデルを図3に示す。この図は、テストパターンとして1を入力しテスト応答として0がキャプチャされた場合の波形を表したものである。この図のうち上部の波形は、キャプチャタイミングより早くテスト応答が出力されており、遅延故障が存在しないことを示したものである。対して、下部の波形ではキャプチャタイミングより遅れてテスト応答が出力されているので、遅延故障が存在することを示している。

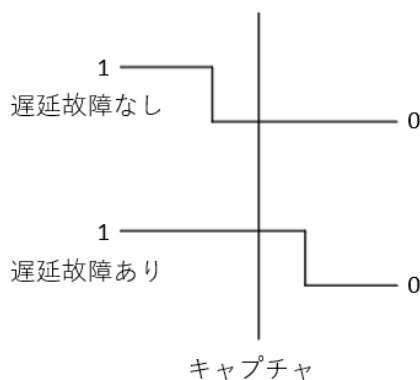


図 2.3. 遅延故障モデル

従って、テストパターン及びテスト応答が1、もしくはテストパターン及びテスト応答が0である場合、遅延が発生しているか判別がつかず遅延故障検出は不可能であるといえる。

第 3 章

実験・結果

3.1 実験内容

遅延故障シミュレータを実装し、検出率を算出する。今回実験に用いた回路は s5378 回路, s9234 回路, s13207 回路の 3 つであり、信号線の本数はそれぞれ 5344 本, 9256 本, 13300 本である。また、3 種類の回路に使用されているフリップフロップの本数はそれぞれ 179 個, 228 個, 669 個である。

3 種類すべての回路において、10 パターン, 30 パターン, 50 パターン, 100 パターンの 4 パターンで検証を行い、それぞれのテストパターン数に対して、2 サイクル, 3 サイクル, 4 サイクル, 10 サイクルの場合における遅延故障検出率を算出した。なお、本研究で使用されたプログラムはすべて C 言語で開発されている。

3.2 実験結果

それぞれの回路における遅延故障検出率の推移を以下の図に示す。得られた結果に対する考察は次章にて述べる。

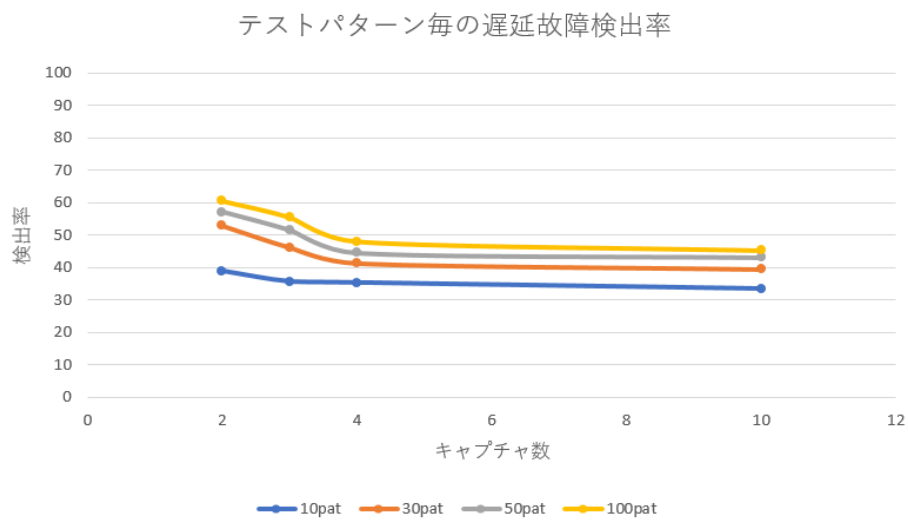


図 3.1. s5378 回路における遅延故障検出率

3.2.1. s5378 回路

3.2.2. s9234 回路

3.2.3. s13207 回路

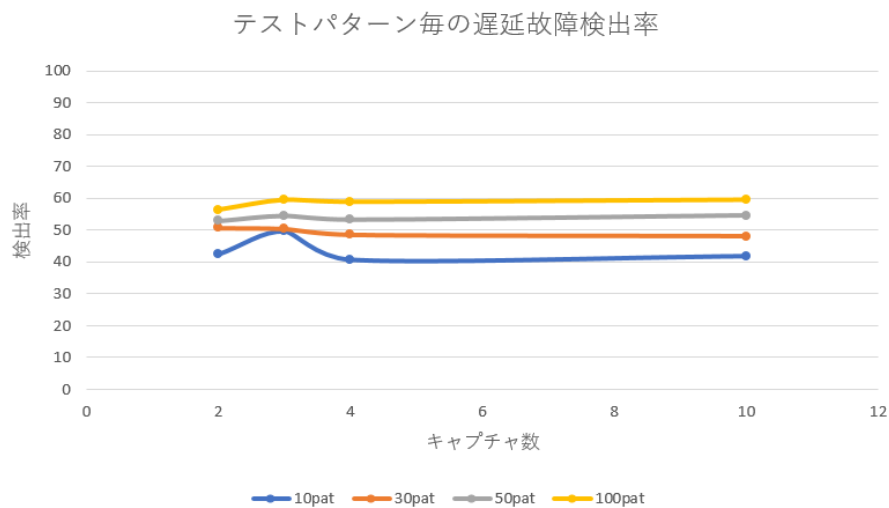


図 3.2. s9234 回路における遅延故障検出率

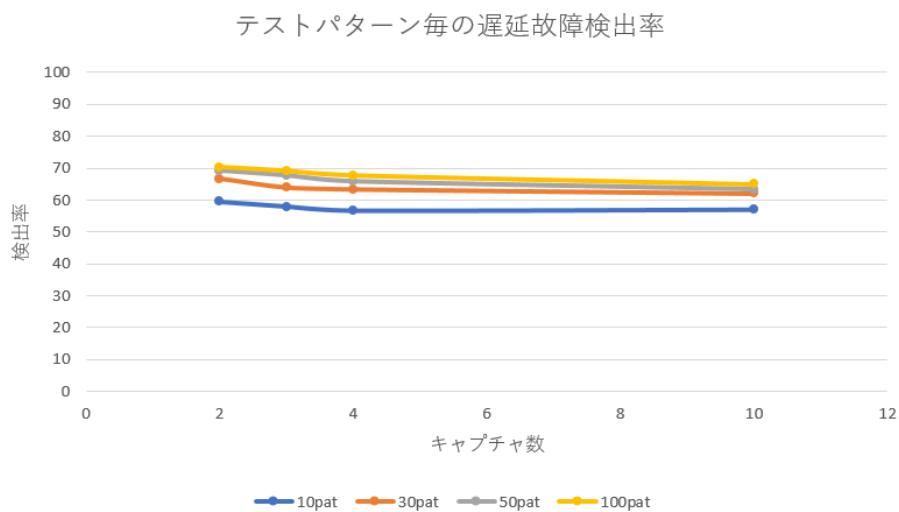


図 3.3. s13207 回路における遅延故障検出率

第 4 章

評価・考察

実験の結果から、キャプチャ数を増加させると遅延故障検出精度が低下することが読み取れるが、この結果は、キャプチャ数を増加させるにつれて内部状態が次第に遷移しなくなるという、マルチサイクルテストそのものの性質に起因する可能性が高い。また、s9234 回路に関してのみキャプチャ数を 3 にした場合に大きく故障検出率が増加しているが、これは回路そのものが原因であると推測する。

この予想を裏付けるために、それぞれの回路において、各フリップフロップのキャプチャ前後でのハミング距離について注目した。それぞれのハミング距離の推移に、以下の図に示す。ここで示すハミング距離の集計結果は、各回路において 10 サイクルでのハミング距離の推移を 10 テストパターンで集計し、その平均値を算出。算出されたキャプチャ前後でのハミング距離の平均値を、回路に使用されたフリップフロップ数に対する割合に換算したものである。

キャプチャ数 2 から 3 にかけてのハミング距離の推移に注目すると、s5378 回路について、2 キャプチャ目では全体の 22% のフリップフロップの状態が遷移しているが、3 キャプチャ目での状態遷移率は約 12% に低下しており、状態遷移率が大きく減少していることが読み取れる。

s13207 回路においても同様に、2 キャプチャ目と 3 キャプチャ目との間で状態遷移率が約 10% 低下している。

対して s9234 回路ではハミング距離の低下率が約 3% に留まっており、他回路と比較して、多くのフリップフロップにおいて内部状態が遷移していることが明らかとなった。

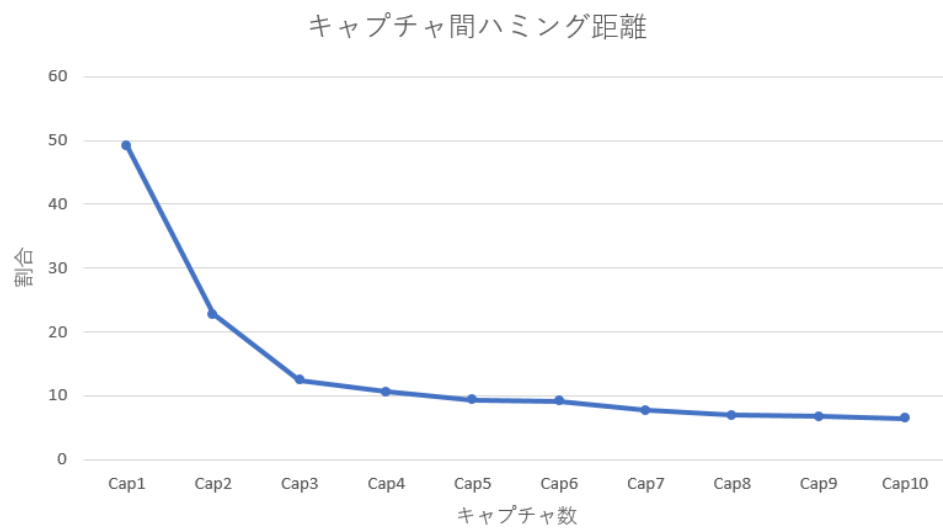


図 4.1. s5378 回路におけるハミング距離の平均推移

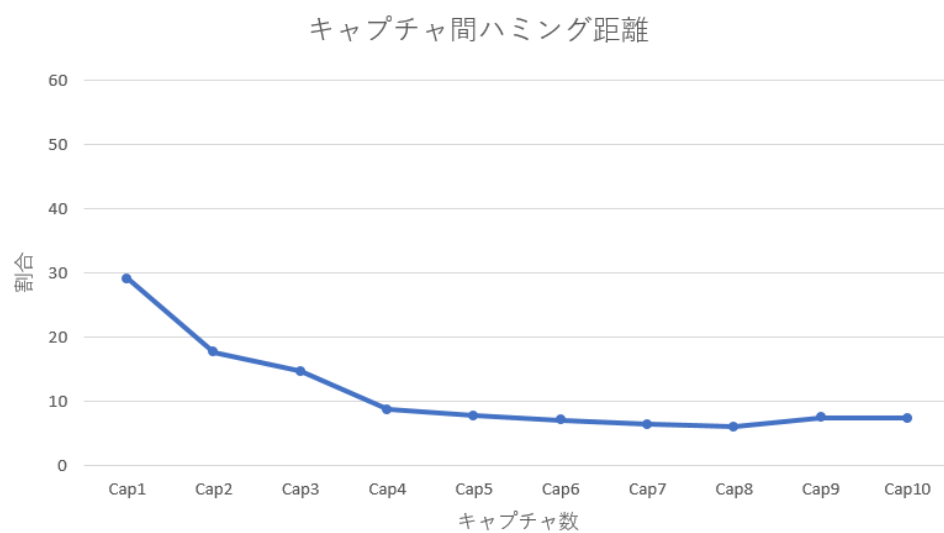


図 4.2. s9234 回路におけるハミング距離の平均推移

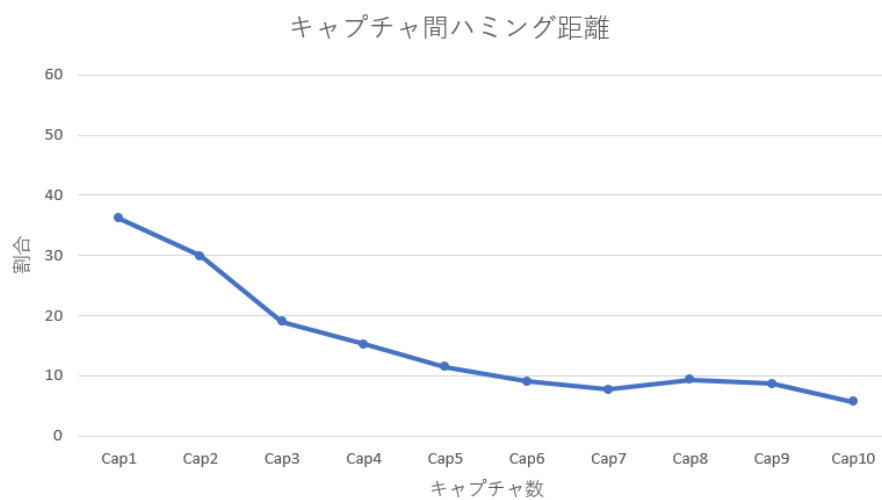


図 4.3. s13207 回路におけるハミング距離の平均推移

第 5 章

あとがき

今後の課題としては，遅延故障検出精度向上のために，フリップフロップの内部状態遷移を増加させるためのフリップフロップ制御手法の提案などが考えうる手法として挙げられる．

謝辞

本研究を進めるにあたり、懇篤な御指導、御鞭撻を賜りました本学高橋寛教授に深く御礼申し上げます。

本論文の作成に関し、詳細なるご検討、貴重な御教示を頂きました本学王森レイ講師ならびに甲斐博准教授に深く御礼申し上げます。

最後に、多大な御協力と貴重な御助言を頂いた本学工学部情報工学科情報システム工学講座高橋研究室の諸氏に厚く御礼申し上げます。

参考文献

- [1] IC Insights: “ Transistor Count Trends Continue to Track with Moore’s Law” ,
(March 05, 2020) <https://www.icinsights.com/news/bulletins/Transistor-Count-Trends-Continue-To-Track-With-Moores-Law/>