

Prof. Emerson Giovani Carati, Dr. Eng.

Controle Digital

emerson@utfpr.edu.br

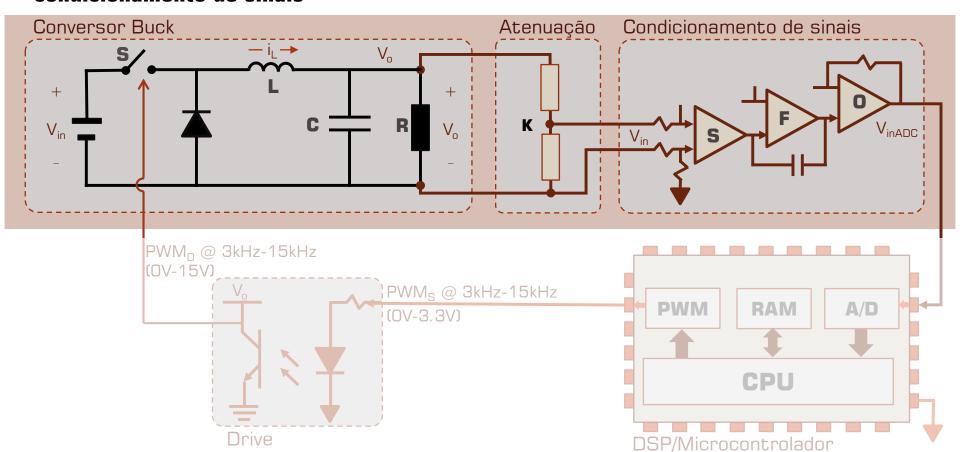


Projeto de controle digital



Objetivo

 Realizar o projeto dos circuitos que compõem o conversor estático e o sistema de condicionamento de sinais



O bom funcionamento de projeto de engenharia está diretamente relacionado ao **método de acionamento** deste sistema e seu **sistema de controle**.

No caso do conversor Buck, o sistema de controle monitora a tensão de saída do conversor e, através de um sistema microprocessado (DSP, uC), gera sinais de comando (PWM) para o acionamento da chave (MOSFET) do conversor.

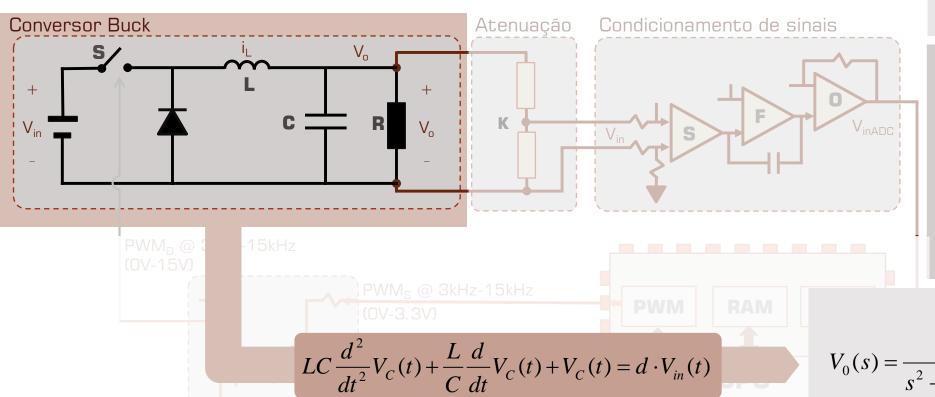
O monitoramento da tensão de saída exige **circuitos de atenuação** e de **condicionamento de sinais**. Embora estes circuitos possam ser projetados para serem os mais simples possível, os mesmos devem atender questões de qualidade, desempenho e segurança.

Projeto de controle digital



Modelagem do conversor estático

Objetivo: obter modelo em função de transferência do circuito que compõe o conversor Buck.



A operação do conversor Buck envolve o acionamento da chave S, geralmente com frequência de chaveamento fixa ($\mathbf{f_s}$), com razão cíclica \mathbf{d} , proporcional a relação de tensão $\mathbf{V_o/V_{in}}$.

Apesar da tensão de saída ser proporcional a razão cíclica, a presença dos elementos L e C introduzem transitórios, que contribuem para filtragem da harmônicas do acionamento PWM. O circuito resultante é do tipo RLC com tensão de entrada E ou O. Assim, a tensão de saída pode ser dada pela função de transferência:

$$V_0(s) = \frac{\frac{1}{LC}}{s^2 + \frac{1}{RC}s + \frac{1}{LC}} \cdot d \cdot V_{in}(s)$$

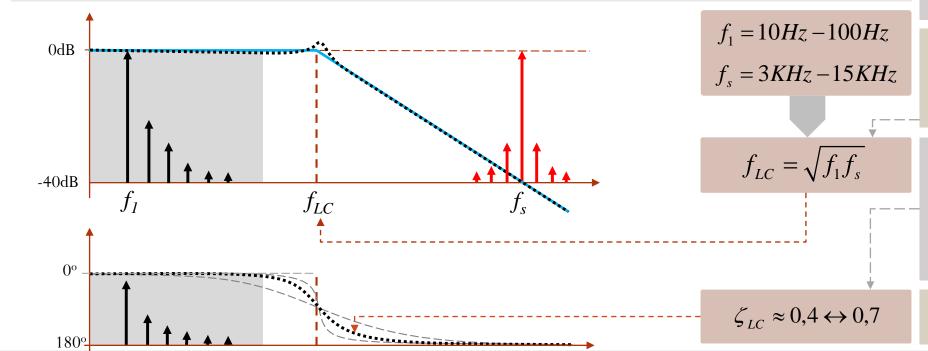
Projeto dos filtros LC e Sallen-key



❖ Conversor de potência: Filtro LC (2ª ordem) + Carga (R)

• Função de transferência do Filtro LC + Carga R $R = V_0^2/P_0$

$$G_{LC}(s) = \frac{\omega_{LC}^2}{s^2 + 2\zeta_{LC}\omega_{LC}s + \omega_{LC}^2} \qquad \qquad \omega_{LC} = \frac{1}{\sqrt{LC}} = 2\pi f_{LC}, \quad \zeta_{LC} = \frac{1}{2R}\sqrt{\frac{L}{C}}$$



O projeto dos componentes do conversor Buck pode ser realizado por diversas metodologias diferentes, tanto do ponto de vista de eletrônica de potência quanto de controle.

O método da **banda passante** considera que o filtro LC do conversor deve ser capaz de **atenuar** significativamente as **harmônicas** do acionamento PWM ao mesmo tempo que permite **controlar adequadamente** o sinal de tensão.

Assim, definida a frequência de chaveamento (f_s) e a frequência fundamental da saída (f_1) , podese centralizar geometricamente a frequência de corte do filtro $(f_{LC} = \sqrt{(f_1 f_s)})$.

O valor do **amortecimento** (ζ_{LC}) do filtro LC pode ser definido de forma a obter fase adequada na faixa de frequência de interesse ($f_1 - n \cdot f_1$). Valores menores ($\zeta_{LC} < 0.7$) permitem ter transição de fase mais rápida na frequência de corte e **reduzir** a fase da saída em baixas frequências.

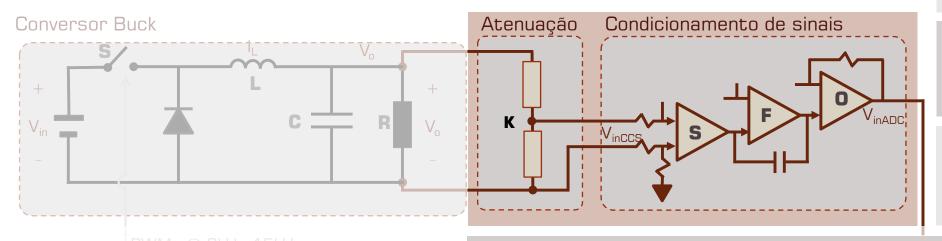
A partir dos valores de ζ_{LC} e f_{LC} pode-se determinar L e C do conversor de potência.

Projeto de controle digital



Modelagem do sistema de condicionamento de sinais

Objetivo: obter modelo em função de transferência do circuito de medição da tensão de saída.



Embora a tensão de saída V_0 do conversor Buck seja geralmente menor que sua entrada $V_{\rm in}$, os níveis de tensão ainda não são compatíveis com o conversor A/D do DSP/uC.

O circuito de medição geralmente é composto por subcircuitos de **atenuação** (K), **subtração** (S), **filtragem** (F) e **offset** (O).

O circuito de **atenuação** é utilizado para reduzir o sinal de medição de V_0 (OV-30V) para V_{inCCS} (OV-3V), compatível com os AOs .

O circuito de **subtração** é utilizado para calcular a diferença de potencial entre os pontos de medição de V_{inCCS} . Desta forma, se evita problemas de ruído de modo comum ou referencial alterado entre as alimentações do circuito de potência e de sinais.

O circuito de **filtragem** é utilizado para selecionar a banda passante do sinal medido pelo DSP, de forma que frequências fora da faixa de interesse (harmônicas do PWM, EMI, ruídos, ...) sejam minimizadas.

O circuito de **offset** é utilizado para ajustar o sinal de saída do sistema condicionamento de sinais (V_{inADC}) a faixa de medição do conversor A/D, garantindo tanto a integridade deste na presença de sobretensões como também a possibilidade de medir tensões fora da faixas nominal de operação.

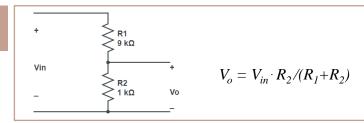
Projeto do Circuito de Condicionamento de Sinais

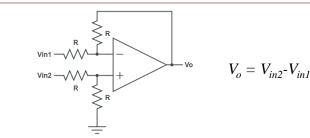


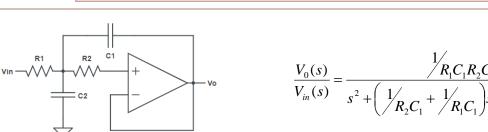
Objetivo:

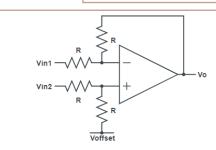
Projetar e analisar o sistema de condicionamento de sinais, incluindo:

- Transdutor (divisor resistivo para ajuste de amplitude)
 - 1. Tensão de entrada: 0 30V
 - 2. Sinal de saída: 0 3V
- Medição diferencial (circuito subtrator para medição de diferença de potencial)
 - 1. Ganho sinal 1: OdB
 - 2. Ganho sinal 2: OdB
 - 3. Impedância de entrada mínima = $10k\Omega$
- Filtro passa-baixas (filtro Sallen-Key 2ª ordem)
 - 1. Filtro passa-baixas de 2^a ordem $f_c \approx 1 \text{kHz}$, Q > 0.7
 - 2. Referência http://sim.okawa-denshi.jp/en/OPseikiLowkeisan.htm
- Ajuste de offset (ajuste do meio da escala do ADC)
 - 1. Sinal de entrada: 0 3V
 - 2. Sinal de saída: 1V 2V
 - 3. Offset: 1V
 - 4. Ganho: 0,33 (3:1)

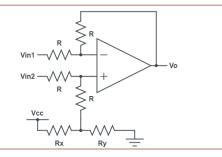








$$V_o = V_{offset} + V_{in2} - V_{in1}$$



Projeto dos filtros LC e Sallen-key

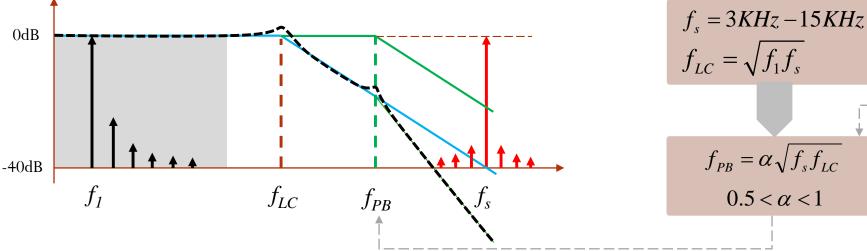


Condicionamento de sinais: Filtro Passa Baixas 2ª ordem (Sallen-key)

• Função de transferência do Filtro Passa Baixas 2ª ordem $R1, R2, C1, C2 = f_i(\omega_{PB}, \zeta_{PB})$

$$G_{PB}(s) = \frac{\omega_{PB}^2}{s^2 + 2\zeta_{PB}\omega_{PB}s + \omega_{PB}^2}$$

$$\omega_{PB} = 2\pi f_{PB} = ? \qquad \zeta_{PB} = ?$$



A posição da **frequência de corte do Filtro Sallen-Key** (f_{PR}) deve ser tal que contribua ao máximo na atenuação de harmônicas do PWM e evite a sobreposição dos picos de ambos os filtros LC e PB. Desta forma pode-se adotar um valor (α) inferior a média geométrica de f_s e f_{1C}.

$$f_{s} = 3KHz - 15KHz$$

$$f_{LC} = \sqrt{f_{1}f_{s}}$$

$$f_{PB} = \alpha \sqrt{f_{s}f_{LC}}$$

$$\zeta_{PB} \approx 0.1 \leftrightarrow 0.4$$

O projeto dos componentes do sistema de condicionamento de sinais é relativamente simples para os circuitos de atenuação $(K=R_2/(R_1+R_2))$, subtração $(G=R_1/R_2)$ e de offset $(Voffset = Vcc \cdot R_v/(R_x + R_v).$

Para o projeto do circuito de filtragem pode-se considerar a banda passante e as frequências de chaveamento e do filtro LC do conversor.

A frequência de corte do Filtro Sallen-Key (f_{pp}) pode ser calculada como uma proporção (α) da média geométrica da frequência de chaveamento (f_s) e da frequência de corte do filtro LC:

- Ex: $f_{PR} = \alpha \sqrt{(f_s f_{LC})}$

O amortecimento (ζ_{PR}) do filtro PB é também definido para minimizar a fase na faixa de frequência de interesse. Neste caso, $f_{PB} > f_{IC}$, valores ainda menores de ζ_{PB} (0,1 - 0,4) podem ser utilizados para garantir menor influência na fase em malha fechada.

A partir dos valores de ζ_{PR} e f_{PR} pode-se determinar R1,R2,C1,C2 do filtro Sallen-Key.

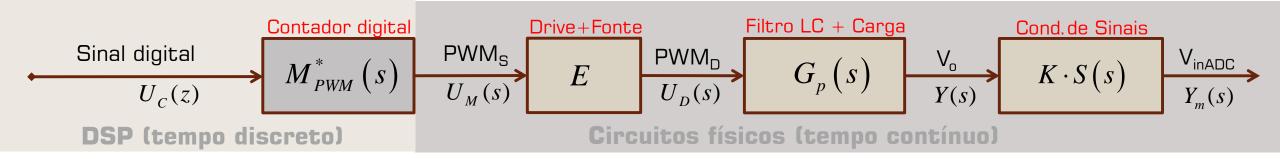
Atividades: Projeto e análise em malha aberta



- Projete o **conversor Buck** de acordo com uma metodologia de sua escolha e verifique (utilizando simulações computacionais) se atende aos seguintes critérios:
- Banda passante
- Condução contínua
- Ripple de corrente < 50%
- Ripple de tensão < 2%
- Projete o **sistema de condicionamento de sinais** e verifique (utilizando simulações computacionais) o comportamento de cada um dos circuitos:
 - Circuito de atenuação
 - Circuito de subtração
- Circuito de filtragem
- Circuito de offset

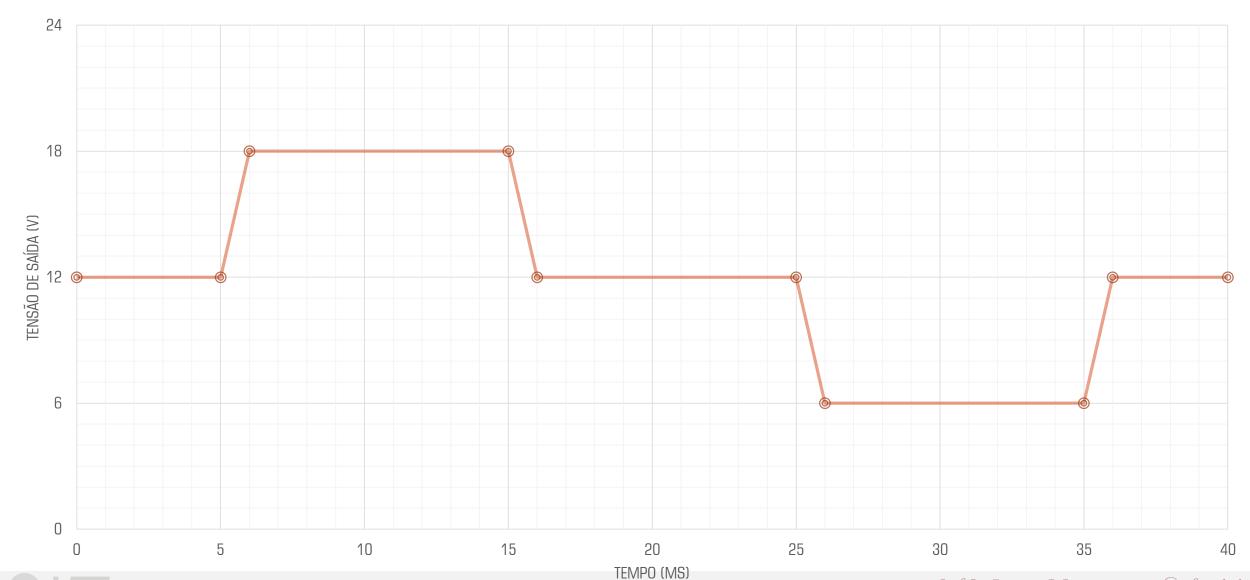
- ✓ Analise os respectivos sistemas (conversor Buck e sistema de condicionamento de sinais) verificando características como :
 - tempo de subida e acomodação (respostas ao degrau)
 - ganho e fase em função da frequência (diagramas de Bode)
 - tensões de entrada e saída, atenuação de harmônicas e ruído de medida
 - resposta a sinais variantes no tempo (onda senoidal, quadrada, trapezoidal, triangular, ...) conforme a definição de seu grupo.

Para projeto e análise do sistemas envolvidos no projeto, considere a definição de frequências dos sinais/grupo das telas que seguem.



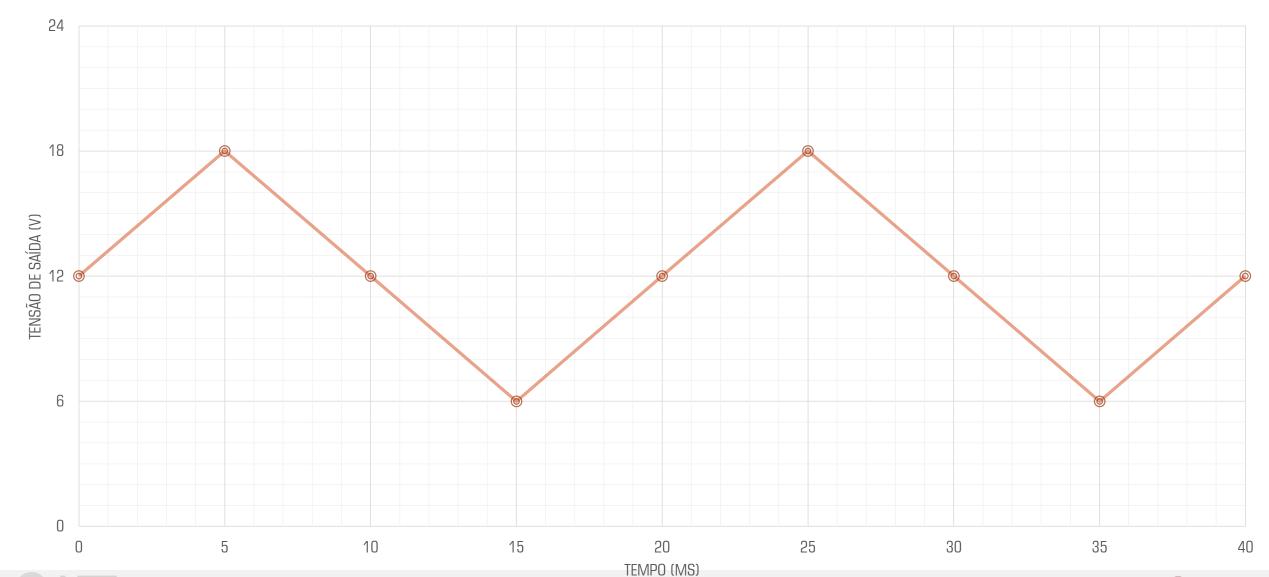
Sinal 1: $f_s = 10000 \text{ Hz}$





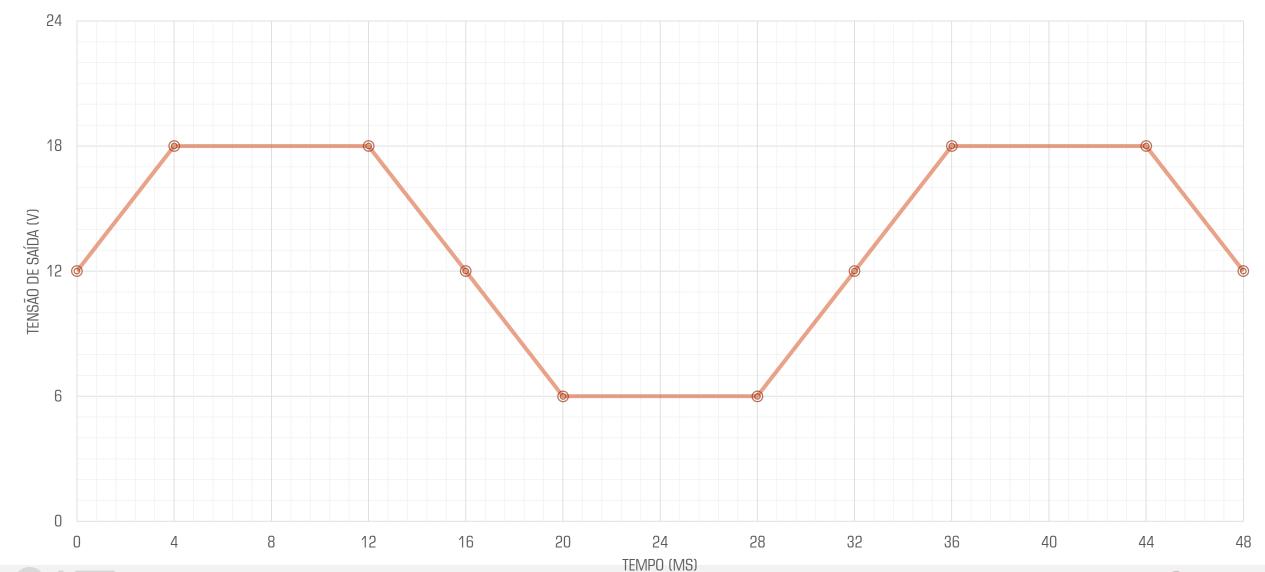
Sinal 2: $f_s = 10000 \text{ Hz}$





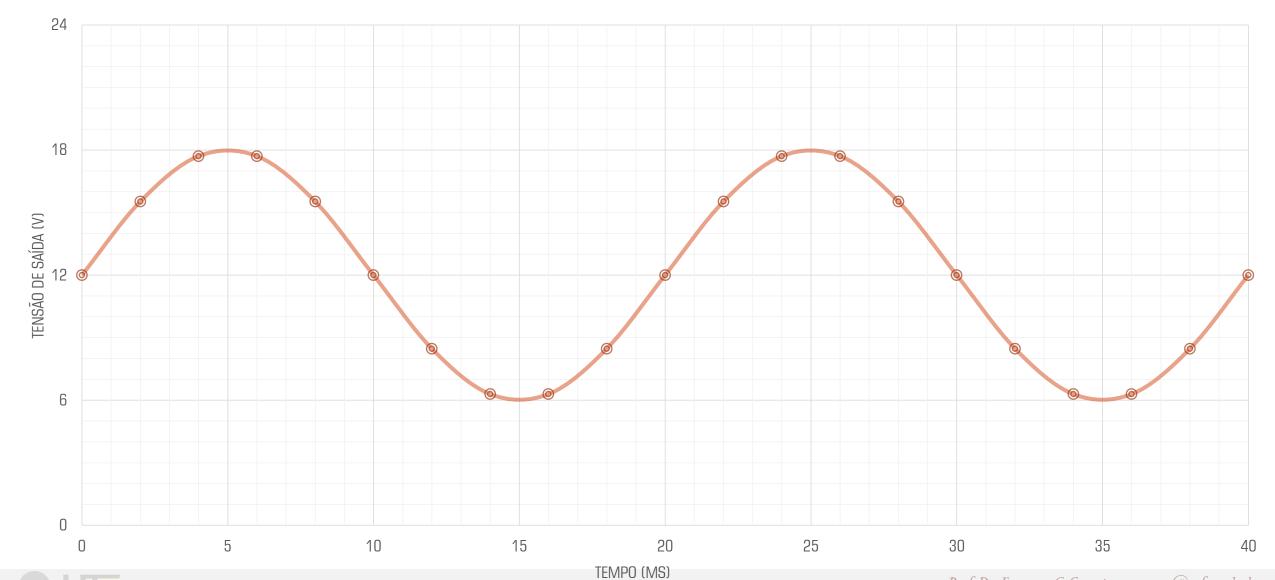
Sinal 3: $f_s = 6250 \text{ Hz}$





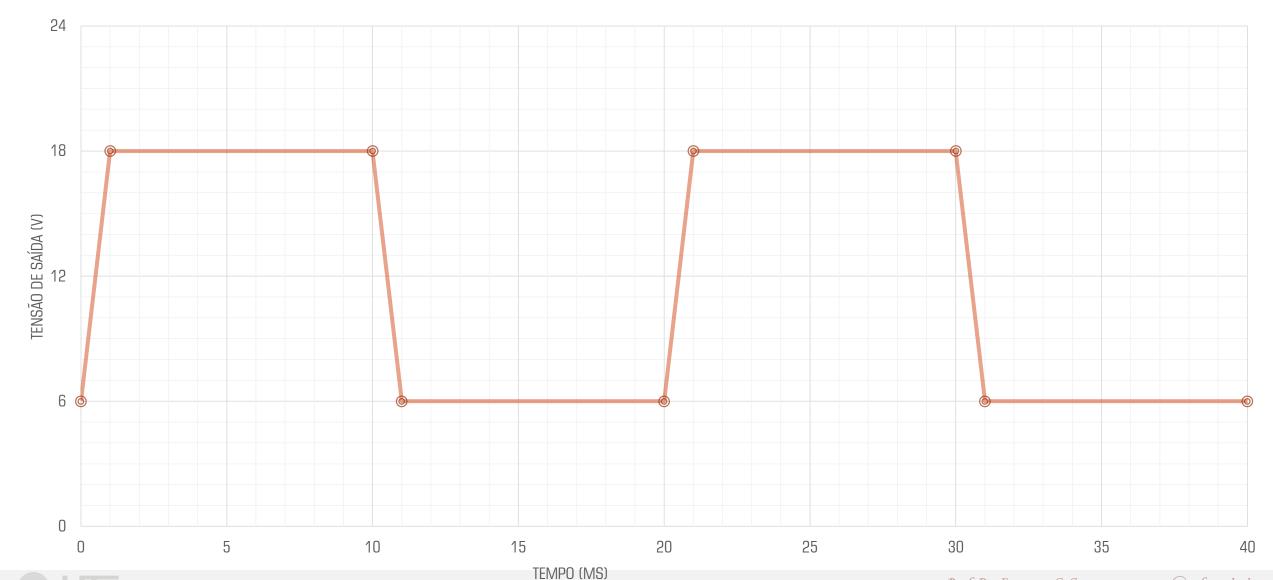
Sinal 4: $f_s = 5000 \text{ Hz}$





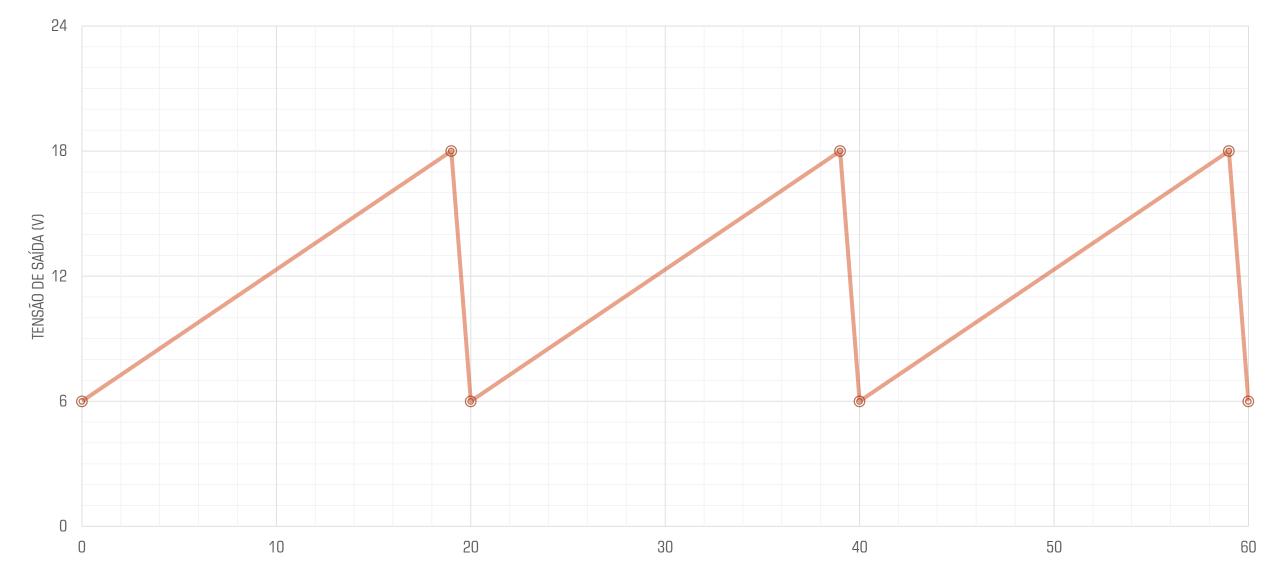
Sinal 5: $f_s = 15000 \text{ Hz}$





Sinal 6: $f_s = 7500 \text{ Hz}$

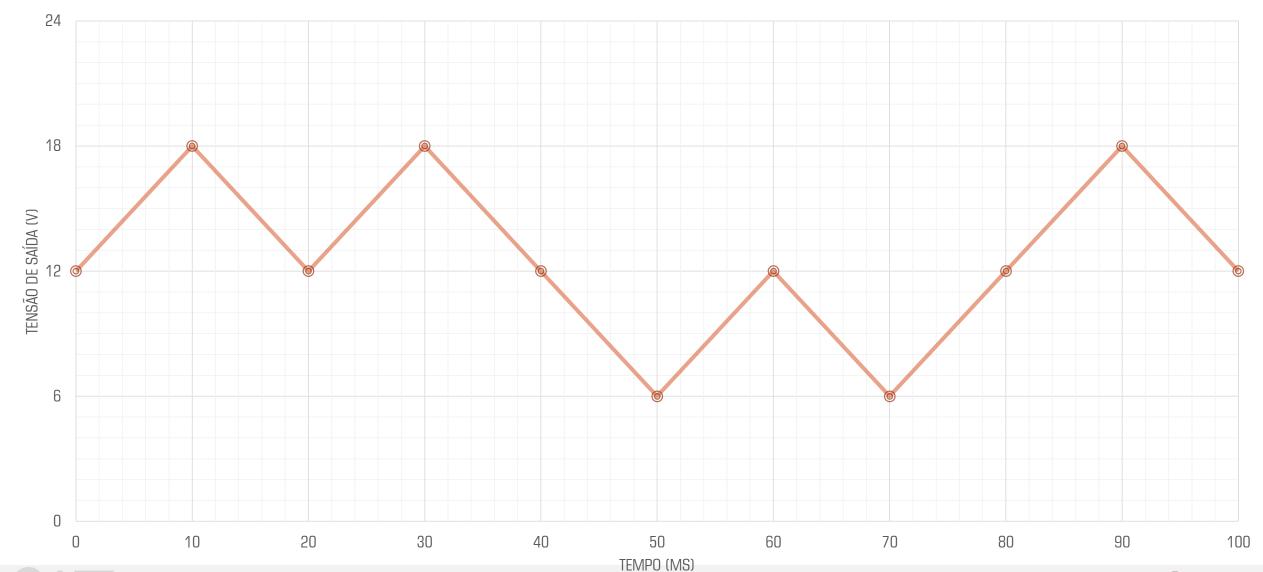




TEMPO (MS)

Sinal 7: $f_s = 12500 \text{ Hz}$





Sinal 8: $f_s = 10000 \text{ Hz}$



