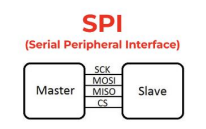
1. **SPI là gì?**

****

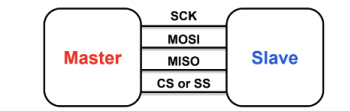
Giao tiếp ngoại vi SPI là:

* Một chuẩn đồng bộ nối tiếp để truyền dữ liệu ở chế độ full – duplex
* Trong cùng một thời điểm có thể xảy ra đồng thời quá trình truyền và nhận.
* Kiểu Master – Slave
* Chỉ có 1 Master nhưng có thể có nhiều Slave.



SPI thường được sử dụng giao tiếp với:

* Bộ nhớ EEPROM, LCD, RTC (Đồng hồ thời gian thực), IC âm thanh, các loại cảm biến như nhiệt độ và áp suất, thẻ nhớ như MMC hoặc thẻ SD hoặc các bộ vi điều khiển khác.

**Cấu Tạo**

- Bốn chân I/O dành riêng cho giao tiếp SPI với các thiết bị bên ngoài:

• SCK (Serial Clock)

• MISO (Master Input Slave Output)

• MOSI (Master Output Slave Input)

• SS (Slave Select)

- SCK (Serial Clock):

• Thiết bị Master tạo xung tín hiệu SCK và cung cấp cho Slave. • Xung này có chức năng giữ nhịp cho giao tiếp SPI. Mỗi nhịp trên chân SCK báo 1-bit dữ liệu đến hoặc đi.

→ Quá trình ít bị lỗi và tốc độ truyền cao.

- SCK (Serial Clock):

• Thiết bị Master tạo xung tín hiệu SCK và cung cấp cho Slave. • Xung này có chức năng giữ nhịp cho giao tiếp SPI. Mỗi nhịp trên chân SCK báo 1-bit dữ liệu đến hoặc đi.

→ Quá trình ít bị lỗi và tốc độ truyền cao.

- MISO (Master Input Slave Output): Dành cho việc truyền dữ liệu từ Slave đến Master. Chân MISO ở Master sẽ kết nối đến chân MISO ở Slave.

- CS/SS (Chip/Slave Select): Chân CS được Master sử dụng để lựa chọn Slave cần giao tiếp.

• Để chọn Slave giao tiếp thiết bị Master chủ động kéo đường CS tương ứng xuống mức 0 (Low) nếu không các đường SCK, MOSI, MISO của Slave sẽ không được kích hoạt

• Chân CS của vi điều khiển (Master) có thể được người dùng tạo bằng cách cấu hình 1 chân GPIO bất kỳ chế độ Output.

1. **Những đặc tính của chuẩn SPI**

**Đặc điểm hoạt động**

- Có 3 chế độ truyền:

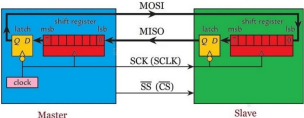
• Simplex (đơn công)

• Half duplex (bán song công)

• Full duplex (song công toàn phần).

Chế độ truyền xác định hướng của luồng tín hiệu giữa hai thiết bị được kết nối.

|  |  |  |  |
| --- | --- | --- | --- |
| Tiêu chí so sánh | Simplex | Half Duplex | Full Duplex |
| Hướng truyền  tín hiệu | Đơn hướng | Hai chiều, mỗi lần theo một hướng | Hai chiều, đồng thời theo hai hướng |
| Gửi/Nhận | Bên gửi chỉ có thể gửi dữ liệu | Bên gửi có thể gửi và nhận dữ liệu, nhưng chỉ thực  hiện được một  hành động vào  một thời điểm | Bên gửi có thể gửi và nhận dữ liệu  cùng một lúc |
| Hiệu suất | Chế độ truyền kém nhất | Tốt hơn chế độ  Simplex | Chế độ truyền tốt nhất |

1. **CÁCH TRUYỀN NHẬN DỮ LIỆU CỦA GIAO THỨC**

Contents

**No table of contents entries found.**

- Master:

• Một thanh ghi dịch (Shift Register)

• Một mạch chốt dữ liệu (Latch)

• Một bộ tạo xung nhịp (Clock Generator)

- Slave:

• Một thanh ghi dịch (Shift Register)

• Một mạch chốt dữ liệu (Latch)

Cả hai thanh ghi 8-bit (hoặc 16-bit) dịch được kết nối để tạo thành một vòng. • Khi bắt đầu quá trình truyền dữ liệu, Master sẽ cấu hình xung clock để tương ứng với tần số hỗ trợ bởi Slave, thường lên đến vài MHz. • Nếu một Slave được Master chọn để giao tiếp, chân SS khi đó sẽ

được ghi mức LOW.

1. **Truyền dữ liệu**
2. **Các bước truyền dữ liệu**

1. Thiết bị Master bắt đầu việc trao đổi dữ liệu bằng cách truyền đi một Byte vào thanh ghi dịch của nó.

2. Sau đó, Byte dữ liệu sẽ được đưa sang Slave theo đường tín hiệu MOSI. 3. Slave sẽ truyền dữ liệu nằm trong thanh ghi dịch của chính nó ngược trở về Master thông qua đường tín hiệu MISO.

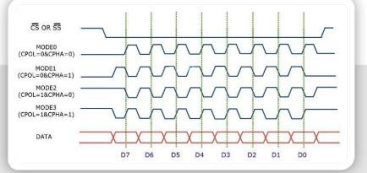
• Bằng cách này, dữ liệu của hai thanh ghi sẽ được trao đổi với nhau. • Việc đọc và ghi dữ liệu vào Slave diễn ra cùng một lúc nên tốc độ trao đổi dữ liệu diễn ra rất nhanh.

→ Giao thức SPI là một giao thức rất có hiệu quả.

4. Sau khi các bit trên thanh ghi dịch được đẩy ra hoặc đã nhận vào toàn bộ, cả Master và Slave đã hoàn tất việc trao đổi giá trị thanh ghi. • Nếu nhiều data hơn cần được truyền đi, các thanh ghi dịch sẽ được load lại và quá trình trên được lặp lại.

5. Khi hoàn tất, Master ngừng việc đảo xung clock và ngừng chọn chân CS với Slave tương ứng.

1. **Chế độ hoạt động**

****CPOL (Clock Polarity) xác định mức tín hiệu tại Clock lúc nhàn rỗi (idle) • CPOL = 0 Clock sẽ ở mức thấp lúc không gửi dữ liệu (nhàn rỗi) • CPOL = 1 Clock sẽ ở mức cao lúc không gửi dữ liệu (nhàn rỗi)

CPHA (Phase Clock) xác định quá trình truyền dữ liệu tại: • CPHA = 0 Lấy sườn đầu tiên

• CPHA = 1 Lấy sườn thứ hai

Mode 0: (CPOL = 0 và CPHA = 0).

• Truyền dữ liệu xảy ra khi gặp sườn lên của xung đồng hồ. Mode 1: (CPOL = 0 và CPHA = 1).

• Truyền dữ liệu xảy ra khi gặp sườn xuống của xung đồng hồ. Mode 2: (CPOL = 1 và CPHA = 0

• Truyền dữ liệu xảy ra khi gặp sườn xuống của xung đồng hồ. Mode 3: (CPOL = 1 và CPHA = 1).

• Truyền dữ liệu xảy ra khi gặp sườn lên của xung đồng hồ.