



Tecnológico Nacional de México



Instituto Tecnológico de Saltillo

Unidad I

“Arquitecturas de Computo”

Arquitectura de computadoras

María Fernanda Pérez Santana

No. Control 19052234

1.1 Modelos de Arquitecturas de computo

1.1.1 Clásicas

Estas arquitecturas se desarrollaron en las primeras computadoras electromecánicas y de tubos de vacío. Aun son usadas en procesadores empotrados de gama baja y son la base de la mayoría de las arquitecturas modernas.

➤ Arquitectura Mauchly-Eckert

Esta arquitectura fue utilizada en la computadora ENIAC. Consiste en una unidad central de proceso que se comunica a través de un solo bus con un banco de memoria en donde se almacenan tanto los códigos de instrucción del programa, como los datos que serán procesados por este.

Este modelo consta de cinco componentes principales:

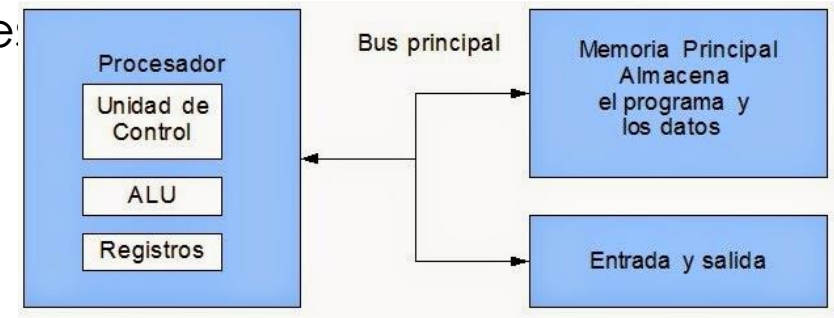
Unidad de Memoria.

Unidad de Entrada/Salida.

Unidad de Control. Incluidos CPU.

Unidad Aritmética Lógica. Incluida en CPU.

Registros de Programas. Incluidos en CPU.



➤ Arquitectura Mauchly-Eckert

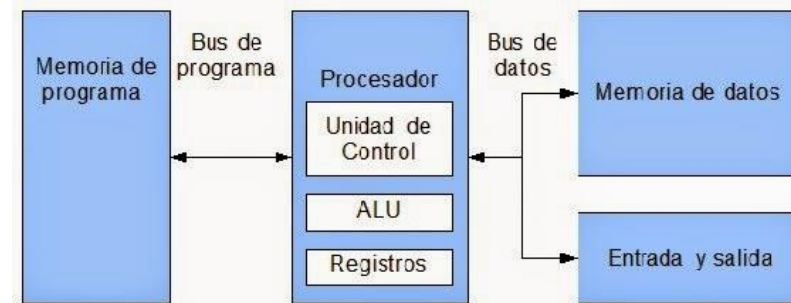
La desventaja es la longitud de las instrucciones por el bus de datos, que hace que el microprocesador tenga que realizar varios accesos a memoria para buscar instrucciones complejas. La velocidad de operación a causa del bus único para datos e instrucciones que no deja acceder simultáneamente a unos y otras, lo cual impide superponer ambos tiempos de acceso.

➤ Arquitectura Harvard

Esta arquitectura utiliza los Micro controladores, tiene la unidad central de proceso conectada a dos memorias (una con las instrucciones y otra con los datos) por medio de dos buses diferentes.

Una de las memorias contiene solamente las instrucciones del programa, y la otra sólo almacena datos.

Ambos buses son totalmente independientes lo que permite que la CPU pueda acceder de forma independiente y simultánea a la memoria de datos y a la de instrucciones. Como los buses son independientes estos pueden tener distintos contenidos en la misma dirección y también distinta longitud.



1.1.2 Segmentadas



Las arquitecturas segmentadas o con segmentación del cauce buscan mejorar el desempeño realizando paralelamente varias etapas del ciclo de instrucción al mismo tiempo. El procesador se divide en varias unidades funcionales independientes y se dividen entre ellas el procesamiento de las instrucciones.

Consiste en descomponer el proceso de ejecución de las instrucciones en fases o etapas que permitan una ejecución simultánea.

Explota el paralelismo entre las instrucciones de un flujo secuencial.

La segmentación es una técnica de implementación por la cual se solapa la ejecución de múltiples instrucciones. La técnica de implementación clave utilizada para hacer CPU rápidas

La segmentación consigue una reducción en el tiempo de ejecución medio por instrucción.

1.1.2 Segmentadas

Tipos de cauces:

Unifuncion: ejecutan un único proceso.

Multifunción: pueden ejecutar varios procesos:

Estáticos: en un instante determinado sólo pueden ejecutar uno.

Dinámicos: pueden ejecutar simultáneamente varios procesos.

Lineal: a cada etapa sólo le puede seguir otra etapa concreta.

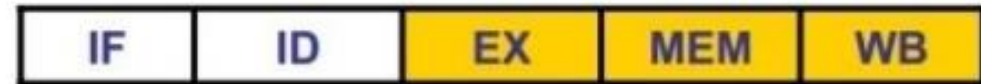
No lineal: se pueden establecer recorridos complejos de las etapas.

Ciclos de Instrucción.

Ejecución de instrucciones en 5 ciclos

Etapas de cauce.

Donde:



IF: Búsqueda de una instrucción de la memoria.

ID: Búsqueda de registros y decodificación de instrucciones

EXE: Ejecución o cálculo de dirección

MEM: Acceso a la memoria de datos.

WB: Escribir datos en el archivo de registros

1.1.2 Multiprocesamiento

Se denomina multiprocesador a un computador que cuenta con dos o más microprocesadores (CPUs).

El multiprocesador puede ejecutar simultáneamente varios hilos pertenecientes a un mismo proceso o bien a procesos diferentes.

La arquitectura NUMA, donde cada procesador tiene acceso y control exclusivo a una parte de la memoria.

La arquitectura SMP, donde todos los procesadores comparten toda la memoria.

Las CPU de multiprocesamiento se clasifican de la siguiente manera (Clasificación de Flynn):

- SISO – (Single Instruction, Single Operand) computadoras Monoprocesador
- SIMO – (Single Instruction, Multiple Operand) procesadores vectoriales, Exenciones MMX
- MISO – (Multiple Instruction, Single Operand) No implementado
- MIMO – (Multiple Instruction, Multiple Operand) sistemas SMP, Clusters, GPUs

Procesadores vectoriales

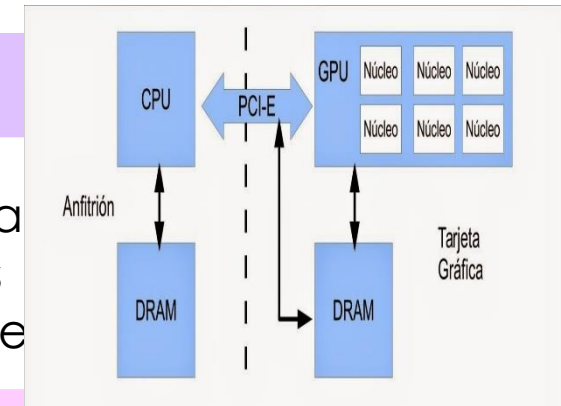
Son computadoras pensadas para aplicar un mismo algoritmo numérico a una serie de datos matriciales, donde los datos son representados como grandes números de datos en forma matricial sobre los que se deben aplicar el mismo algoritmo numérico.

Procesadores Digitales de Señales (DSP)

son procesadores especializados en el procesamiento de señales tales como audio, vídeo, radar, sonar, radio, etc. Cuentan con instrucciones tipo vectorial que los hace muy aptos para dicha aplicación.

Unidades de procesamiento gráfico (Graphics Processing Unit GPU)

sistemas diseñados originalmente para el procesamiento de Gráficos, con múltiples procesadores vectoriales sencillos compartiendo la misma memoria, la cual también puede ser accedida por el CPU. Por la gran cantidad de núcleos con los que cuenta, logran un excelente desempeño al ejecutar algoritmos que se adaptan a ser paralelizados, a tal grado que muchas de las supercomputadoras más rápidas de la actualidad utilizan estos procesadores, y los fabricantes de tarjetas gráficas producen versiones de sus productos especializadas en acelerar los cálculos de propósito general.



1.2 Análisis de los Componentes

1.2.1 Arquitecturas

Además de las Arquitecturas clásicas mencionadas anteriormente, en la actualidad han aparecido Arquitecturas híbridas entre la Von Newman y la Harvard, buscando conservar la flexibilidad, pero mejorando el rendimiento.

Para el diseño de un microprocesador debemos de visualizar y decidir cuál será su juego de instrucciones.

ARQUITECTURA CISC

En la arquitectura computacional, CISC es un modelo de arquitectura, en donde los microprocesadores tienen un conjunto instrucciones que caracterizan por ser muy amplio y permitir operaciones complejas entre operandos, situados en la memoria o en los registros internos.

Entre las ventajas de CISC destacan las siguientes:

- Reduce la dificultad de crear compiladores.
- Permite reducir el costo total del sistema.
- Reduce los costos de creación de software.
- Mejora la compactación de código.
- Facilita la depuración de errores.

1.2.1 Arquitecturas

ARQUITECTURA RISC

Arquitectura computacional, RISC (Reduced Instruction Set Computer) es un tipo de microprocesador con las siguientes características fundamentales:

Instrucciones de tamaño fijo y presentado en un reducido número de formatos.

Sólo las instrucciones de carga y almacenamiento acceden a la memoria de datos.

Los procesadores con tecnología RISC trabajan más rápido al utilizar menos ciclos de reloj para la ejecución de las instrucciones.

Además utiliza un sistema de direcciones no destructivas en RAM, significa que a diferencia de CISC, RISC conserva después de realizar sus operaciones en memoria los dos operandos y su resultado, reduciendo la ejecución de nuevas operaciones. Y cada instrucción puede ser ejecutada en un solo ciclo del CPU.

1.2.1.1 Unidad dcentral de Procesamiento

Es el componente principal del ordenador; además de procesar la información, proporciona los puertos necesarios para conectar los distintos periféricos. Sus prestaciones internas y sus conexiones son sus dos características más importantes. La Unidad Central está compuesta internamente por la placa base, el microprocesador, la memoria, tarjetas de expansión, disco duro, unidades ópticas (CD o DVD), la fuente de alimentación, ventiladores, cables de alimentación, cables de datos o buses y los distintos botones de control.

Los CPUs modernos pueden clasificarse de acuerdo a varias características, tales como:

- Tamaño de la Unidad Aritmética Lógica (ALU). Bus de conexión al exterior (8, 16, 32, 64 bits) Si su arquitectura tiene cauce (pipeline).
- Si son de arquitectura CISC o RISC.
- Si son Von Neumann o Harvard.
- Si manejan instrucciones enteras o implementan también instrucciones de punto flotante.

Características.

- Modelo del programador (Conjunto de registros que el programador puede utilizar), forman el modelo mental del CPU que el programador utiliza al programar en ensamblador.
- Conjunto de instrucciones que puede ejecutar el CPU.
- Los modos de direccionamiento que pueden usarse para obtener los operandos de las instrucciones.
- Ciclo de instrucción (el conjunto de pasos que realiza el CPU para procesar cada instrucción)
- Buses de interconexión, usados para que el CPU lea y escriba a la memoria.
- Dispositivos de entrada y salida.



1.2.1.2 Unidad Aritmético Logica

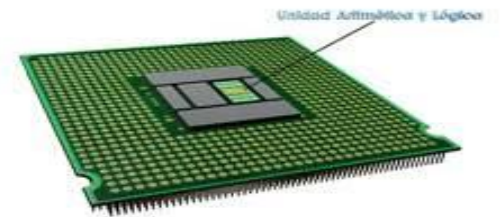
Es un contador digital capaz de realizar las operaciones aritméticas y lógicas entre los datos de un circuito; suma, resta, multiplica y divide, así como establece comparaciones lógicas a través de los condicionales lógicos "si", "no", y, "o"

Partes

- Operadores: aritméticos, lógicos y de desplazamiento
- Registros para almacenar datos temporales
- Registro de estado: conjunto de flags que indican situaciones ocurridas al operar
- Registro contador de programa
- Registro de direcciones de interrupción

El tipo de operaciones que puede realizar una ALU

1. Suma aritmética
2. Resta aritmética (complemento a 2)
3. operaciones lógicas (producto y suma lógica Comparación Complementación enmascaramiento)
4. Desplazamiento o rotación
5. No operar (transferencia)



1.2.1.3 Registros

Es una memoria que esta ubicada en el procesador y se encuentra en el nivel más alto en la jerarquía de memoria, por lo tanto tiene una alta velocidad pero con poca capacidad para almacenar datos que va desde los 4 bits hasta los 64 bits dependiendo del procesador que se utilice. Los datos que almacena son los que se usan frecuentemente

Registros GPR:

Registros de propósito general (en inglés GPRs o General Purpose Registers), en arquitectura de ordenadores, un registro es una memoria de alta velocidad y poca capacidad, integrada en el microprocesador.

AX, AH, AL (Acumulador): a menudo conserva el resultado temporal después de una operación aritmética o lógica.

BX, BH, BL (Base): Se utiliza para guardar la dirección base de listas de datos en la memoria.

CX, CH, CL (Contador): Contiene el conteo para ciertas instrucciones de corrimientos y rotaciones, de iteraciones en el ciclo loop y operaciones repetidas de cadenas.

DX, DH, DL (Datos): Contiene la parte más significativa de un producto después de una multiplicación; la parte más significativa del dividendo antes de la división

Registros de Control:

Se utilizan para controlar las operaciones del procesador, la mayor parte de estos registros no son visibles al usuario y algunos pueden ser accesibles a las instrucciones de maquina ejecutadas en un modo de control. Los registros utilizados son los siguientes:

- ☐ Registro de direcciones de memoria (MAR)
- ☐ Registro de datos de memoria (MBR)
- ☐ Registro de direcciones de entrada y salida (I/O AR)
- ☐ Registro de datos de entrada y salida (I/O BR)
- ☐ Registro de instrucciones (IR)
- ☐ Palabras de estado del programa (PSW)

Registros De Segmentos:

- CS (Código)
- DS (Datos)
- ES (Extra)
- SS (Pila)

Registros Apuntadores Y De Índices:

- SP (Apuntador de pila)
- BP (Apuntador de base)
- DI (Índice destino)
- SI (Índice fuente)
- IP (Apuntador de instrucciones)

Esquema del microprocesador 8088

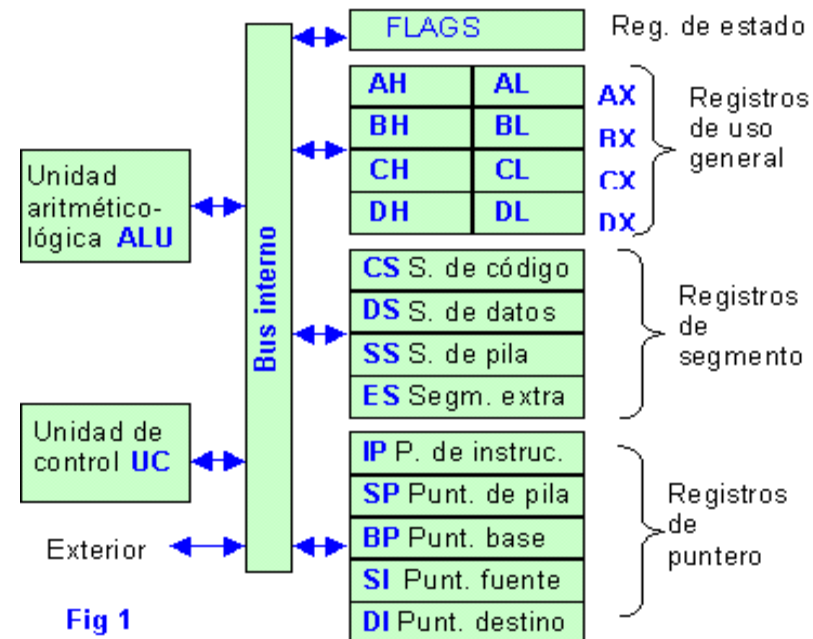
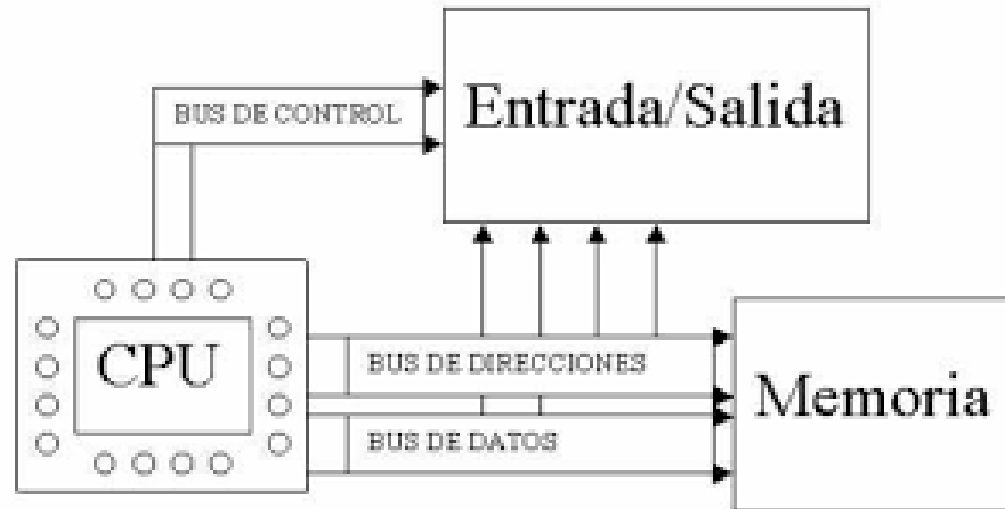


Fig 1

1.2.1.4 Buses

El bus es un sistema digital que transfiere datos entre los componentes de un ordenador o entre ordenadores. Está formado por cables o pistas en un circuito impreso, dispositivos como resistencias y condensadores además de circuitos integrados. En los primeros computadores electrónicos, todos los buses eran de tipo paralelo, de manera que la comunicación entre las partes del computador se hacía por medio de cintas o muchas pistas en el circuito impreso, en los cuales cada conductor tiene una función fija y la conexión es sencilla requiriendo únicamente puertos de entrada y de salida para cada dispositivo.



1.2.2 Memoria

1.2.2.1 Conceptos básicos del manejo de la memoria.

Se produce bajo el control directo y continuo del programa que solicita la operación de E/S. tanto en la entrada y salida programada como con interrupciones, el procesador es responsable de extraer los datos de la memoria en una salida, y almacenar los datos en la memoria principal. El problema con la E/S es que el procesador tiene que esperar un tiempo considerable hasta que el modulo en cuestión esté preparado para recibir o transmitir datos.

- Una memoria es un dispositivo que puede mantenerse en por lo menos dos estados estables por un cierto periodo de tiempo.
- Cada uno de estos estados estables puede utilizarse para representar un bit.
- A un dispositivo con la capacidad de almacenar por lo menos un bit se le conoce como celda básica de memoria
- Un dispositivo de memoria completo se forma con varias celdas básicas y los circuitos asociados para poder leer y escribir dichas celdas básicas, agrupadas como localidades de memoria que permitan almacenar un grupo de N bits.
- El número de bits que puede almacenar cada localidad de memoria es conocido como el ancho de palabra de la memoria.

- Coincide con el ancho del bus de datos

Uno de los circuitos auxiliares que integran la memoria es el decodificador de direcciones.

- Su función es la de activar a las celdas básicas que van a ser leídas o escritas a partir de la dirección presente en el bus de direcciones.
- Tiene como entradas las n líneas del bus de direcciones y 2^n líneas de habilitación de localidad, cada una correspondiente a una combinación binaria distinta de los bits de direcciones.
- Por lo tanto, el número de localidades de memoria disponibles en un dispositivo (T) se relaciona con el número de líneas de dirección 2^n



1.2.2.2 Memoria principal

La memoria de acceso aleatorio (Random Access Memory, RAM) se utiliza como memoria de trabajo de computadoras y otros dispositivos para el sistema operativo, los programas y la mayor parte del software. En la RAM se cargan todas las instrucciones que ejecuta la unidad central de procesamiento (procesador) y otras unidades del computador, además de contener los datos que manipulan los distintos programas.

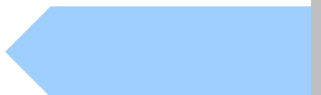
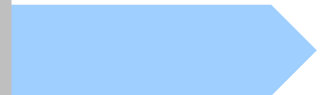
Se denominan de acceso aleatorio porque se puede leer o escribir en una posición de memoria con un tiempo de espera igual para cualquier posición, no siendo necesario seguir un orden para acceder (acceso secuencial) a la información de la manera más rápida posible.

Se produce bajo el control directo y continuo del programa que solicita la operación de E/S. tanto en la entrada y salida programada como con interrupciones, el procesador es responsable de extraer los datos de la memoria en una salida, y almacenar los datos en la memoria principal. El problema con la E/S es que el procesador tiene que esperar un tiempo considerable hasta que el modulo en cuestión esté preparado para recibir o transmitir datos.







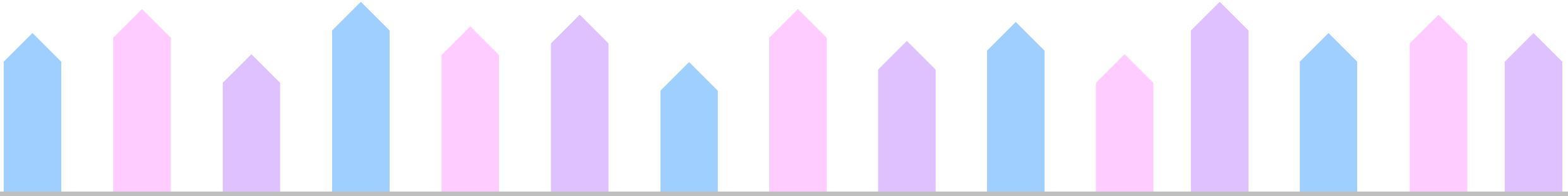
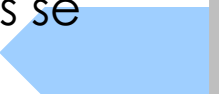
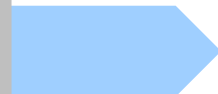
1.2.2.3 Memoria Cache



La memoria caché es un búfer especial de memoria que poseen las computadoras, que funciona de manera similar a la memoria principal, pero es de menor tamaño y de acceso más rápido. Es usada por el procesador para reducir el tiempo de acceso a datos ubicados en la memoria principal que se utilizan con más frecuencia.



La caché es una memoria que se sitúa entre la unidad central de procesamiento (CPU) y la memoria de acceso aleatorio (RAM) para acelerar el intercambio de datos. Cuando se accede por primera vez a un dato, se hace una copia en la caché; los accesos siguientes se realizan a dicha copia, haciendo que sea menor el tiempo de acceso medio al dato.



Memoria caché nivel 1 (L1).

También llamada memoria interna, se encuentra en el núcleo del procesador. Es utilizada para almacenar y acceder a datos e instrucciones importantes y de uso frecuente, agilizando los procesos al ser el nivel que ofrece un tiempo de respuesta menor. Se divide en dos subniveles:

Nivel 1 Data caché: se encarga de almacenar datos usados frecuentemente.

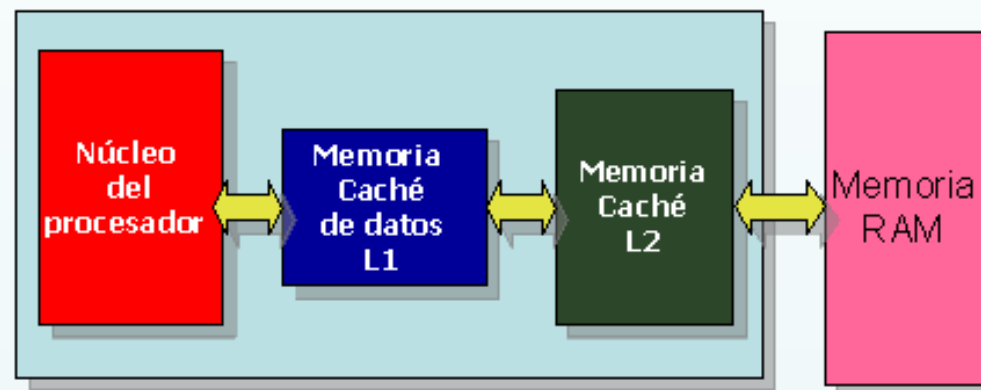
Nivel 1 Instruction caché: se encarga de almacenar instrucciones usadas frecuentemente.

Memoria caché nivel 2 (L2).

Se encarga de almacenar datos de uso frecuente, es mayor que la caché L1, pero a costa de ser más lenta, aun así es más rápida que la memoria principal (RAM).

Memoria caché nivel 3 (L3).

Es más rápida que la memoria principal (RAM), pero más lenta que L2, ayuda a que el sistema guarde gran cantidad de información agilizando las tareas del procesador.



1.2.3 Manejo de la entrada y la salida

1.2.3.1 Módulos de entrada/salida.

Los módulos de entrada/salida son las interfaces que tiene la computadora con el exterior y el objetivo que tiene es facilitar las operaciones de E/S entre los periféricos y la memoria o los registros del procesador

Los módulos E/S están conectados con el procesador y la memoria principal, y cada uno controla uno o mas dispositivos externos.

Gran variedad de periféricos, consiste en

- Entregan diferentes cantidades de datos
- A diferentes velocidades
- En formatos distintos
- Todos son más lentos que el CPU y la RAM

Los módulos de E/S son los elementos que permite la conexión de un dispositivo externo al bus del sistema.

Control y Temporización

Comunicación con la CPU

Almacenamiento temporal de datos.

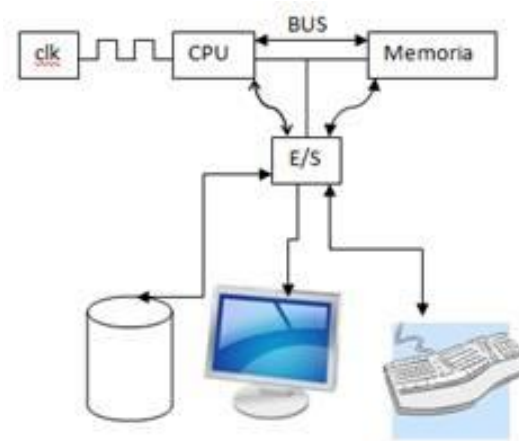
Detección de errores.

Entrada/salida programada.

La CPU se dedica por completo a realizar la operación de E/S:

realiza la inicialización, la comprobación de estado y la transferencia.

La CPU tiene el control absoluto



Acceso directo a memoria.

E/S programada

La CPU entra en un bucle y envía un nuevo byte cada vez que la impresora está preparada.

E/S por interrupciones

La impresora genera una interrupción cada vez que está preparada.

Entrada/salida mediante interrupciones.

La E/S le indica a la CPU cuando está preparada para transferir datos activando una línea especial conectada a la CPU (línea de interrupción).

Canales y procesadores de entrada/salida

Para realizar una transferencia de E/S, la CPU primero ha de indicar qué canal de E/S ejecuta un determinado programa.

La CPU también debe definir el área de almacenamiento

temporal, establecer una prioridad y establecer las correspondientes acciones en caso de error.

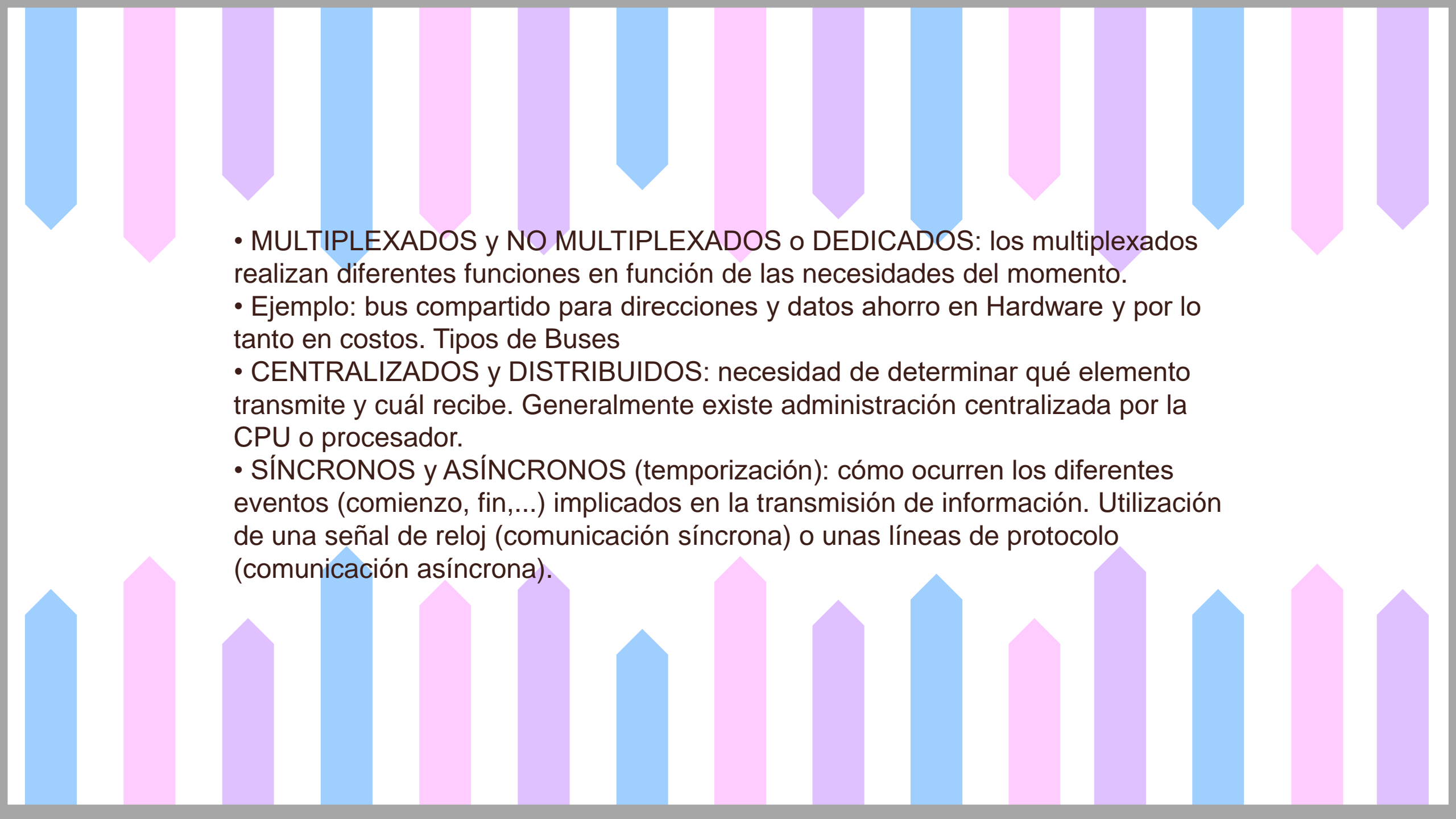
1.2.3 Buses

1.2.4.1 Tipos de buses

Existen dos tipos primordiales de buses (conexiones) para el envío de la información: bus paralelo o serial. Hay diferencias en el desempeño y hasta hace unos años se consideraba que el uso apropiado dependía de la longitud física de la conexión: para cortas distancias el bus paralelo, para largas el serial.

Bus paralelo: Es un bus en el cual los datos son enviados por bytes al mismo tiempo, con la ayuda de varias líneas que tienen funciones fijas.

Bus serie: En este los datos son enviados, bit a bit y se reconstruyen por medio de registros o rutinas de software. Está formado por pocos conductores y su ancho de banda depende de la frecuencia

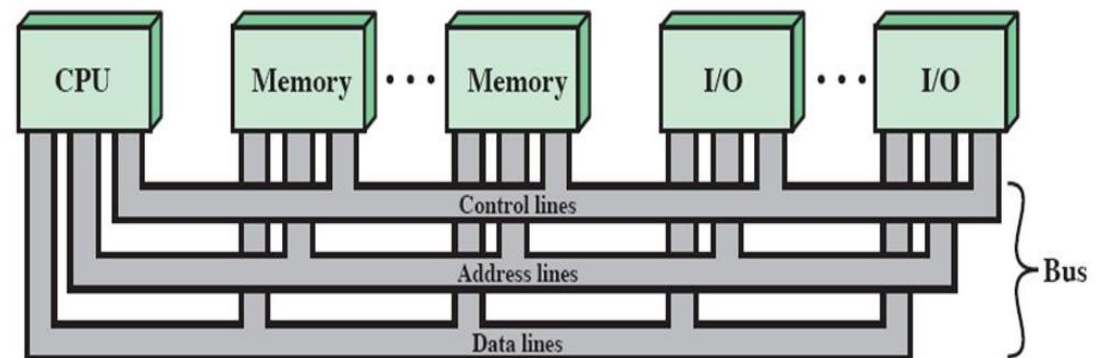
- 
- The background of the slide is decorated with a series of vertical bars in blue, pink, and purple. Each bar has a triangular arrowhead pointing either up or down. The bars are arranged in a repeating pattern across the top and bottom of the slide, framing the central text area.
- MULTIPLEXADOS y NO MULTIPLEXADOS o DEDICADOS: los multiplexados realizan diferentes funciones en función de las necesidades del momento.
 - Ejemplo: bus compartido para direcciones y datos ahorro en Hardware y por lo tanto en costos. Tipos de Buses
 - CENTRALIZADOS y DISTRIBUIDOS: necesidad de determinar qué elemento transmite y cuál recibe. Generalmente existe administración centralizada por la CPU o procesador.
 - SÍNCRONOS y ASÍNCRONOS (temporización): cómo ocurren los diferentes eventos (comienzo, fin,...) implicados en la transmisión de información. Utilización de una señal de reloj (comunicación síncrona) o unas líneas de protocolo (comunicación asíncrona).

1.2.4.2 Estructura de buses

Bus de Direcciones: Es unidireccional debido a que la información fluye en un solo sentido, del CPU a la memoria ó a los elementos de entrada y salida.

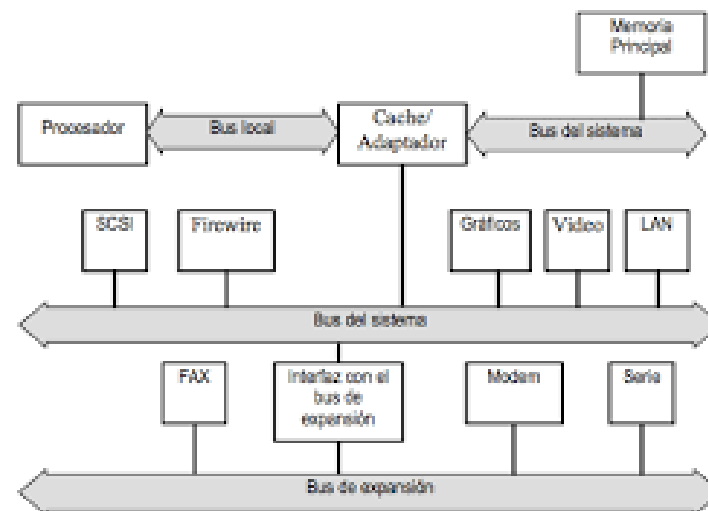
Bus de Control: Este conjunto de señales se usa para sincronizar las actividades y transacciones con los periféricos del sistema. Algunas de estas señales, como Lectura o Escritura R / W , son señales que el CPU envía para indicar que tipo de operación se espera en ese momento.

Bus de Datos: Es bidireccional, pues los datos pueden fluir hacia ó desde el CPU. Las terminales pueden ser entradas ó salidas, según la operación que se este realizando (lectura ó escritura). En todos los casos, las palabras de datos transmitidas tiene m bits de longitud debido a que el CPU maneja palabras de datos de m bits; del número de bits del bus de datos, depende la clasificación del procesador



1.2.4.3 Jerarquía de buses

- **Bus Interno:** Es el nivel más alto en la jerarquía. Es el bus que comunica las partes internas del procesador.
- **Bus del Procesador:** Es usado para enviar información desde y hacia el procesador.
- **Bus del Caché:** Es un bus dedicado que se tiene en algunas arquitecturas para acceder el caché. En otras arquitecturas el caché se conecta directamente al bus de memoria.
- **Bus de Memoria:** Este bus conecta la memoria al procesador. En algunos sistemas los buses de memoria y del procesador son básicamente los mismos.
- **Bus Local de E/S:** Este es un bus de alta velocidad de entrada/salida y es usado para conectar periféricos cuyo desempeño es crítico (tarjetas de video, discos, redes de alta velocidad) con la memoria y el procesador. Los más conocidos son los buses VESA y PCI.
- **El Bus estándar de E/S:** Este es un bus usado para conectar dispositivos de E/S de baja velocidad (ratón, módems, tarjetas de sonido).



1.2.5. Interrupciones

INTERRUPCIONES REQUERIDA POR HARDWARE

Es iniciada por un periférico que demanda atención ya que ha ocurrido un evento relativo a este periférico que demanda algún procedimiento de parte de la CPU. En un PC las primeras 16 interrupciones son de este tipo por lo que los primeros 64 bytes de la memoria RAM son direcciones que apuntan bloques de instrucciones residentes en otras áreas de la memoria RAM.

INTERRUPCIÓN EXTERNA

Las interrupciones externas provienen de dispositivos de entrada y salida (E/S), de un dispositivo de temporización, de un circuito que monitorea la fuente de almacenamiento o de cualquier otra fuente externa.

Estas interrupciones se pueden disparar desde el exterior del micro cambiando el nivel de tensión de uno de sus pines, todas tienen asociadas una o varias patillas del micro controlador y son las que usaremos para los botones.



INTERRUPCIONES INTERNAS

Son aquellas provocadas dentro del propio procesador por una situación anormal de funcionamiento de alguna de sus partes. Las interrupciones internas surgen debido a la utilización ilegal o errónea de una instrucción o datos. Las interrupciones internas también se llaman trampas.

INTERRUPCIONES DE PROGRAMA

Son aquellas que son programables y que podemos cambiar. Las interrupciones de software podemos llegar a manejarlas y por ello el ensamblador nos proporciona una instrucción que nos permita poner en funcionamiento una determinada rutina de interrupción; esta instrucción es INT.

La interrupción de programa se inicia al ejecutar una instrucción de solicitud especial que se comporta como una interrupción más que como una solicitud de subrutina. El programador puede utilizarla para iniciar un procedimiento de interrupción de programa se asocia con una instrucción de llamada de supervisor.