

## TEMA 3. ARQUITECTURA DE UN ORDENADOR

### 1. La 1ª Computadora Programable

- El Z3 fue la primera máquina programable y completamente automática. Los cálculos eran realizados en binario. Leía los programas con tarjetas perforadas.
- El ENIAC fue de las primeras computadoras de carácter general. Trabajaba con válvulas de vacío. Había que conectar y reconectar los cables y demoraba mucho tiempo.

### 2. Definición de Ordenador

Un ordenador se puede definir como una **máquina electrónica** capaz de realizar las siguientes tareas:

- Aceptar información.
- Almacenarla.
- Procesarla.
- Proporcionar unos resultados.

### 3. Arquitectura y Organización de un Ordenador

La **arquitectura** hace referencia a los elementos que son visibles por el programador de lenguaje máquina, es decir, aquellos que afectan a la ejecución de un programa: (x64)

- Conjunto y el formato de las instrucciones.
- Modos de direccionamiento de la memoria.
- Registros y posiciones de memoria.
- Número de bits utilizados para representar diferentes tipos de datos.
- Mecanismos de E/S.

La **organización** de un ordenador hace referencia a las unidades funcionales del computador y al modo de como están interconectadas: (Intel64 o AMD64)

- Señales de control.
- Tecnología del bus de datos.
- Tecnología de la memoria.

La mayoría de los ordenadores actuales utilizan la arquitectura de Von Neuman, pero han ido evolucionando dando lugar a una arquitectura modificada con características de la arquitectura Harvard.

### 4. Arquitectura de Von Neuman

Comenzó en un modelo para acabar con el problema del ordenador ENIAC, el de recablear la máquina para cada tarea. Su idea fue tener todos los componentes conectados permanentemente y que una unidad o elemento se encargue de controlar y coordinar su funcionamiento.

Esta arquitectura está formada por 4 unidades básicas:

- La **unidad central de proceso: CPU**. Es la encargada de controlar y coordinar los distintos componentes del ordenador. Se compone de la unidad de control (dirige la ejecución) y la unidad aritmético-lógica (realiza operaciones matemáticas y lógicas).
- La **memoria principal**: contiene tantos datos como instrucciones que necesita la CPU para funcionar. Es volátil y de acceso directo.
- La **unidad de E/S**: es la que se comunica el sistema central con los periféricos.
- Los **periféricos de E/S**: son los que se comunican con el mundo exterior.

La separación de la memoria y la CPU trajo un problema llamado **cuello de botella**. Para solventar este problema, se introdujo la memoria caché entre la CPU y la memoria principal.

## 4.1 Memoria Principal

La memoria principal está dividida en varias estructuras, la lógica y la funcional.

### 4.1.1 Estructura Lógica

La estructura lógica se organiza en:

- **Celdas de memoria:** son las unidades básicas de almacenamiento. Cada celda tiene un tamaño fijo en 8 bits.
- **Direcciones de memoria:** cada celda tiene una dirección única que sirve como identificador y sirven para que la CPU localice y acceda a sus datos.
- **Palabras de memoria:** es un grupo de celdas contiguas que la CPU puede procesar como una unidad. El tamaño de la palabra depende de la arquitectura del procesador.
- **Organización de Datos e Instrucciones:** los datos almacenan información y las instrucciones almacenan las órdenes que la CPU debe ejecutar.
- **Buses:** es la **carretera** entre la CPU y la memoria. Existen **3 tipos de buses:** de **direcciones** (especifica a qué celda se va a acceder), de **datos** (transporta los datos entre la memoria y la CPU) y el de **control** (indica si la operación es lectura o escritura).

### 4.1.2 Estructura Funcional

La estructura funcional describe cómo interactúa con el resto del sistema. Estas funciones almacenan y proporcionan datos e instrucciones a la CPU y otras partes del sistema.

Sus dos grandes operaciones son la de lectura y la de escritura:

- **Lectura:** la CPU envía una dirección al bus de direcciones para indicar qué celda de memoria quiere acceder. La memoria envía el contenido de esa dirección al bus de datos, permitiendo a la CPU procesarlo.
- **Escritura:** la CPU envía una dirección al bus de direcciones y los datos que quiere almacenar al bus de datos. La memoria escribe esos datos en la celda correspondiente.

### 4.1.3 Estructura Jerárquica de la Memoria

Hace referencia a la organización piramidal de la memoria. Existen 5 niveles:

- **Nivel 0: Registros.** Son pequeñas zonas de memoria de 8, 16, 32 o 64 bits, integrada en el microprocesador y utilizada para almacenar información necesaria para ejecutar instrucciones.
- **Nivel 1: Memoria caché de L1.** Está dividido en dos bloques, uno contiene las instrucciones y otro los datos. Se encuentra en el interior del procesador y funciona a la misma frecuencia que la CPU. Su capacidad es de KB.
- **Nivel 2: Memoria caché de L2.** Está fuera del procesador, pero en el mismo encapsulado. Su capacidad es de KB.
- **Nivel 3: Memoria principal.**
- **Nivel 4: Memoria secundaria.**

Debemos conocer que es la memoria caché:

- **Memoria caché:** Memoria muy rápida de pequeña capacidad, que se interpone entre la CPU y la memoria principal y sirve para acelerar el acceso a los datos.

## 4.2 Unidad de E/S

Es la que actúa como intermediario entre los periféricos y el resto de unidades. Es la encargada de realizar la transferencia de información con las unidades exteriores llamadas periféricos. Para ello:

- 1º Realiza la conexión con el periférico.
- 2º Adapta las velocidades entre la CPU y los periféricos.

Hay 3 formas de realizar una operación de E/S:

- **PIO (E/S programada):** se necesita la intervención de la CPU. Aquí se inicia la operación de E/S.
- **DMA (E/S por acceso directo a memoria):** La CPU sólo indica el tamaño del bloque de la transferencia y el lugar de la memoria en la que se debe realizar, desentendiéndose de la operación de E/S.
- **IRQ (E/S controlada por interrupciones):** es una línea por la que cada dispositivo puede avisar a la CPU de que desea comunicarse con él, de forma que deje lo que está haciendo y le preste atención. El periférico toma la iniciativa y solicita ser atendido mediante una señal de control denominada solicitud interrupción.

### 4.3 Los Periféricos

Los periféricos se encargan de la comunicación con el exterior de la CPU. Podemos hablar de:

- **Periféricos de entrada:** transmiten información desde el mundo exterior a la CPU y a la memoria. Teclado, ratón.
- **Periféricos de salida:** transmiten información del interior de la CPU al exterior. Pantalla.
- **Periféricos de E/S:** Realiza ambas funciones. Modem.

### 4.4 Los Buses

Son los caminos o las vías a través de las cuales se conectan las distintas unidades funcionales. Físicamente son un conjunto de **líneas de cobre** por las que circula la información en forma de bit.

Las características de los buses son:

- **Ancho del Bus:** nº de hilos que contiene o numero de bits, que transmite simultáneamente.
- **Frecuencia del Bus:** es la frecuencia a la que trabaja el bus. El nº de ciclos que se repite por segundo. Se mide en Hz.
- **Velocidad de Transmisión:** La cantidad de bits que se transmite por segundo. Se suele medir en Mbps.

Los buses se dividen en 2 tipos según el modo de transmitir la información:

- **Bus unidireccional:** la información se transmite en 1 sólo sentido.
- **Bus bidireccional:** la información se transmite en ambos sentidos.

#### 4.4.1 Buses del Sistema

Es el que se utiliza para comunicarse las distintas unidades funcionales. Está constituido por:

- **Bus de Datos:** bidireccional. Transporta datos o instrucciones.
- **Bus de Direcciones:** unidireccional. Transporta las direcciones generadas por la unidad de control hacia la memoria. El tamaño de este bus nos determina la cantidad de memoria que podemos gestionar.
- **Bus de Control:** bidireccional. Transporta señales de control y de estado. Va desde la CPU al resto de las unidades, pero también los periféricos envían señales a la CPU.

## 5. Arquitectura de Harvard

La arquitectura de Harvard, se distingue del modelo de Von Neuman por la división de la memoria en una memoria de instrucciones y otra de datos, de manera que el procesador puede acceder separada y simultáneamente a las dos memorias.

El procesador dispone de un sistema de conexión independiente para acceder a la memoria de instrucciones a la de datos. Cada memoria y cada conexión pueden tener características diferentes, como el tamaño de las palabras de memoria, el tamaño de cada memoria y la tecnología utilizada para implementarlas. Debe haber un mapa de direcciones de instrucciones y un mapa de direcciones de datos separados.