

МИНОБРНАУКИ РОССИИ

Федеральное государственное бюджетное образовательное учреждение высшего образования

"МИРЭА - Российский технологический университет"

РТУ МИРЭА

Институт Информационных Технологий **Кафедра** Вычислительной Техники

Лабораторная работа № 4

по дисциплине «Архитектура ВМиС»

Студент группы: <u>ИКБО-04-20</u>	Хан.А.А		
	(Фамилия студента)		
Преподаватель	<u>Железняк Л.М.</u>		
	(Фамилия преподавателя)		

Содержание

ВВЕДЕНИЕ	3
Цель работы	
Индивидуальный вариант	
Выполнение работы	
Построение схемы в графическом редакторе	4
Временная диаграмма	5
Таблица истинности	
Контрольные вопросы	7
ВЫВОДЫ	
СПИСОК ИНФОРМАЦИОННЫХ ИСТОЧНИКОВ	12

ВВЕДЕНИЕ

Математической основой цифровой электроники и вычислительной техники является алгебра логики или булева алгебра (по имени английского математика Джона Буля).

В булевой алгебре независимые переменные или аргументы (X) принимают только два значения: «0» или «1». Зависимые переменные или функции (Y) также могут принимать только два значения: «0» или «1». Функция алгебры логики (Φ AЛ) представляется в виде:

$$Y = F\left(X_1; X_2; X_3 \dots X_n\right)$$

Данная форма задания ФАЛ называется алгебраической.

Логические элементы используются для построения интегральных микросхем, которые выполняют разнообразные логические и арифметические операции. ФАЛ любой сложности можно реализовать при помощи обозначенных логических элементов.

Цель работы

Спроектировать логическую схему при помощи графического редактора САПР QUARTUS II. Исследовать работу схемы с использованием сигнального редактора САПР QUARTUS II.

Индивидуальный вариант

Вариант №8
$$(Y = (B \oplus AC + \overline{AD} + \overline{B}C))$$

Выполнение работы

Построение схемы в графическом редакторе

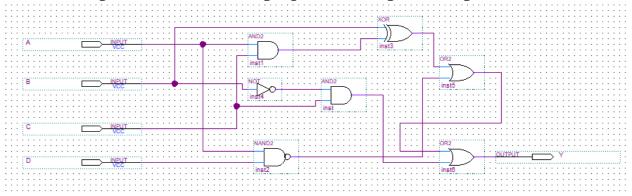


Рис.1 – Построение логической схемы в графическом редакторе

Временная диаграмма

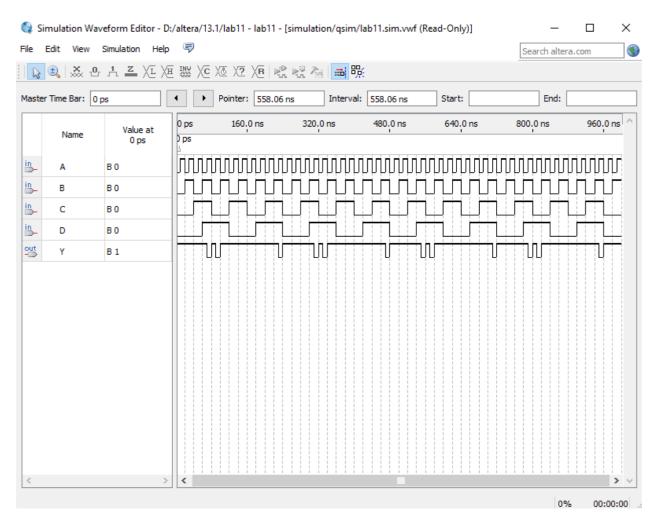


Рис.2. - Результат симуляции работы логической схемы в сигнальном редакторе (для графической схемы).

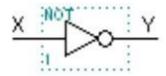
Таблица истинности

Таблица 1. – Таблица истинности для смоделированной схемы

A	В	C	D	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

Контрольные вопросы

1. Назовите основные логические (булевы) функции и изобразите элементы их реализующие. Для каждой из функции запишите таблицу истинности.



X	Y
0	1
1	0

Рис. 3.1. Элемент «НЕ»

Элемент «ИЛИ» (рисунок 3.2) и элемент «И» (рисунок 3.3) реализуют функции логического сложения и логического умножения соответственно.

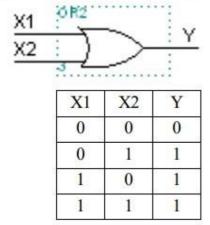
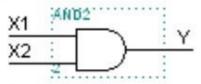


Рис. 3.2. Элемент «ИЛИ»



X1	X2	Y
0	0	0
0	1	0
1	0	0
1	1	1

Рис. 3.3. Элемент «И»

Функции Пирса и функции Шеффера реализуются при помощи элементов «ИЛИ-НЕ» и «И-НЕ», приведенных на рисунках 3.4 и 3.5 соответственно.

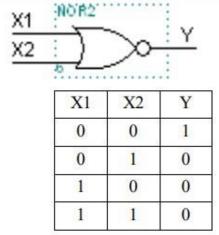
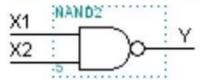


Рис. 3.4. Элемент «ИЛИ-НЕ»



X1	X2	Y
0	0	1
0	1	1
1	0	1
1	1	0

Рис. 3.5. Элемент «И-НЕ»

Элемент Пирса можно получить последовательным соединением логических элементов «ИЛИ» и элемента «НЕ», а элемент Шеффера - в виде последовательного соединения логических элементов «И» и элемента «НЕ». На рисунках 3.6 и 3.7 показаны элементы «отрицающее ИЛИ» та «отрицающее ИЛИ-НЕ», которые реализуют функции неравнозначности и неравнозначности с отрицанием соответственно.

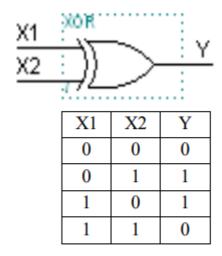


Рис. 3.6. Элемент «отрицающее ИЛИ»

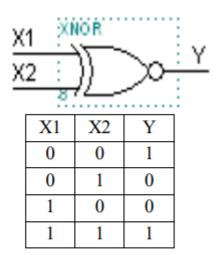


Рис. 3.7. элемент «отрицающее ИЛИ-НЕ»

2. <u>Какие логические элементы доступны в библиотеке примитивов</u> графического редактора MAX+PLUS II?

Для создания графического проекта можно использовать библиотеки примитивов (\MAXPLUS\MAX2LIB\PRIM), макрофункций (\MAXPLUS\MAX2LIB\MF) и параметризированных мегафункций (\MAXPLUS\MAX2LIB\MEGA_LPM).

Примитивы включают большой набор основных логических элементов, триггеров, элементов входа и выхода (INPUT, OUTPUT, BIDIR), а также вспомогательные элементы: GND (логический ноль), VCC (логическая единица).

Параметризированные мегафункции позволяют реализовывать многовходовые и многоразрядные элементы цифровой схемотехники (логику, регистры, мультиплексоры и т.д.), вводя ряд параметров в специально выделенных областях условных графических обозначений этих элементов.

3. Какие процессы протекают в системе при компиляции проекта?

- Анализ и синтез (Analysis & Synthesis) выявляет синтаксические ошибки в проекте
- Размещение и трассировка (Fitter) осуществляет монтаж проекта в структуру выбранного кристалла программируемой логики
- Временной анализ (Classic Timing Analysis) Проверка соответствия реализованного проекта требованиям быстродействия
- 4. Объясните результаты моделирования работы схемы лабораторной работы.

Результат моделирования работы схемы – диаграмма, на которой показан выходной сигнал при разных наборах входных сигналов.

A	В	С	D	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

Результаты моделирования работы схемы, которые представлены в таблице истинности выше, полностью совпали с эталонной таблицей истинности, что означает, что работа выполнена верно.

выводы

Была спроектирована логическая схема при помощи графического редактора САПР QUARTUS II. Работа схемы была исследована с использованием сигнального редактора САПР QUARTUS II.

СПИСОК ИНФОРМАЦИОННЫХ ИСТОЧНИКОВ

- 1. Головков А., Пивоваров И., Кузнецов И. Компьютерное моделирование и проектирование радиоэлектронных средств. Учебник для вузов. Стандарт третьего поколения.:- СПб.: 2015. 208 с.
- 2. Соловьев В.В., Климович А. Логическое проектирование цифровых систем на основе программируемых логических интегральных схем. М.: Горячая линия Телеком, 20011. 376 с.
- 3. Стешенко В. ПЛИС фирмы ALTERA: элементная база, система проектирования и языки описания аппаратуры М.: Додека, 2010. 576 с.
- 4. Антонов А.П. Язык описания цифровых устройств AlteraHDL: Практический курс. М.: ИП «Радиософт», 2013. 224 с.
- 5. Ефремов Н.В. Введение в систему автоматизированного проектирования Quartus II. Учебное пособие. М.: ГОУ ВПО МГУЛ, 2011. 147 с.