

# 05506008 โครงสร้างและสถาปัตยกรรมคอมพิวเตอร์

## (Computer Organization and Architecture)

### Homework #5

ส่ง 20 ตุลาคม 2564  
(online)

1. ถ้า Processor มีการประมวลผลคำสั่งใน 5 Stages (FI, FO, ALU, MA, RW) แบบ Pipelining
  - 1.1 คำนวณ ค่าเฉลี่ย CPI (เมื่อ  $n$  มีค่ามาก) ของการประมวลผลแบบ Pipelining
  - 1.2 คำนวณ Speedup ของการประมวลผลแบบ Pipeline เมื่อ  $n$  มีค่ามากๆ
  - 1.3 แสดง Timing Diagram ของการประมวลผล 10 คำสั่ง ( $n=10$ ) และคำนวณ Speedup ของการประมวลผลแบบ Pipeline
2. ถ้า Processor มีการประมวลผลคำสั่งใน 5 Stages (FI, FO, ALU, MA, RW) แบบ Superpipelining
  - 2.1 คำนวณ ค่า CPI (เมื่อ  $n$  มีค่ามาก) ของการประมวลผลแบบ Superpipelining
  - 2.2 คำนวณ Speedup ของการประมวลผลแบบ Superpipelining เมื่อ  $n$  มีค่ามากๆ
  - 2.3 แสดง Timing Diagram ของการประมวลผล 10 คำสั่ง ( $n=10$ ) และคำนวณ Speedup ของการประมวลผลแบบ Superpipelining
3. ถ้า Processor รุ่นพิเศษเป็นแบบ 4 Stages (FI, FO, ALU, MA+RW) ที่ Stage สุดท้ายสามารถทำ Memory Access และ Register Write ไปพร้อมกันได้ และเป็นแบบ Superpipelining
  - 3.1 คำนวณ ค่า CPI (เมื่อ  $n$  มีค่ามาก) ของการประมวลผลแบบ Superpipelining
  - 3.2 คำนวณ Speedup ของการประมวลผลแบบ Superpipelining เมื่อ  $n$  มีค่ามากๆ
  - 3.3 แสดง Timing Diagram ของการประมวลผล 10 คำสั่ง ( $n=10$ ) และคำนวณ Speedup ของการประมวลผลแบบ Superpipelining