

05506008 โครงสร้างและสถาปัตยกรรมคอมพิวเตอร์

(Computer Organization and Architecture)

Homework #6

ส่ง 3 พฤศจิกายน 2564
(online)

1. แสดงการจัดโครงสร้างหน่วยความจำ Memory Module ที่มีความจุ 8M bytes (8MBs)
โดยใช้ RAM Chip ขนาด 1Mx4 bits ที่เชื่อมต่อกับ Data Bus ขนาด 32 bits
 - 1.1 คำนวณจำนวน Boards ใน Memory Module
 - 1.2 แสดงการจัดเรียง Chips ทั้งหมดใน Memory Module พร้อมด้วยเส้นสัญญาณการเชื่อมต่อในส่วนของ Data Bus และ Address Bus
 - 1.3 แสดงการกำหนดตำแหน่ง (Address) ของข้อมูลใน Chips (เฉพาะ byte แรก และ byte สุดท้าย) ในแต่ละแถว (Row or Board) ของ Memory Module
2. แสดงการจัดโครงสร้างหน่วยความจำ Memory Module ที่มีความจุ 16M bytes (16MBs)
โดยใช้ RAM Chip ขนาด 1Mx32 bits ที่เชื่อมต่อกับ Data Bus ขนาด 32 bits
 - 2.1 คำนวณจำนวน Chips ต่อ Board และจำนวน Boards ใน Memory Module
 - 2.2 แสดงการจัดเรียง Chips ทั้งหมดใน Memory Module พร้อมด้วยเส้นสัญญาณการเชื่อมต่อในส่วนของ Data Bus และ Address Bus
 - 2.3 แสดงการกำหนดตำแหน่ง (Address) ของข้อมูลใน Chips (เฉพาะ byte แรก และ byte สุดท้าย) ในแต่ละแถว (Row or Board) ของ Memory Module