

05506008 โครงสร้างและสถาปัตยกรรมคอมพิวเตอร์

(Computer Organization and Architecture)

Homework #7

ส่ง 10 พฤศจิกายน 2564
(online)

1. แสดงการจัดโครงสร้างหน่วยความจำแบบ 2-way Modules Interleaving ขนาด 4MBs จาก 256Kx8-bit RAM chip ที่เชื่อมต่อกับ Data Bus ขนาด 32 บิต
 - 1.1 คำนวณจำนวน Chips ต่อ Board และจำนวน Modules
 - 1.2 คำนวณจำนวน Boards ต่อ Row แบบ 2-way และจำนวน Rows ทั้งหมด
 - 1.3 แสดงการจัดเรียง Chips ทั้งหมดใน Memory System พร้อมด้วยเส้นสัญญาณการเชื่อมต่อในส่วนของ Data Bus และ Address bus
 - 1.4 แสดงการกำหนดตำแหน่ง (Address) ของข้อมูลใน Chips ในแต่ละแถว (Row) ของทั้ง 2 Modules

2. แสดงการจัดโครงสร้างหน่วยความจำแบบ 4-way Modules Interleaving ขนาด 4MBs จาก 128Kx32-bit RAM chip ที่เชื่อมต่อกับ Data Bus ขนาด 32 บิต
 - 2.1 คำนวณจำนวน Chips ต่อ Board และจำนวน Modules
 - 2.2 คำนวณจำนวน Boards ต่อ Row แบบ 4-way และจำนวน Rows ทั้งหมด
 - 2.3 แสดงการจัดเรียง Chips ทั้งหมดใน Memory System พร้อมด้วยเส้นสัญญาณการเชื่อมต่อในส่วนของ Data Bus และ Address bus
 - 2.4 แสดงการกำหนดตำแหน่ง (Address) ของข้อมูลใน Chips ในแต่ละแถว (Row) ของทั้ง 4 Modules