



TEMA 5

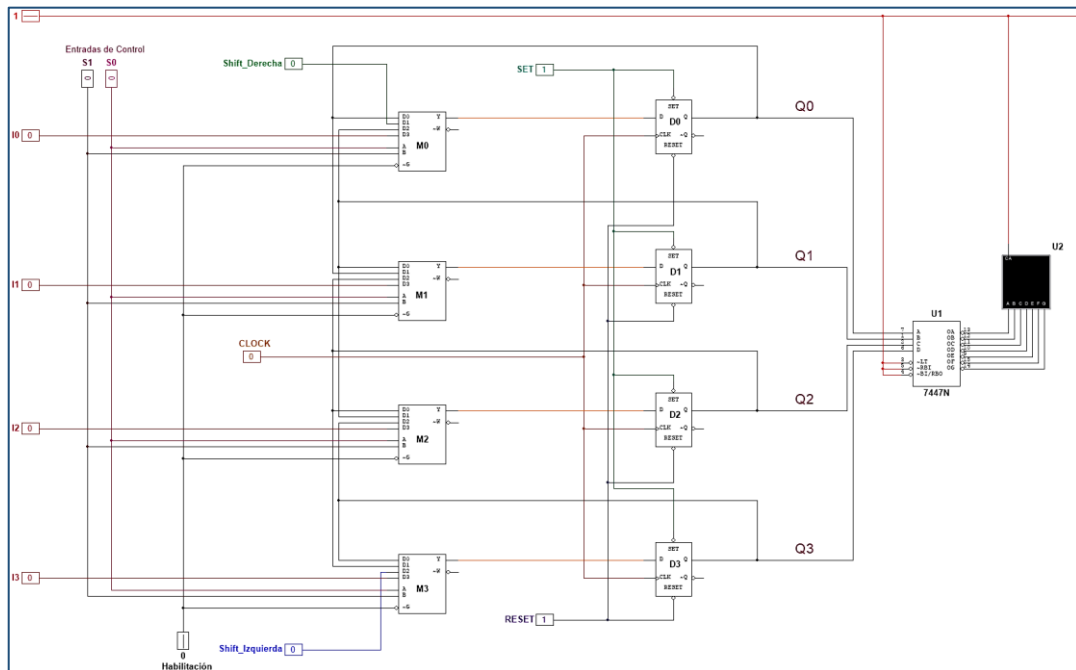
TAREA 2

OPTATIVA

RESOLUCIÓN TEÓRICO Y IMPLEMENTACIÓN CON MULTISIM
ESCUELA U. POLITÉCNICA DE LA ALMUNIA

Enunciado

“Partiendo del biestable básico (biestable D) implementar un registro de desplazamiento a derechas y a izquierdas, con carga en paralelo.”



Simulación del circuito de Registro Universal

El diseño de este Registro Universal se ha hecho de forma modular, esto es, aprovechar bloques, ya contruidos, sin armar tablas de verdad, de allí a expresiones algebraicas, de allí a mapas de Karnaugh, y de allí a construir las puertas. Esta técnica otorga una gran facilidad al diseño. No obstante, los retardos de propagación y el hardware necesario son mayores.

Para conseguir el registro universal de 4-Bits, se dispone de cuatro Flip-Flops (o biestables) tipo D. Estos biestables mostrarán los valores que tienen en sus entradas, preparados el tiempo suficiente antes del flanco de activación (de subida en este caso), a sus salidas. Dichos biestables sólo cambiarán sus salidas en el siguiente flanco de activación. Con lo anterior, conseguimos guardar, esto es, registrar los valores de salida durante, al menos, un ciclo.

Los requerimientos son mucho más que guardar durante un ciclo (revise el enunciado). Si se quiere cumplir con varias funcionalidades, el mejor aliado es el Multiplexor (MUX). En este caso se tiene cuatro funcionalidades, las mismas vienen codificadas en dos bits (Ver tabla 1). Por lo anterior, necesitaremos un MUX 4-1.

Estados	Entradas de Control		Respuesta del Registro
	S ₁	S ₀	
1	0	0	No hay cambio
2	0	1	Desplazamiento a Derechas
3	1	0	Desplazamiento a Izquierdas
4	1	1	Carga en Paralelo

Tabla – Comportamiento del Registro Universal

Primer requerimiento (Estado-1);

Se selecciona como dato de salida del MUX, hacia la entrada de su correspondiente biestable, la primera línea de entrada del MUX (D_{i0}). En este estado, quien realiza el control pretende conservar el valor anterior. Para ello, se realimentan las salidas de los biestables a las primeras líneas de entrada de los MUX's, respectivamente.

Segundo requerimiento (Estado-2);

Leer la observación, abajo, antes de continuar

Se selecciona como dato de salida del MUX, hacia la entrada de su correspondiente biestable, la segunda línea de entrada del MUX (D_{i1}). En este estado, quien realiza el control pretende provocar un desplazamiento hacia la derecha de los bits presentes en el biestable. Para ello, en las líneas de entrada de los respectivos MUX's, se procede a conectar las entradas como sigue; El primer MUX (entendido como primero, aquel por donde se inicia el movimiento) se conectará a una entrada de datos. Dicha entrada debe ser siempre cero, dado que se persigue el desplazamiento y no la carga de datos en serie. La entrada del segundo MUX se conecta a la salida del biestable anterior (anterior quiere decir, el biestable conectado al primer MUX, según el convenio acordado en este presente documento). La entrada del tercer MUX, se conecta al biestable anterior. La entrada del cuarto MUX, se conecta al biestable anterior. Finalmente, se observa que la salida del último biestable “queda fuera del circuito”. Si inicialmente el 1 decimal se encuentra registrado en el registro (valga la redundancia), y las entradas de selección se encuentran en el estado 2, lo que pasará es lo que sigue; En el primer flanco de activación del reloj, el primer biestable le llega, por el primer MUX, el valor de entrada que se le introduce por la entrada interactiva (es un “0”, se quiere desplazar). El segundo biestable recibe el valor del primer biestable, el tercero del segundo, y el cuarto del tercero. Tras pasar 4 flancos activos de reloj, el primer bit se habrá desplazado totalmente, quedando fuera del circuito. Así el display arrojaría para el primer flanco activo; el 2 decimal, para el segundo; el 4, para el tercero; el 8. Finalmente, para el cuarto flanco activo; el 0 decimal, así indefinidamente, mientras no se cambie de estado.

Tercer requerimiento (Estado-3);

Se selecciona como dato de salida del MUX, hacia la entrada de su correspondiente biestable, la tercera línea de entrada del MUX (D_{i2}). En este estado, quien realiza el control pretende provocar un desplazamiento hacia la izquierda de los bits presentes en el biestable. Para conseguirlo, en las líneas de entrada de los respectivos MUX's, se procede a conectar las entradas como sigue; El primer MUX (entendido como primero, aquel por donde se inicia el movimiento. Aquí el movimiento es “de abajo hacia arriba”). El procedimiento es

prácticamente igual que el anterior, salvo que se realizan los cambios oportunos, esto es, ha cambiado el sentido.

Tercer requerimiento (Estado-4);

Se selecciona como dato de salida del MUX, hacia la entrada de su correspondiente biestable, la cuarta línea de entrada del MUX (D_{i3}). En este estado, quien realiza el control pretende cargar los bits entrantes, de las entradas interactivas, a los MUX's por donde corresponda (D_{i3}). De allí hacia las salidas de los biestables de forma paralela. Esto es, en el flanco activo de reloj, los Bits $I_3-I_2-I_1-I_0$ aparecerán en las salidas $Q_3-Q_2-Q_1-Q_0$, respectivamente.

Entradas especiales

SET → Coloca todas las salidas de los biestables a “1”s lógicos, si recibe un “0” lógico en su entrada.

RESET → Coloca todas las salidas de los biestables a “0”s lógicos, si recibe un “0” lógico en su entrada.

Habilitación → Coloca todas las salidas de los biestables a “0”s lógicos, si recibe un “1” lógico en su entrada.

Las entradas mencionadas, arriba de este apartado, son entradas asíncronas. Esto es, no depende del reloj, y actúan con prioridad máxima.

Observación

Hágase saber; la dirección “arriba hacia abajo” de la imagen mostrada arriba es moverse hacia la derecha, y viceversa.
