



TEMA 5

TAREA 1

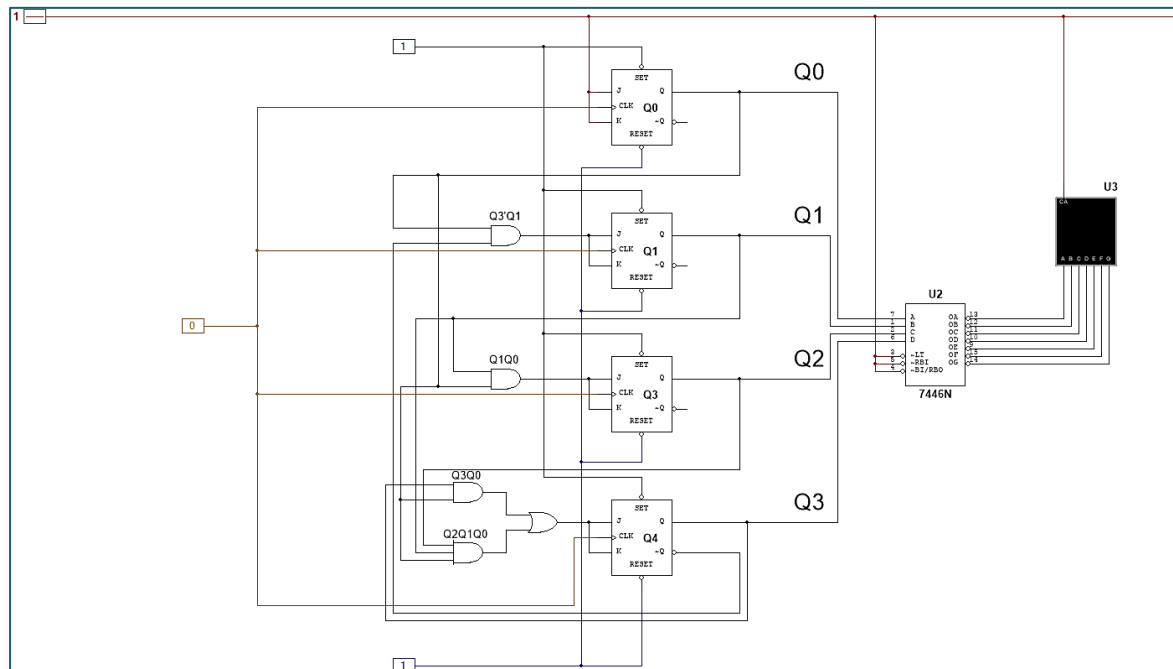
OPTATIVA

RESOLUCIÓN TEÓRICO Y IMPLEMENTACIÓN CON MULTISIM
ESCUELA U. POLITÉCNICA DE LA ALMUNIA

TECNO. ELEC. II
NAOUFAL EL RHAZZALI
INGENIERÍA MECATRÓNICA
Naoufal El Rhazzali © 2020

Enunciado

“Construcción de contador de décadas o BCD síncrono. Mediante la simulación del reloj con un componente de circuito que permita controlar el número de pulsaciones que el contador recibe, representar el valor del contador utilizando un visualizador de 7 segmentos.”



Simulación del circuito contador síncrono BCD

El diseño consistió en “Diseñar” un contador BCD síncrono. Para cumplir con el sincronismo se han conectado todas las entradas de reloj, de los Flip-Flops (J-K), a la misma señal de reloj. Al exigir, el enunciado, un reloj manual; se ha optado por el componente que ofrece Multisim; “*Interactive Digital Constant*”.

Planteamiento del Diseño

Se tienen 10 estados, diferentes en este sistema. Cada estado representa un número. (En decimal; 0-1-2-3-4-5-6-7-8-9). Se usan cuatro variables de estado para codificar cada estado, y son, en efecto, las salidas de los cuatro Flip-Flops; Q₃-Q₂-Q₁-Q₀.

Una vez se tiene lo anterior, se plantea una tabla de estados, donde tenemos los 10 estados presentes en cada momento y los estados siguientes. Y las entradas de los cuatro Flip-Flops. Gracias al haber cortocircuitado las entradas J-K, se han convertido los Flip-Flops a tipo T. Por ello, en vez de plantear las tablas de excitaciones para un J-K, se hizo para un T. Así, han resultado cuatro columnas; T₃-T₂-T₁-T₀. El llenado de dichas columnas es muy sencillo; Para cada columna T_i, se miran las correspondientes columnas Q_i, procediendo como sigue; Se tiene en un Bit y se quiere bascular, entonces la entrada T_i

debe tomar “1” para invertir o bascular. Se tiene un Bit y se quiere conservar el mismo, T_i debe tomar un “0”, para conservar el Bit anterior. Así, se sigue para todas las columnas T_i hasta su llenado. Una vez están definidas las entradas necesarias para los 4 Flip-Flops, sólo quedaría plantear los mapas de Karnaugh, para la obtener las óptimas expresiones algebraicas de entrada hacia los T_i , y a partir de allí, se procede a la implementación del circuito, en Multisim. En Multisim, las salidas, Q_3 - Q_2 - Q_1 - Q_0 , se conectan a un decodificador BCD -7segmentos, y las salidas del mismo a un Display de 7 segmentos para visualizar el conteo.

Estado Actual				Estado Futuro				Entradas → Flip-Flops			
Q_3	Q_2	Q_1	Q_0	Q_3	Q_2	Q_1	Q_0	T_3	T_2	T_1	T_0
0	0	0	0	0	0	0	1	0	0	0	1
0	0	0	1	0	0	1	0	0	0	1	1
0	0	1	0	0	0	1	1	0	0	0	1
0	0	1	1	0	1	0	0	0	1	1	1
0	1	0	0	0	1	0	1	0	0	0	1
0	1	0	1	0	1	1	0	0	0	1	1
0	1	1	0	0	1	1	1	0	0	0	1
0	1	1	1	1	0	0	0	1	1	1	1
1	0	0	0	1	0	0	1	0	0	0	1
1	0	0	1	0	0	0	0	1	0	0	1

Tabla de estados + Tabla de excitaciones

El funcionamiento tras simular es el siguiente; En el display, se observará que, con cada flanco de subida ($0 \rightarrow 1$), que se aumenta una unidad. Así, se cuenta desde el 0 hasta el 9, indefinidamente.