



TEMA 5

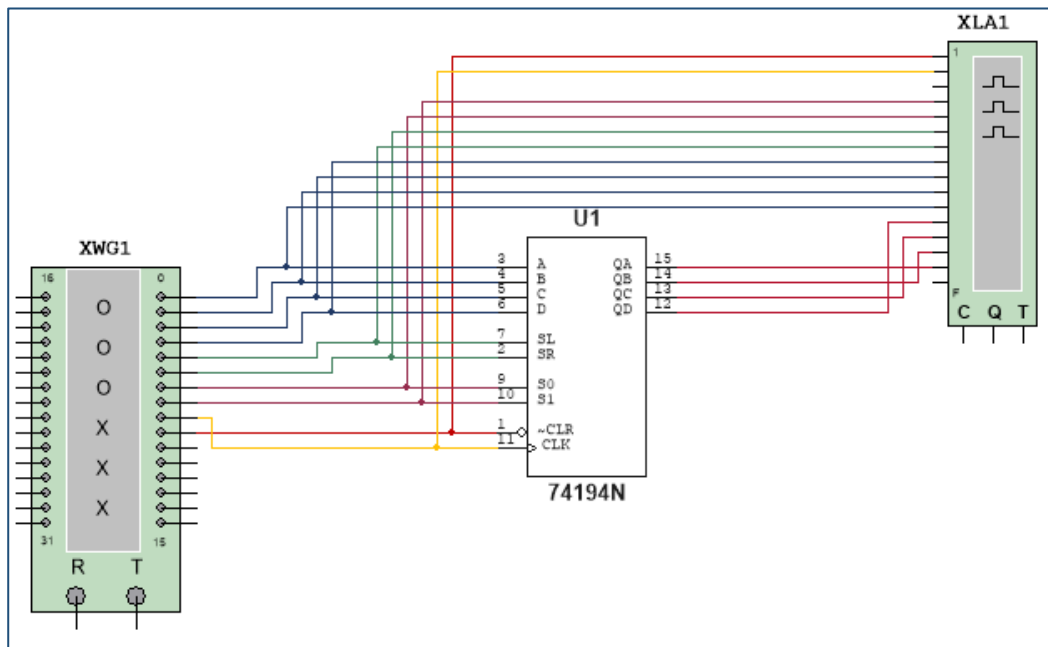
TAREA 9

RESOLUCIÓN TEÓRICO Y IMPLEMENTACIÓN CON MULTISIM
ESCUELA U. POLITÉCNICA DE LA ALMUNIA

Enunciado

“Dado el registro Universal; Representa el símbolo del bloque digital, así como el cronograma para la siguiente secuencia de funcionamiento;

- *Inicialmente se encuentra cargado en el registro el dato de salida Q; $Q(Q_3Q_2Q_1Q_0) = 0110$.*
- *En el segundo ciclo de reloj se realiza un borrado.*
- *En el tercer ciclo de reloj se realiza la carga en paralelo del dato D; $D(D_3D_2D_1D_0) = 1010$.*
- *En el quinto ciclo se activa el desplazamiento hacia la derecha del dato hasta el octavo ciclo donde el registro detiene el desplazamiento.”*



Simulación del circuito – Registro Universal

El “diseño” consistió en armar una tabla de vectores de entrada hacia el registro universal. Dichos vectores, se entregan al generador de palabras para generar los bits necesarios para cada estado.

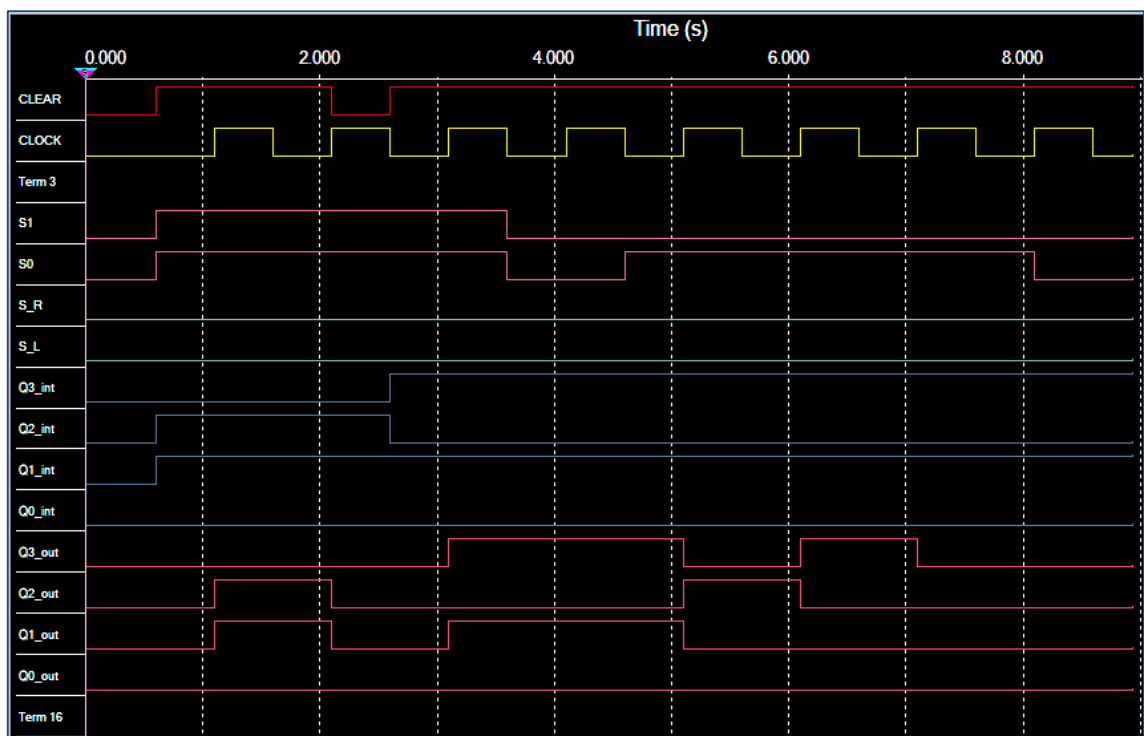
Se ha considerado que el inicio es el vector (0000000000), y en el siguiente “inicio” se han preparado los valores de entrada en paralelo, y las variables de control, para que cuando llegue el flanco de subida del reloj (es el de activación) se responda al momento inicial que señala el enunciado, donde se dice que el dato (0110) se encuentra cargado en la salida (en este caso se ha cargado). Así, en cada flanco de bajada, de cada ciclo, se preparaban los vectores de entrada hacia el registro para producir la situación ciclo siguiente, respondiendo así a las exigencias del enunciado.

En el caso de hacerlo a papel, se podía prescindir de los “inicios”.

	CLR	CLK	S1	S0	S_R	S_L	D	C	B	A	Q _D	Q _C	Q _B	Q _A
Inicio	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Inicio	1	0	1	1	0	0	0	1	1	0	0	0	0	0
1º Ciclo ↑	1	1	1	1	0	0	0	1	1	0	0	1	1	0
1º Ciclo ↓	1	0	1	1	0	0	0	1	1	0	0	1	1	0
2º Ciclo ↑	0	1	1	1	0	0	0	1	1	0	0	0	0	0
2º Ciclo ↓	1	0	1	1	0	0	1	0	1	0	0	0	0	0
3º Ciclo ↑	1	1	1	1	0	0	1	0	1	0	1	0	1	0
3º Ciclo ↓	1	0	0	0	0	0	1	0	1	0	1	0	1	0
4º Ciclo ↑	1	1	0	0	0	0	1	0	1	0	1	0	1	0
4º Ciclo ↓	1	0	0	1	0	0	1	0	1	0	1	0	1	0
5º Ciclo ↑	1	1	0	1	0	0	1	0	1	0	0	1	0	0
5º Ciclo ↓	1	0	0	1	0	0	1	0	1	0	0	1	0	0
6º Ciclo ↑	1	1	0	1	0	0	1	0	1	0	1	0	0	0
6º Ciclo ↓	1	0	0	1	0	0	1	0	1	0	1	0	0	0
7º Ciclo ↑	1	1	0	1	0	0	1	0	1	0	0	0	0	0
7º Ciclo ↓	1	0	0	1	0	0	1	0	1	0	0	0	0	0
8º Ciclo ↑	1	1	0	0	0	0	1	0	1	0	0	0	0	0
8º Ciclo ↓	1	0	0	0	0	0	1	0	1	0	0	0	0	0

Tabla de funcionamiento

Finalmente, en Multisim se cargaron todos estos vectores de entrada en el generador de palabras, respetando las cifras más significativas en el cableado. Se obtuvo el cronograma.



Cronograma