

به نام خدا

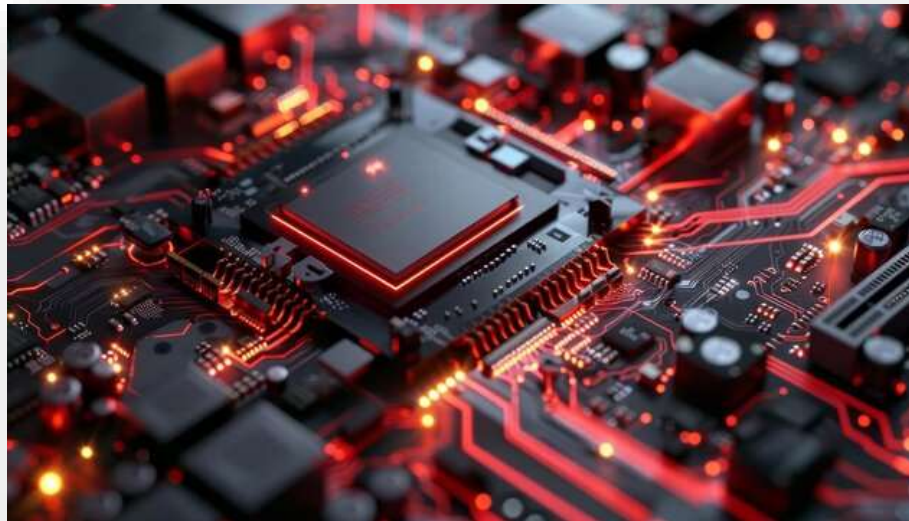
گزارش تمرین عملی سوم

گروه: حسنا شاه حیدری – 402106094

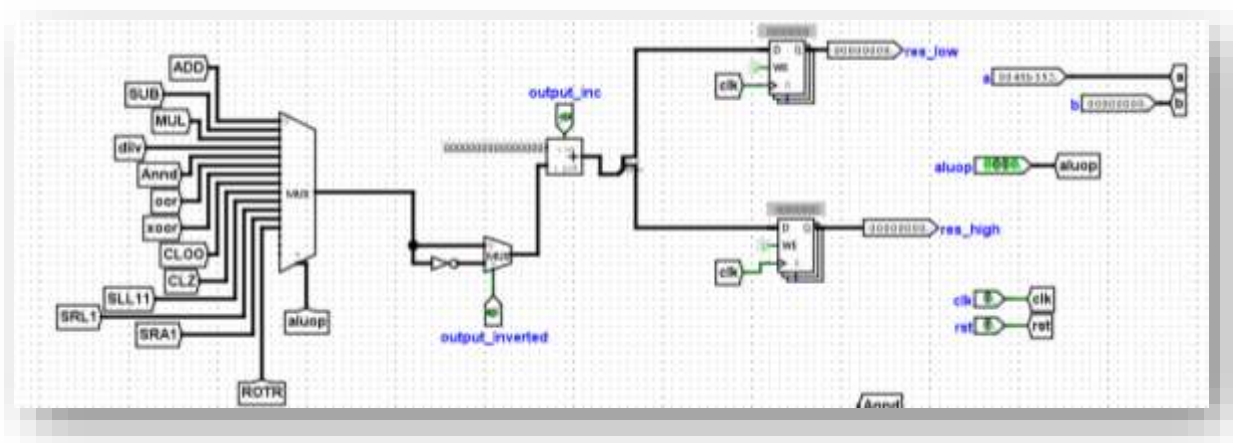
نرگس کاری دولت آبادی – 402110821

استاد اسدی

درس معماری کامپیوتر



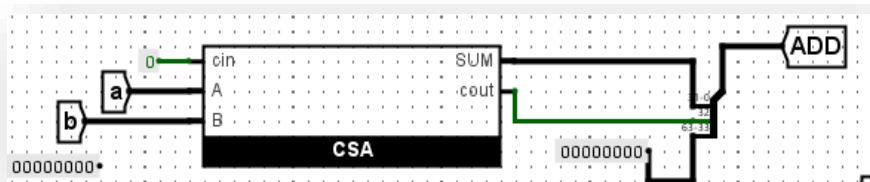
در این تمرین نیاز بود که پیاده سازی یک ALU را مطابق خواست سوال انجام دهیم. هردستور یک opcode دارد که اگر آن وارد شود باید با ورودی ها عملیات لازم را انجام دهیم پس باید از یک MUX استفاده کنیم :



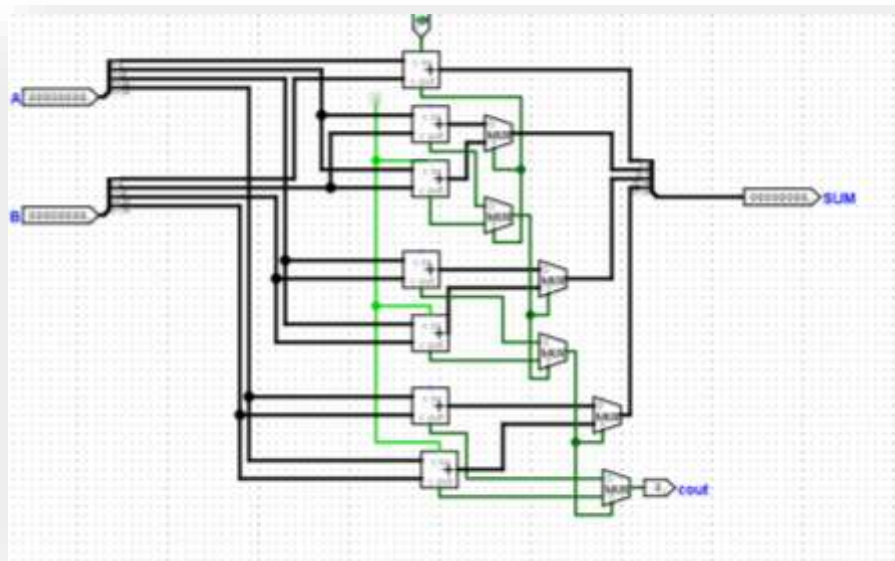
همچنین دو بیت output\_inc و output\_inverted داریم که مطابق خواست سوال باید در محاسبه جواب نهایی لحاظ شوند که در عکس مشخص است که این اتفاق افتاده است.

حال به ترتیب به مدارات عملیات ها میرویم و آن ها را بررسی میکنیم :

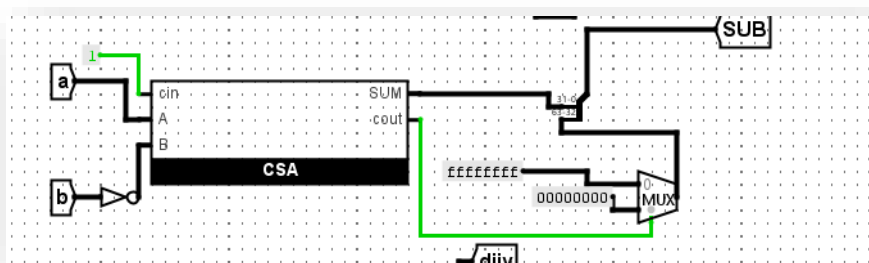
1. دستور ADD :



از مدار carry select adder که 4 بخشی نیز هست بهره بردیم. مدار carry select adder :



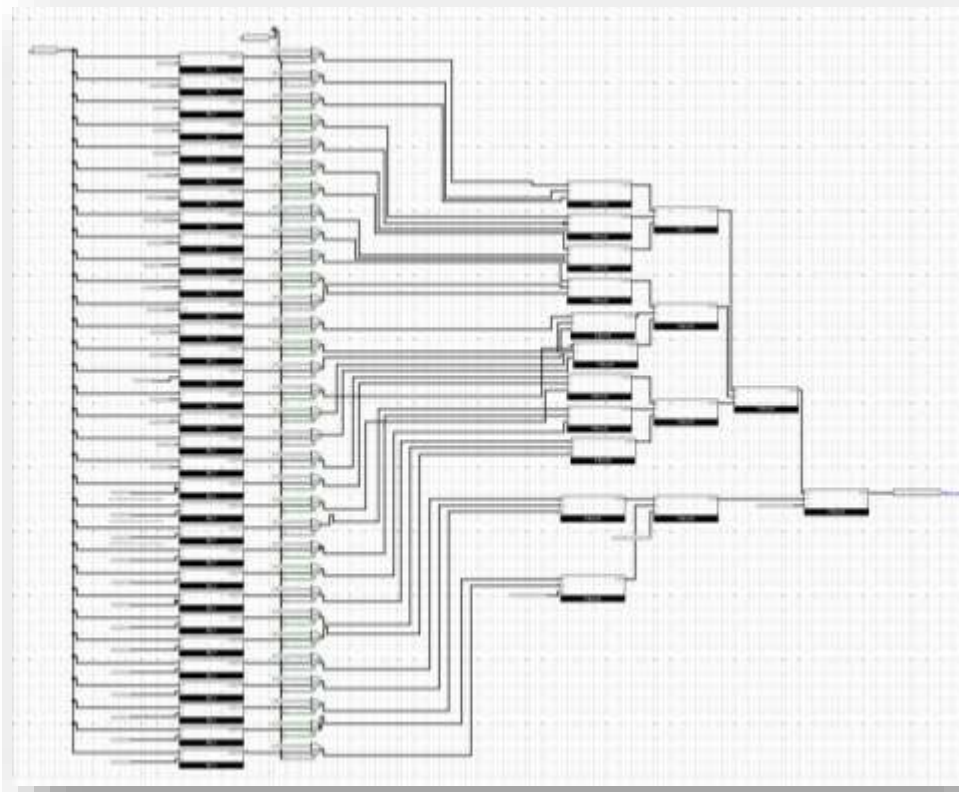
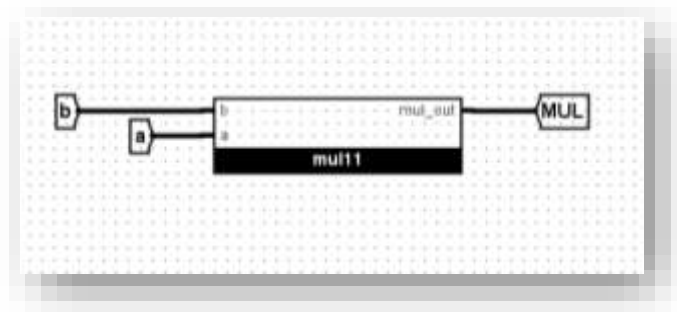
2. دستور SUB : از همان مدار CSA بهره برده منتها B را نات کرده و Cin را 1 میدهیم تا از مکمل دو بهره ببریم و تفریق را به جمع تبدیل کنیم :



3. دستور MUL : مطابق خواست سوال باید از carry save adder , carry select adder استفاده کنیم. الگوریتم این مدار به این صورت است که در ضرب دو عدد 32 بیتی میدانیم که 32 عدد 64 بیتی را باید در انتها جمع کنیم

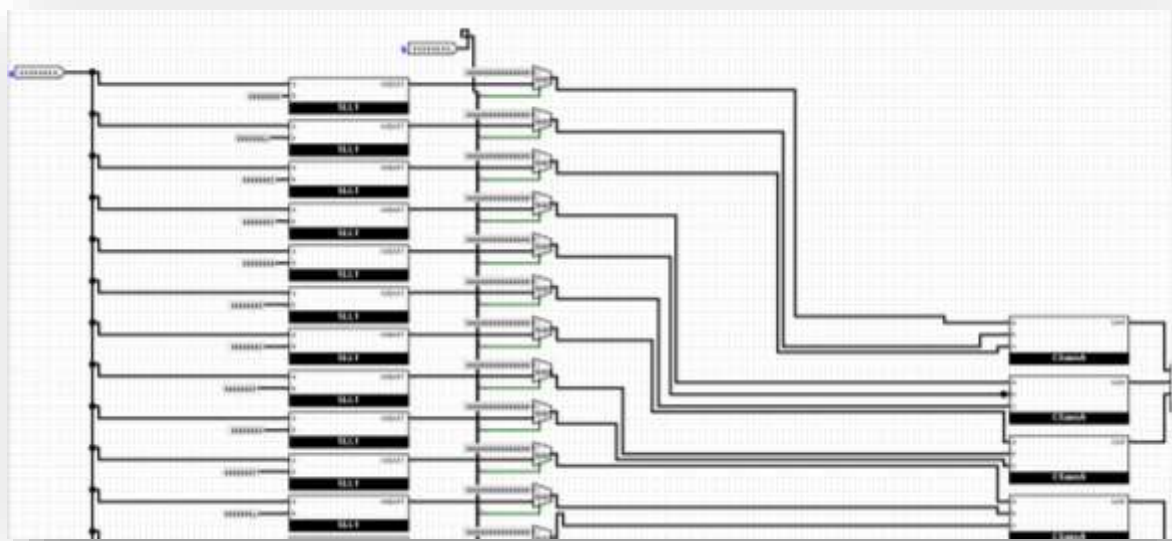
پس 32 عدد را تولید میکنیم و سه تا سه به 64 carry save adder  
 وروی می‌دهیم تا خروجی بگیریم و همینطور روند را تکرار میکنیم تا به جواب  
 نهایی برسیم :

قسمت main :

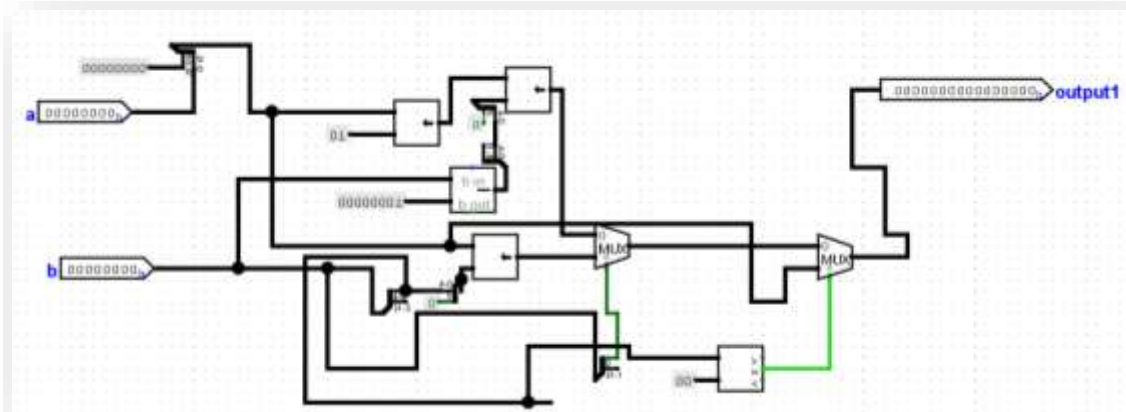


قسمت

: mul11



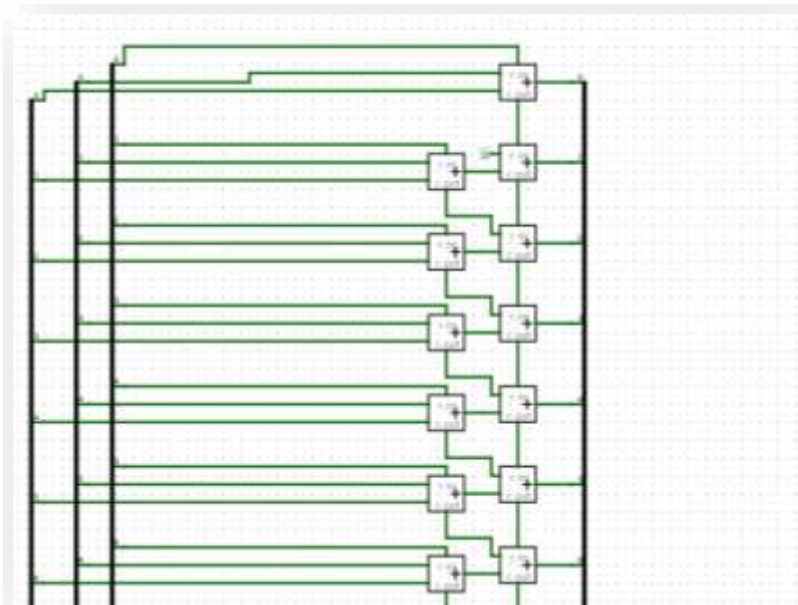
از SLL1 استفاده کردیم چرا که برای تولید 32 عددمان میدانیم که  $A$  باید مقادیری شیفست به چپ پیدا کند ( الگوریتم ضرب ) و همچنین از CSaveA یا همان carry save adder نیز استفاده کرده ایم که به ترتیب مدارهایشان را مشاهده میکنید :



مدار SLL را در بالا میبینید که از MUX در آن استفاده شده چرا که داوری با شیفتم به مقادیر زوج مشکل دارد.

حال مدار CSaveA :

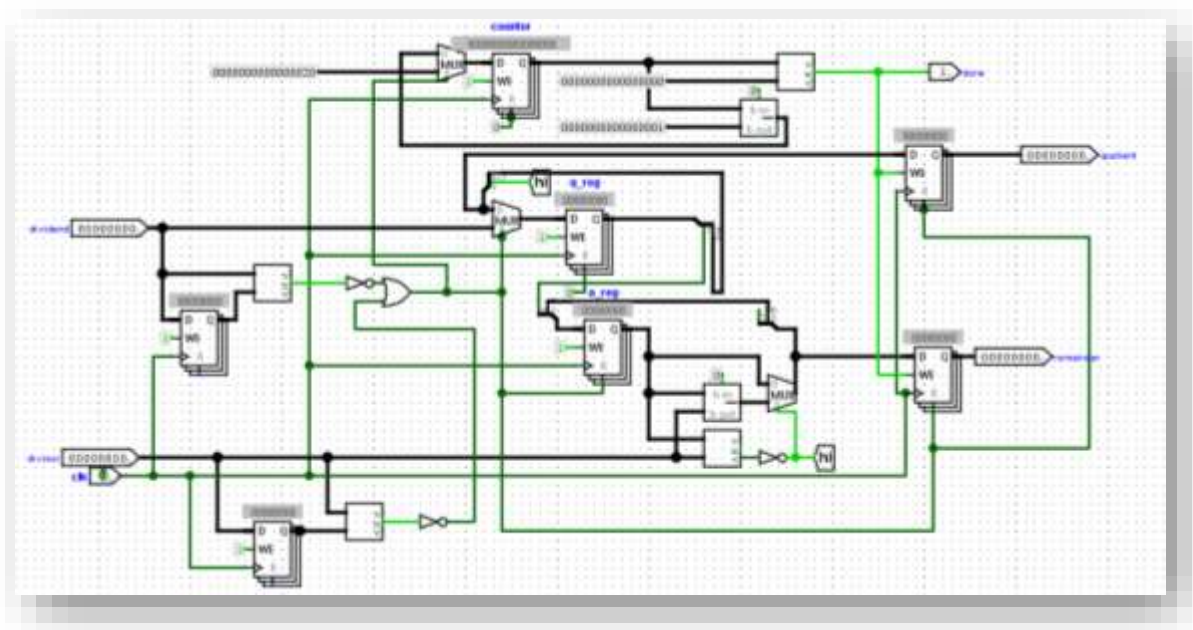
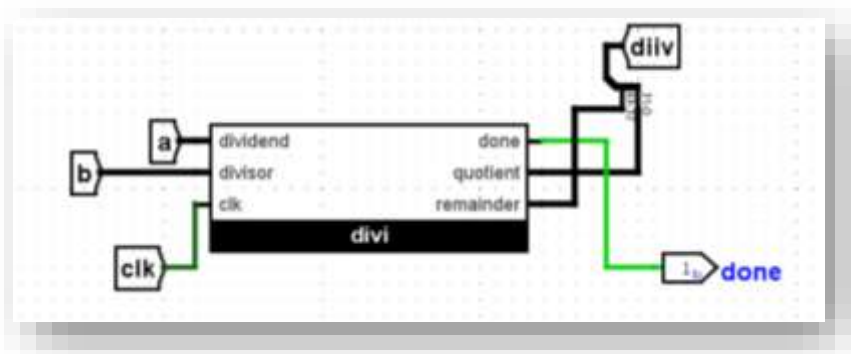
چون مدار بسیار بزرگ است ( 64 بیتی ) تنها از بخش کوچیکی عکس گرفته شده تا کیفیت آن حفظ شود اما فایل کامل مدار در پوشه قرار میگیرد :



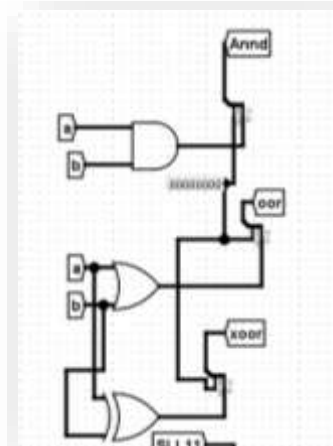
اعداد A , B را با جداکننده بیت به بیت جدا کرده و الگوریتم carry save adder را در آنها پیاده سازی میکنیم.



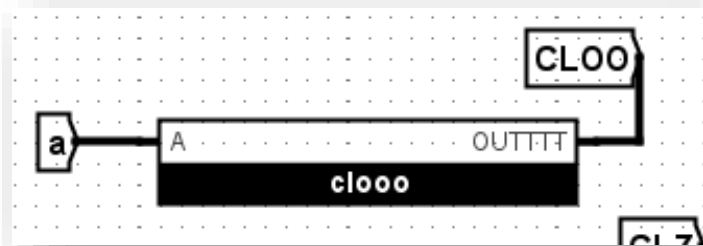
4. حال به عملیات بعدی که تقسیم یا DIV است میرویم، طبق خواسته سوال از مازول تمرین دو استفاده کردیم منتها start , camparator های آن را تغییر دادیم تا مطابق داوری سوال کار تقسیم را انجام دهد :



5. بعدی ها or xor and هستند که به توضیح خاصی نیاز ندارند و از روی مدار کارکرد آنها مشخص است :

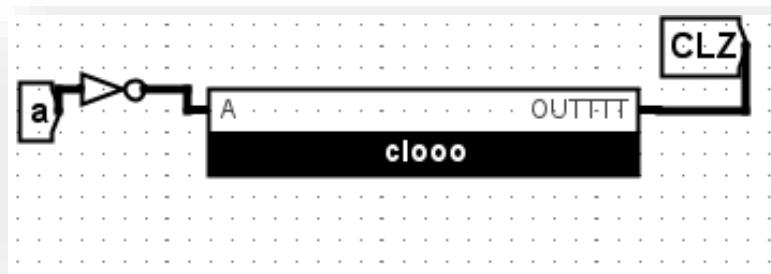


6. بعدی CLO است که تعداد یک های مقدم را می‌شمارد و الگوریتم مدار آن این گونه است که بیت 0 و 1 را ابتدا اند می‌کند سپس حاصل را با بیت 2 اند کرده و به همین ترتیب پیش می‌رود و حاصل تمام اند ها را با هم جمع می‌کند تا جواب صحیح حاصل شود :

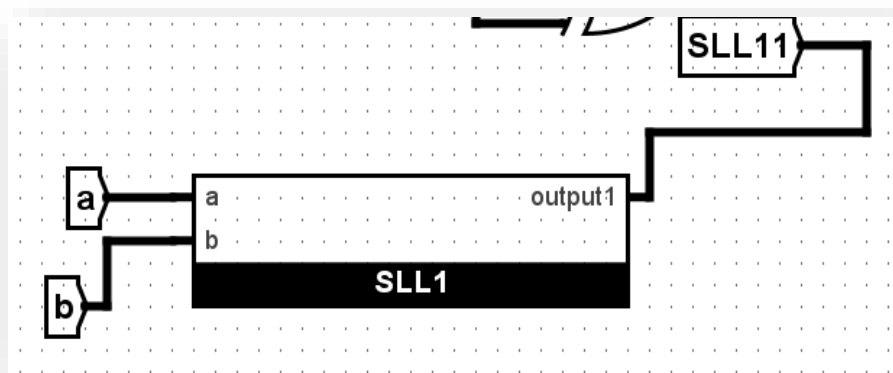




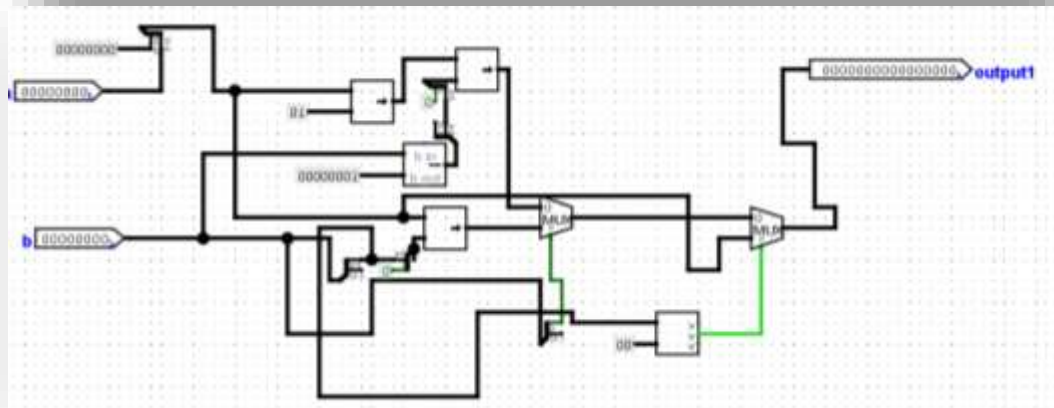
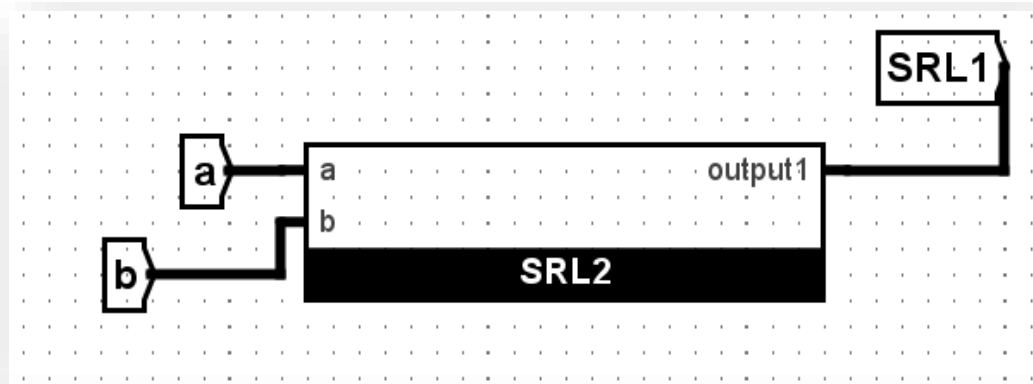
7. توجه شود عملکرد بعدی CLZ است که میتوان از همان مدار CLO بهره برد منتها نیاز است تا A را نات کنیم :



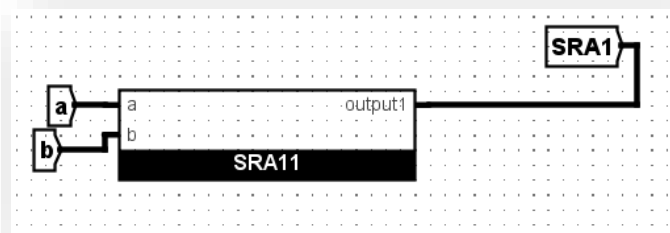
8. عملیات بعدی شیفت به چپ منطقی است که در بخش ضرب کامل توضیح داده شد و درین بخش نیازی به توضیح مجدد آن نیست :

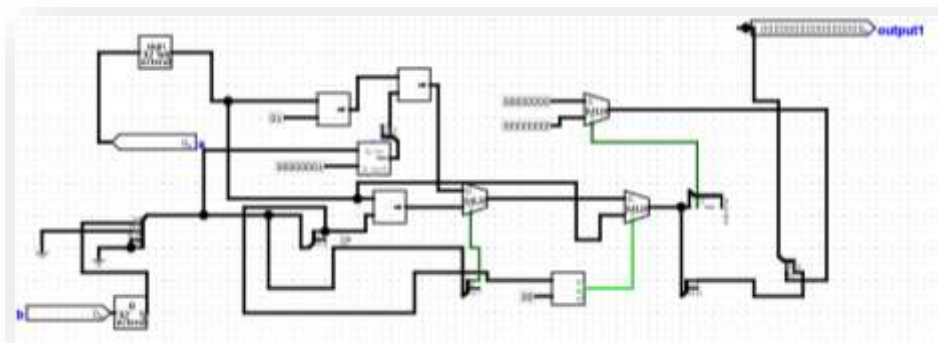


9. بخش بعدی شیفت منطقی به راست است که مطابق بخش شیفت منطقی به چپ است صرفا از شیفترهای راست به جای چپ استفاده شده است :



10. این بخش شامل دستور شیفت به راست حسابی است :





11. در نهایت هم به دستور شیفت چرخشی میرسیم که ترکیبی از شیفت های پیاده سازی شده میباشد و منطق پیچیده ای ندارد :

