

จงเลือกคำตอบที่ถูกต้องที่สุดเพียงข้อเดียว มีคำถามทั้งหมด 40 ข้อ

1. จงหาคำตอบของ $79 + 54$ ในฐานสอง

- a. 0100 0101
- b. 0100 1001
- c. 1000 0101
- d. 1000 1001

2. จงนำคำตอบของข้อก่อนหน้ามาแปลงเป็นเลขฐาน 8

- a. 715
- b. 105
- c. 205
- d. 115

3. จงนำคำตอบของข้อก่อนหน้ามาแปลงเป็นเลขฐาน 16

- a. 45
- b. 49
- c. 85
- d. 89

4. หาคำตอบของ $A4 + 9C$ ที่อยู่ในฐาน 16 เป็นเลขฐาน 10

- a. 316
- b. 352
- c. 380
- d. 320

5. จงหาคำตอบของ $1010101100 + 110011100$ ในฐาน 10 โดยที่เลขฐานสองที่ให้อยู่ในรูปของ unsigned bits

- a. 1080
- b. 1096
- c. 1088
- d. 968

6. จงลดรูปสมการต่อไปนี้ $A(B+C) + \bar{A}(B+C)$

- a. $AB + AC$
- b. $\bar{A}B + C$
- c. $B + C$
- d. $B + \bar{A}C$

7. จงลดรูปสมการต่อไปนี้ $(XY + \bar{Z})(\bar{X} + YZ)$

- a. XYZ
- b. $XYZ + \bar{Z}\bar{X}$
- c. $XZ + XY$
- d. $\bar{X}YZ$

8. ข้อใดไม่สามารถใช้ในการลดรูปวงจรได้
- Karnaugh map
 - Quine McClusky
 - Multiplexer
 - The 3Rs rule
9. ปัญหาจากการไม่ต่อ input
- โตน TA ต่ำ
 - โตนอาจารย์ต่ำ
 - โตนโปรแกรมต่ำ
 - อาจเกิดปัญหา error จากค่า input ที่ไม่พึงประสงค์
 - ถูกทุกข้อ
10. ข้อใดสามารถสรุปได้ว่าเขียนอยู่ในรูป BCD
- 1100 0011
 - 1001 1010
 - 1001 0100
 - 0111 1110
11. การต่อวงจร Synchronous ของ JK Flip-Flop มีการต่ออย่างไร
- Flip-Flop ทุกตัวต่อ J และ K เหมือนกัน
 - Flip-Flop ทุกตัวใช้ J, K logic 1
 - Flip-Flop ทุกตัวใช้ clock input สัญญาณเดียวกัน
 - Flip-Flop ทุกตัวใช้ clock input เป็น output ตัวก่อนหน้า
 - Flip-Flop ทุกตัวใช้ clock input ร่วมกับ output
12. ถ้าต้องการทำ counter ที่นับได้ถึง 0-60 ต้องมี Flip-Flop อย่างน้อยกี่ตัว
- 4
 - 5
 - 6
 - 7
13. การรวมกลุ่ม logic 1 ใน K-map ให้มีขนาดใหญ่ที่สุดเท่าที่จะทำได้มีจุดประสงค์เพื่ออะไร
- อาจารย์สั่ง
 - ทำให้สมการสมดุล
 - ทำให้ได้ตัวแปรน้อยที่สุด
 - ทำให้ได้ตัวแปรมากที่สุด
14. Layer ของ Top-down design ที่ระบุ input และ output ทั้งหมดของวงจรหลักเสมอนั้นคือ Layer ใด
- Top layer
 - 2nd layer
 - 3rd layer
 - Last layer ของ Top down นั้น

15. 1100 1011 นำมา xor กับ 1011 1100 ได้ผลลัพธ์ในฐาน 10 เท่าไหร่

- a. 141
- b. 97
- c. 102
- d. 119

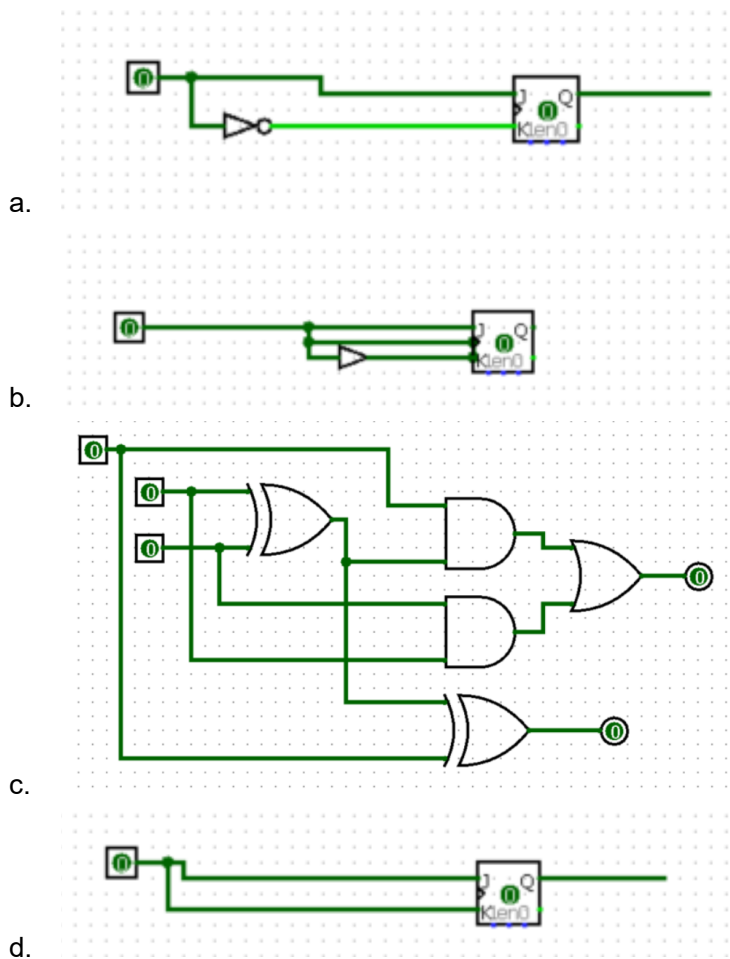
16. เลขฐานสองของ -68 มีค่าเท่าใด

- a. 1100 1011
- b. 1011 1100
- c. 1001 0111
- d. 1011 0101

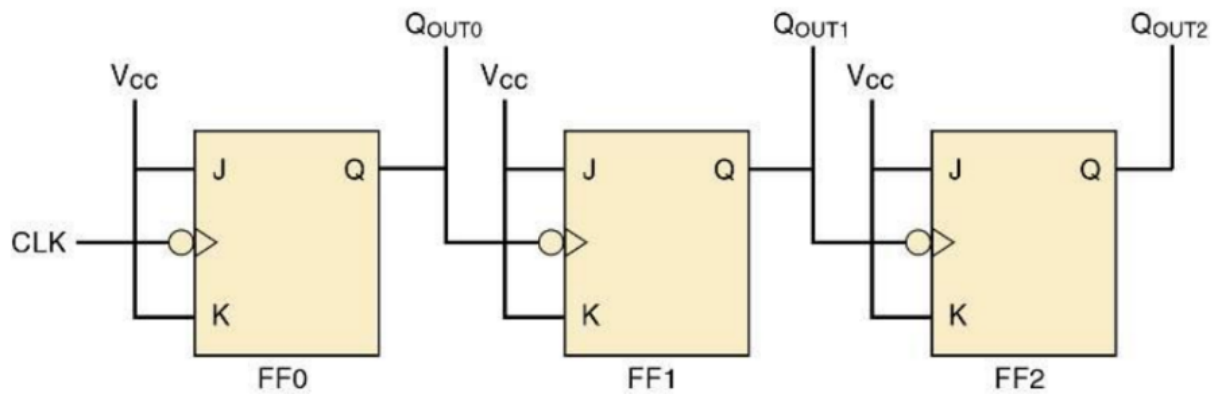
17. ข้อใดไม่ใช่องค์ประกอบของ ALU

- a. Logic circuits
- b. Accumulator
- c. Control Unit
- d. B register

18. วงจรในข้อใดให้ผลลัพธ์ในการทำงานเหมือน D Flip-Flop



19. วงจรนี้ใช้ในการทำอะไร



- a. ลบเลข
- b. บวกเลข
- c. นับเลข
- d. ไม่มีข้อใดถูก

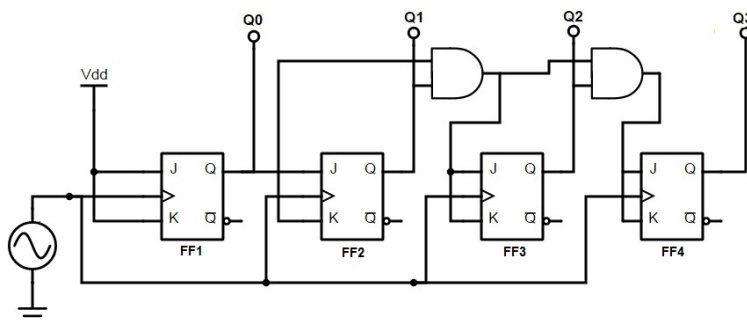
20. หากต้องการทำวงจร mod 128 ต้องใช้ Flip Flop กี่ตัว

- a. 8 ตัว
- b. 7 ตัว
- c. 6 ตัว
- d. 9 ตัว

21. $f(a,b,c,d) = \sum m(1,3,4,6,8,10,12,13) + \sum d(0,2,5,7)$ จากสมการนี้ ข้อใดคือสมการที่ผ่านการลดรูปแล้ว

- a. $a + \bar{b} \bar{d} + \bar{b} c$
- b. $\bar{a} + b d + c$
- c. $\bar{a} + \bar{b} \bar{d} + b \bar{c}$
- d. $A + b \bar{d} + b$

22. วงจร counter ต่อไปนี้คือวงจร counter แบบใด





- a. Synchronize counter
- b. Asynchronous counter
- c. Synchronous counter
- d. Syncwire counter

23. วงจร multiplexer ทำหน้าที่อะไร

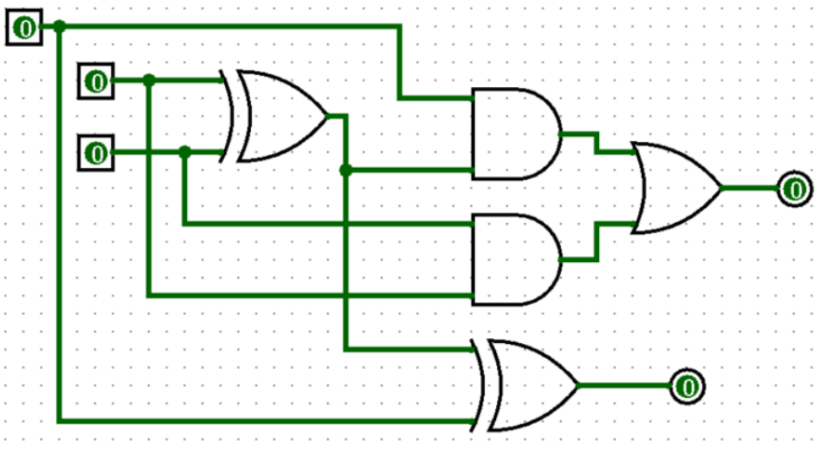
- วงจรที่ใช้ในการเลือกข้อมูลจากหลาย ๆ ข้อมูลนำเข้า แล้วส่งออกข้อมูลออกมาทางเดียว
- วงจรที่ใช้ในการแยกข้อมูลจากข้อมูลที่เข้ามาแล้วส่งข้อมูลไปยังหนึ่งในหลาย ๆ ช่องของข้อมูลที่ส่งออกไป
- วงจรที่ใช้ในการเลือกข้อมูลจากหลายๆ ข้อมูลนำเข้าแล้วส่งออกมาหลายๆข้อมูล
- วงจรที่ใช้ในการส่งออกข้อมูลจากข้อมูลเดียว แล้วเปลี่ยนเป็นข้อมูลหลายๆข้อมูลส่งออกไป

24. จากตารางนี้เป็นผลลัพธ์ของ Flip Flop แบบใด

		CLK	Q
0	0	↑	Q_0 (no change)
1	0	↑	1
0	1	↑	0
1	1	↑	$\overline{Q_0}$ (toggles)

- D Flip Flop
- S-R Flip Flop
- J-K Flip Flop
- J-R Hip Hop

25. วงจรนี้คือวงจรอะไร



- j k flipflop
- adder
- subtractor
- d flipflop

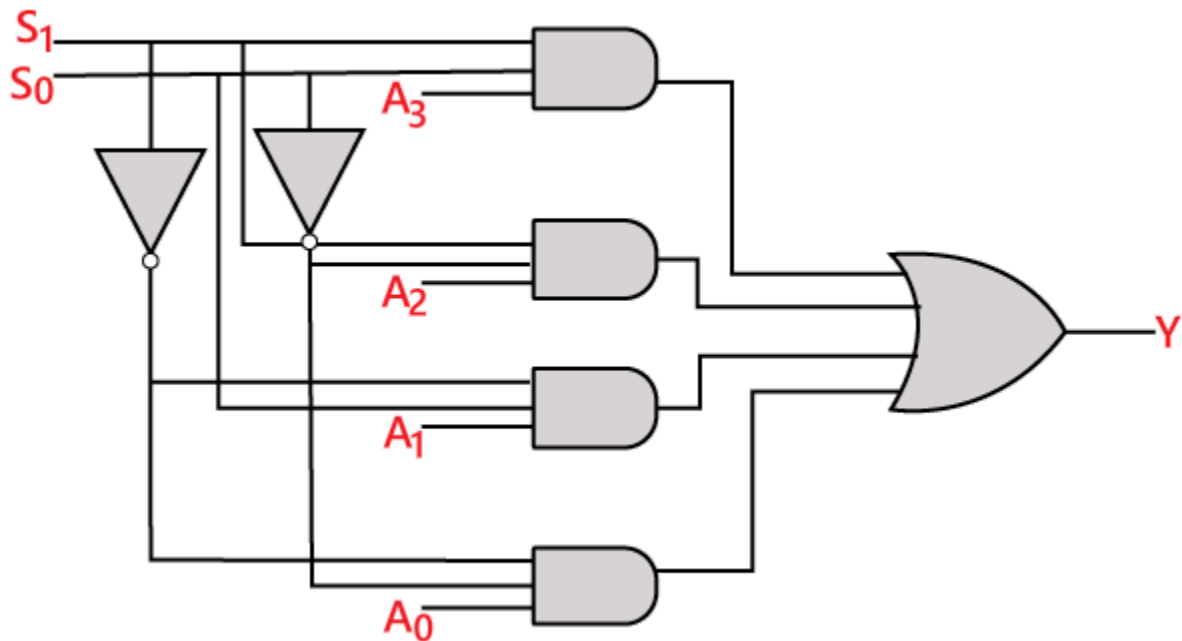
26. VHDL ย่อมาจากสิ่งใด?

- Very High-Speed Integrated Circuit Hardware Description Language
- Very High Definition Language
- Video Hardware Design Language
- Voltage and Hardware Description Logic

27. VHDL เป็นภาษาโปรแกรมที่ใช้ในการออกแบบอะไร?

1. อุปกรณ์ไฟฟ้า
2. ระบบคอมพิวเตอร์
3. วงจรดิจิทัลและระบบที่มีการใช้วงจรรวมอยู่
4. การเขียนโปรแกรมเว็บ

28. รูปนี้คือวงจรอะไร



1. Adder
2. Multiplexer
3. Subtractor
4. Counter

29. วงจร Synchronous กับ asynchronous แตกต่างกันอย่างไร

1. วงจร Synchronous ต้องใช้นาฬิกาภายนอกในการทำงาน ในขณะที่วงจร Asynchronous ไม่ต้องการนาฬิกาภายนอก
2. วงจร Synchronous มีการทำงานตามรอบนาฬิกาเท่านั้น ในขณะที่วงจร Asynchronous มีความยืดหยุ่นในการทำงาน
3. วงจร Synchronous มีความต้องการในการใช้หน่วยควบคุมสัญญาณนาฬิกา ในขณะที่วงจร Asynchronous ไม่ต้องการ
4. วงจร Synchronous มีความหยาบและทันสมัยมากกว่าวงจร Asynchronous

30. วงจร Asynchronous มีข้อดีอย่างไร?

มีความเร็วในการประมวลผลที่สูงกว่า

1. ไม่ต้องใช้หน่วยควบคุมสัญญาณนาฬิกา
2. มีความต้านทานต่อการเกิดข้อผิดพลาดเนื่องจากแตรระหว่างสัญญาณ
3. มีความเหมาะสมสำหรับการประมวลผลข้อมูลแบบแยกตัว

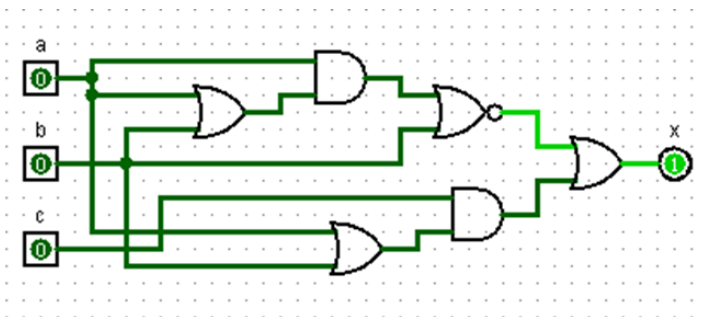
31. คนที่ครอบครองยาตัวตึงภาคคอมคือใคร? (100 Point)

- ฟิต้อง
- ฟิเกม
- ฟิตี
- ฟิสอง

32. FPGA ย่อมาจากสิ่งใด

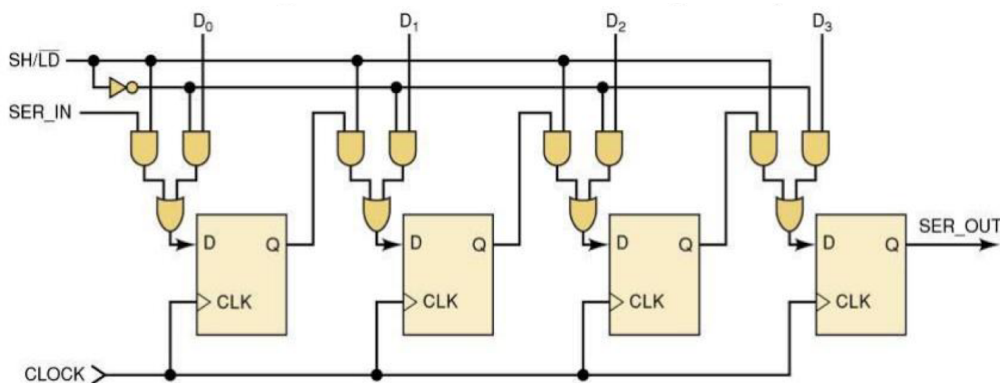
- Field-Programmable Gate Array
- Field-Programmable Graphics Accelerator
- Field-Programmable General Algorithm
- Field-Performance Gate Array

33. ตาม Logic Diagram สมการใดถูกต้อง



- $\overline{a(a + b)} + b + b(a + c)$
- $\overline{a(a + c)} + c(b + a)$
- $\overline{a(a + b)} + b + c(a + b)$
- $\overline{a(a + b)} + c + a(b + a)$

35. วงจร Shift Register ต่อไปนี้คือวงจร Shift Register แบบใด

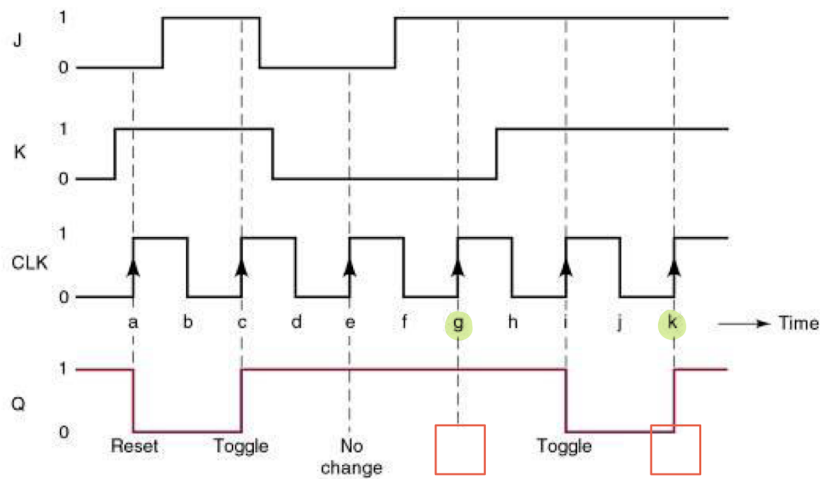


- Serial-In, Parallel-Out (SIPO)
- Parallel-In, Parallel-Out (PIPO)
- Serial-In, Serial-Out (SISO)
- Parallel-In, Serial-Out (PISO)

35. วงจร Parallel-In, Parallel-Out (PIPO) ของ Shift Register มีลักษณะการทำงานในการเคลื่อนย้ายข้อมูลอย่างไร?"

1. เลื่อนข้อมูลเข้าไปที่ตำแหน่งเริ่มต้นของ Shift Register และเลื่อนข้อมูลไปที่ตำแหน่งถัดไปเมื่อมีสัญญาณควบคุม
2. รับและเลื่อนข้อมูลพร้อมกันหลายบิต และส่งข้อมูลออกมาเป็นกลุ่มของบิตเดียวกัน
3. เหมือนกับ SISO แต่สามารถเข้ารหัสข้อมูลที่ได้รับเข้ามาในรูปแบบของคำตอบแบบพาราเลล
4. รับข้อมูลพร้อมกันหลายบิต และเลื่อนออกมาเป็นบิตเดียว

36. กราฟการทำงานของ J-K Flip Flop เมื่อถึงสัญญาณนาฬิกาขอบขาขึ้นที่ g และ k ดังนั้น State ที่หายไปควรเป็น State อะไรในช่องที่กำหนด



1. No change, Set ตามลำดับ
2. Reset, Toggle ตามลำดับ
3. Set, Toggle ตามลำดับ
4. Set, Reset ตามลำดับ

37. เลขฐานใดไม่นิยมใช้ในพื้นฐาน Digital

1. 2
2. 6
3. 8
4. 10

38. ข้อใดกล่าวถึงการใช้งาน Multiplexer ได้ถูกต้องที่สุด

1. ช่องสัญญาณจะมีการเลือกใส่ได้เพียง 8 ช่อง และควรใส่อินพุตทุกช่อง
2. เป็นตัวที่ใช้ในการรวมสายจากหลายอินพุต ออกเป็นเอาต์พุตเดียว
3. เป็นตัวทำหน้าที่เลือกช่องสัญญาณ ที่มีข้อมูลช่องหนึ่งจากหลายๆช่องสัญญาณ ออกเป็นเอาต์พุตเดียว
4. Multiplexer มีชนิดเดียว และมีตัวย่อในโปรแกรมชื่อว่า MUX8

39. J-K flip-flop เมื่อจ่าย 1 ทั้งสองขาจะทำงานเหมือนอะไร จงตอบข้อที่ถูกต้องที่สุด

1. S-R flip-flop ที่จ่าย 1,0 ที่ขา S และ R ตามลำดับ
2. D flip-flop ที่จ่าย 1 เข้าขา D
3. T flip-flop ที่จ่าย 1 ที่ขา T
4. D flip-flop ที่จ่าย 0 ที่ขา D

40. อาจารย์ประจำวิชาแลกเปลี่ยนชื่ออะไร

1. รศ. ดร. เจริญ วงศ์ขุมเย็น
2. รศ. ดร. เจริญ วงษ์ขุมเย็น
3. ผศ. ดร. เจริญ วงศ์ขุมเย็น
4. ผศ. ดร. เจริญ วงษ์ขุมเย็น

จงเลือกคำตอบที่ถูกต้องที่สุดเพียงข้อเดียว มีคำถามทั้งหมด 40 ข้อ

1. จงหาคำตอบของ $79 + 54$ ในฐานสอง

- e. 0100 0101
- f. 0100 1001
- g. 1000 0101
- h. 1000 1001

2. จงนำคำตอบของข้อก่อนหน้ามาแปลงเป็นเลขฐาน 8

- e. 715
- f. 105
- g. 205
- h. 115

3. จงนำคำตอบของข้อก่อนหน้ามาแปลงเป็นเลขฐาน 16

- e. 45
- f. 49
- g. 85
- h. 89

4. หาคำตอบของ $A4 + 9C$ ที่อยู่ในฐาน 16 เป็นเลขฐาน 10

- e. 316
- f. 352
- g. 380
- h. 320

5. จงหาคำตอบของ $1010101100 + 110011100$ ในฐาน 10 โดยที่เลขฐานสองที่ให้อยู่ในรูปของ unsigned bits

- e. 1080
- f. 1096
- g. 1088
- h. 968

6. จงลดรูปสมการต่อไปนี้ $A(B+C) + \bar{A}(B+C)$

- e. $AB + AC$
- f. $\bar{A}B + C$
- g. $B + C$
- h. $B + \bar{A}C$

7. จงลดรูปสมการต่อไปนี้ $(XY + \bar{Z})(\bar{X} + YZ)$

- e. XYZ
- f. $XYZ + \bar{Z}\bar{X}$
- g. $XZ + XY$
- h. $\bar{X}YZ$

8. ข้อใดไม่สามารถใช้ในการลดรูปวงจรได้

- e. Karnaugh map
- f. Quine McClusky
- g. Multiplexer
- h. The 3Rs rule

9. ปัญหาจากการไม่ต่อ input

- f. โดน TA ด่า
- g. โดนอาจารย์ด่า
- h. โดนโปรแกรมด่า
- i. อาจเกิดปัญหา error จากค่า input ที่ไม่พึงประสงค์
- j. ถูกทุกข้อ

10. ข้อใดสามารถสรุปได้ว่าเขียนอยู่ในรูป BCD

- e. 1100 0011
- f. 1001 1010
- g. 1001 0100
- h. 0111 1110

11. การต่อวงจร Synchronous ของ JK Flip-Flop มีการต่ออย่างไร

- f. Flip-Flop ทุกตัวต่อ J และ K เหมือนกัน
- g. Flip-Flop ทุกตัวใช้ J, K logic 1
- h. Flip-Flop ทุกตัวใช้ clock input สัญญาณเดียวกัน
- i. Flip-Flop ทุกตัวใช้ clock input เป็น output ตัวก่อนหน้า
- j. Flip-Flop ทุกตัวใช้ clock input ร่วมกับ output

12. ถ้าต้องการทำ counter ที่นับได้ถึง 0-60 ต้องมี Flip-Flop อย่างน้อยกี่ตัว

- e. 4
- f. 5
- g. 6
- h. 7

13. การรวมกลุ่ม logic 1 ใน K-map ให้มีขนาดใหญ่ที่สุดเท่าที่จะทำได้มีจุดประสงค์เพื่ออะไร

- e. อาจารย์สั่ง
- f. ทำให้สมการสมดุล
- g. ทำให้ได้ตัวแปรน้อยที่สุด
- h. ทำให้ได้ตัวแปรมากที่สุด

14. Layer ของ Top-down design ที่ระบุ input และ output ทั้งหมดของวงจรหลักเสมอนั้นคือ Layer ใด

- e. Top layer
- f. 2nd layer
- g. 3rd layer
- h. Last layer ของ Top down นั้น

15. 1100 1011 นำมา xor กับ 1011 1100 ได้ผลลัพธ์ในฐาน 10 เท่าไหร่

- e. 141
- f. 97
- g. 102
- h. 119**

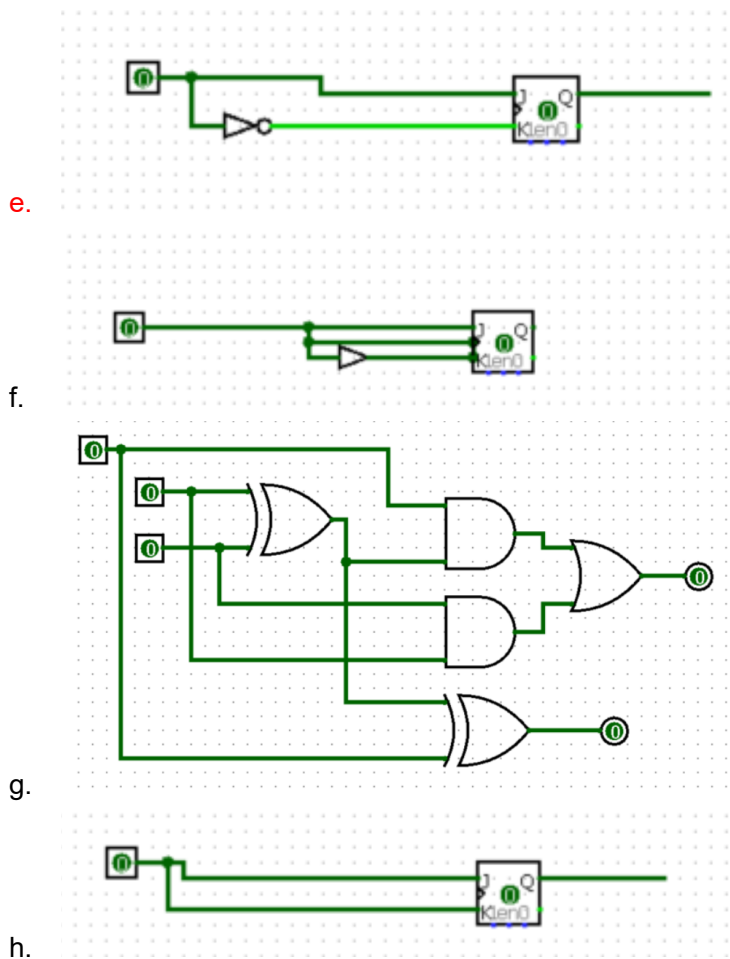
16. เลขฐานสองของ -68 มีค่าเท่าใด

- e. 1100 1011
- f. 1011 1100**
- g. 1001 0111
- h. 1011 0101

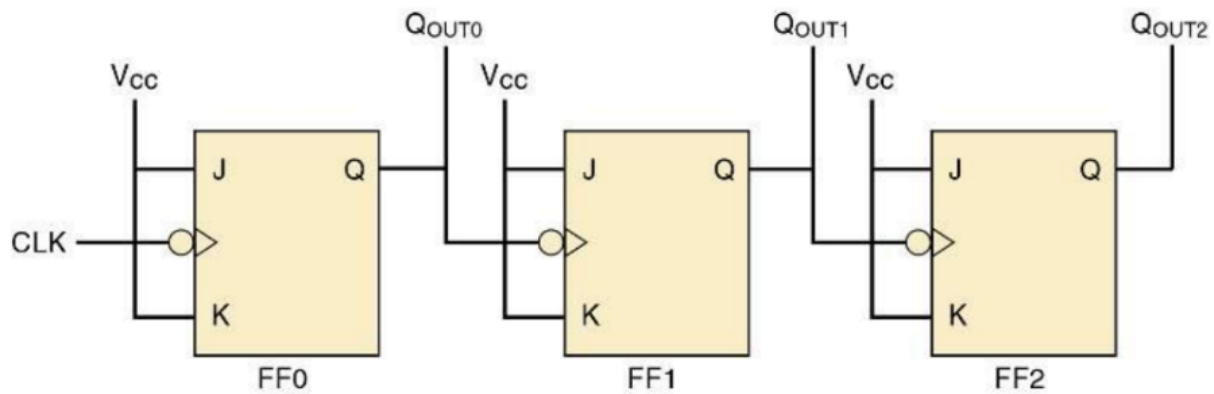
17. ข้อใดไม่ใช่องค์ประกอบของ ALU

- e. Logic circuits
- f. Accumulator
- g. Control Unit**
- h. B register

18. วงจรในข้อใดให้ผลลัพธ์ในการทำงานเหมือน D Flip-Flop



19. วงจรนี้ใช้ในการทำอะไร



- e. ลบเลข
- f. บวกเลข
- g. นับเลข
- h. ไม่มีข้อใดถูก

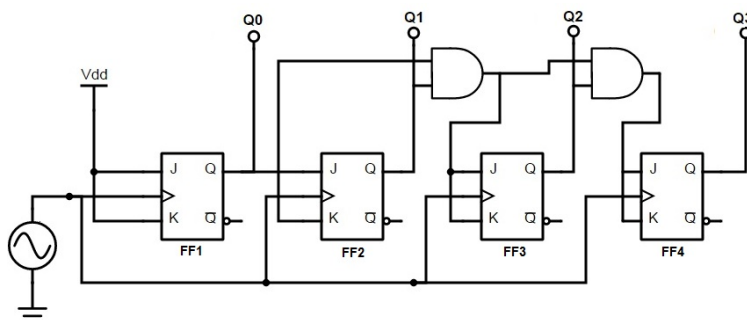
20. หากต้องการทำวงจร mod 128 ต้องใช้ Flip Flop กี่ตัว

- e. 8 ตัว
- f. 7 ตัว
- g. 6 ตัว
- h. 9 ตัว

21. $f(a,b,c,d) = \sum m(1,3,4,6,8,10,12,13) + \sum d(0,2,5,7)$ จากสมการนี้ ข้อใดคือสมการที่ผ่านการลดรูปแล้ว

- e. $a + \bar{b} \bar{d} + \bar{b} c$
- f. $\bar{a} + b d + c$
- g. $\bar{a} + \bar{b} \bar{d} + b \bar{c}$
- h. $A + b \bar{d} + b$

22. วงจร counter ต่อไปนี้คือวงจร counter แบบใด



- e. Synchronize counter
- f. Asynchronous counter
- g. Synchronous counter
- h. Syncwire counter

23. วงจร multiplexer ทำหน้าที่อะไร

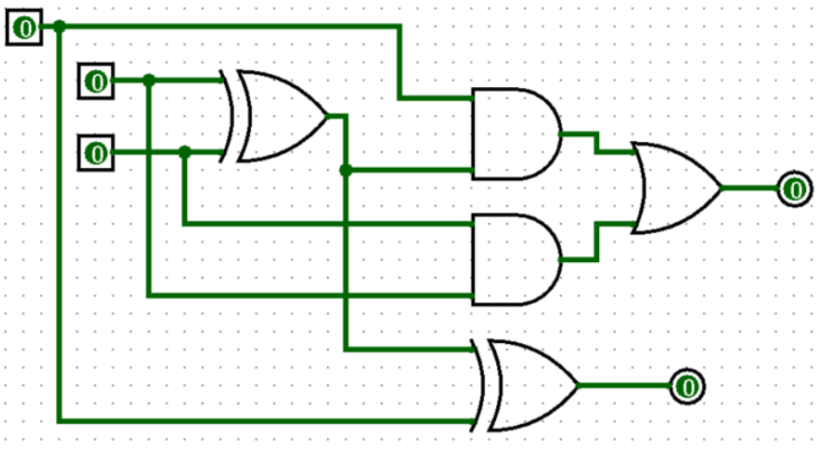
- e. วงจรที่ใช้ในการเลือกข้อมูลจากหลาย ๆ ข้อมูลนำเข้า แล้วส่งออกข้อมูลออกมาทางเดียว
- f. วงจรที่ใช้ในการแยกข้อมูลจากข้อมูลที่เข้ามาแล้วส่งข้อมูลไปยังหนึ่งในหลาย ๆ ช่องของข้อมูลที่ส่งออกไป
- g. วงจรที่ใช้ในการเลือกข้อมูลจากหลายๆ ข้อมูลนำเข้าแล้วส่งออกมาหลายๆข้อมูล
- h. วงจรที่ใช้ในการส่งออกข้อมูลจากข้อมูลเดียว แล้วเปลี่ยนเป็นข้อมูลหลายๆข้อมูลส่งออกไป

24. จากตารางนี้เป็นผลลัพธ์ของ Flip Flop แบบใด

S	R	CLK	Q
0	0	↑	Q_0 (no change)
1	0	↑	1
0	1	↑	0
1	1	↑	$\overline{Q_0}$ (toggles)

- e. D Flip Flop
- f. S-R Flip Flop
- g. J-K Flip Flop
- h. J-R Hip Hop

25. วงจรนี้คือวงจรอะไร



- e. j k flipflop
- f. adder
- g. subtractor
- h. d flipflop

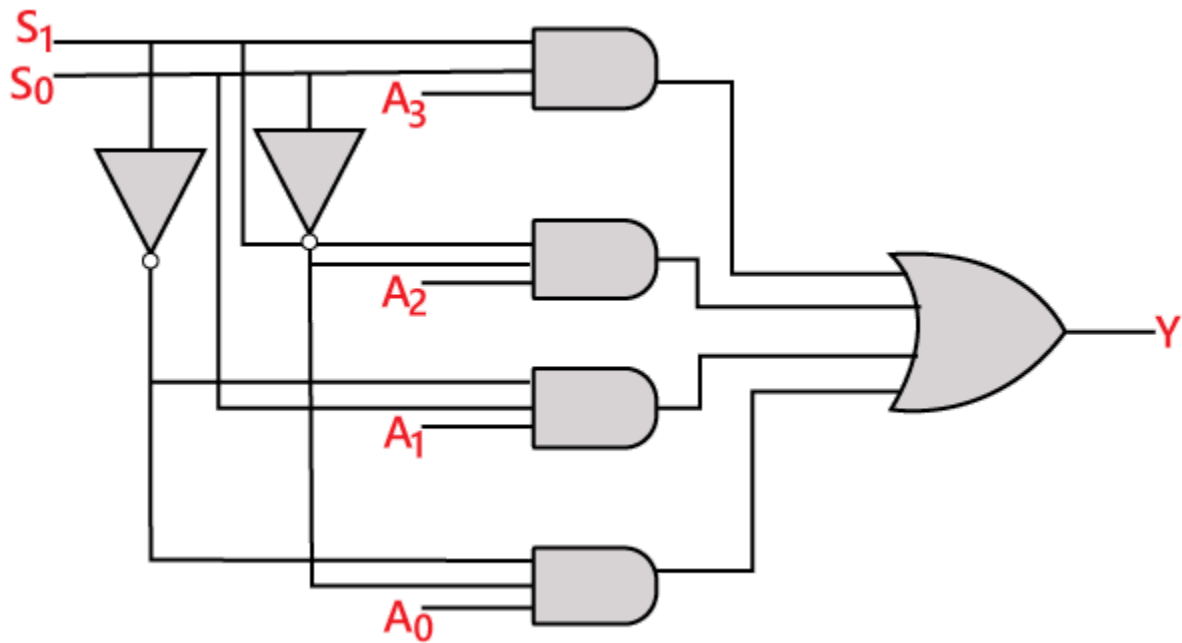
26. VHDL ย่อมาจากสิ่งใด?

- 5. Very High-Speed Integrated Circuit Hardware Description Language
- 6. Very High Definition Language
- 7. Video Hardware Design Language
- 8. Voltage and Hardware Description Logic

27. VHDL เป็นภาษาโปรแกรมที่ใช้ในการออกแบบอะไร?

5. อุปกรณ์ไฟฟ้า
6. ระบบคอมพิวเตอร์
7. วงจรดิจิทัลและระบบที่มีการใช้วงจรรวมอยู่
8. การเขียนโปรแกรมเว็บ

28. รูปนี้คือวงจรอะไร



5. Adder
6. Multiplexer
7. Subtractor
8. Counter

29. วงจร Synchronous กับ asynchronous แตกต่างกันอย่างไร

5. วงจร Synchronous ต้องใช้นาฬิกาภายนอกในการทำงาน ในขณะที่วงจร Asynchronous ไม่ต้องการนาฬิกาภายนอก
6. วงจร Synchronous มีการทำงานตามรอบนาฬิกาเท่านั้น ในขณะที่วงจร Asynchronous มีความยืดหยุ่นในการทำงาน
7. วงจร Synchronous มีความต้องการในการใช้หน่วยควบคุมสัญญาณนาฬิกา ในขณะที่วงจร Asynchronous ไม่ต้องการ
8. วงจร Synchronous มีความหยาบและทันสมัยมากกว่าวงจร Asynchronous

30. วงจร Asynchronous มีข้อดีอย่างไร?

- มีความเร็วในการประมวลผลที่สูงกว่า
4. ไม่ต้องใช้หน่วยควบคุมสัญญาณนาฬิกา
5. มีความต้านทานต่อการเกิดข้อผิดพลาดเนื่องจากแต่ละระหว่างสัญญาณ
6. มีความเหมาะสมสำหรับการประมวลผลข้อมูลแบบแยกตัว

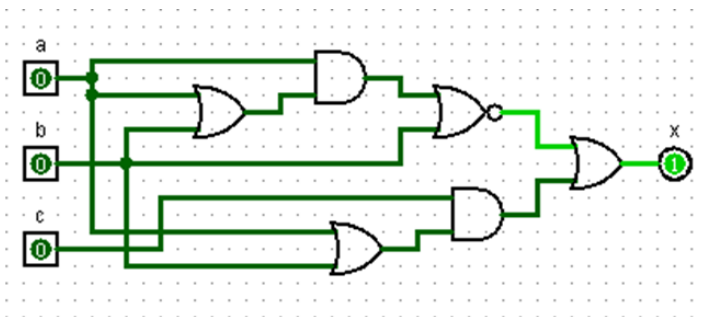
31. คนที่ครอบครองยาตัวตึงภาคคอมคือใคร? (100 Point)

- e. ฟิต่อง
- f. ฟิเกม
- g. ฟิตี
- h. ฟีสอง

32. FPGA ย่อมาจากสิ่งใด

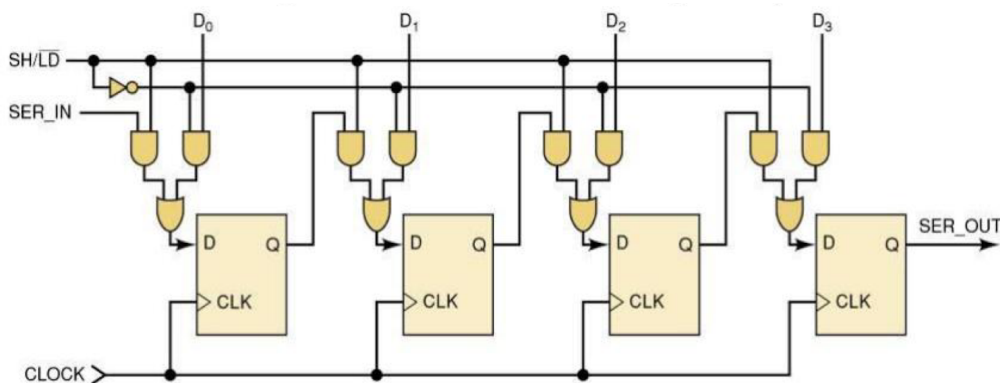
- 5. Field-Programmable Gate Array
- 6. Field-Programmable Graphics Accelerator
- 7. Field-Programmable General Algorithm
- 8. Field-Performance Gate Array

33. ตาม Logic Diagram สมการใดถูกต้อง



- 5. $\overline{a(a + b)} + b + b(a + c)$
- 6. $\overline{a(a + c)} + c(b + a)$
- 7. $\overline{a(a + b)} + b + c(a + b)$
- 8. $\overline{a(a + b)} + c + a(b + a)$

35. วงจร Shift Register ต่อไปนี้คือวงจร Shift Register แบบใด

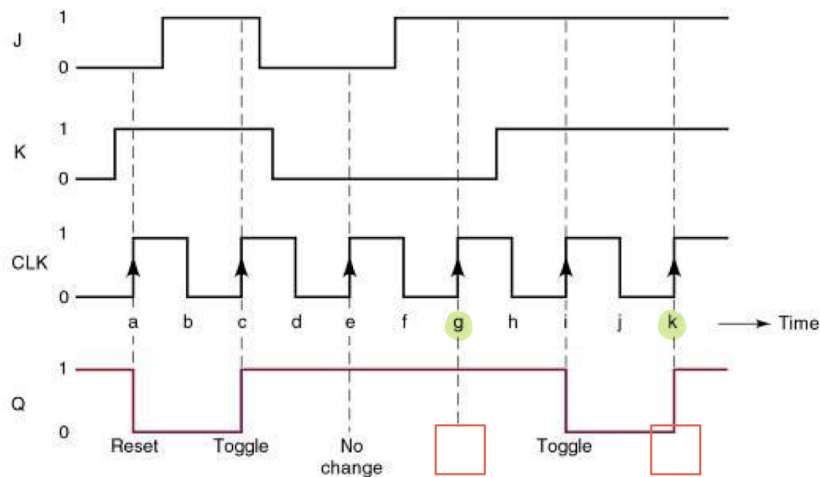


- 5. Serial-In, Parallel-Out (SIPO)
- 6. Parallel-In, Parallel-Out (PIPO)
- 7. Serial-In, Serial-Out (SISO)
- 8. Parallel-In, Serial-Out (PISO)

35. วงจร Parallel-In, Parallel-Out (PIPO) ของ Shift Register มีลักษณะการทำงานในการเคลื่อนย้ายข้อมูลอย่างไร?"

5. เลื่อนข้อมูลเข้าไปที่ตำแหน่งเริ่มต้นของ Shift Register และเลื่อนข้อมูลไปที่ตำแหน่งถัดไปเมื่อมีสัญญาณควบคุม
6. รับและเลื่อนข้อมูลพร้อมกันหลายบิต และส่งข้อมูลออกมาเป็นกลุ่มของบิตเดียวกัน
7. เหมือนกับ SISO แต่สามารถเข้ารหัสข้อมูลที่ได้รับเข้ามาในรูปแบบของคำตอบแบบพาราเลล
8. รับข้อมูลพร้อมกันหลายบิต และเลื่อนออกมาเป็นบิตเดียว

36. กราฟการทำงานของ J-K Flip Flop เมื่อถึงสัญญาณนาฬิกาขอบขาขึ้นที่ g และ k ดังนั้น State ที่หายไปควรเป็น State อะไรในช่องที่กำหนด



5. No change, Set ตามลำดับ
6. Reset, Toggle ตามลำดับ
7. Set, Toggle ตามลำดับ
8. Set, Reset ตามลำดับ

37. เลขฐานใดไม่นิยมใช้ในพื้นฐาน Digital

5. 2
6. 6
7. 8
8. 10

38. ข้อใดกล่าวถึงการใช้งาน Multiplexer ได้ถูกต้องที่สุด

5. ช่องสัญญาณจะมีการเลือกใส่ได้เพียง 8 ช่อง และควรใส่อินพุตทุกช่อง
6. เป็นตัวที่ใช้ในการรวมสายจากหลายอินพุต ออกเป็นเอาต์พุตเดียว
7. เป็นตัวทำหน้าที่เลือกช่องสัญญาณ ที่มีข้อมูลช่องหนึ่งจากหลายๆช่องสัญญาณ ออกเป็นเอาต์พุตเดียว
8. Multiplexer มีชนิดเดียว และมีตัวย่อในโปรแกรมชื่อว่า MUX8

39. J-K flip-flop เมื่อจ่าย 1 ทั้งสองขาจะทำงานเหมือนอะไร จงตอบข้อที่ถูกต้องที่สุด

5. S-R flip-flop ที่จ่าย 1,0 ที่ขา S และ R ตามลำดับ
6. D flip-flop ที่จ่าย 1 เข้าขา D
7. T flip-flop ที่จ่าย 1 ที่ขา T
8. D flip-flop ที่จ่าย 0 ที่ขา D

40. อาจารย์ประจำวิชาแลกเปลี่ยนอะไร

5. รศ. ดร. เจริญ วงศ์ขุมเย็น

6. รศ. ดร. เจริญ วงษ์ขุมเย็น

7. ผศ. ดร. เจริญ วงศ์ขุมเย็น

8. ผศ. ดร. เจริญ วงษ์ขุมเย็น