

Questão 1 > Organização de computadores

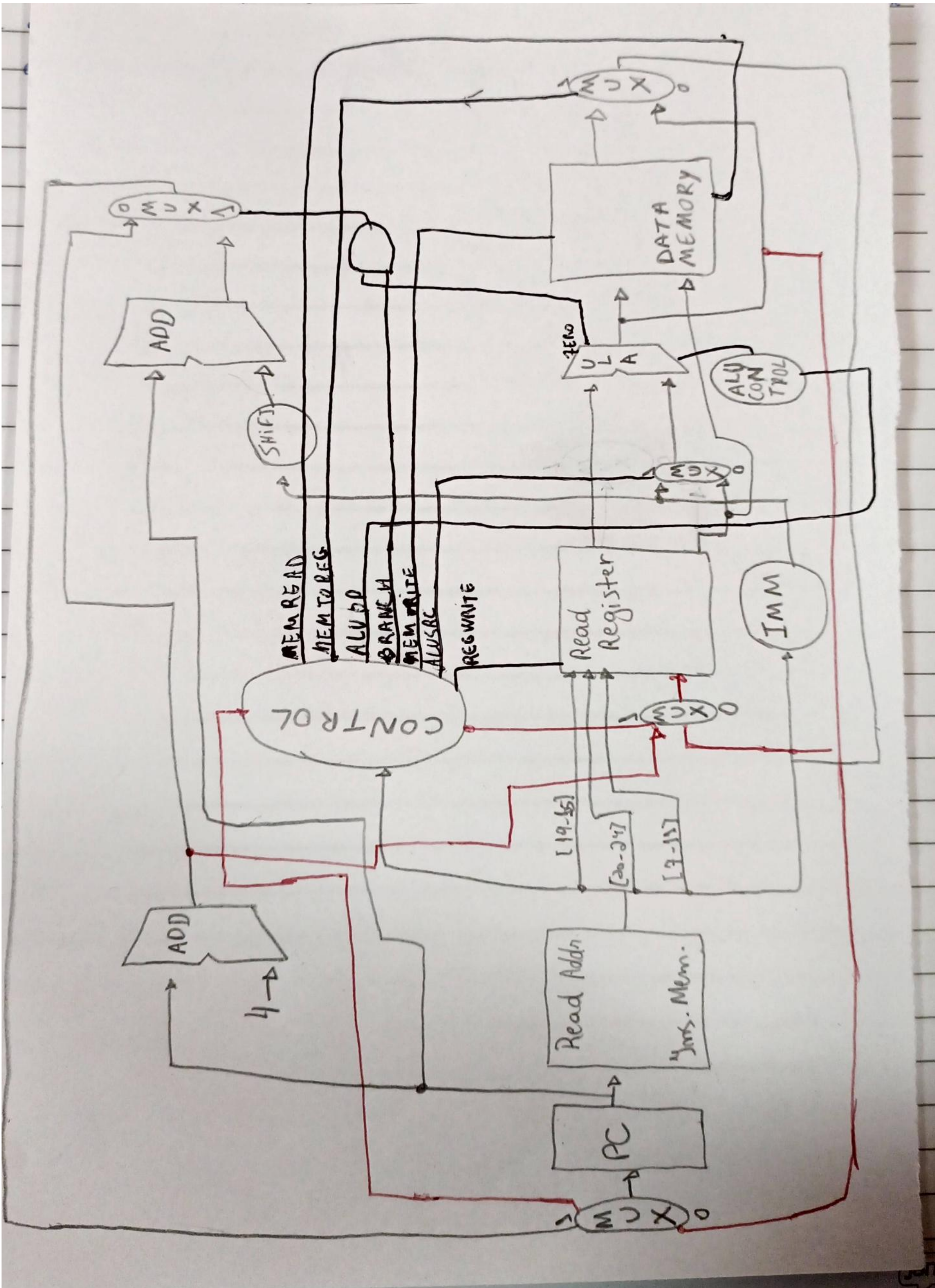
SLLT	0011:13 rd	0011:11 rs1	0010 Imm.	} 5 linha
SLLT	1100:12 a2	1100:11 a2	0010 SP	
ADD	0101:13 t0	1010:11 a0	1110:11 a1	} 3
LW	1101:13 a3	0101:15 t0		
ADD	0110:16 t1	1010:11 a0	1100:11 a2	} 4
LW	1110:14 a4	0110:16 t1		
SW	0110:16 t1	1101:13 a3		}
SW	0101:16 t0	1110:14 a4		
jalu	0001:16 ra			

Código Assembly:

slli a1, a1, sp
 slli a2, a2, sp
 add t0, a0, a1
 lw a3, t0
 add t1, a0, a2
 lw a4, t1
 sw t1, a3
 sw t0, a4
 jalr ra

desloca p/esquerda o que tá no
 stack pointer, guarda em a1
 desloca p/esquerda do stack pointer
 guarda em a2, adiciona o que
 tem a1 e a0 guarda em t0, corre-
 pe o resultado em a3, adiciona a0 e
 a2 e guarda em t1 e carrega o
 resultado no registrador a4, salva
 os valores a3 e a4 no endereço t1
 e t0 respectivamente. Por fim, p/

retornar o que salvamos usamos
 jalr p/ pegar PC = ra



b) Explique e justifique as alterações realizadas e no caminho de dados e no controle

Foi adicionado um MUX na entrada do banco de registradores para que pudesse escolher entre o resultado da ULA ou o resultado de $PC + 4$: $\# \$rd \leftarrow PC+4$

E também adicionei um MUX na entrada de PC para que escolhesse entre o valor que vem do outro MUX ou da soma do registrador com o valor do offset. : $PC \leftarrow \$rs1 + \text{offset}$

c) Considerando a tabela abaixo, com os sinais de controle do RISC-V monociclo, apresente os valores dos sinais de controle (alusrc, memtoreg, regwrite, etc), para a execução correta da instrução JALR. Caso tenha sido incluído novos sinais de controle o valor dos mesmos deve ser apresentado na tabela também.

Instruction	ALUSrc	Memto-Reg	Reg-Write	Mem-Read	Mem-Write	Branch	ALUOp1	ALUOp0
R-format	0	0	1	0	0	0	1	0
lw	1	1	1	1	0	0	0	0
sw	1	X	0	0	1	0	0	0
beq	0	X	0	0	0	1	0	1

alu src	memto reg	reg write	mem read	mem write	bra nch	aluop 1	aluo p0	pc	rd
1	x	1	0	0	0	1	0	0	1