

## MODUL 3

### KOMBINASI LOGIKA

#### TUJUAN PRAKTIKUM

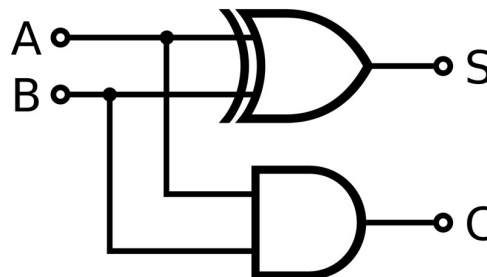
1. Mengetahui adanya rangkaian kombinasional logika dan macam-macamnya.
2. Menunjukkan cara kerja rangkaian kombinasional Adder, Subtractor, Encoder, Decoder, Decoder, dan Multiplexer.

#### TEORI

Rangkaian kombinasional adalah rangkaian yang outputnya hanya tergantung pada input "pada saat itu". Pada prinsipnya, rangkaian kombinasional merupakan penerapan dan penerjemah langsung dari aljabar boolean, yang biasanya dinyatakan sebagai fungsi logika. Operator logika yang digunakan dalam aljabar boolean adalah inversi/negasi (NOT), perkalian logika (AND), penambahan logika (OR). Rangkaian kombinasional terdiri dari gerbang logika yang memiliki output yang selalu tergantung pada kombinasi input yang ada. Rangkaian kombinasional melakukan operasi yang dapat ditentukan secara logika dengan memakai sebuah fungsi boolean.

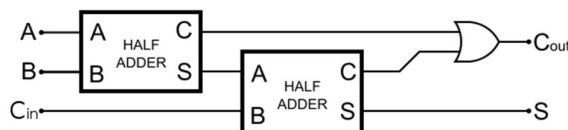
##### a. Adder

Adder adalah rangkaian kombinasional yang dapat melakukan penjumlahan aritmatika, meskipun dapat juga digunakan sebagai operator Increment dan Decrement. Adder terdiri dari beberapa jenis, diantaranya adalah half adder dan full adder.



Gambar 1. Half Adder

Pada half adder, hasil penjumlahan dua bit berupa SUM (S) dan CARRY (C). Tetapi pada full adder, SUM (S) dan CARRY (C) disimpan untuk operasi bit berikutnya dan menjumlahkan tiga bit yaitu satu bit carry dan dua bit data.

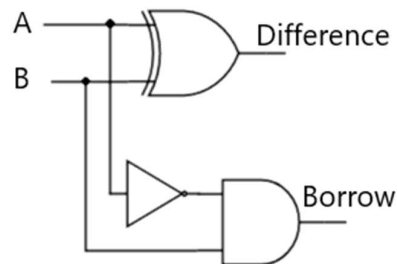


Gambar 2. Full Adder

b. Subtractor

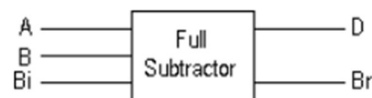
Operasi arithmetic yang paling dasar adalah penjumlahan dan pengurangan. Untuk masalah arithmetic yang lebih kompleks, dapat dikembangkan dari 2 rangkaian dasar digital arithmetic, yaitu Half Adder/Subtractor dan Full Adder/Subtractor.

Pada half subtractor, hasil pengurangan dua bit berupa BORROW (Br) dan DIFFERENCE (D). Untuk lebih jelasnya dapat dilihat pada gambar blok diagram dibawah ini:



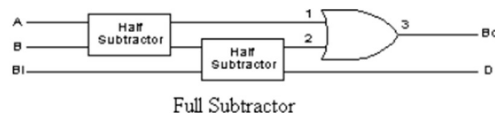
Gambar 3. Half Subtractor

Tetapi pada full subtractor yang disimpan adalah DIFFERENCE (D) dan BORROW (Br) dan juga mengoperasikan tiga bit masukan, satu bit borrow dan dua bit data. Untuk lebih jelasnya dapat dilihat gambar blok diagram dibawah ini:



Gambar 4. Full Subtractor

Rangkaian Full Subtractor juga dapat dibentuk dari 2 buah rangkaian Half Subtractor seperti yang terlihat pada gambar dibawah ini:

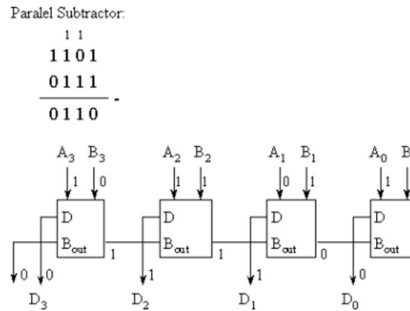


Gambar 5. Rangkaian Full Subtractor

Rangkaian Half Adder/Half Subtractor dan Full Adder/Full Subtractor dapat direalisasikan dengan jalan sebagai berikut:

1. Buat dahulu tabel kebenarannya.
2. Dari tabel kebenaran, buat fungsinya (dalam bentuk SOP atau POS).
3. Sederhanakan fungsi tersebut dengan menggunakan K-Map atau Aljabar Boolean.
4. Realisasikan fungsi tersebut.

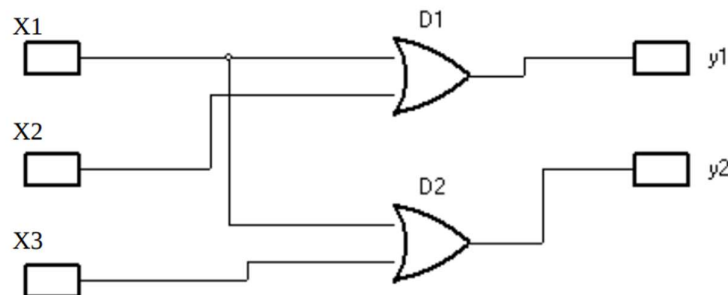
Parallel subtractor Untuk mengurangi bilangan biner lebih dari 1 bit diperlukan parallel subtractor. Sebagai contohnya adalah untuk mengurangi dua buah bilangan biner 4 bit kita memerlukan sebuah half subtractor dan tiga buah full subtractor. Half subtractor kita tempatkan untuk mengurangi LSB dari kedua bilangan tersebut karena pengurangan pada LSB sudah tentu tidak melibatkan Borrow in. Cara kerja rangkaian ini sama seperti cara kita melakukan pengurangan biner. Untuk lebih jelasnya dapat dilihat pada gambar dibawah ini :



Gambar 6. Paralel Subtractor

c. Encoder

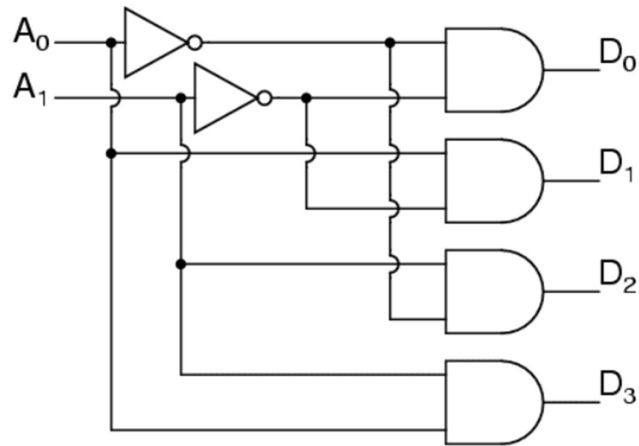
Encoder adalah rangkaian logika kombinasional yang berfungsi untuk mengubah atau mengkodekan suatu sinyal masukan diskrit menjadi keluaran kode biner. Encoder disusun dari gerbang-gerbang logika yang menghasilkan keluaran biner sebagai hasil tanggapan adanya dua atau lebih variabel masukan. Hasil keluarannya dinyatakan dengan aljabar boolean, tergantung dari kombinasi kombinasi gerbang yang digunakan. Sebuah Encoder harus memenuhi syarat perancangan  $m < 2^n$ . Variabel  $m$  adalah kombinasi masukan dan  $n$  adalah jumlah bit keluaran sebuah encoder. Satu kombinasi masukan hanya dapat mewakili satu kombinasi keluaran.



Gambar 7. Encoder

d. Decoder

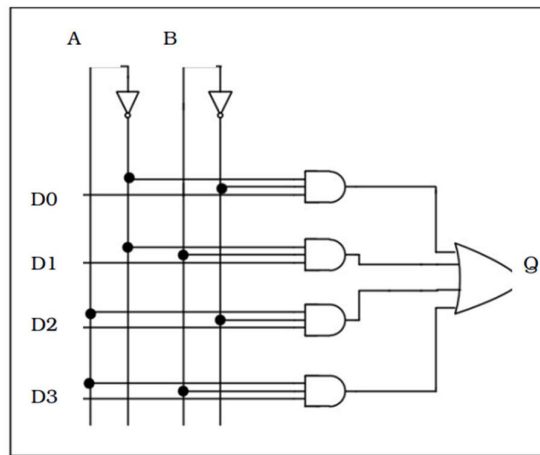
Decoder, berkebalikan dari encoder, adalah rangkaian kombinasional logika untuk mengubah kode biner menjadi sinyal diskrit. Decoder berfungsi untuk melakukan decoding (menerjemahkan) informasi yang disembunyikan oleh encoder. Saat proses decoding, decoder umumnya menempatkan logika 1 di salah satu outputnya untuk membuat kode yang tepat. Untuk kombinasi input biner  $n$  bit yang berbeda, akan menghasilkan output  $2^n$  bit data. Output dari decoder dihasilkan berdasarkan dari setiap masukan input binernya.



Gambar 8. Rangkaian Decoder

e. Multiplexer

Multiplexer atau biasa disingkat mux, adalah rangkaian yang memilih satu dari sekian input (analog maupun digital) dan meneruskannya menjadi satu output. Multiplexer yang terdiri dari  $2^n$  input memiliki  $n$  select lines, yang digunakan untuk memilih input mana yang akan diteruskan menjadi output. Multiplexer juga biasa disebut "data selector".



Gambar 9. Multiplexer

Soal Modul

1. Rancanglah sebuah multiplexer dengan 6-bit input sertakan tabel kebenarannya.
2. Rancanglah sebuah encoder yang memiliki output 6-bit
3. Rancanglah sebuah decoder 5-bit input.