Seg | Ter | Qua | Qui | Sex | Sáb | Dom

/ /

Nathann Zini dos Reis

21/06/21 Arquitetura de Computadores 19.2.4004

Lista 1 - Pag 155

1-1- Computador Pessoal - São projetados com foco na entrega de boa performance para um usuário único a baixo custo e normalmente executa programas de terceiros.

Servidores - Computador usado para executar programas grandes e normalmente é acessado via rede.

Supercomputadores - Computador composto por centenas de milhares de processadores e terabytes de memória.

Computadores Embutido - Computador disposto dentro de outro dispositivo, usado para executar uma aplicação pré-determinada ou uma coleção de software.

1-2 - a) Performance via Pipeline
b) Dependability via Redundancy
c. Performance via Prediction
d. Make the Common Case fast
e. Hierarchy of Memories
f. Performance via Parallelism
g. Design for Moore's law
h. Use Abstraction to Simplify Design

FÓRONI

1.3 - O programa é compelado em programa de linguagem assembly, que então é montado em um programa de linguagem de máquina

1.4 - a) 1280 x 1024 pixels = 1,310,720 pixels ⇒ 1,310,720 x 3 = 3,932,160 bytes/frame.

b-) 3,932,160 bytes x (8 bits/byte) / 100 E6 bits/seg = 0.31 segundos

1.5 - a) Performance de P1 (instruções/seg) = $3 \times 10^9 / 1.5 = 2 \times 10^9$
Performance de P2 (instruções/seg) = $2.5 \times 10^9 / 1.0 = 2.5 \times 10^9$
Performance de P3 (instruções/seg) = $4 \times 10^9 / 2.2 = 1.8 \times 10^9$

b- cycles (P1) = $10 \times 3 \times 10^9 = 30 \times 10^9$ s
cycles (P2) = $10 \times 2.9 \times 10^9 = 25 \times 10^9$ s
cycles (P3) = $10 \times 4 \times 10^9 = 40 \times 10^9$ s

c- Nº instruções (P1) = $30 \times 10^9 / 1.5 = 20 \times 10^9$
Nº instruções (P2) = $25 \times 10^9 / 1 = 25 \times 10^9$
Nº instruções (P3) = $40 \times 10^9 / 2.2 = 18.18 \times 10^9$

$CPI_{novo} = CPI_{dd} \times 1.2$, então CPI (P1) = 1.8, CPI (P2) = 1.2,

CPI (P3) = 2.6

f (P1) = $20 \times 10^9 \times 1.8 / 7 = 5.14$ GHz
f (P2) = $25 \times 10^9 \times 1.2 / 4 = 4.28$ GHz
f (P3) = $18.18 \times 10^9 \times 2.6 / 4 = 6.95$ GHz.

FORONI

Seg Ter Qua Qui Sex Sáb Dom

1 / 1

1.6 - a - Classe A: 10^5 instr. Classe B: 2×10^5 instr. Classe C: 5×10^5 instr. Classe D: 2×10^5 instr.

tempo = Nº instr. x CPI / taxa de clock

tempo total P1 = $(10^5 + 2 \times 10^5 \times 2 + 5 \times 10^5 \times 3 + 2 \times 10^5 \times 3) / (2.5 \times 10^9) = 10.4 \times 10^{-4}$ s

tempo total P2 = $(10^5 \times 2 + 2 \times 10^5 \times 2 + 5 \times 10^5 \times 2 + 2 \times 10^5 \times 2) / (3 \times 10^9) = 6.66 \times 10^{-4}$ s

CPI (P1) = $10.4 \times 10^{-4} \times 2.5 \times 10^9 / 10^6 = 2.6$

CPI (P2) = $6.66 \times 10^{-4} \times 3 \times 10^9 / 10^6 = 2.0$

b - ciclo de clock (P1) = $10^5 \times 1 + 2 \times 10^5 \times 2 + 5 \times 10^5 \times 3 + 2 \times 10^5 \times 3 = 26 \times 10^5$

ciclo de clock (P2) = $10^5 \times 2 + 2 \times 10^5 \times 2 + 5 \times 10^5 \times 2 + 2 \times 10^5 \times 2 = 20 \times 10^5$

1.7 - a - CPI = T exec x F / Nº instr.

Compilador A CPI = 1.1

Compilador B CPI = 1.25

b - $F_B / F_{(A)}$ = (Nº instr(B) x CPI(B)) / (Nº instr. (A) x CPI (A)) = 1.34

c - $T_A / T_{new} = 1.64$

$T_B / T_{new} = 2.27$

1.8 - 1 - C = 2 x DP / (V^2 x F)

Pentium 4: C = 3.2E - 8F

Core i5 Ivy Bridge: C = 2.9E - 8F

1 1

Seg Ter Qua Qui Sex Sáb Dom

2. Pentium 4: 10/100 = 10%
Core i5 Ivy Bridge: 30/70 = 42.9%

3- $(S_{new} + D_{new}) / (S_{old} + D_{old}) = 0.90$
$D_{new} = C \times V_{new} 2 \times F$
$S_{old} = V_{old} \times I$
$S_{new} = V_{new} \times I$

logo:

$V_{new} = [D_{new} / (C \times F)]^{1/2}$
$D_{new} = 0.90 \times (S_{old} + D_{old}) - S_{new}$
$S_{new} = V_{new} \times (S_{old} / V_{old})$

Pentium 4:

$S_{new} = V_{new} \times (10/3.25) = V_{new} \times 8$
$D_{new} = 0.90 \times 100 - V_{new} \times 8 = 90 - V_{new} \times 8$
$V_{new} = [(90 - V_{new} \times 8) / (3.2E8 \times 3.6E9)]^{1/2}$
$V_{new} = 0.65\ V$

Core i5:

$S_{new} = V_{new} \times (30/0.9) = V_{new} \times 33.3$
$D_{new} = 0.90 \times 70 - V_{new} \times 33.3 = 63 - V_{new} \times 33.3$
$V_{new} = [(63 - V_{new} \times 33.3) / (2.9E8 \times 3.4E9)]^{1/2}$
$V_{new} = 0.64\ V$

Seg Ter Qua Qui Sex Sáb Dom

1 1

1.9-1-

P	# Arith inst.	# L/S inst.	# branch inst.	cycles	ex. time
1	2.56E9	1.28E9	2.56E8	7.94E10	39.7
2	1.83E9	9.14E8	2.56E8	5.64E10	28.3
4	9.12E8	4.54E8	2.56E8	2.83E10	14.2
8	4.57E8	2.29E8	2.56E8	1.42E10	7.10

speedup
1
1.4
2.8
5.6

2.

P	ex. time
1	41.0
2	29.3
4	14.6
8	7.33

3. 3

1.10-1- die area 15cm = wafer area / dies per wafer = $\pi \times 7.5^2 / 84 = 2.10 cm^2$

rendimento 15cm = $1/(1+(0.020 \times 2.10/2))^2 = 0.9593$

die area 20cm = wafer area / dies per wafer = $\pi \times 10^2 / 100 = 3.14 cm^2$

rendimento 20cm = $1/(1+(0.035 \times 3.14/2))^2 = 0.9093$

2. custo/circuito 15cm = $12/(84 \times 0.9593) = 0.1489$

custo/circuito 20cm = $15/(100 \times 0.9093) = 0.1650$

1 1

3. die area = wafer area / dies per wafer = $\pi \times 7.5^2 / (84 \times 1.1)$
$= 1.91 \text{ cm}^2$
rendimento $= 1 / (1 + (0.020 \times 1.15 \times 1.91/2))^2 = 0.9575$
die area $= \text{wafer area} / \text{dies per wafer} = \pi \times 10^2 / (100 \times 1.1)$
$= 2.86 \text{ cm}^2$
rendimento $= 1 / (1 + (0.03 \times 1.15 \times 2.86/2))^2 = 0.9082$

4. defeitos por area $= (1 - y^{-5}) / (y^{-5} \times \text{die\_area}/2) = (1 - 0.92^{-5}) / (0.92^{-5} \times 2/2) = 0.043$ defeitos / cm^2

defeitos por area $= (1 - y^{-5}) / (y^{-5} \times \text{die\_area}/2) = (1 - 0.95^{-5}) / (0.95^{-5} \times 2/2) = 0.026$ defeitos / cm^2

1.11 - 1. CPI = taxa de clock x CPU time / instr. count
taxa de clock = 1 / cycle time = 3 GHz
CPI (bzip2) $= 3 \times 10^9 \times 750 / (2389 \times 10^9) = 0.94$
2. SPEC ratio = ref. time / tempo de execução
SPEC ratio (bzip2) = 9650 / 750 = 12.86
3. CPU time = Nº instr. x CPI / taxa de clock
Se o CPI e a taxa de clock não mudarem, o tempo de CPU aumenta é igual ao aumento no número de instruções, que é de 50%
4. tempo CPU (antes) = Nº instr. x CPI / taxa de clock
tempo CPU (depois) = 1.1 x Nº instr. x 1.05 x CPI / taxa de clock
tempo CPU (depois) / (antes) = 1.1 x 1.05 = 1.155. Portanto, o tempo CPU é aumentado em 15.5%
5. SPEC ratio = tempo de referencia / tempo CPU
SPEC ratio (after) / (before) = CPU tempo (before) / (after) = 1 / 1.155 = 0.86. O SPEC ratio foi decrementado em 15.5%.

FORONI

Seg Ter Qua Qui Sex Sáb Dom

6. CPI = (CPU tempo x taxa de clock) / Nº instr.
CPI = 700 x 4 x 10^9 / (0.85 x 2389 x 10^9) = 1.37

7. taxa de clock ratio = 4 GHz / 3 GHz = 1.33
CPI @ 4 GHz = 1.37, CPI @ 3 GHz = 0.94, ratio = 1.45
Eles são diferentes, porque, apesar de o número de instruções ter sido reduzido em 15%, o tempo de CPU foi reduzido em uma percentagem menor.

8. 700 / 750 = 0.933. Redução no tempo CPU = 6.7%

9. Nº instr. = tempo CPU x taxa de clock / CPI
Nº instr. = 960 x 0.9 x 4 x 10^9 / 1.61 = 2148 x 10^9

10. taxa de clock = Nº instr. x CPI / tempo CPU
taxa de clock = Nº instr. x CPI / 0.9 x Tempo CPU = 1/0.9
taxa de clock (novo / antiga) = 3.33 GHz

11. taxa de clock = Nº instr. x CPI / tempo CPU
taxa de clock = Nº instr. x 0.85 x CPI / 0.80 CPU tempo = 0.85/0.8
taxa de clock (old) = 3.19 GHz

1.12.1 - T(P1) = 5 x 10^9 x 0.9 / (4 x 10^9) = 1.125 s
T(P2) = 10^9 x 0.75 / (3 x 10^9) = 0.25 s
clock rate (P1) > clock rate (P2), performance (P1) < performance (P2)

2. T(P1) = Nº instr. x CPI / clock rate
T(P2) = 2.25 = 3 x 10^9 s
T(P2) = N x 0.75 / (3 x 10^9), então N = 9 x 10^8

3. MIPS = clock rate x 10^-6 / CPI
MIPS(P1) = 4 x 10^9 x 10^-6 / 0.9 = 4.44 x 10^3
MIPS(P2) = 3 x 10^9 x 10^-6 / 0.75 = 4.0 x 10^3
MIPS(P1) > MIPS(P2), performance (P1) < performance (P2)

4. MFLOPS = Nº FP operações x 10^-6 / T
MFLOPS(P1) = 0.4 x 5E9 x 1E-6 / 1.125 = 1.78 E3

FORO

/ /

Seg Ter Qua Qui Sex Sáb Dom

MFLOPS (P2) = 0.4 x 1E9 x 1E-6/0.25 = 1.60 E3

MFLOPS (P1) > MFLOPS (P2), performance (P1) < performance (P2)

1.1.3. $T_{FP} = 70 \times 0.8 = 56$ n. $T_{novo} = 56 + 85 + 55 + 40 = 236$ n.

Redução: 5.6%

2. $T_{novo} = 250 \times 0.8 = 200$ n, $T_{FP} + T_{ld} + T_{branch} = 165$ n, $T_{int} = 35$ n.

Redução de tempo INT: 58.8%

3. $T_{novo} = 250 \times 0.8 = 200$ n, $T_{FP} + T_{int} + T_{ls} = 210$ n. NO