

Laboratorio di Architettura degli Elaboratori

Elaborato SIS

A.A 2022/2023

Specifiche:

Si progetti un dispositivo per la gestione di un parcheggio con ingresso/uscita automatizzati.

Il parcheggio è suddiviso in 3 settori: i settori A e B hanno 31 posti macchina ciascuno, mentre il settore C ha 24 posti macchina. Al momento dell'ingresso l'utente deve dichiarare in quale settore vuole parcheggiare, analogamente al momento dell'uscita l'utente deve dichiarare da quale settore proviene.

Il parcheggio rimane libero durante la notte, permettendo a tutte le macchine di entrare e uscire a piacimento. La mattina il dispositivo viene attivato manualmente da un operatore inserendo la sequenza di 5 bit **11111**. Al ciclo successivo il sistema attende l'inserimento del numero di automobili presenti nel settore A (sempre in 5 bit) e ne memorizza il valore. Nei due cicli successivi avviene lo stesso per i settori B e C. Nel caso in cui il valore inserito superi il numero di posti macchina nel relativo settore si considerino tutti i posti occupati.

A partire dal quarto ciclo di clock il sistema inizia il suo funzionamento autonomo. Ad ogni ciclo un utente si avvicina alla posizione di ingresso o uscita e preme un pulsante relativo al settore in cui intende parcheggiare.

Il circuito ha 2 ingressi definiti nel seguente ordine:

- **IN/OUT [2 bit]**: se l'utente è in ingresso il sistema riceve in input la codifica **01**, nel caso sia in uscita riceve la codifica **10**. Codifiche **00** e **11** vanno interpretate come anomalie di sistema e quella richiesta va ignorata (ovvero non va aperta alcuna sbarra).
- **SECTOR [3 bit]**: i settori sono indicati con codifica one-hot, ovvero una stringa di 3 bit in cui uno solo assume valore 1 e tutti gli altri 0. La codifica sarà pertanto **100**-A, **010**-B, **001**-C. Codifiche diverse da queste vanno interpretate come errori di inserimento e la richiesta va ignorata.

Ad ogni richiesta il dispositivo risponde aprendo una sbarra e aggiornando lo stato dei posti liberi nei vari settori. Se un utente chiede di occupare un settore già completo il sistema non deve aprire alcuna sbarra.

Il circuito deve avere 3 output che devono seguire il seguente ordine:

- **SETTORE_NON_VALIDO [1 bit]**: se il settore inserito non è valido questo bit deve essere alzato.
- **SBARRA_(IN/OUT) [1 bit]**: questo bit assume valore 0 se la sbarra è chiusa, 1 se viene aperta. La sbarra rimane aperta per un solo ciclo di clock, dopo di che viene richiusa (anche se la richiesta al ciclo successivo è invalida)
- **SECTOR_(A/B/C) [1 bit a settore]**: questo bit assume valore 1 se tutti i posti macchina nel settore sono occupati, 0 se ci sono ancora posti liberi.

Il dispositivo si spegne quando riceve la sequenza **00000** in input.

Nel caso in cui venga inserito un settore non valido la sbarra deve rimanere chiusa. Anche in questo caso, i valori dei settori devono comunque essere riportati rispetto alla loro situazione attuale.

Materiale da consegnare:

1. Sorgenti BLIF dell'intero circuito:
 - a. Il file principale per lanciare la simulazione deve chiamarsi `FSMD.blif` (solo `FSMD` in maiuscolo);
 - b. La versione caricata deve essere quella già ottimizzata, ma pre-mapping;
 - c. I dati di area e ritardo devono coincidere con quelli riportati nella Relazione;
 - d. Una sotto cartella denominata "non_ottimizzato/" contenente i sorgenti pre-ottimizzazione.
2. Relazione in formato pdf denominata `Relazione.pdf`, che affronti nel dettaglio almeno i seguenti punti:
 - a. L'architettura generale del circuito;
 - b. Il diagramma degli stati del controllore;
 - c. L'architettura del Datapath;
 - d. Le statistiche del circuito prima e dopo l'ottimizzazione per area;
 - e. Il numero di gate e ritardo ottenuti mappando il design sulla libreria tecnologica **synch.genlib**;
 - f. La descrizione delle eventuali scelte progettuali effettuate.

La struttura della cartella dovrà essere la seguente:

- `sis/`
 - `FSMD.blif` (ottimizzata)
 - `Relazione.pdf`
 - Eventuali altri blif (ottimizzati)
 - `non_ottimizzato/`
 - Sorgenti blif del circuito non ottimizzato

Modalità di consegna:

Tutto il materiale va consegnato elettronicamente tramite procedura guidata sul sito Moodle del corso. Sarà attivata un'apposita sezione denominata "Consegna SIS – < mese > < anno >". Accedendo a quella pagina sarà possibile effettuare l'upload del materiale. La consegna del materiale comporta automaticamente l'iscrizione all'appello orale.

Il codice e la relazione vanno compressi in un unico file tarball denominato `VRXXXXXX_VRXXXXXX.tar.gz`

Dove `VRXXXXXX` rappresentano le matricole degli studenti che compongono il gruppo. Ogni gruppo deve essere formato da 2, massimo 3 studenti.

Il pacchetto deve contenere un'unica cartella denominata `sis` contenente tutti i file BLIF che compongono il progetto e la relazione `Relazione.pdf`.

Verranno accettati solo i progetti compressi in formato tarball (`.tar.gz`, `.tgz`).

Per ottenere il pacchetto come richiesto:

1. Rinominare la cartella contenente tutti il materiale con il nome `sis` (in minuscolo)
2. Uscire dalla cartella e lanciare il comando `"tar cvfz <nome del vostro gruppo>.tar.gz sis/"`

Esempio:

Matricole del gruppo: VR123123, VR345345 e VR456456 (VR maiuscolo)

Nome file da ottenere: VR123123_VR345345_VR456456.tar.gz

Comando: `tar czvf VR123123_VR345345_VR456456.tar.gz sis/`

Note importanti:

1. È possibile effettuare più sottomissioni, ma ogni nuova sottomissione cancella quella precedente.
2. Un solo membro del gruppo deve effettuare la sottomissione.
3. Tutti i componenti del gruppo devono essere iscritti alla pagina Moodle del corso.
4. Non si accettano progetti consegnati via mail e/o dopo la scadenza.
5. I progetti che non soddisfano tutti i requisiti sopraelencati non verranno ammessi all'orale e non verranno valutati.
6. **Tutti i progetti verranno testati automaticamente. Solo i progetti che supereranno i test saranno ammessi alla discussione orale.**
7. I progetti non ammessi potranno essere visionati e discussi al termine della sessione su richiesta degli studenti.