平成２５年度　名古屋大学大学院工学研究科 博士課程（前期課程）
電子情報システム専攻

入学試験問題

専　　　門

（平成２４年８月２２日（水）９:００～１２:００）

注　　意

１．６問中３問を選んで答えよ。

２．解答は問題ごとに別の答案用紙に書き、それぞれ問題番号、受験番号を上端に記入せよ。氏名は記入してはならない。なお、草稿用紙が１枚ある。解答が用紙の裏面にまわる場合は、答案用紙下部にその旨明示すること。又、上部横線に相当する位置以下に書くこと。

３．問題用紙、答案用紙、草稿用紙はすべて持ち出してはならない。

４．計算機類は使用してはならない。

５．携帯電話は時計としても使用してはならない。電源を切ること。

$\boxed{1}$

図 1 は，対称三相交流送電系統を一相分の等価回路で表現している．送電線路は抵抗とインダクタンスからなる．送電端および受電端の電圧をそれぞれ $\boldsymbol{V}_\mathrm{s} = V_\mathrm{s}\mathrm{e}^{j\theta}$ および $\boldsymbol{V}_\mathrm{r} = V_\mathrm{r}$（位相基準），送電線路のインピーダンスを $\boldsymbol{Z} = Z\mathrm{e}^{j\beta}$ とする．以下の問いに答えよ．

(1) 送電端から受電端に向かう線路電流 $\boldsymbol{I}$ を求めよ．

(2) 受電端における有効電力および無効電力をそれぞれ P_r および Q_r とする．P_r および Q_r を求めよ．

(3) 送電端における有効電力および無効電力をそれぞれ P_s および Q_s とする．P_s および Q_s を求めよ．

(4) 有効電力の差 $(P_\mathrm{s} - P_\mathrm{r})$ および無効電力の差 $(Q_\mathrm{s} - Q_\mathrm{r})$ を求めよ．また，これらの差が生じた理由をそれぞれ述べよ．

(5) 基準電力 $W_\mathrm{n} = V_\mathrm{r}^2/Z$ を用いて有効電力 P および無効電力 Q を規格化し，P/W_n を横軸に，Q/W_n を縦軸にして，送電端電圧の位相 θ を変化させた時の $(P_\mathrm{r}/W_n,\ Q_\mathrm{r}/W_n)$ の軌跡（受電円）および $(P_\mathrm{s}/W_n,\ Q_\mathrm{s}/W_n)$ の軌跡（送電円）を描け．ただし，$V_\mathrm{s}/V_\mathrm{r} = 1.1$ とし，簡単のために送電線路の抵抗値は 0 として描け．

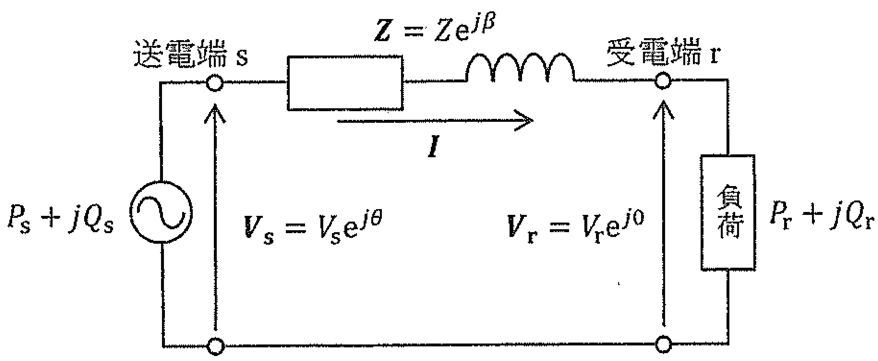

図 1　送電線路

2

図1に示す回路は，正弦波交流電圧源，抵抗素子，インダクタンス素子，キャパシタンス素子およびスイッチSからなる．電圧源は，電圧 $\boldsymbol{E}_{\mathrm{S}}$ (基準ベクトル，大きさ E) を出力している．

(1) スイッチSが開放であるとき，端子ab間の電圧 $\boldsymbol{V}_{\mathrm{ab}}$ の大きさは $(1/2)E$ であり，電圧 $\boldsymbol{V}_{\mathrm{ab}}$ の位相は $\boldsymbol{E}_{\mathrm{S}}$ の位相よりも $\pi/3$ だけ進んでいる．また，電圧源からの電流 $\boldsymbol{I}_{\mathrm{S}}$ の大きさは I である．以下の問いに答えよ．問1)および2)では E を用いて，問3)および4)では E と I とを用いて，求めるべき量を表せ．

1) 電圧 $\boldsymbol{V}_{\mathrm{ab}}$ を複素数で表せ．

2) 電圧 $\boldsymbol{V}_{\mathrm{R}}$ を求め，$\boldsymbol{E}_{\mathrm{S}}$，$\boldsymbol{V}_{\mathrm{ab}}$ および $\boldsymbol{V}_{\mathrm{R}}$ を一つのベクトル図上に示せ．

3) 抵抗素子の抵抗およびインダクタンス素子のリアクタンスを導出せよ．

4) 電源から供給される有効電力を求めよ．

(2) スイッチSを閉じて十分に時間が経過した結果，電流 $\boldsymbol{I}_{\mathrm{S}}$ の大きさは，スイッチSを閉じる前の大きさ I と同じであった．以下の問いに答えよ．

1) 電流 $\boldsymbol{I}_{\mathrm{S}}$ の位相を考察せよ．

2) E を用いて，電圧 $\boldsymbol{V}_{\mathrm{ab}}$ を表せ．

3) E と I を用いて，キャパシタンス素子のリアクタンスを表せ．

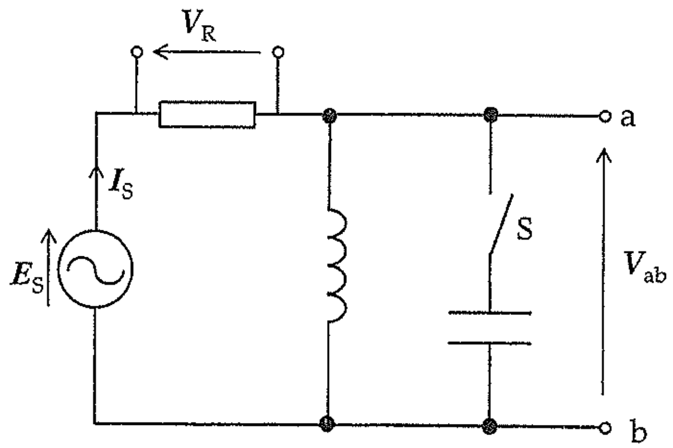

図1

3

理想的なオペアンプを用いた回路について以下の問いに答えよ．

(1) 理想的なオペアンプの入力インピーダンス，出力インピーダンス，利得について述べよ．

(2) 図 1 の回路で Z_f は静電容量 C，抵抗 R からなるインピーダンスを表している．入力端子 a に角周波数 ω，振幅 v_i の正弦波電圧を加えた時，出力端子 b に現れる正弦波電圧の振幅を v_o とする．この回路の利得 $A_v = v_o / v_i$ の周波数特性は図 2 のようになった．ここで，図 2 の A_0 は直流利得，ω_r は高域遮断角周波数である．以下の問いに答えよ．なお，$\log_{10}2 = 0.3$ とする．

1) A_v を R_s，Z_f を用いて表せ．

2) Z_f を C，R を用いた回路図で表せ．

3) $A_0 = 2$，$\omega_r = 10^4$ [rad/s]であった．$R_s = 10$ [kΩ]の時，Z_f に用いる C，R の値を求めよ．

(3) 図 3 の差動増幅回路において，入力端子 1，2 にそれぞれ電圧 v_{i1}，v_{i2} を加えた時の出力電圧を v_o とする．以下の問いに答えよ．

1) v_o を v_{i1}，v_{i2}，R_1～R_4 を用いて表せ．

2) 同相入力 $v_{i1} = v_{i2}$ での利得 $A_{cv} = v_o / v_{i1}$，および差動入力 $v_{i1} = -v_{i2}$ での利得 $A_{dv} = v_o / v_{i1}$ をそれぞれ求めよ．

3) 同相除去比 A_{dv} / A_{cv} は理想的には∞となる．このとき R_1～R_4 が満たす関係を示せ．

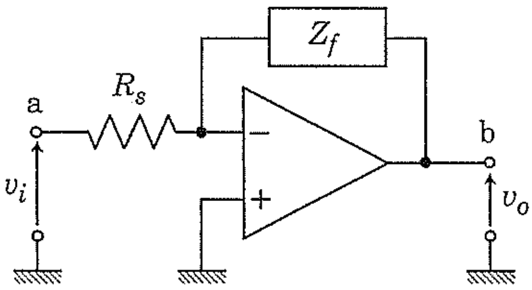

図 1

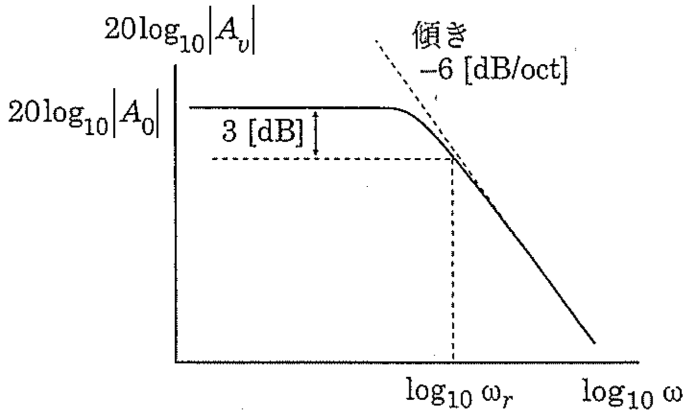

図 2

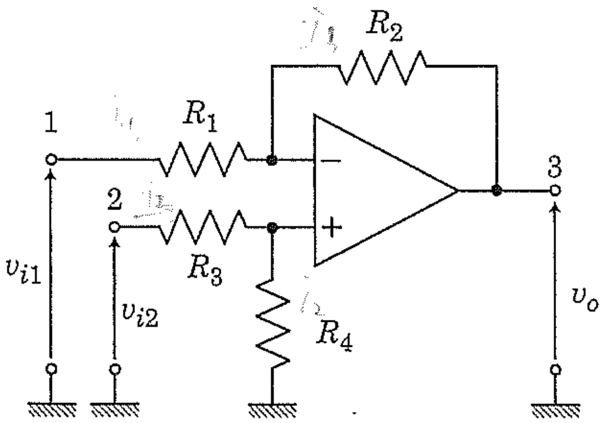

図 3

4

図1に示すようなポテンシャル

$$V(x) = \begin{cases} +\infty & x < 0 \\ -V_0 & 0 \le x \le a \quad (V_0 > 0) \\ 0 & x > a \end{cases}$$

において，1電子の1次元束縛運動を考える．ただし，電子の質量をm，プランク定数をh，$\hbar = h/2\pi$とする．次の問いに答えよ．

(1) 領域Ⅰ（$0 \le x \le a$），領域Ⅱ（$x > a$）におけるシュレディンガー方程式を示せ．ただし，領域Ⅰの波動関数を$\varphi_{\mathrm{I}}(x)$，領域Ⅱの波動関数を$\varphi_{\mathrm{II}}(x)$，エネルギー固有値をεとする．

(2) (1)のシュレディンガー方程式を解くために，$x = 0$，$x = a$，および$x = +\infty$において波動関数$\varphi_{\mathrm{I}}(x)$および$\varphi_{\mathrm{II}}(x)$が満たさなければならない条件を示せ．

(3) $-V_0 < \varepsilon < 0$ として(2)の条件を用いて，(1)のシュレディンガー方程式を解くことで，a, ε, V_0の関係式を求めよ．

(4) $\varepsilon = -V_0/2$となったとき，(3)の関係式を満たすaの最小値をV_0を用いて示せ．（このとき，$\varepsilon = -V_0/2$は基底状態のエネルギーを表す．）

(5) $-V_0 < \varepsilon < 0$のとき，基底状態にある波動関数の概略図を横軸x，縦軸を波動関数として示せ．

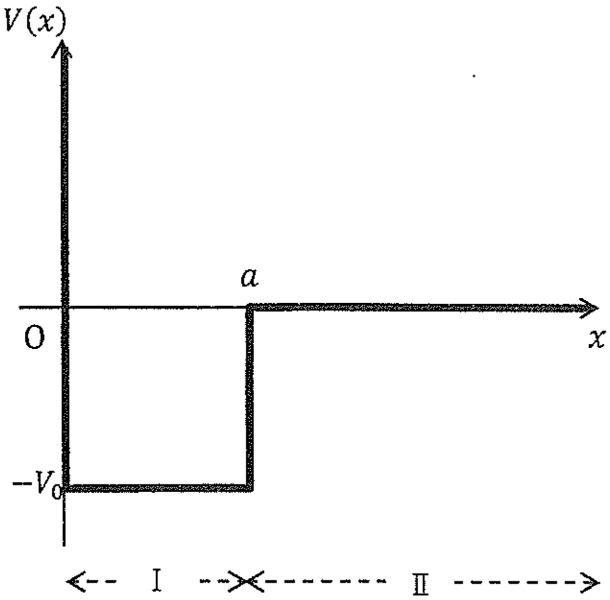

図1

5

以下の問に答えよ．

(1) 1) 入力 a, b, c，出力 $q, \overline{q}$ を持つ図 1 に示す回路 E について考える．図 2 に示すタイミングで，a, b, c が変化したとき，出力 q の変化の波形を描け．ただし，q の初期値は 0 とする．

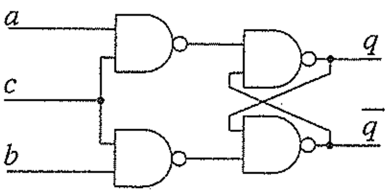

図 1: 回路 E の構成

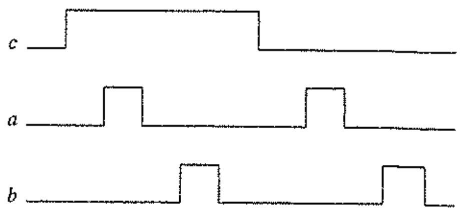

図 2: タイミング図

2) 回路 E を 2 つ使用した図 3 に示す回路 F について考える．図 4 に示すタイミングで，ck および x が変化したとき，出力 y の変化の波形を描け．ただし，y の初期値は 0 とする．

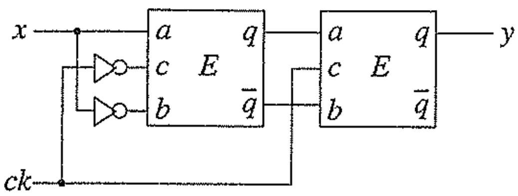

図 3: 回路 F の構成

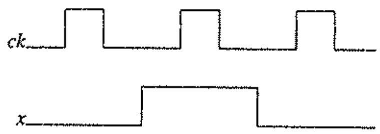

図 4: タイミング図

(2) 回路 F を使って，図 5 に示す状態機械を設計する．この状態機械は，電源投入直後に初期状態と呼ぶ状態となる．初期状態から，ck 立ち上がり時に u が 1 であった回数が合計 3 となったときのみ v より 1 を出力し，初期状態に戻る．

1) ck 立ち上がり時に u が 1 であった回数が合計 n となったときの状態を S_n とし，この状態機械の状態遷移図を書け．ただし，状態遷移を表す矢印の上に，当該遷移がどのような入力のとき生じ，そのときの出力がどういう値になるかを，「u の値/v の値」として示せ．

2) 図 5 における回路 G の入出力関係を表す真理値表を書け．ただし，状態 S_n を n を表す 2 進数 y_1y_2 でコード化する．たとえば，状態 S_1 は $y_1y_2 = 01$ とコード化する．

3) 前問で得られた真理値表からカルノー図を描き，y_1^{next}，y_2^{next} を表す最も簡単な積和形論理式を求めよ．

4) 前問で求めた y_1^{next} の論理式より，y_1^{next} を出力する論理回路を書け．使用可能な論理ゲートは，AND，OR，NOT とする．

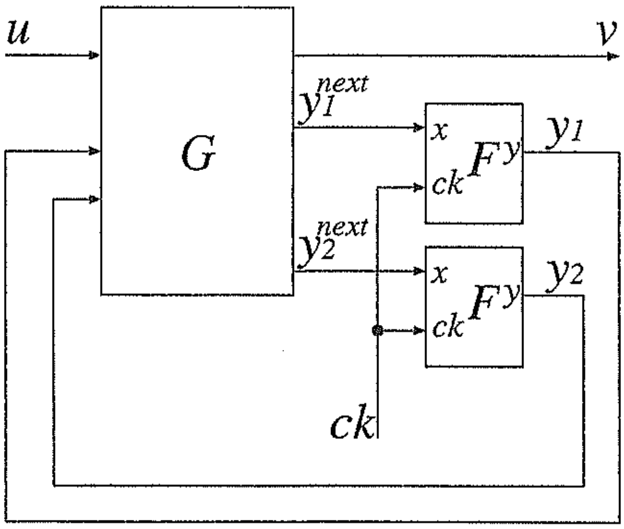

図 5: 状態機械

6

(1) 4つの情報ビット $x=(x_1,x_2,x_3,x_4)$ に偶数パリティ検査ビット c を付加して5ビットの単一パリティ検査符号 $w=(x_1,x_2,x_3,x_4,c)$ に符号化する．この単一パリティ検査符号について，以下の問いに答えよ．

1) この符号の生成行列 $\mathbf{G}$ を求めよ．

2) この符号の検査行列 $\mathbf{H}$ を求めよ．

3) 符号語を誤り確率 p $(0 \le p \le 1)$ の無記憶2元対称通信路を経て伝送したとき，受信した符号語が誤っているのに誤りを検出できない確率を求めよ．

(2) 図1に示すような水平垂直パリティ検査符号を考える．ここで，$x_{11},x_{12},x_{21},x_{22}$ は情報ビットである．また，c_1,c_2,c_1',c_2',c'' は偶数パリティ検査ビットである．この符号語を $w=(x_{11},x_{12},x_{21},x_{22},c_1,c_2,c_1',c_2',c'')$ と表す．このとき，以下の問いに答えよ．

1) この符号の最小ハミング距離を求めよ．なお，その理由も述べること．

2) ある通信路を経て受信された符号語 $w=(1,0,0,0,0,0,1,1,0)$ には1ビットの誤りが含まれているとする．誤り訂正を行い，正しい情報ビット列 $x_{11},x_{12},x_{21},x_{22}$ を求めよ．

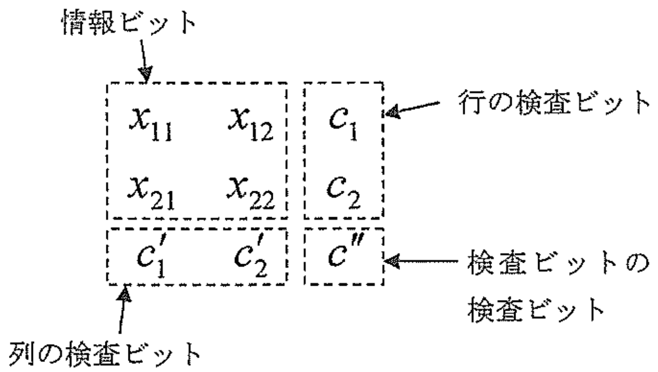

図1　水平垂直パリティ検査符号