

九州大学大学院システム情報科学府

電気電子システム工学専攻

電子デバイス工学専攻

平成 18 年度入学試験問題

【平成 17 年 9 月 7 日（水） 9 月 8 日（木）】

試験科目

英語、数学、電気回路、 A：電磁気学、 B：計算機工学
（ のうち A、B のいずれか 1 科目を選択 ）

電気電子システム工学

（ 電子回路、制御工学、電力工学、エネルギー変換工学の
いずれか 1 科目を選択 ）

電子工学

（ 電子回路、制御工学、電子デバイス工学のいずれか 1 科目を選択 ）

英語試験問題のw e b 公開について

英語の入試問題をWebで公開することは、著作権法上、問題になりますので、平成19年度より過去の問題の傾向・範囲を示す例題を公開しています。

英 語

[1] 次の文章を読んで下記の問いに答えよ。(Read the following article, and then answer the questions.)

Databases are no longer special tools for computer experts. They are now common tools for various people including users who are not computer experts, and many database software products of various prices are on sale at computer shops. One of the criteria by which such non-expert users may choose a database software is the effort required each time they extract information from their database. To obtain necessary information from a very large database, one must specify to the system exactly what is needed. Languages used for specifying such retrieval requests are called *query languages*.

Requests may be highly complex, but must be given in a way that computers can understand. For this reason, formal languages have been used most. Formal query languages are similar to programming languages and easy to process for computers. (A), such artificial languages are not necessarily easy to understand for users. Most people must study very hard to master an artificial language. This leads to a demand for good database user interfaces.

To offer non-expert users an alternative to formal query languages, many attempts have been made to develop natural language interfaces which accept queries written in everyday language and translate them into a formal query language. If such an interface is available, users do not have to study a special language. Natural language interfaces, however, also have their own problems.

First of all, natural language processing is not an easy task for computers due to ambiguities involved in natural languages. Second, our everyday language has too many rules and exceptions, compared with formal languages. If we were to develop an interface which can accept every naturally-expressed input_(B) and can respond in a natural way, we would be forced to equip the system with a huge storage of human knowledge knowledge we ourselves cannot describe. This approach is hardly feasible for the time being.

database: データベース **criteria:** [複]基準 **specify:** 指定する **retrieval:** 検索 **query language:** 問い合わせ言語
formal language: 形式言語 (厳密な文法規則と語の集合を持つ人工的な言語のこと) **user interface:** 利用者インタフェース
alternative: 代替手段 **natural language:** 自然言語 (日本語, 英語など, 日常の言語) **ambiguity:** あいまいさ
storage: 倉庫 **feasible:** 実現可能な

(1) 以下のうち, この文章のタイトルとして最も適切なものはどれか。 []

1. Databases and Computers
2. How to Choose a Database Software
3. The Difficulty in Building a Good Database User Interface
4. The Merit of Natural Language Interfaces
5. The Ambiguity in Natural Language

(2) 以下のうち, この文章の内容に合致しないものはどれか。 []

1. Databases are now used by experts and non-experts.
2. People may choose a database software for reasons other than its price.
3. Retrieval requests are written in a query language.
4. Formal languages are easy to understand for computers.
5. Natural language interfaces are easy to build.

(3) 以下のうち, 上の空欄(A)に入れるのに最も適切な語句は以下のうちのどれか。 []

6. Moreover
7. Similarly
8. However
9. Fortunately

(4) 以下のうち, 上の下線部(B)を置き換えるのに最も適切な語句は以下のうちのどれか。 []

10. any query written in a natural language
11. every natural task
12. every natural knowledge
13. any rule written in a natural language

志望 専攻名		受験 番号		氏名	
-----------	--	----------	--	----	--

九州大学大学院システム情報科学府修士課程入学試験問題
4 枚中の 2

英 語

[2] 次の文章を読んで下記の問いに答えよ。(Read carefully the following article, and then answer the questions.)

[1]と同様な英文の理解力を問う応用問題ですが著作権法上の問題がありますので
出典がある問題は公開できません。

志望 専攻名		受験 番号		氏名	
-----------	--	----------	--	----	--

英 語

[3] 次の英文を日本語に訳しなさい。(Translate the following English into Japanese.)

英文和訳の問題ですが著作権法上の問題がありますので出典がある問題は公開できません。

志望 専攻名		受験 番号		氏名	
-----------	--	----------	--	----	--

英 語

[4]次の日本語を英文に直しなさい。(Translate the following Japanese into English.)

日本で携帯電話が発売されたのは1987年である。当時の携帯電話は、電池の問題や通信品質の問題から寸法が大きかった。最近では通信速度が向上し、インターネット接続やテレビ電話が可能となっている。現在、全世界で20億人以上が携帯電話を持っているという報告がある。

携帯電話：cellular phone

志望 専攻名		受験 番号		氏名	
-----------	--	----------	--	----	--

1. 図1に示すように、誘電率 ϵ の誘電体で満たされた同軸円筒状導体において、外導体に対して内導体の電位を V に保っているとき、次の間に答えよ。ただし、真空の誘電率を ϵ_0 とする。
- (1) 内導体の表面に分布する単位長当りの電荷の総量 Q を求めよ。
 - (2) 内外導体間に蓄えられる単位長当りの静電エネルギー U を求めよ。
 - (3) 誘電体層内の分極の大きさ P を r の関数として示せ。
 - (4) 半径 a, b の誘電体層の内外表面における分極電荷密度 σ_{Pa}, σ_{Pb} を求めよ。

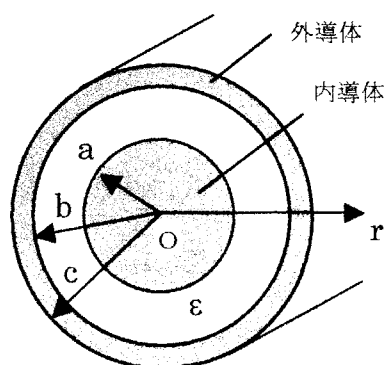


図1

2. 図2(a)に示すように、真空中(誘電率 ϵ_0)にある平行平板コンデンサの電極間(電極間距離 d)に厚さ d_1 、誘電率 ϵ_1 の誘電体1を挿入したとき、電極間に蓄えられる静電エネルギー U (電極の単位面積当たり)と誘電体1の上表面単位面積当たりに働く静電力 f を求めよ。ただし、端部効果は無視する。
- (1) 図2(a)に示すように、誘電体1を挿入しスイッチ S を閉じて電池(電圧 V)を接続した場合
 - (2) その後、図2(b)に示すように、スイッチ S を開いて厚さ $d-d_1$ 、誘電率 ϵ_2 の誘電体2を挿入した場合

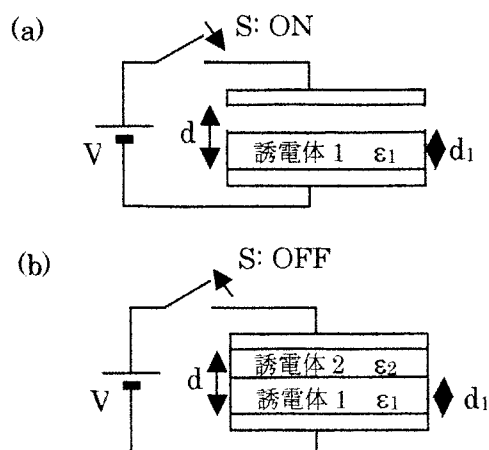


図2

3. 図3に示すように、2本の直線導体が距離 d 離れて配置され、直流の往復電流 I が流れている。また一辺が a, b の角型コイルが図のように導体間に配置されており、導体からの距離 $s(t)$ が時間的に変動している。以下の問いに答えよ。ただし、 $s(t) > 0, d - s(t) - a > 0$ とする。また、透磁率は全ての領域で μ とする。

- (1) 角型コイルの端子 P, Q を開放した時に、角型コイルに鎖交する磁束 Φ を求めよ。
- (2) 角型コイルの端子 P, Q を開放した時に、P, Q 間に誘導される電圧 V を i) 磁束 Φ の時間変化、ii) 磁界中を運動するコイルの各辺に誘起される起電力から求め、両者が一致することを示せ。
- (3) 角型コイルの端子 P, Q 間に抵抗 R を接続した。このときに抵抗に流れる電流 I_2 と(2)で求めた誘導電圧 V の関係を表す方程式を示せ。ただし、角型コイルの自己インダクタンスを L_2 とする。

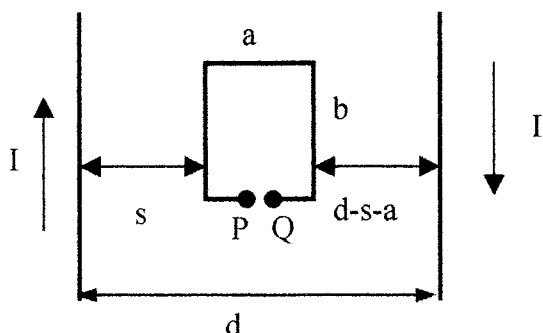


図3

4. 図4(a)に示すような半径 a 、長さ l の円筒状1ターンコイルに、図4(b)に示すような電流 $I(t)$ を流す。ただし、電流は導体内を一様に流れているとする。また、 $l \gg a$ でありコイル外部での磁界はゼロと近似できるものとする。なお、透磁率は全ての領域で μ とする。

- (1) コイル内の磁界の強さ $H(t)$ をアンペアの法則から求めよ。
- (2) 時刻 $t > T$ でコイル内部に蓄えられている磁気エネルギー U_m を求めよ。
- (3) コイルに鎖交する磁束 Φ を求めよ。またこの結果から、時刻 t ($0 < t < T$) におけるコイルの内表面での誘導電界 E を求めよ。
- (4) コイルの内表面でのポインティングベクトル S の向きと大きさを示せ。
- (5) ベクトル S から時刻 t ($0 < t < T$) においてコイル内部に伝送される電力 P を求めよ。
- (6) 時刻 $t=0$ から $t=T$ までにコイルに蓄えられるエネルギーを電力 P から求め、(2)で求めた U_m と等しくなることを示せ。

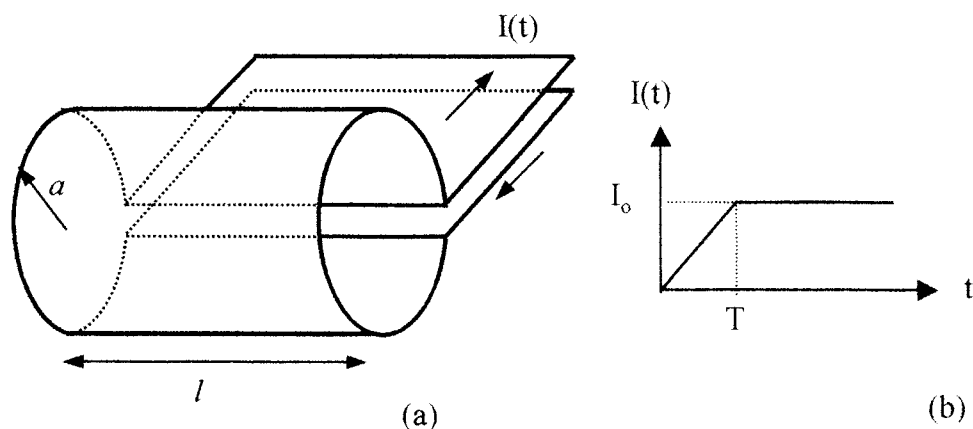


図4

1. As shown in Fig. 1, there exist co-axial columnar conductors filled with a dielectric of dielectric constant ϵ in a vacuum of dielectric constant ϵ_0 , where the electric potential V of the inner conductor is retained to the outer one. Answer the following questions.

- (1) Give total electric charge per unit length on the surface of the inner conductor.
- (2) Give electrostatic energy per unit length stored in the dielectric part.
- (3) Express the magnitude of polarization as a function of r in the dielectric part.
- (4) Give charge densities of polarization on the inner and outer surfaces of the dielectric part at $r = a$ and b , respectively.

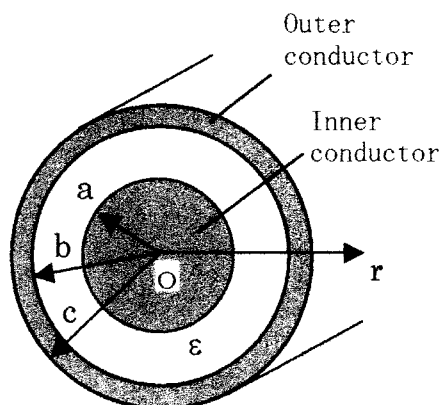


Fig. 1

2. As shown in Fig. 2 (a), there exists a parallel plane capacitor in a vacuum, where a dielectric 1 with thickness d_1 and dielectric constant ϵ_1 is inserted between the electrodes. Give the expression of electrostatic energy per unit area of the electrodes in the parallel plane capacitor and that of electrostatic force per unit area on the upper surface of the dielectric 1 in the following cases. The dielectric constant of vacuum is ϵ_0 . The distance between the electrodes is d . End effects can be neglected.

- (1) The plane capacitor with a dielectric 1 is connected with a battery of voltage V in an electric circuit shown in Fig. 2 (a), where the switch S is closed.
- (2) After S is turned off, the plane capacitor is filled with the dielectric 2 with thickness $d - d_1$ and dielectric constant ϵ_2 as shown in Fig. 2 (b).

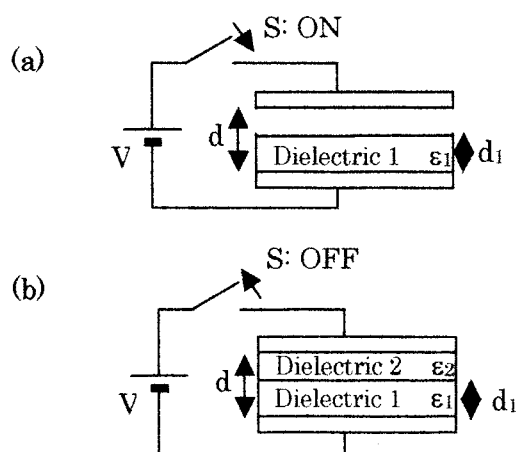


Fig. 2

3. As shown in Fig. 3, two line conductors are placed with distance d , and direct current I flows in conductors. A rectangular coil with length b and width a is placed between the line conductors. The distance s is varied with time t , where $s(t) > 0$ and $d - s(t) - a > 0$.

- (1) Give the magnetic flux Φ that interlinks the rectangular coil when the terminal P and Q of the coil are opened
- (2) Give the induced voltage V between the terminal P and Q by the following two methods. i) from time variation of flux Φ , and ii) from electromotive force generated in each side of the coil.
- (3) Then, we connect the resistance R between terminals P and Q. Give the equation for the current I_2 that flows along the resistance R by using the induced voltage V obtained in (2). Here, the inductance of the coil is L_2 .

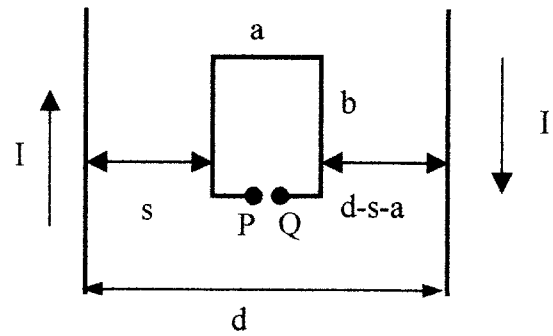


Fig. 3

4. As shown in Fig. 4(a), there is one-turn coil made of a cylindrical conductor with radius a and length l . The current $I(t)$ shown in Fig. 4(b) is supplied to the coil. Here, we assume that the current $I(t)$ uniformly flows in the conductor. We also assume $l \gg a$, and neglect the magnetic field outside the coil. Permeability is μ in all space.

- (1) Give the magnetic field H inside the coil.
- (2) Give the magnetic energy U_m stored in the coil when $t > T$.
- (3) Give the magnetic flux Φ that interlinks the coil. Also, give the electric field E that is induced on the inner surface of the conductor for $0 < t < T$.
- (4) Give the amplitude and direction of the Poynting vector S on the inner surface of the conductor.
- (5) From the Poynting vector S , derive the power P that is transmitted into the coil for $0 < t < T$.
- (6) From the power P , derive the energy that is stored in the coil when $t > T$, and show that the energy is equal to U_m obtained in (2).

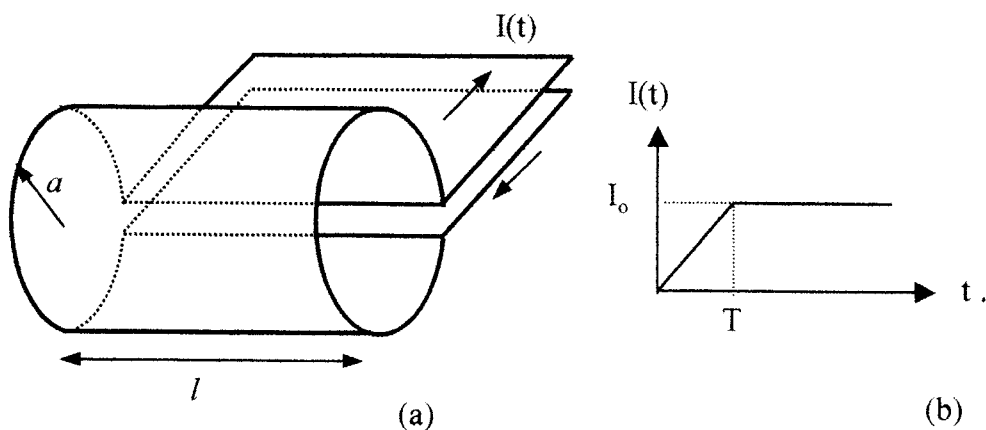


Fig. 4

計算機工学

2005年9月6日(火) 10:50~12:20

(注意)

- ・問題は6題ある. 6題中から4題を選んで解答せよ(各問25点)
- ・解答用紙は全部で4枚ある. 1枚に1題の解答を記入すること. 裏を使用してもよい.

[問題1]

2ビットで表される2つの2進整数 $A=(a_1 a_0)$, $B=(b_1 b_0)$ に対し, $3A-2B+6$ を計算し, 結果を4ビットの整数 $C=(c_3 c_2 c_1 c_0)$ として出力する組み合わせ回路を考える.

ただし, $a_1, a_0, b_1, b_0, c_3, c_2, c_1, c_0$ はすべて論理変数で, 整数 A, B, C は

$A = 2 \times a_1 + a_0, B = 2 \times b_1 + b_0, C = 8 \times c_3 + 4 \times c_2 + 2 \times c_1 + c_0$
と表されるとする.

以下の問いに答えよ.

- (1) 各入力に対する出力変数 c_3, c_2, c_1, c_0 の値を真理値表で表せ.
- (2) 各出力変数 c_3, c_2, c_1, c_0 に対し項数が最小となる積和表現を示せ.

[問題2]

2つの2進整数 $A=(a_n a_{n-1} \cdots a_1 a_0)$, $B=(b_n b_{n-1} \cdots b_1 b_0)$ を最下位ビットから順に1桁ずつ入力して $2A+B$ を計算する順序回路を考える. この回路を順序機械として定義せよ. 入力集合、出力集合、状態集合、次状態関数と出力関数(状態遷移表もしくは状態遷移図で表現)を示せ.

[問題3]

【問題】以下の質問に答えよ。

(小問 1) 以下の中置記法の式を後置記法 (逆ポーランド記法) に変換せよ。但し、演算子の優先順位と結合規則は C 言語の式と同じとする。

- ① $d = b * b - 4 * a * c$
- ② $t = (s + a) * (s + b) * (s + c)$
- ③ $x = a * a + b * b + c * c - 2 * a * b - 2 * b * c - 2 * c * a$

(小問 2) 次の C 言語プログラムの 2~5 行目を X プロセッサのアセンブリ言語プログラムにコンパイルせよ。行ごとにコンパイルし、C 言語のどの行がどのアセンブリ言語命令列に対応するかわかるように解答すること。

```
1:      int sum, lb, a[100];

2:      sum = 0;
3:      for (i = 0; i < 100; i++) {
4:          if (a[i] >= lb) {
5:              sum = sum + a[i];
            }
        }
```

但し、X プロセッサの仕様は下記の通りである。

- ・ 4 本の変数割当用 32bit レジスタ \$s0~\$s3 を有する。
- ・ 4 本の一時変数用 32bit レジスタ \$t0~\$t3 を有する。
- ・ 常に 0 が読み出される 32bit レジスタ \$zero を有する。
- ・ 主記憶は 8bit 幅. 8bit ごとに 1 番地が割り当てられ, 8bit を超えるデータは, Big Endian 形式で格納される。
- ・ 次ページの表にプロセッサ X の命令を挙げる。

また、この問題では以下の前提を設ける。

- ・ int 型変数の幅は 32bit である。
- ・ 変数 sum は \$s0 に割り当てられている。
- ・ 変数 lb は \$s1 に割り当てられている。
- ・ 配列 a の先頭番地は \$s3 に格納されている。

命令	意味
add \$xx, \$yy, \$zz	\$yy と \$zz の整数加算を実行し, \$xx に結果を格納する.
addi \$xx, \$yy, n	\$yy と n の整数加算を実行し, \$xx に結果を格納する.
sub \$xx, \$yy, \$zz	\$yy から \$zz を整数減算し, \$xx に結果を格納する.
slt \$xx, \$yy, \$zz	\$yy と \$zz の符号つき整数比較をする. $\$yy < \zz ならば \$xx に 1 を設定し, そうでない場合は \$xx に 0 を設定する.
slti \$xx, \$yy, n	\$yy と n の符号つき整数比較をする. $\$yy < n$ ならば \$xx に 1 を設定し, そうでない場合は \$xx に 0 を設定する.
lw \$xx, n(\$yy)	(\$yy + n) 番地の 32bit データをレジスタ \$xx に格納する.
sw \$xx, n(\$yy)	\$xx の値を (\$yy + n) 番地に格納する.
beq \$xx, \$yy, L	\$xx と \$yy が等しければ, ラベル L にジャンプする.
bne \$xx, \$yy, L	\$xx と \$yy が等しくなければ, ラベル L にジャンプする.
j L	ラベル L にジャンプする.

但し, 上記の表で, \$xx, \$yy, \$zz は任意のレジスタ, n は任意の 16bit 符号つき整数とする.

[問題4]

仮想記憶システムは、ページングシステムとする。次の問いに答えよ。

1) 次の仮想ページ参照列を考える。

4, 3, 4, 2, 1, 2, 4, 1, 3, 2, 1, 2

物理メモリのページフレーム（物理ページ）を3として、次のページ置き換え（Page replacement）アルゴリズムに対して、物理メモリ内で仮想ページが置き換わる様子と、ページフォールト数を求めよ。このとき、最初は、全てのページフレームは空であるとする。

a) FIFO (First-In First-Out) アルゴリズム

b) LRU (Least Recently Used) アルゴリズム

c) 最適ページ置き換えアルゴリズム (The Optimal Page Replacement Algorithm)

2) ページフォールトが生じた場合に、OSが行う処理を述べよ。

[問題5]

- (1) 3次元空間中の点は、以下のような、 x, y, z の3つの属性を含むリレーション (relation) を使って表現できる.

Point(x, y, z)

ここには、 x, y, z の3つの属性があり、それぞれ、点の x 座標値、 y 座標値、 z 座標値を表す. このリレーションを使い、点(3,1,4.5) に最も近い点を求める SQL 問い合わせを書きなさい.

- (2) 製品データベースとして、PRODUCTID, PNAME, PRICE, QTY の4つの属性を含むリレーション (リレーション名は PRODUCTS とする) を考える. これら4つの属性は、それぞれ製品ID、製品名、製品の価格、製品の在庫量を表す.

- (a) リレーション PRODUCTS を定義する SQL 文を書きなさい
- (b) このリレーションに、新しい製品データを1つ挿入する SQL 文を書きなさい. 挿入する製品の製品ID、製品名、製品の価格はそれぞれ 1010, orange, 88 とする. また、在庫量は未知であるとする.
- (c) 製品名が apple であるような製品を全て削除する SQL 文を書きなさい.

- (3) SQL 文での語句 **IN** の定義を書きなさい.

- (4) 次の語句の定義を書きなさい. 解答する定義は明瞭であり、かつ、完結していること.

- (a) candidate key
- (b) foreign key

- (5) 次に挙げたトランザクションの4つの性質を説明しなさい.

- (a) atomicity
- (b) consistency
- (c) isolation
- (d) durability

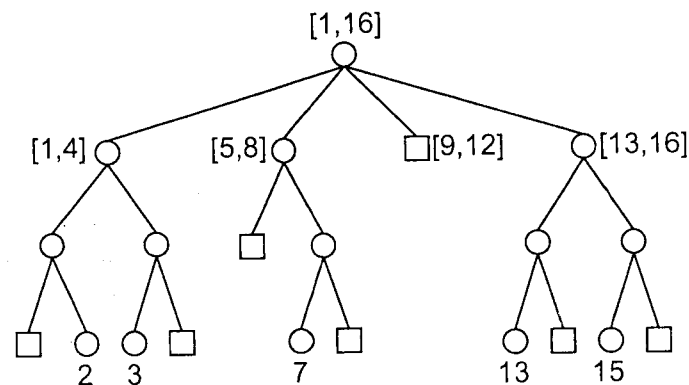
- (6) 下記の問いに解答しなさい

- (a) 「valid な XML ドキュメント」というときの「valid」の定義を書きなさい.
- (b) 「well-formed な XML ドキュメント」というときの「well-formed」の定義を書きなさい.
- (c) well-formed な XML ドキュメントの例を1つ書きなさい.

[問題6]

1 から N の範囲の整数の集合 A (要素数 n) を格納する探索木 T を考える. 根ノードは $\lceil \sqrt{N} \rceil$ 個の子ノードを持つ. 根ノードの i 番目の部分木は, 整数の区間 $I_i = [(i-1)\lceil \sqrt{N} \rceil + 1, i\lceil \sqrt{N} \rceil]$ に対応し, A の部分集合 $A_i = \{x \in A \mid x \in I_i\}$ を再帰的に格納する. 根ノードの i 番目の部分木は, A_i が空ならば NIL とする. また, 区間の大きさが 1 の場合はそれ以上分割しない. 下の図は $A = \{2, 3, 7, 13, 15\}$, $N = 16$ の場合の例である. このデータ構造に関して以下の問に答えよ.

- (1) $A = \{5, 11\}$, $N = 16$ の場合の探索木を図示せよ.
- (2) この探索木の深さが $O(\log \log N)$ であることを示せ
- (3) この探索木を用いた問合せが 2 分探索木よりも高速なのはどのような場合か.



計算機工学(Computer Science & Engineering)

2005年9月6日(火) 10:50~12:20

September 6, 2005, 10:50-12:20

(注意)

- ・問題は6題ある。6題中から4題を選んで解答せよ(各問25点)
- ・解答用紙は全部で4枚ある。1枚に1題の解答を記入すること。裏を使用してもよい。

(Note)

There are six questions. Choose four questions out of the six ones and answer them (25 points for each problem).

You have four sheets for your answering the questions. Write your answer for each question on a single sheet. You may also use its reverse side, if necessary.

[Question 1]

Suppose a combinational circuit calculating 4-bits binary number $C = (c_3 c_2 c_1 c_0)$ from two 2-bits binary number $A = (a_1 a_0)$ and $B = (b_1 b_0)$, such that $C = 3A - 2B + b$.

Note:

$a_1, a_0, b_1, b_0, c_3, c_2, c_1, c_0$ are all logic (binary valued) variables.

$$A = 2 \times a_1 + a_0$$

$$B = 2 \times b_1 + b_0$$

$$C = 8 \times c_3 + 4 \times c_2 + 2 \times c_1 + c_0$$

Answer the questions below

- (1) Depict truth tables for c_3, c_2, c_1, c_0 .
- (2) Show minimum sum-of-product representations for c_3, c_2, c_1, c_0 . (minimum sum-of-product representation is a sum-of-product representation whose number of product terms is minimum)

[Question 2]

Define a sequential circuit calculating $2A+B$ from two binary number inputs $A=(a_n a_{n-1} \cdots a_1 a_0)$ and $B=(b_n b_{n-1} \cdots b_1 b_0)$ as a sequential machine. The input numbers of the circuit are sequentially fed bit-wise from the lower bits. The sequential machine should be defined by a set of input alphabets, a set of output alphabets, a set of internal states, and next state and output functions which are represented by a state-transition table or a state transition diagram.

[Question 3]

Question: Answer the following subquestions.

Subquestion 1: Transform the following expressions in infix notation into ones in postfix notation (or reverse Polish notation), assuming that the operators are under the priority and association rules of C programming language.

① $d = b * b - 4 * a * c$

② $t = (s + a) * (s + b) * (s + c)$

③ $x = a * a + b * b + c * c - 2 * a * b - 2 * b * c - 2 * c * a$

Subquestion 2: Compile the lines 2 to 5 of the following code fragment in C programming language into assembly language instructions of Processor X. You must compile the lines of the C code fragment one by one and show the assembly language instructions with indicating the original line of the C code fragment.

```
1:      int sum, lb, a[100];

2:      sum = 0;
3:      for (i = 0; i < 100; i++) {
4:          if (a[i] >= lb) {
5:              sum = sum + a[i];
              }
          }
      }
```

The specification of Processor X is shown below.

- Processor X equips four registers \$s0 to \$s3 of 32 bit width, which are assignment to variables.
- Processor X equips four registers \$t0 to \$t3 of 32 bit width for temporary variables.
- Processor X equips a register \$zero of 32 bit width, which holds 0 permanently.
- The width of main memory is 8 bits, thus each memory location with one address can hold 8 bit data. Data whose width is greater than 8 bit is stored in multiple memory locations in big-endian form.
- Processor X has the instruction set shown in the next page.

Moreover, the following assumptions are placed in this subquestion.

- The width of the `int` variable is 32 bit.
- The variable `sum` is assigned to `$s0`.
- The variable `lb` is assigned to `$s1`.
- The starting address of the array `a` is stored in `$s3`.

Instruction	Description
<code>add \$xx, \$yy, \$zz</code>	Performs integer addition of <code>\$yy</code> and <code>\$zz</code> and stores its result into <code>\$xx</code> .
<code>addi \$xx, \$yy, n</code>	Performs integer addition of <code>\$yy</code> and <code>n</code> and stores its result into <code>\$xx</code> .
<code>sub \$xx, \$yy, \$zz</code>	Performs integer subtraction of <code>\$zz</code> from <code>\$yy</code> and stores its result into <code>\$xx</code> .
<code>slt \$xx, \$yy, \$zz</code>	Compares <code>\$yy</code> to <code>\$zz</code> with regarding them as signed integers. Set <code>\$xx</code> as 1 if <code>\$yy</code> is less than <code>\$zz</code> or as 0 otherwise.
<code>slti \$xx, \$yy, n</code>	Compares <code>\$yy</code> to <code>n</code> with regarding them as signed integers. Set <code>\$xx</code> as 1 if <code>\$yy</code> is less than <code>n</code> or as 0 otherwise.
<code>lw \$xx, n(\$yy)</code>	Move the content of memory location at address <code>\$yy+n</code> to <code>\$xx</code> .
<code>sw \$xx, n(\$yy)</code>	Stores the content of <code>\$xx</code> into the memory at address <code>\$yy+n</code> .
<code>beq \$xx, \$yy, L</code>	Jumps to the address labeled as <code>L</code> if <code>\$xx</code> is equal to <code>\$yy</code> .
<code>bne \$xx, \$yy, L</code>	Jumps to the address labeled as <code>L</code> if <code>\$xx</code> is not equal to <code>\$yy</code> .
<code>j L</code>	Jumps to the address labeled as <code>L</code>

In the above table, `$xx`, `$yy` and `$zz` means registers and `n` means a signed integer of 16 bit width.

[Question 4]

We consider the paging systems as virtual memory system and 3 page frames (physical pages) of main memory. Answer the following questions.

1) We consider the following virtual page reference string.

4, 3, 4, 2, 1, 2, 4, 1, 3, 2, 1, 2

For each following page replacement algorithm, show the snapshot in the main memory for each virtual page reference and the number of the page faults for the above reference string. Initially, all page frames are assumed to be empty.

a) FIFO (First-In First-Out) algorithm

b) LRU (Least Recently Used) algorithm

c) The Optimal Page Replacement Algorithm

2) What processing does an operating system do when a page fault occurs?

[Question 5]

- (1) A set of points in three-dimensional space can be represented by a relation consisting of three real numbers:

Point(x, y, z)

That is, there are three attributes, x, y and z, representing the x-, y- and z-coordinates of the point. Write a SQL query using the relation to answer the point which is the nearest to the point (3.1, 4.5).

- (2) Suppose a product database contains one relation named PRODUCTS which has four attributes, PRODUCTID, PNAME, PRICE, and QTY. They are the product ID, the name of the product, the price of the product and the stock level of the product, respectively.

- (a) Write a SQL statement which defines the relation.
- (b) Write a SQL statement which inserts a new product into the relation. The ID, name and price are 1010, orange and 88. The stock level is not yet known.
- (c) Write a SQL statement which deletes all products whose name is apple.

- (3) Write the definition of the term '**IN**' in SQL statements.

- (4) Define the following terms completely and formally.

- (c) candidate key
- (d) foreign key

- (5) Explain the following four properties of transaction

- (a) atomicity
- (b) consistency
- (c) isolation
- (d) durability

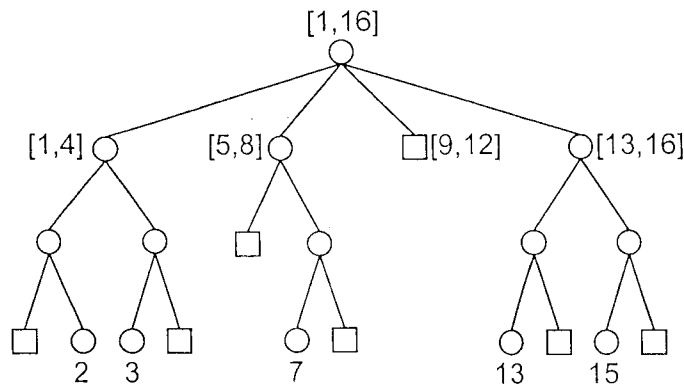
- (6) Answer the following questions

- (a) write the definition of 'valid' XML documents.
- (b) write the definition of 'well-formed' XML document.
- (c) write a XML document example which is well-formed.

[Question 6]

Consider a search tree T that stores a set A of n integers between 1 and N . The root node of T has $\lceil \sqrt{N} \rceil$ child nodes. The i -th child of the root node corresponds to an interval of integers $I_i = \left[(i-1)\lceil \sqrt{N} \rceil + 1, i\lceil \sqrt{N} \rceil \right]$ and recursively stores a subset of the set A . $A_i = \{x \in A \mid x \in I_i\}$. The i -th subtree of the root node becomes NIL if the set A_i is empty. Any interval of length 1 will not be partitioned further. The following figure shows an example of the search tree for $A = \{2, 3, 7, 13, 15\}$ and $N = 16$. Answer the following questions about this search tree.

- (1) Draw a figure of the search tree for $A = \{5, 11\}$ and $N = 16$.
- (2) Show the depth of this search tree is $O(\log \log N)$.
- (3) When are the queries using this search tree faster than using binary search trees?



九州大学大学院システム情報科学府

知能システム学専攻・情報工学専攻・電気電子システム工学専攻・電子デバイス工学専攻
平成 18 年度 大学院修士課程 入学者選抜試験

数 学(Mathematics)

平成 17 年 9 月 6 日 (火)
13 時 30 分 ~ 15 時 30 分

解答上の注意 (Instructions)

1. 問題用紙は、『始め』の合図があるまで開いてはならない。
Do not open this cover sheet before the command of starting.
2. 問題用紙は表紙を含めて 3 枚，解答用紙は 4 枚である。
There are three question sheets including this cover sheet, and four answer sheets.
3. 問題用紙の表紙と解答用紙の全部に，受験番号，専攻名および氏名を記入すること。
Write your examinee's number, department's name and your name on this sheet and on each answer sheet.
4. 【問題 1】～【問題 5】から 4 問を選択し解答すること。
Answer four questions out of the questions [No. 1] to [No. 5].
5. 解答用紙は 1 問につき 1 枚を使用すること。
Use one answer sheet for one question.
6. 計算用紙は配らないので，問題用紙の裏などを適宜利用すること。
Use the reverse side of the question sheets for calculating.
7. 試験終了後，問題用紙も回収する。
Do not keep the question sheets after the examination.

受験番号
(Examinee's No.)

専攻
(Department)

氏名
(Name)

【問題 1】 (25 点)

(1) 以下の行列を考えよう.

$$A = \begin{bmatrix} a & 0 & 0 & b & 0 & 0 \\ 0 & a & 0 & 0 & b & 0 \\ 0 & 0 & a & 0 & 0 & b \\ c & 0 & 0 & d & 0 & 0 \\ 0 & c & 0 & 0 & d & 0 \\ 0 & 0 & c & 0 & 0 & d \end{bmatrix},$$

ここで a, b, c および d はゼロでないスカラーである.

- (a) A の行列式を求めよ.
 - (b) どのような a, b, c および d の値に対して, 行列 A は正則となるか?
 - (c) A^{-1} を求めよ.
- (2) \mathbf{a}, \mathbf{b} を空間のベクトルとする. $\|\mathbf{a}\|$ は \mathbf{a} の長さを表し, $\mathbf{a} \cdot \mathbf{b}$ は \mathbf{a} と \mathbf{b} の内積を表す. このとき空間のベクトル $\mathbf{a}, \mathbf{b}, \mathbf{c}$ に対して次の不等式を示せ.
- (a) $|\mathbf{a} \cdot \mathbf{b}| \leq \|\mathbf{a}\| \|\mathbf{b}\|$
 - (b) $\|\mathbf{a} - \mathbf{b}\| \leq \|\mathbf{a} - \mathbf{c}\| + \|\mathbf{c} - \mathbf{b}\|$

【問題 2】 (25 点)

次の微分方程式を解け.

- (1) $y' + \frac{y}{1-x^2} = 0$
- (2) $y'' + 6y' + 10y = 10 \cos 2x$
- (3) $y''' - 3y'' + 3y' + 7y = 0$

【問題 3】 (25 点)

(1) ベクトル \mathbf{A} と \mathbf{B} が定ベクトルであるとき, 以下の式が成り立つことを示せ.

$$\nabla(\mathbf{A} \cdot \mathbf{B} \times \mathbf{r}) = \mathbf{A} \times \mathbf{B}$$

- (2) t を時間として, 質点が曲線 $2t^2\mathbf{i} + (t^3 - 4t^2)\mathbf{j} + (t^3 - 5)\mathbf{k}$ に沿って運動している. $t = 2$ における質点の速度と加速度をベクトル $2\mathbf{i} - \mathbf{j} - 3\mathbf{k}$ の方向成分で求めよ.

- (3) 3次元直交座標系において, x, y, z 軸方向の単位ベクトルをそれぞれ i, j, k とおく. S は体積 V を囲む任意の閉曲面とする. $\mathbf{A} = ax\mathbf{i} + by\mathbf{j} + cz\mathbf{k}$ のとき,

$$\iint_S \mathbf{A} \cdot \mathbf{n} dS = (a + b + c)V$$

であることを示せ. ここで, a, b, c は任意の定数, また \mathbf{n} は, S の単位法線ベクトルで, S の外側に向くようにとる.

【問題 4】 (25 点)

- (1) 以下の関数の微分可能性を調べ, 微分可能な場合は微分係数を求めよ.

(a) $x^3 + xy^2 + i(x^2y + y^3)$

(b) $e^x(\cos y - i \sin y)$

- (2) 次の複素積分を求めよ.

$$\int_{|z|=2} \frac{z+1}{z(z-3)(z-1)^2} dz$$

【問題 5】 (25 点)

$\mathbf{X}_n = (X_1, X_2, \dots, X_n)$, $\mathbf{Y}_n = (Y_1, Y_2, \dots, Y_n)$ を n 次元連続型確率変数とし, $X_1, X_2, \dots, X_n, Y_1, Y_2, \dots, Y_n$ は独立で, それぞれ, 正規分布 $N(\mu, \sigma^2)$ に従うとする. $|\mathbf{X}_n - \mathbf{Y}_n|^2$ の期待値を求めよ.

九州大学大学院システム情報科学府

知能システム学専攻・情報工学専攻・電気電子システム工学専攻・電子デバイス工学専攻
平成 18 年度 大学院修士課程 入学者選抜試験

数 学(Mathematics)

平成 17 年 9 月 6 日 (火)
13 時 30 分 ~ 15 時 30 分

解答上の注意 (Instructions)

1. 問題用紙は、『始め』の合図があるまで開いてはならない。
Do not open this cover sheet before the command of starting.
2. 問題用紙は表紙を含めて 3 枚、解答用紙は 4 枚である。
There are three question sheets including this cover sheet, and four answer sheets.
3. 問題用紙の表紙と解答用紙の全部に、受験番号、専攻名および氏名を記入すること。
Write your examinee's number, department's name and your name on this sheet and on each answer sheet.
4. 【問題 1】～【問題 5】から 4 問を選択し解答すること。
Answer four questions out of the questions [No. 1] to [No. 5].
5. 解答用紙は 1 問につき 1 枚を使用すること。
Use one answer sheet for one question.
6. 計算用紙は配らないので、問題用紙の裏などを適宜利用すること。
Use the reverse side of the question sheets for calculating.
7. 試験終了後、問題用紙も回収する。
Do not keep the question sheets after the examination.

受験番号
(Examinee's No.)

専攻
(Department)

氏名
(Name)

【No. 1】 (25 Points)

(1) Consider the matrix

$$A = \begin{bmatrix} a & 0 & 0 & b & 0 & 0 \\ 0 & a & 0 & 0 & b & 0 \\ 0 & 0 & a & 0 & 0 & b \\ c & 0 & 0 & d & 0 & 0 \\ 0 & c & 0 & 0 & d & 0 \\ 0 & 0 & c & 0 & 0 & d \end{bmatrix},$$

where a , b , c , and d are nonzero scalars.

- (a) Give an expression for the determinant of A .
 - (b) For what values of a , b , c , and d will A be nonsingular?
 - (c) Find an expression for A^{-1} .
- (2) For space vectors \mathbf{a} and \mathbf{b} , $\|\mathbf{a}\|$ denotes the length of \mathbf{a} , and $\mathbf{a} \cdot \mathbf{b}$ denotes the inner product of \mathbf{a} and \mathbf{b} . Show the following inequalities for space vectors \mathbf{a} , \mathbf{b} , and \mathbf{c} .
- (a) $|\mathbf{a} \cdot \mathbf{b}| \leq \|\mathbf{a}\| \|\mathbf{b}\|$
 - (b) $\|\mathbf{a} - \mathbf{b}\| \leq \|\mathbf{a} - \mathbf{c}\| + \|\mathbf{c} - \mathbf{b}\|$

【No.2】 (25 Points)

Solve the following differential equations.

- (1) $y' + \frac{y}{1-x^2} = 0$
- (2) $y'' + 6y' + 10y = 10 \cos 2x$
- (3) $y''' - 3y'' + 3y' + 7y = 0$

【No. 3】 (25 Points)

(1) If \mathbf{A} and \mathbf{B} are constant vectors, show that

$$\nabla(\mathbf{A} \cdot \mathbf{B} \times \mathbf{r}) = \mathbf{A} \times \mathbf{B}$$

- (2) A mass point moves on a path given by $2t^2\mathbf{i} + (t^3 - 4t^2)\mathbf{j} + (t^3 - 5)\mathbf{k}$. Find the velocity and acceleration in the direction of $2\mathbf{i} - \mathbf{j} - 3\mathbf{k}$ at $t = 2$.

- (3) The unit vectors on x , y and z axis of Cartesian coordinates are denoted \mathbf{i} , \mathbf{j} and \mathbf{k} respectively. If a vector \mathbf{A} is given by $ax\mathbf{i} + by\mathbf{j} + cz\mathbf{k}$, prove that

$$\iint_S \mathbf{A} \cdot \mathbf{n} dS = (a + b + c)V$$

where a , b and c are any scalar constants, V is the volume enclosed by the arbitrary closed surface S and \mathbf{n} is the unit normal vector is directed to the exterior of S .

【No. 4】 (25 Points)

- (1) Examine if the following function is differentiable. If it is differentiable, calculate the differential coefficient.

(a) $x^3 + xy^2 + i(x^2y + y^3)$

(b) $e^x(\cos y - i \sin y)$

- (2) Evaluate the following complex integral.

$$\int_{|z|=2} \frac{z+1}{z(z-3)(z-1)^2} dz$$

【No. 5】 (25 Points)

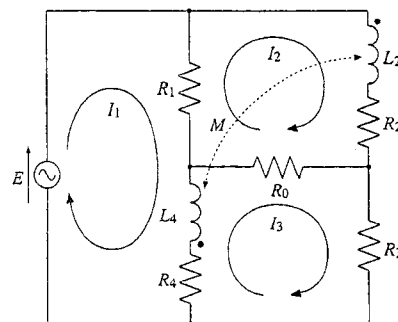
Suppose that n -dimensional random vector $\mathbf{X}_n = (X_1, X_2, \dots, X_n)$ and n -dimensional random vector $\mathbf{Y}_n = (Y_1, Y_2, \dots, Y_n)$ where the $X_1, X_2, \dots, X_n, Y_1, Y_2, \dots, Y_n$ are independently distributed as the normal distribution $N(\mu, \sigma^2)$. Find the expectation of $|\mathbf{X}_n - \mathbf{Y}_n|^2$.

志望専攻名		受験番号		氏名	
-------	--	------	--	----	--

平成18年度大学院入学試験 電気回路 (平成17年9月7日)

【4問中の1】図の回路について次の問いに答えよ。

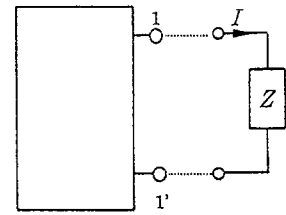
- (1) 閉路電流 I_1, I_2, I_3 に対する回路方程式を求めよ。
- (2) $R_1 = 1 \Omega, R_2 = 2 \Omega, R_3 = 4 \Omega, R_4 = 3 \Omega, L_2 = 1 \text{ H}, L_4 = 2 \text{ H}$ のとき, R_0 に流れる電流がゼロとなる電源の角周波数 ω_0 と相互インダクタンス M_0 を求めよ。ただし, $E \neq 0$ で, R_0 は有限の値とする。



志望専攻名		受験番号		氏名	
-------	--	------	--	----	--

平成18年度大学院入学試験 電気回路 (平成17年9月7日)

【4問中の2】図の回路の1-1'間に $2 + j5\Omega$, $4 + j3\Omega$ のインピーダンス Z を接続したとき, Z を流れる電流 I の大きさは, いずれも 1A であった. また $1 + j2\Omega$ のインピーダンスを接続したとき, このインピーダンスでの消費電力は 2W であった. 1-1' から左を見た回路をテブナンの等価電圧源で表すとき, その内部インピーダンスと開放電圧の大きさを求めよ.



志望専攻名		受験番号		氏名	
-------	--	------	--	----	--

平成18年度大学院入学試験 電気回路 (平成17年9月7日)

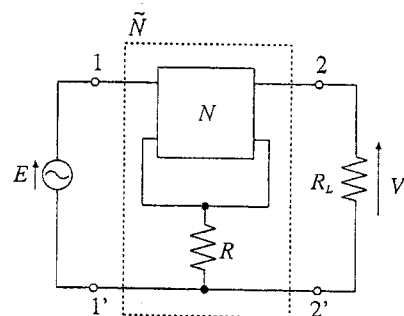
【4問中の3】図の回路において、2ポート N のインピーダンス行列を

$$Z = \begin{bmatrix} z_{11} & z_{12} \\ z_{21} & z_{22} \end{bmatrix}$$

とする。また、点線で囲んだ2ポートを \tilde{N} とする。次の問いに答えよ。

(1) 2ポート \tilde{N} のインピーダンス行列 $\tilde{Z} = \begin{bmatrix} \tilde{z}_{11} & \tilde{z}_{12} \\ \tilde{z}_{21} & \tilde{z}_{22} \end{bmatrix}$ を求めよ。

(2) R_L にかかる電圧 V を求めよ。



志望専攻名		受験番号		氏名	
-------	--	------	--	----	--

平成18年度大学院入学試験 電気回路 (平成17年9月7日)

[4問中の4] 次の2問のうち1問を選択して解答せよ.

[4a] 図1の回路で電源側から見た入力インピーダンス Z_{in} および比 $\left| \frac{I}{J} \right|$ を求めよ. ただし, 図中の数値の単位は Ω とする.

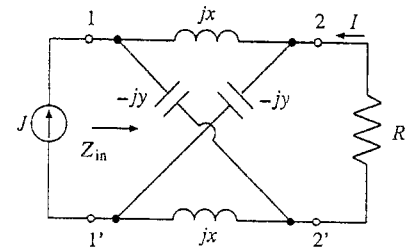


図1

[4b] 図2の回路で $t=0$ でスイッチ S_1 を閉じると同時にスイッチ S_2 を開いたとする. $t>0$ の C_1 の電荷 $q_1(t)$ を求めよ. ただし, $t<0$ では回路は定常状態にあったとする.

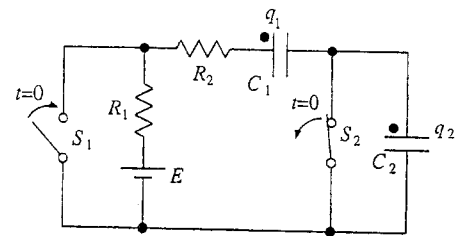


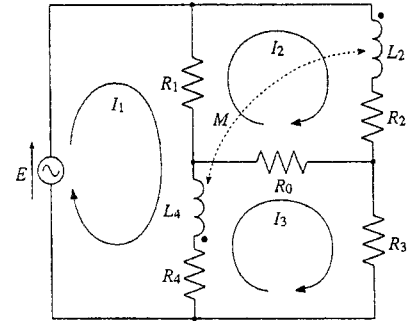
図2

Desired Department		Examinee's Number		Name	
-----------------------	--	----------------------	--	------	--

Electric Circuits (2006 ISEE Entrance Examination, Sep.7, 2005)

[1] For the circuit shown in the figure,

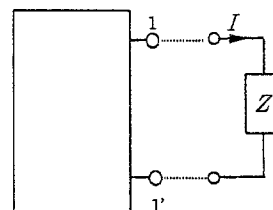
- (1) Find the circuit equations for the loop currents I_1 , I_2 and I_3 .
- (2) Determine the values of the angular frequency ω_0 and the mutual inductance M_0 which make the current through R_0 zero, assuming that $R_1 = 1 \Omega$, $R_2 = 2 \Omega$, $R_3 = 4 \Omega$, $R_4 = 3 \Omega$, $L_2 = 1 \text{ H}$ and $L_4 = 2 \text{ H}$. Here $E \neq 0$, and R_0 is a finite value.



Desired Department		Examinee's Number		Name	
-----------------------	--	----------------------	--	------	--

Electric Circuits (2006 ISEE Entrance Examination, Sep.7, 2005)

[2] If the load $Z = 2 + j5\ \Omega$ is connected to the terminal-pair 1-1', the amplitude of the current I through Z is 1 A. If the load $Z = 4 + j3\ \Omega$ is connected to the terminal-pair 1-1', the amplitude of the current through Z is also 1 A. If the load $Z = 1 + j2\ \Omega$ is connected to the terminal-pair 1-1', the power consumption at Z is 2 W. Find the internal impedance and the open-circuit voltage amplitude in the Thevenin's equivalent circuit for the left hand side of the terminal-pair 1-1'.



Desired Department		Examinee's Number		Name	
-----------------------	--	----------------------	--	------	--

Electric Circuits (2006 ISEE Entrance Examination, Sep.7, 2005)

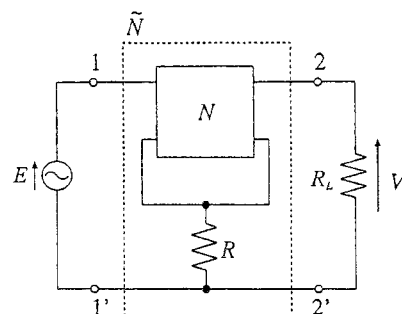
[3] Let the impedance matrix of the two-port N in the circuit shown in the figure be given by

$$Z = \begin{bmatrix} z_{11} & z_{12} \\ z_{21} & z_{22} \end{bmatrix}.$$

Let \tilde{N} be the two-port surrounded by dotted lines.

(1) Find the impedance matrix $\tilde{Z} = \begin{bmatrix} \tilde{z}_{11} & \tilde{z}_{12} \\ \tilde{z}_{21} & \tilde{z}_{22} \end{bmatrix}$ of \tilde{N} .

(2) Find the voltage V across the resistance R_L .



Desired Department		Examinee's Number		Name	
-----------------------	--	----------------------	--	------	--

Electric Circuits (2006 ISEE Entrance Examination, Sep.7, 2005)

[4] Choose one of the following two questions and answer it.

[4a] Consider the circuit shown in Fig.1. Here the values of elements are in Ohms.

(1) Find the input impedance Z_{in} seen at the terminals 1 and 1'.

(2) Find the ratio $\left| \frac{I}{J} \right|$.

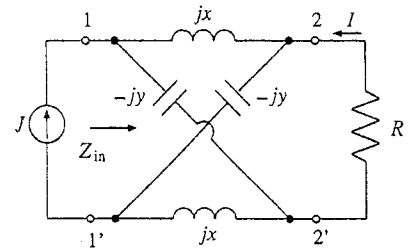


Fig.1

[4b] Consider the circuit shown in Fig.2. We close the switch S_1 at $t = 0$ but open the one S_2 simultaneously. Assume that the circuit is in steady state at $t < 0$. Find the charge $q_1(t)$ stored in the capacitor C_1 for $t > 0$.

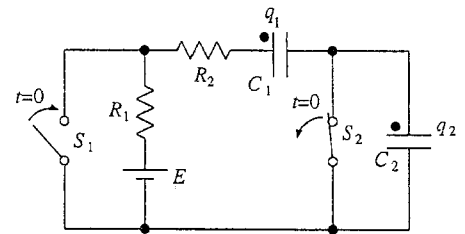


Fig.2

平成18年度九州大学大学院システム情報科学府修士課程
電気電子システム工学専攻

電気電子システム工学試験問題

次の問題から 1科目 を選択し、その科目名を解答用紙の表紙に明示して解答しなさい。

1. 電子回路
2. 制御工学
3. 電力工学
4. エネルギー変換工学

1. 図1に示す差動増幅器について、次の問に答えよ。但し、トランジスタ Tr_1 と Tr_2 の特性は揃っており、エミッタ接地電流増幅率を h_{fe} 、入力抵抗を h_{ie} とする。
- (1) 各トランジスタのエミッタ電流を変数にとり、差動増幅器の交流小信号等価回路を導出せよ。
 - (2) 出力電圧 V_{o1} および V_{o2} のそれぞれを、入力電圧 V_1 および V_2 の関係式で表せ。
 - (3) 同相利得及び差動利得を求めよ。
 - (4) 同相成分除去比 (CMRR) を求めよ。

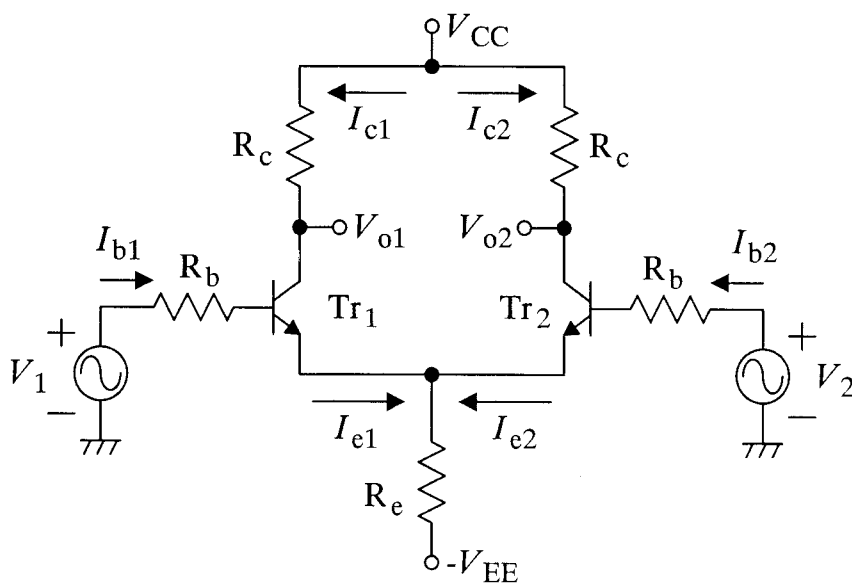


図1

2. 図2に示すRC発振回路において、発振周波数と振幅条件を導出せよ。但し、演算増幅器(オペアンプ)は理想的であるとする。

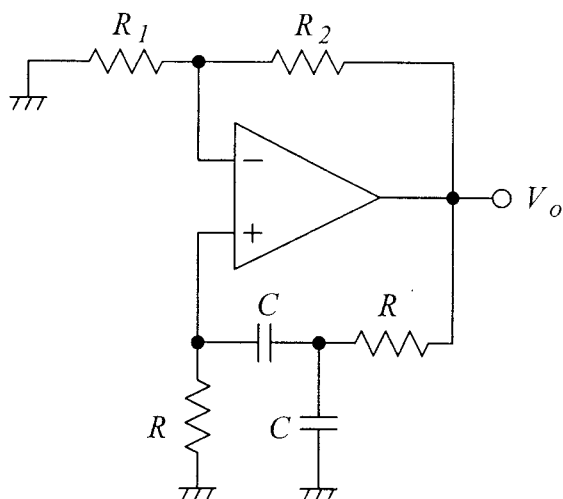


図2

ELECTRONIC CIRCUITS

Sep. 7, 2005

1. Solve the following problems on the difference amplifier shown in Fig. 1. Here, Tr_1 and Tr_2 are identical, h_{fe} is the common-emitter current gain and h_{ie} is the input impedance.
- (1) Show a small-signal equivalent circuit of the difference amplifier by taking the emitter currents as parameters.
 - (2) Derive the output voltages V_{o1} and V_{o2} as functions of the input voltages V_1 and V_2 .
 - (3) Derive the common-mode voltage gain and the difference-mode voltage gain.
 - (4) Derive the common-mode rejection ratio (CMRR).

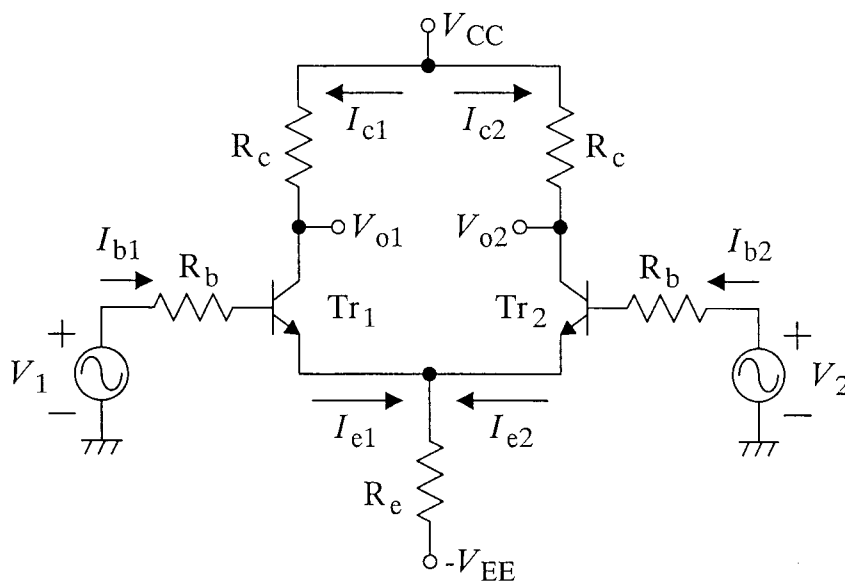


Fig. 1

2. Fig. 2 shows an RC oscillator circuit, where the operational amplifier is assumed to be ideal. Derive the oscillation frequency and condition for the amplitude of the loop gain.

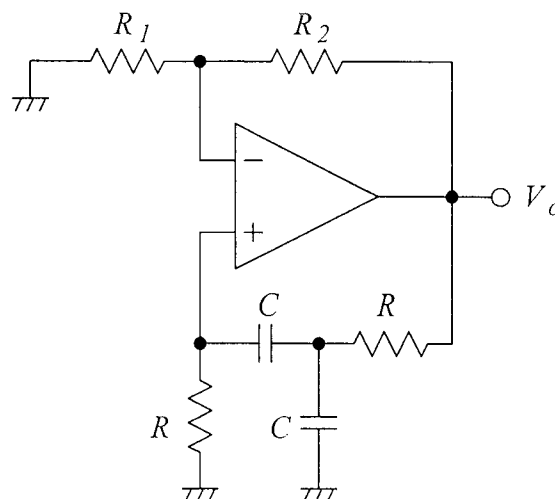


Fig. 2

【問題1】 開ループ伝達関数 $G(s) = \frac{K}{s(1+s)(1+2s)}$ について以下の問いに答えよ。

- (1) 図1に示されたゲイン特性(A, B, C)と位相特性(I, II, III)の中から, $G(s)$ において $K=1$ とした場合のシステムの周波数応答を表しているものを選べ。
- (2) $K=1$ とした場合の開ループ伝達関数 $G(s)$ に対するゲイン余裕と位相余裕を求めよ。
- (3) この $G(s)$ を用いて構成した図2のフィードバック制御系が安定となるための K についての条件を求めよ。
- (4) このフィードバック制御系に目標値 $R(s)=1/s$ を入力したときの定常偏差を求めよ。
- (5) このフィードバック制御系において, ゲイン調整を行い位相余裕を 30 度にせよ。

【問題2】 状態変数表示されたシステム $\dot{x}(t) = \begin{bmatrix} 1 & 3 \\ 1 & -1 \end{bmatrix} x(t) + \begin{bmatrix} a \\ 0 \end{bmatrix} u(t)$ を考える。

- (1) このシステムが可制御となるためのパラメータ a に関する条件を求めよ。
- (2) a が上記条件を満たすものとして, このシステムについて状態フィードバック制御 $u(t) = -f^T x(t)$ を行う。閉ループ極が $-1, -4$ となるフィードバック係数ベクトル f を求めよ。

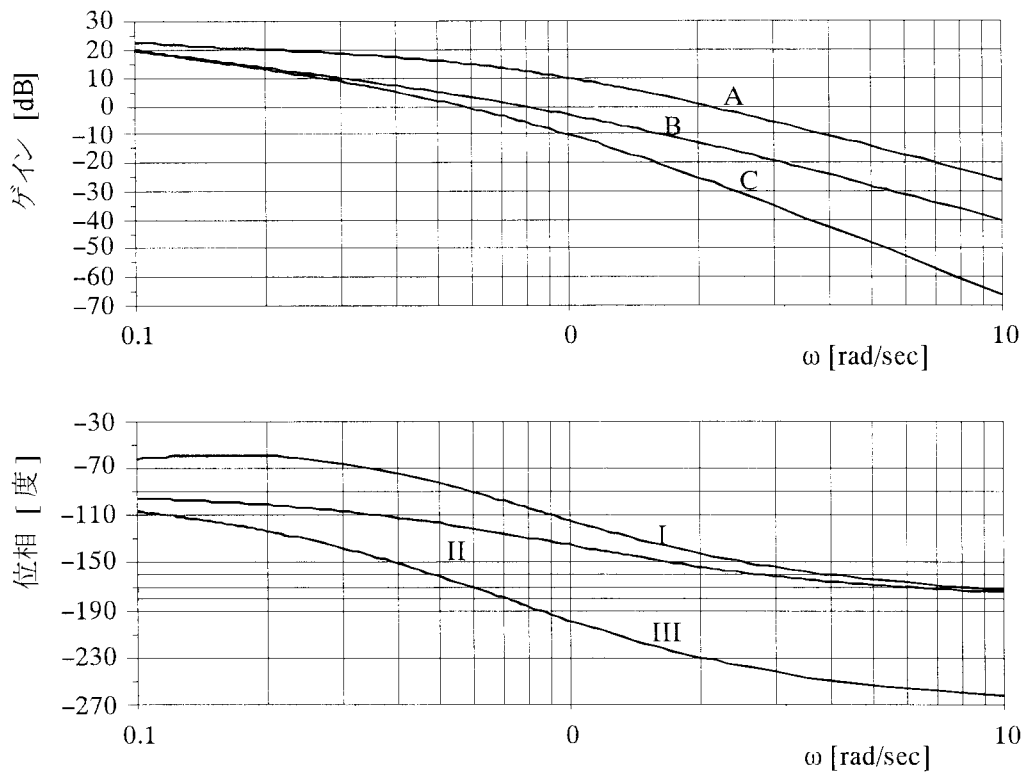


図1

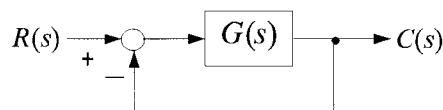


図2

※ 解答の際に必要なであれば, 以下の数値を用いてよい。

$10^{19/20}=8.91$, $10^{18/20}=7.94$, $10^{17/20}=7.08$, $10^{16/20}=6.31$, $10^{15/20}=5.62$, $10^{14/20}=5.01$, $10^{13/20}=4.47$,
 $10^{12/20}=3.98$, $10^{11/20}=3.55$, $10^{10/20}=3.16$, $10^{9/20}=2.82$, $10^{8/20}=2.51$, $10^{7/20}=2.24$, $10^{6/20}=2.00$,
 $10^{5/20}=1.78$, $10^{4/20}=1.58$, $10^{3/20}=1.41$, $10^{2/20}=1.26$, $10^{1/20}=1.12$

平成18年度 九州大学大学院システム情報科学府修士課程入学試験問題
— Control Engineering —

1. Answer the following questions regarding an open-loop transfer function $G(s) = \frac{K}{s(1+s)(1+2s)}$.
- (1) Select a gain-frequency curve and a phase-frequency curve from the curves A, B, C, I, II and III shown in Fig.1 that match the frequency response of $G(s)$ with $K=1$.
 - (2) Find the gain margin and the phase margin of $G(s)$ with $K=1$.
 - (3) Determine the condition on K that assures the feedback control system for this $G(s)$ shown in Fig.2 is stable.
 - (4) Obtain the steady-state error when a reference signal $R(s)=1/s$ is fed to the feedback control system.
 - (5) Perform a gain adjustment for the feedback control system so that the phase margin becomes 30 degrees.
2. Consider a system represented by $\dot{x}(t) = \begin{bmatrix} 1 & 3 \\ 1 & -1 \end{bmatrix} x(t) + \begin{bmatrix} a \\ 0 \end{bmatrix} u(t)$ and answer the following questions.
- (1) Find the condition on the parameter a that assures the controllability of the system.
 - (2) Consider applying a feedback control $u(t) = -f^T x(t)$ to the system assuming the above condition is satisfied. Determine the feedback coefficient vector f so that the closed-loop poles lie at -1 and -4 .

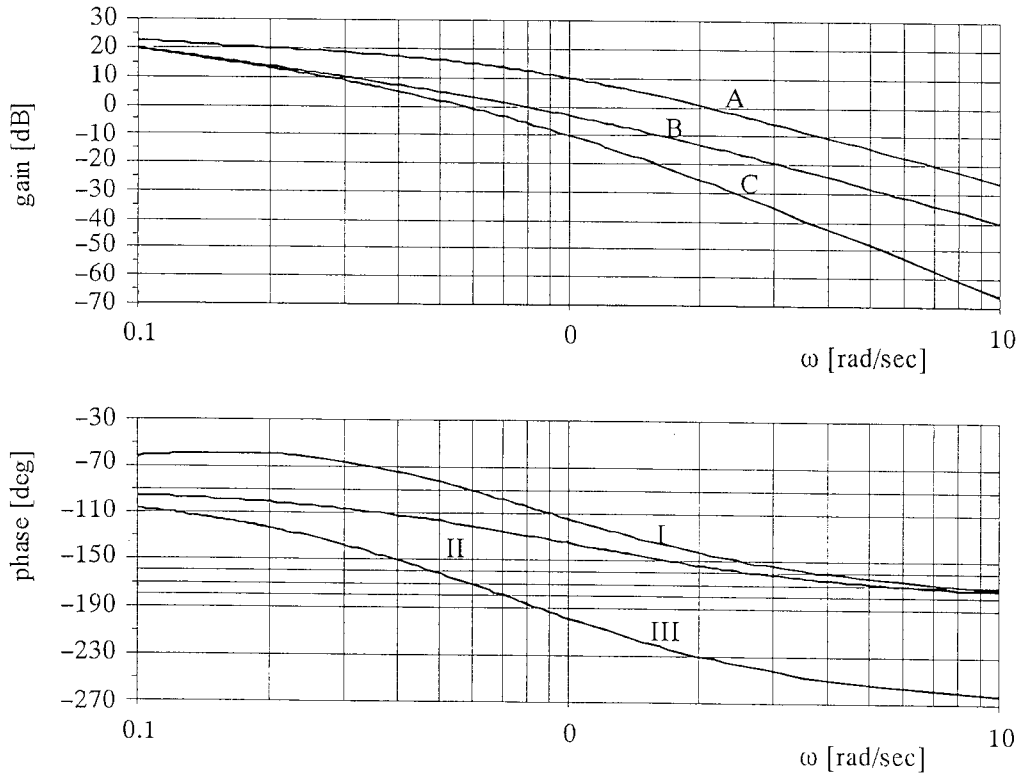


Fig.1

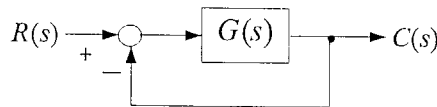


Fig.2

Use the following values, if necessary:

$$10^{19/20}=8.91, 10^{18/20}=7.94, 10^{17/20}=7.08, 10^{16/20}=6.31, 10^{15/20}=5.62, 10^{14/20}=5.01, 10^{13/20}=4.47, \\ 10^{12/20}=3.98, 10^{11/20}=3.55, 10^{10/20}=3.16, 10^{9/20}=2.82, 10^{8/20}=2.51, 10^{7/20}=2.24, 10^{6/20}=2.00, 10^{5/20}=1.78, \\ 10^{4/20}=1.58, 10^{3/20}=1.41, 10^{2/20}=1.26, 10^{1/20}=1.12.$$

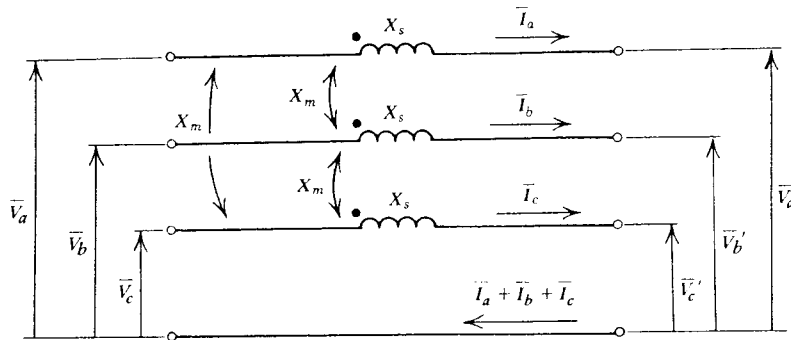
平成 18 年度大学院入試問題

電力工学(Electric Power Engineerings)

問題 1

Evaluate sequential impedance matrix $[Z_{012}]$ for the line shown in figure.

(図の送電線の対称成分インピーダンスマトリックス $[Z_{012}]$ を求めよ。)



問題 2

The system considered consists of n fuel power plants connected in parallel. Assume that transmission losses can be neglected and the fuel inputs in Yen per hour for each unit i are given by

$$F_i(P_i) = a_i + b_i P_i + c_i P_i^2$$

where P_i = unit output in megawatts.

Determine the most economic scheduling of generation.

(n 機の火力発電所が並列運転されているシステムを考える。送電損失が無視でき、 i 発電所の燃料費 (単位は円/h) が次式で表されるとする。

$$F_i(P_i) = a_i + b_i P_i + c_i P_i^2$$

ここで、 P_i は i 発電所出力(MW)である。

このときの経済負荷配分を求めよ。)

問題 3

A single-line-to-ground fault occurs at the phase a in a power system. Sequence networks looking into the power system from the fault point are given.

(a) Write the terminal conditions at the fault point.

(b) Derive the relationship among symmetrical currents and voltages at the fault point.

(c) Draw sequence network terminations for a single-line-to-ground fault.

(電力システム内の a 相で一線接地事故が発生した。事故点からシステムを眺めたときの対称成分回路は与えられているとする。

- (a) 事故点における端子条件を記せ。
- (b) 事故点における対称成分の電圧電流の関係式を導け。
- (c) 一線接地事故に対する対称成分等価回路を描け。

問題 4

- (a) Explain what is meant by 'Equal Area criterion' as applied to stability problems.
- (b) Explain how rapid clearing of a fault improves the transient stability.
- (c) What is the contribution of a reclosing circuit breaker in raising the stability limit ?
Explain clearly with the aid of power-angle characteristics of the system.

- ((a) 安定度の問題に適用される“等面積法”を説明せよ。
- (b) 電力システムで事故を高速に除去することが過渡安定度向上に寄与することを説明せよ。
- (c) 遮断器の高速再閉路が安定度向上に寄与する理由を述べよ。
説明は、 $P-\delta$ 曲線を使って、分りやすく説明しておくこと。例えば、(b)、(c) の“高速”でないときどのようなことが起こるかが分るように！)

問題 5

- (a) Explain the principle of fuel cell using Hydrogen as fuel source with the aid of a schematic diagram.
- (b) Explain the regenerative cycle of coal burning power plant and obtain its heat efficiency.
- (c) Explain the four-factor formula for the infinite atomic reactor.
- (d) Derive the heat efficiency η of combined cycle consisting of n stages, where the efficiency of stage i is η_i .

- ((a) 水素を燃料とする燃料電池の原理を、図を使って説明せよ。
- (b) 再熱サイクルを説明して、サイクルの熱効率を求めよ。
- (c) 無限大原子炉の四因子公式を説明せよ。
- (d) n 段よりなる複合サイクルの熱効率 η を求めよ。ただし、 i 段の熱効率は η_i である。)

以上

平成18年度 九州大学大学院システム情報科学研究科
電気電子システム工学専攻修士課程入学試験問題
エネルギー変換工学

問題 1

図1は三相誘導機の一相分簡易等価回路を示す。

- (1) 図1を用いて、まず、電圧 V_1 表示で一次負荷電流 I_1' と二次入力 P_{2i} を求めなさい。次にこれから、トルク T の式を求めなさい。なお、電源角周波数は ω_1 とする。
- (2) トルク T が最大となるすべり $s_{T_{max}}$ 及び最大トルク T_{max} を求めなさい。また、 $x_1 + x_2' \gg r_1$ の条件下で $s_{T_{max}}$ と T_{max} の近似式を求めよ。
- (3) 電圧 $V_1=100V$ 、電源周波数 $f_1=60Hz$ の場合に対して、トルク T のすべり s に対する速度特性を $-1 \leq s \leq 2$ の範囲で図示しなさい。このとき、図1の図説に示す誘導機定数を用いよ。
- (4) (3)で得た図を用いて、回生制動について説明しなさい。

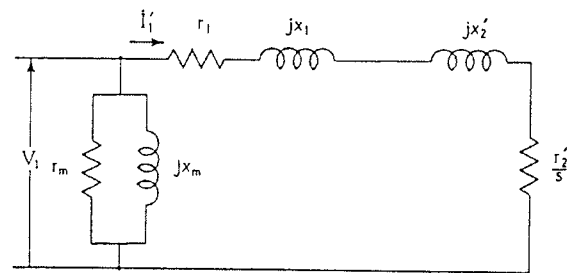


図1 誘導機の簡易等価回路

($r_1=0.5\Omega$, $r_2'=1.0\Omega$, $x_1=2.0\Omega$, $x_2'=3.0\Omega$)

問題 2

図2はトランジスタを用いた三相電圧形インバータ回路を示す。インバータ出力電圧波形 v_{uo} は 180° 通電の方形波である。図のように出力に三相RL負荷を接続した場合について、下記の問いに答えなさい。

- (1) トランジスタ $T_1 \sim T_6$ の点弧順序を述べなさい。
- (2) インバータ出力電圧波形 v_{uo} , v_{vo} , v_{wo} を示しなさい。
- (3) 線間電圧波形 v_{uv} , v_{vw} , v_{wu} を示しなさい。
- (4) 相電圧波形 v_{un} , v_{vn} , v_{wn} を示しなさい。
- (5) 出力電流波形 i_u , i_v , i_w を示しなさい。
- (6) 入力電流波形 i_d を示しなさい。

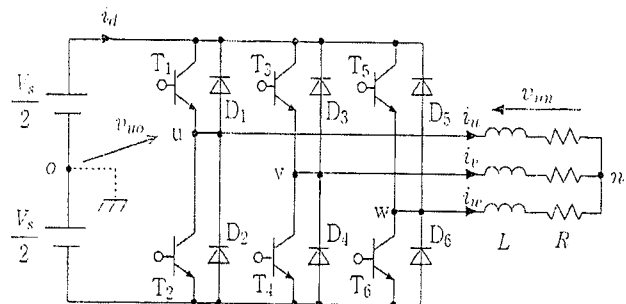


図2 三相電圧形インバータ

Energy Conversion

Problem 1

Figure 1 shows the simplified equivalent circuit of three-phase induction motor.

- (1) Express the equations for the primary load current I_1' and the secondary input power P_{21} in the term of voltage V_1 . Then, express the equation for the torque T . Where the source angular frequency is ω_1 .
- (2) Derive the expressions for the maximum torque T_{\max} and the corresponding slip $s_{T_{\max}}$. Furthermore, assuming $x_1 + x_2' \gg r_1$, find the approximate expressions for $s_{T_{\max}}$ and T_{\max} .
- (3) For voltage $V_1 = 100\text{V}$, frequency $f_1 = 60\text{Hz}$ and circuit parameters given in Fig.1, draw the curve of torque T as a function of slip s over the range $-1 \leq s \leq 2$.
- (4) Using the curve of (3), explain the regenerative braking.

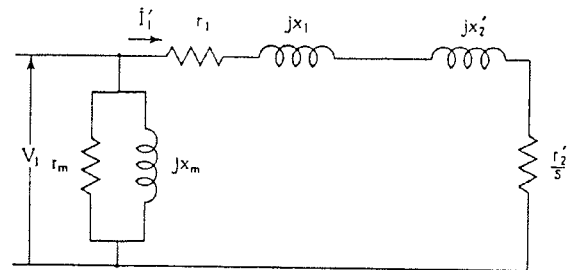


Fig.1. Simplified equivalent circuit of induction motor

($r_1 = 0.5 \Omega$, $r_2' = 1.0 \Omega$, $x_1 = 2.0 \Omega$, $x_2' = 3.0 \Omega$)

Problem 2

Figure 2 illustrates the three-phase voltage source inverter using power transistors. The output voltage waveform v_{uo} of the inverter is a rectangular wave conducting for 180° of the cycle. The inverter is connecting to the three-phase RL load.

Answer the following questions.

- (1) Explain the commutating sequence for the transistors T_1 to T_6 .
- (2) Sketch the output voltage waveforms v_{uo} , v_{vo} , v_{wo} of the inverter.
- (3) Sketch the line-to-line voltage waveforms v_{uv} , v_{vw} , v_{wu} .
- (4) Sketch the phase voltage waveforms v_{un} , v_{vn} , v_{wn} .
- (5) Sketch the output currents waveforms i_u , i_v , i_w .
- (6) Sketch the input currents waveform i_d .

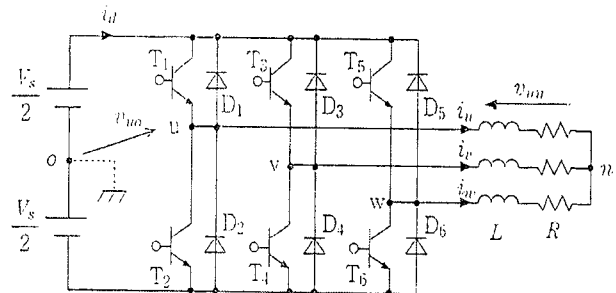


Fig.2. Three-phase voltage source inverter

平成18年度九州大学大学院システム情報科学府修士課程
電子デバイス工学専攻

電子工学試験問題

次の問題から 1科目 を選択し、その科目名を解答用紙の表紙に明示して解答しなさい。

1. 電子回路
2. 制御工学
3. 電子デバイス工学

1. 図1に示す差動増幅器について、次の問に答えよ。但し、トランジスタ Tr_1 と Tr_2 の特性は揃っており、エミッタ接地電流増幅率を h_{fe} 、入力抵抗を h_{ie} とする。
- (1) 各トランジスタのエミッタ電流を変数にとり、差動増幅器の交流小信号等価回路を導出せよ。
 - (2) 出力電圧 V_{o1} および V_{o2} のそれぞれを、入力電圧 V_1 および V_2 の関係式で表せ。
 - (3) 同相利得及び差動利得を求めよ。
 - (4) 同相成分除去比 (CMRR) を求めよ。

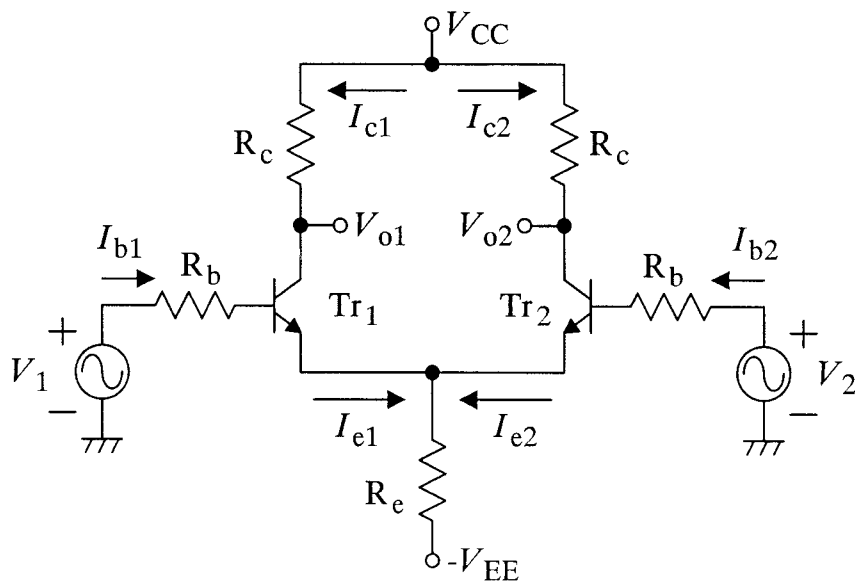


図1

2. 図2に示すRC発振回路において、発振周波数と振幅条件を導出せよ。但し、演算増幅器(オペアンプ)は理想的であるとする。

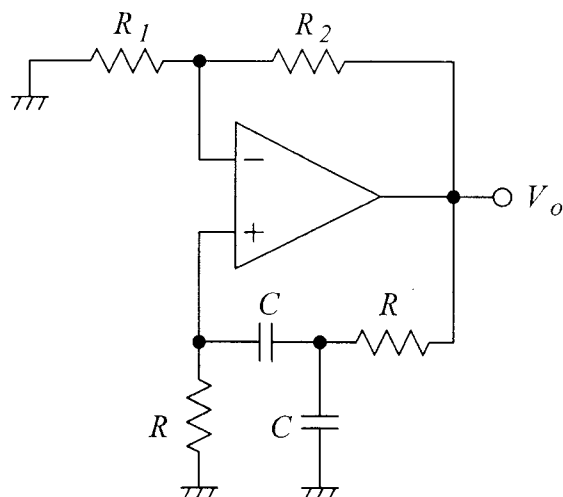


図2

ELECTRONIC CIRCUITS

Sep. 7, 2005

1. Solve the following problems on the difference amplifier shown in Fig. 1. Here, Tr_1 and Tr_2 are identical, h_{fe} is the common-emitter current gain and h_{ie} is the input impedance.
- (1) Show a small-signal equivalent circuit of the difference amplifier by taking the emitter currents as parameters.
 - (2) Derive the output voltages V_{o1} and V_{o2} as functions of the input voltages V_1 and V_2 .
 - (3) Derive the common-mode voltage gain and the difference-mode voltage gain.
 - (4) Derive the common-mode rejection ratio (CMRR).

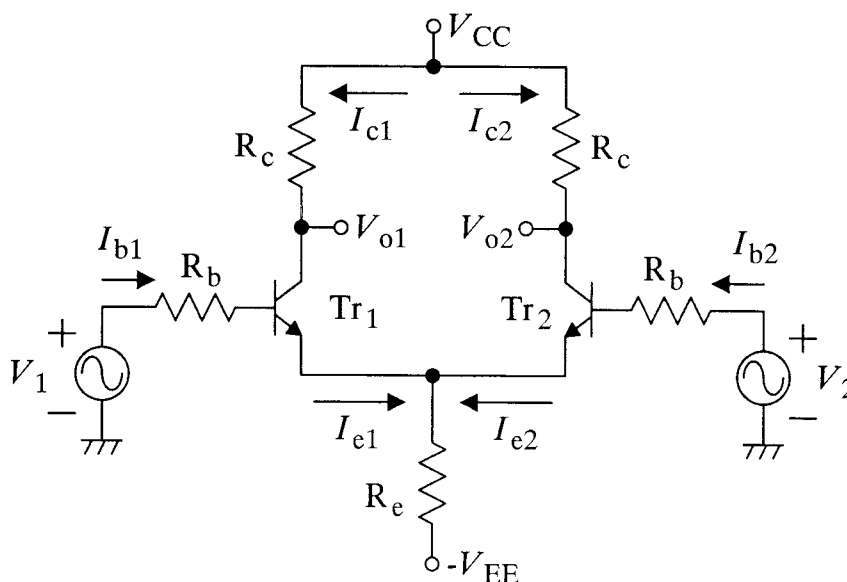


Fig. 1

2. Fig. 2 shows an RC oscillator circuit, where the operational amplifier is assumed to be ideal. Derive the oscillation frequency and condition for the amplitude of the loop gain.

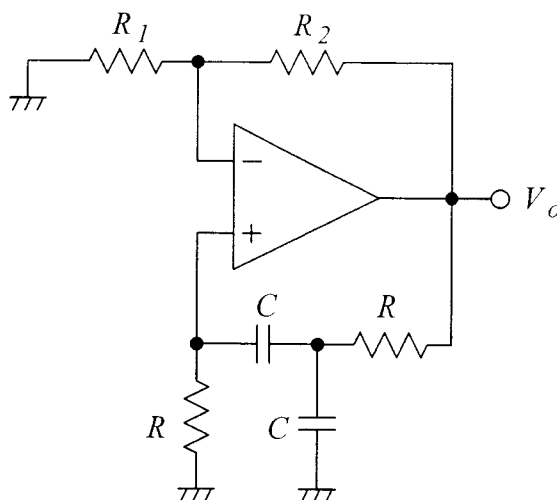


Fig. 2

【問題1】 開ループ伝達関数 $G(s) = \frac{K}{s(1+s)(1+2s)}$ について以下の問いに答えよ.

- (1) 図1に示されたゲイン特性(A, B, C)と位相特性(I, II, III)の中から, $G(s)$ において $K=1$ とした場合のシステムの周波数応答を表しているものを選べ.
- (2) $K=1$ とした場合の開ループ伝達関数 $G(s)$ に対するゲイン余裕と位相余裕を求めよ.
- (3) この $G(s)$ を用いて構成した図2のフィードバック制御系が安定となるための K についての条件を求めよ.
- (4) このフィードバック制御系に目標値 $R(s)=1/s$ を入力したときの定常偏差を求めよ.
- (5) このフィードバック制御系において, ゲイン調整を行い位相余裕を 30 度にせよ.

【問題2】 状態変数表示されたシステム $\dot{\mathbf{x}}(t) = \begin{bmatrix} 1 & 3 \\ 1 & -1 \end{bmatrix} \mathbf{x}(t) + \begin{bmatrix} a \\ 0 \end{bmatrix} u(t)$ を考える.

- (1) このシステムが可制御となるためのパラメータ a に関する条件を求めよ.
- (2) a が上記条件を満たすものとして, このシステムについて状態フィードバック制御 $u(t) = -\mathbf{f}^T \mathbf{x}(t)$ を行う. 閉ループ極が $-1, -4$ となるフィードバック係数ベクトル \mathbf{f} を求めよ.

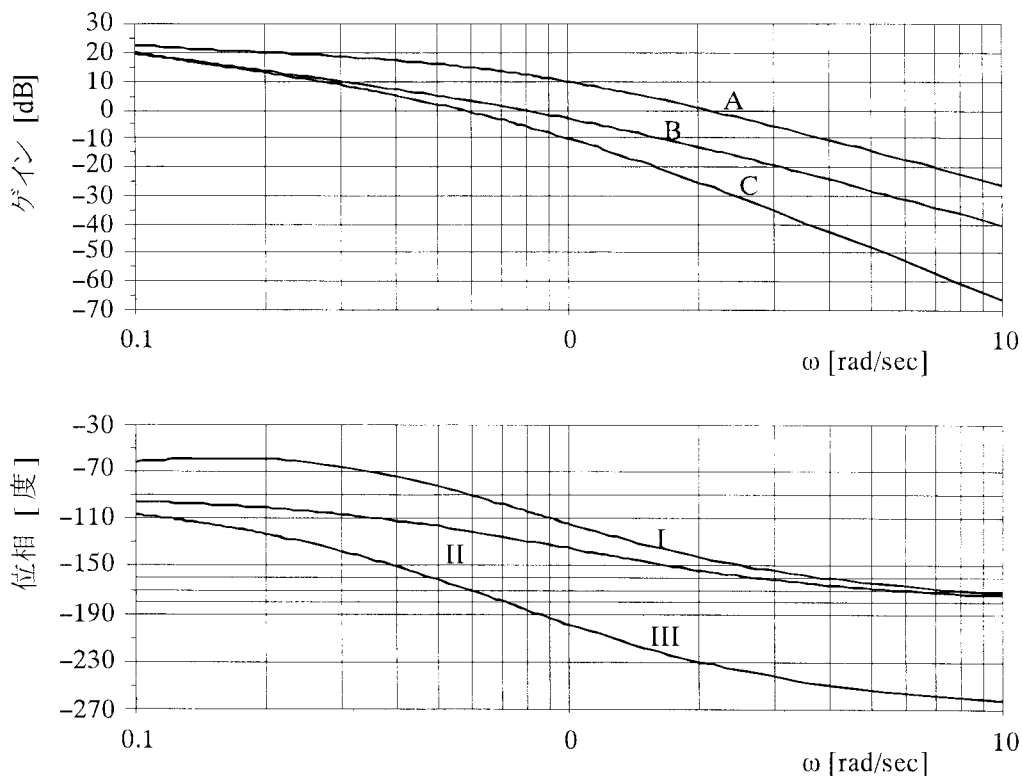


図1

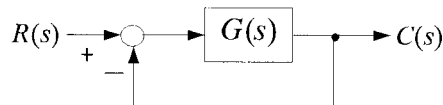


図2

※ 解答の際に必要であれば, 以下の数値を用いてよい.

$10^{19/20}=8.91$, $10^{18/20}=7.94$, $10^{17/20}=7.08$, $10^{16/20}=6.31$, $10^{15/20}=5.62$, $10^{14/20}=5.01$, $10^{13/20}=4.47$,
 $10^{12/20}=3.98$, $10^{11/20}=3.55$, $10^{10/20}=3.16$, $10^{9/20}=2.82$, $10^{8/20}=2.51$, $10^{7/20}=2.24$, $10^{6/20}=2.00$,
 $10^{5/20}=1.78$, $10^{4/20}=1.58$, $10^{3/20}=1.41$, $10^{2/20}=1.26$, $10^{1/20}=1.12$

平成18年度 九州大学大学院システム情報科学府修士課程入学試験問題
— Control Engineering —

1. Answer the following questions regarding an open-loop transfer function $G(s) = \frac{K}{s(1+s)(1+2s)}$.
- (1) Select a gain-frequency curve and a phase-frequency curve from the curves A, B, C, I, II and III shown in Fig.1 that match the frequency response of $G(s)$ with $K=1$.
 - (2) Find the gain margin and the phase margin of $G(s)$ with $K=1$.
 - (3) Determine the condition on K that assures the feedback control system for this $G(s)$ shown in Fig.2 is stable.
 - (4) Obtain the steady-state error when a reference signal $R(s)=1/s$ is fed to the feedback control system.
 - (5) Perform a gain adjustment for the feedback control system so that the phase margin becomes 30 degrees.
2. Consider a system represented by $\dot{\mathbf{x}}(t) = \begin{bmatrix} 1 & 3 \\ 1 & -1 \end{bmatrix} \mathbf{x}(t) + \begin{bmatrix} a \\ 0 \end{bmatrix} u(t)$ and answer the following questions.
- (1) Find the condition on the parameter a that assures the controllability of the system.
 - (2) Consider applying a feedback control $u(t) = -\mathbf{f}^T \mathbf{x}(t)$ to the system assuming the above condition is satisfied. Determine the feedback coefficient vector \mathbf{f} so that the closed-loop poles lie at -1 and -4 .

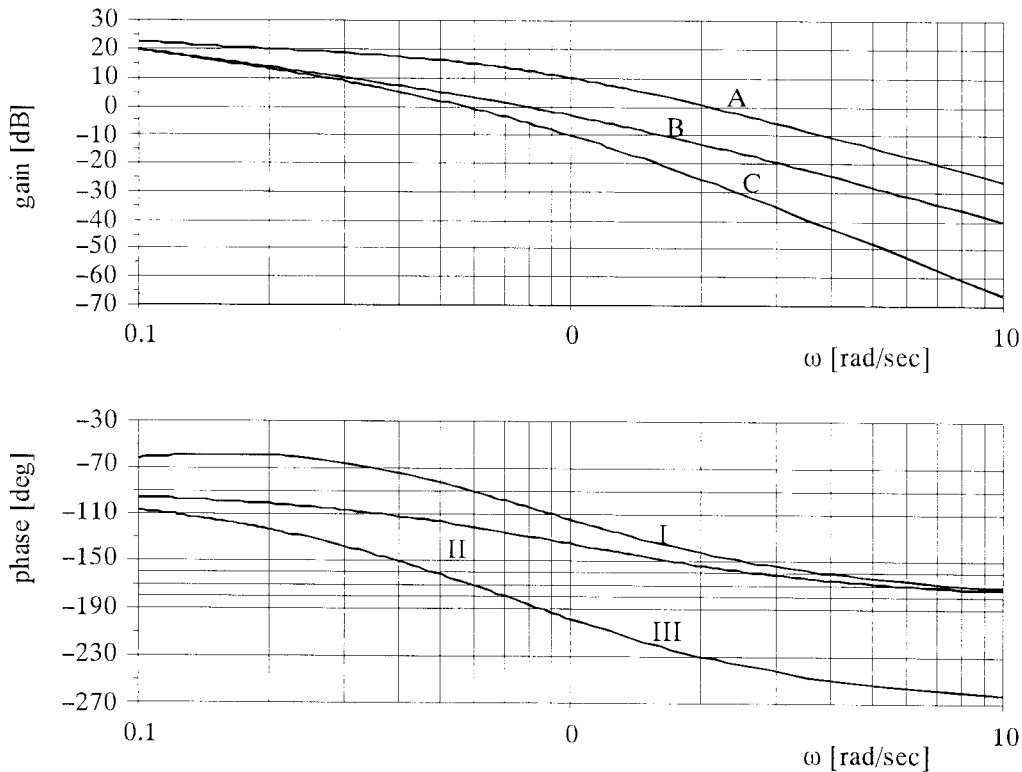


Fig.1

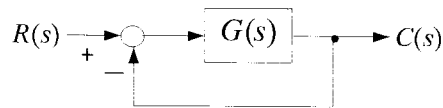


Fig.2

Use the following values, if necessary:

$$10^{19/20}=8.91, 10^{18/20}=7.94, 10^{17/20}=7.08, 10^{16/20}=6.31, 10^{15/20}=5.62, 10^{14/20}=5.01, 10^{13/20}=4.47, \\ 10^{12/20}=3.98, 10^{11/20}=3.55, 10^{10/20}=3.16, 10^{9/20}=2.82, 10^{8/20}=2.51, 10^{7/20}=2.24, 10^{6/20}=2.00, 10^{5/20}=1.78, \\ 10^{4/20}=1.58, 10^{3/20}=1.41, 10^{2/20}=1.26, 10^{1/20}=1.12.$$

平成 18 年度・修士課程入学試験・電子デバイス工学問題

注意 1 : 電子回路、制御工学、電子デバイス工学のいずれか 1 科目しか解答できません。

注意 2 : 答えは、氏名と共に別紙解答用紙に記入のこと。

問題 1 (20 点)

濃度が $5.0 \times 10^{19} \text{m}^{-3}$ のリン (P) を添加したシリコン (Si) を用いて断面積 1.0mm^2 、長さ 0.10m の棒を作製した。この Si の室温における電子及び正孔の移動度を各々 $0.15 \text{m}^2/\text{Vs}$ 、 $0.05 \text{m}^2/\text{Vs}$ とし、電子の電荷を $1.6 \times 10^{-19} \text{C}$ とする。この時、下記の設問に答えよ。

- (1) 棒の長さ方向の抵抗を求めよ。
- (2) 棒の両端に 10V の電圧を加えた時、棒を流れる電子の速度を求めよ。
- (3) 上記の電圧印加条件において、棒の一方の端より入った電子が他端へ到達するのに要する時間を求めよ。
- (4) Si に添加する P の濃度を $1.0 \times 10^{24} \text{m}^{-3}$ に増加したとする。電子が棒の一方から他端へ到達するのに要する時間は、P 濃度が $5.0 \times 10^{19} \text{m}^{-3}$ の時に比べて長くなるか、短くなるか？理由と共に答えよ。

問題 2 (15 点)

下記の設問に答えよ。

- (1) 直接遷移型半導体、及び間接遷移型半導体のバンド構造を模式的に描け。この場合、縦軸をエネルギー (E)、横軸を波数 (k) で表示する事。また、図には、エネルギーギャップ (E_g) を記入せよ。
- (2) ①直接遷移型半導体、及び②間接遷移型半導体にはどのようなものがあるか。各々に対応する半導体の化学式を 1 つずつ列挙せよ。
- (3) 発光デバイスを作製するには、直接遷移型バンド構造、あるいは間接遷移型バンド構造のいずれを有する半導体が好適か。理由と共に述べよ。

問題 3 (20 点)

シリコン (Si) を用いて不純物濃度が階段型に変化する pn 接合ダイオードを作製した。この時、p 型領域の比抵抗 (抵抗率) は $1.0 \times 10^{-4} \Omega \text{m}$ 、n 型領域のそれは $1.0 \times 10^{-2} \Omega \text{m}$ であった。また、各領域の室温における電子及び正孔の移動度は、各々 $0.10 \text{m}^2/\text{Vs}$ 、 $0.02 \text{m}^2/\text{Vs}$ であった。この時、下記の設問に答えよ。但し、電子の電荷を $1.6 \times 10^{-19} \text{C}$ とする。

- (1) p 型領域及び n 型領域に含まれる不純物の種類を、各々 1 つ例示すると共に、それらの濃度を求めよ。
- (2) このダイオードの、①順方向バイアス状態 (バイアス電圧: V_F)、及び②逆方向バイアス状態 (バイアス電圧: V_R) におけるバンド図を描け。図には、価電子帯の頂き (E_V)、伝導帯の底 (E_C)、フェルミ・エネルギーの位置 (E_F)、pn 接合の拡散電位 (ϕ_d) 及び印加バイアスの大きさ (V_F 或いは V_R) を記入する事。但し電荷素量を q とせよ。
- (3) このダイオードに逆方向バイアスを印加したまま、波長が① $5.0 \mu \text{m}$ (光エネルギー: 0.24eV)、② $0.5 \mu \text{m}$ (光エネルギー: 2.4eV) の光を照射した。光照射によって逆方向電流が増加するのは、①、②のいずれか。理由と共に答えよ。但し、Si のバンドギャップは 1.1eV である。

問題4 (20 点)

エミッタ (E)、ベース (B)、コレクタ (C) からなる pnp バイポーラトランジスタに関して、下記の設問に答えよ。

- (1) 熱平衡状態でのバンド図を描け。バンド図には、価電子帯の頂き (E_V)、伝導帯の底 (E_C)、フェルミ・エネルギーの位置 (E_F)、pn 接合の拡散電位 (ϕ_d) を記載する事。但し電荷素量を q とせよ。
- (2) ベース領域を接地したとする。通常の動作状態 (活性状態) で、①エミッタに印加する電圧 (V_E)、及び②コレクタに印加する電圧 (V_C) は正か負か？その極性を答えよ。
- (3) 活性状態におけるバンド図を描け。バンド図には、価電子帯の頂き (E_V)、伝導帯の底 (E_C)、フェルミ・エネルギーの位置 (E_F)、pn 接合の拡散電位 (ϕ_d) 及び印加バイアスの大きさ (V_E 及び V_C) を記載する事。但し電荷素量を q とせよ。
- (4) トランジスタのベース接地電流増幅率を向上するには、エミッタからベースに注入された少数キャリアを効率よくコレクタへと到達させる必要がある。このためには、ベースの不純物濃度を高くすべきか、低くすべきか？理由と共に答えよ。

問題5 (25 点)

ソース (S)、ドレイン (D)、ゲート (G) からなる p チャネル MOS 型電界効果トランジスタ (MOSFET) に関して、下記の設問に答えよ。但し、ゲート長を L 、ゲート幅を W 、ゲート酸化膜容量 (単位面積当たり) を C_{ox} とする。また、ソースからドレイン方向の位置 (x) に関しては、ソース端を $x=0$ 、ドレイン端を $x=L$ とする。

- (1) p チャネル MOSFET の断面構造を模式的に描き、その中にソース、ドレイン、ゲートを明示せよ。更に、動作状態における、①ソース・ゲート間に印加するゲート電圧 (V_G)、②ソース・ドレイン間に印加するドレイン電圧 (V_D) を極性に注意し、直流電源の回路記号を用いて模式図に記入せよ。但し、しきい値電圧 (V_{th}) が負のノーモリーオフ型 (エンハンスメント型) の MOSFET とする。
- (2) ゲート電圧 (V_G) を印加した時、シリコン表面の x 点 ($0 \leq x \leq L$) に発生する表面キャリア層の電荷密度 $Q(x)$ を式で示せ。但し、しきい値電圧を V_{th} 、 x 点における表面電位を $V(x)$ とし、 $|V_G| > |V_{th}|$ とする。
- (3) ソース・ドレイン間に負のドレイン電圧 (V_D) を印加すると、ドレイン電流 (I_D) が流れる。このドレイン電流 (I_D) を与える表式を導け。但し、キャリアの移動度を μ とする。
- (4) MOSFET の相互コンダクタンス (g_m) は、ドレイン電圧を一定に保ったままゲート電圧を増減した際の、ドレイン電流の変化量で定義される。(3) の結果を用いて g_m の式を導け。
- (5) g_m の値を向上するには、p チャネル MOSFET と n チャネル MOSFET のいずれが好適か。理由と共に述べよ。

2006 Entrance Examination: Department of Electronics

Electronic Devices

1. (20 points)

A Si crystal doped with phosphorus (P) at a concentration of $5.0 \times 10^{19} \text{ m}^{-3}$ is cut into a rod with a cross section of 1.0 mm^2 and a length of 0.10 m . Answer the following questions. Assume that the drift mobility of electrons and holes at a room temperature are 0.15 and $0.05 \text{ m}^2/\text{Vs}$, respectively, and the elementary charge is $1.6 \times 10^{-19} \text{ C}$.

- (1) Evaluate the resistance of the rod in the longitudinal direction.
- (2) A bias of 10 V is applied between the both edges of the rod. Evaluate the drift velocity of electrons in the rod.
- (3) Under the bias condition of the above (2), evaluate the time of traveling of electrons from one edge to the other edge of the rod.
- (4) The phosphorus concentration is increased to $1.0 \times 10^{24} \text{ cm}^{-3}$. Does the time of traveling of an electron from one edge to the other edge of the rod become longer or shorter than that for phosphorus concentration of $5.0 \times 10^{19} \text{ m}^{-3}$? Answer with the reason.

2. (15 points)

Answer the following questions.

- (1) Sketch energy band diagrams for i) direct band-gap semiconductors and ii) indirect band-gap semiconductors. Use the vertical axis of energy (E) and horizontal axis of wave number (k). The energy gap (E_g) should be given in the drawings.
- (2) Give i) a chemical formula of a band-gap semiconductor and ii) that of an indirect band-gap semiconductor.
- (3) Are direct or indirect band-gap semiconductors suitable for application to opto-devices? Answer with the reason.

3. (20 points)

Answer the following questions about a Si *pn* diode with a step junction consisting of a *p*-type region with a resistivity of $1.0 \times 10^{-4} \Omega \text{ m}$ and an *n*-type region with a resistivity of $1.0 \times 10^{-2} \Omega \text{ m}$. Assume that the drift mobility of electrons and holes at a room temperature are 0.10 and $0.02 \text{ m}^2/\text{Vs}$, respectively, and the elementary charge is $1.6 \times 10^{-19} \text{ C}$.

- (1) Give i) an atomic symbol of an impurity doped to form a *p*-type region and ii) that to form an *n*-type region.
- (2) Sketch the band diagrams for the diode under the conditions of i) forward bias (applied voltage: V_F), and ii) reverse bias (applied voltage: V_R). The energy positions of the top of the valence band (E_V), the bottom of the conduction band (E_C), and the Fermi level (E_F), the built-in potential (ϕ_d), and the applied bias (V_F or V_R) should be given in the drawings. The elementary charge is represented as q .
- (3) Under a reverse bias condition, the diode is irradiated with light with wavelength of i) $5.0 \mu \text{m}$ (optical energy: 0.24 eV) and ii) $0.5 \mu \text{m}$ (optical energy: 2.4 eV). Does the reverse diode current increase for i) or ii)? Answer with the reason. Assume that the energy gap of Si is 1.1 eV .

4. (20 points)

Answer the following questions about a *pnp* bipolar transistor, consisting of the emitter (E), the base (B), and the collector (C).

- (1) Sketch the band diagram of the transistor under the thermal equilibrium condition. The energy positions of the top of the valence band (E_V), the bottom of the conduction band (E_C), and the Fermi level (E_F), and the built-in potential of a *pn* junction (ϕ_d) should be given in the drawing. The elementary charge is represented as q .
- (2) The base is connected to the ground level, and the emitter and collector are biased so that the transistor is in operation (under active condition). Answer the polarities (plus or minus) of i) the emitter bias (V_E) and ii) the collector bias (V_C).
- (3) Sketch the band diagram of the transistor under the active condition. The energy positions of the top of the valence band (E_V), the bottom of the conduction band (E_C), and the Fermi level (E_F), the built-in potential of a *pn* junction (ϕ_d), and the applied bias (V_E and V_C) should be given in the drawing. The elementary charge is represented as q .
- (4) In order to increase the common-base current gain, minority carriers injected from the emitter to the base should be effectively transported to the collector. Should the impurity concentration in the base region be increased or decreased to increase the current gain? Answer with the reason.

5. (25 points)

Answer the following questions concerning a *p*-channel Metal-Oxide-Semiconductor Field Effect Transistor (*p*-MOSFET) consisting of the source (S), the drain (D), and the gate (G). The gate length is L , the gate width is W , and the capacitance of the gate oxide is C_{ox} . The x -direction is toward the drain from the source, and $x=0$ and L at the edges of the source and the drain, respectively.

- (1) Draw a cross-section of a *p*-MOSFET schematically. The source, the drain, and the gate electrodes should be given in the drawing. In addition, the polarity of the bias between the source and the gate (V_G) and that between the source and the drain (V_D) should be shown in the drawing by using a circuit symbol of a dc voltage source. Assume that the *p*-MOSFET is the normally-off type (enhancement type) with a negative threshold voltage (V_{th}).
- (2) A negative gate bias (V_G) is applied to the transistor. Formulate the charge density $Q(x)$ of the surface carrier layer at x ($0 \leq x \leq L$). The threshold voltage is V_{th} , and the surface potential at x is $V(x)$. Assume that $|V_G| > |V_{th}|$.
- (3) Formulate the drain current (I_D) flowing when a negative drain bias (V_D) is applied. Assume that the mobility of carriers is μ .
- (4) The transconductance g_m of a MOSFET is defined as the change in the drain current when the gate bias is changed with applying a constant drain bias. Formulate g_m by using the result obtained in (3).
- (5) Which of types (*p*-MOSFET or *n*-MOSFET) is more suitable to obtain large g_m ? Answer with the reason.