

九州大学大学院システム情報科学府

電気電子工学専攻

平成 2 1 年度入学試験問題

【平成 2 0 年 8 月 2 7 日（水）】

## 平成21年8月およびそれ以降のシステム情報科学府修士課程入学試験

を受験する皆様へ重要なお知らせ

—TOEIC または TOEFL 受験が必須になります—

平成20年11月10日

九州大学大学院システム情報科学府

平成21年8月に実施予定の九州大学大学院システム情報科学府修士課程の入学試験（平成22年2月に実施予定の外国人留学生の大学院システム情報科学府修士課程入学者特別選抜試験を含む）からは、英語能力評価については、従来の英語の試験は行わず、TOEICまたはTOEFLのスコアを利用することとします。したがって、当該入試に先立って、事前のTOEICまたはTOEFLの受験が必須になりますので、受験希望者は十分留意すること。

1. TOEIC 公開テスト、または TOEFL-iBT、TOEFL-CBT、TOEFL-PBT のいずれかを事前に受験し、入学試験の願書提出時に、TOEIC の Official Score Certificate (公式認定証) または TOEFL の Examinee's Score Record のコピーを添付すると共に、試験当日はスコア※の原本を持参すること。スコアを提示しない者は、英語の成績は0点とする。
2. スコアの有効期限は、試験実施日から遡って2年以内とする。
3. TOEIC Speaking and Writing, TOEIC LPI, TOEIC Bridge の公式認定書の提出は認めない。また TOEIC IP, カレッジ TOEIC, TOEFL ITP などの団体受験制度による成績は無効とする。
4. 大学院入試までの TOEIC, TOEFL の受験機会は限られている。試験開催日ほか詳細については、下記のホームページを参照するか、実施機関に問い合わせること。  
TOEIC: <http://www.toeic.or.jp/toeic/index.html>  
TOEFL: <http://www.cieej.or.jp/>
5. 詳細について、必ず学生募集要項を参照すること。

※スコアは、TOEIC の Official Score Certificate (公式認定証) または TOEFL の Examinee's Score Record を指します。

九州大学大学院システム情報科学府

電気電子工学専攻

(電気システム工学コース／情報エレクトロニクスコース)

平成 21 年度 大学院修士課程 入学者選抜試験

# 数 学(Mathematics)

平成 20 年 8 月 27 日 (水)

10 時 00 分 ~ 11 時 20 分

## 解答上の注意 (Instructions)

1. 問題用紙は、『始め』の合図があるまで開いてはならない。  
Do not open this cover sheet before the command of starting.
2. 問題用紙は表紙を含めて 3 枚，解答用紙は 3 枚である。  
There are three question sheets including this cover sheet, and three answer sheets.
3. 問題用紙の表紙と解答用紙の全部に，受験番号，コース名および氏名を記入すること。  
Write your examinee's number, course's name and your name on this sheet and on each answer sheet.
4. 【問題 1】～【問題 6】から 3 問を選択し解答すること。  
Answer three questions out of the questions [No. 1] to [No. 6].
5. 解答用紙は 1 問につき 1 枚を使用すること。  
Use one answer sheet for one question.
6. 計算用紙は配らないので，問題用紙の裏などを適宜利用すること。  
Use the reverse side of the question sheets for calculating.
7. 試験終了後，問題用紙も回収する。  
Do not keep the question sheets after the examination.

受験番号

コース

氏名

(Examinee's No.)

(Course)

(Name)

---

【問題 1】 (100/3 点)

以下の問に答えよ.

(1) 次の行列式の値を求めよ.

$$\begin{vmatrix} a & b & c & d \\ b & a & d & c \\ c & d & a & b \\ d & c & b & a \end{vmatrix}$$

(2)  $A = \begin{pmatrix} 2 & 1 & 1 \\ 1 & 2 & 1 \\ 0 & 0 & 1 \end{pmatrix}$  の固有値, 固有ベクトルを求め,  $A^n$  を求めよ ( $n$  は非負整数).

【問題 2】 (100/3 点)

関数  $y(x)$  の  $x$  に関する 1 階導関数を  $y'$  で表す. 次の微分方程式の一般解を求めよ.

(1)  $e^{y-x} y' + e^{2y+x} y^{-1} = 0$

(2)  $y' - \sin(x-y) - \sin(x+y) = 0$

(3)  $(x+y) y' - 2x = 0$

【問題 3】 (100/3 点)

3次元ユークリッド空間で定義されるベクトル場に対して, 以下の問いに答えよ.

(1) 点  $(\sqrt{3}, 0, 1)$  において 2 つの曲面  $x^2 + y^2 + z^2 = 4$  と  $z = \frac{1}{2}x^2 + \frac{1}{2}y^2 - \frac{1}{2}$  の間の交角を求めよ.

(2)  $\mathbf{A}(x, y, z) = 3yz\mathbf{i} + xz\mathbf{j} + 2xy\mathbf{k}$  とするとき,  $\int_S (\nabla \times \mathbf{A}) \cdot \mathbf{n} \, dS$  を求めよ.  $S$  は,  $x^2 + y^2 + z^2 = a^2$  ( $a$  は正の定数) のうち  $xy$  平面の上にある部分とする. ただし  $\mathbf{n}$  は単位法線ベクトル,  $\mathbf{i}, \mathbf{j}, \mathbf{k}$  はそれぞれデカルト座標の  $x, y, z$  軸方向の単位ベクトルである.

【問題 4】 (100/3 点)

- (1) 周期  $2\pi$  である次の関数  $f(x)$  のフーリエ級数を求めよ.

$$f(x) = \begin{cases} -x^2 & (-\pi < x \leq 0) \\ x^2 & (0 < x \leq \pi) \end{cases}$$

- (2) 次の関数  $f(t)$  のフーリエ変換を求めよ.

$$f(t) = \begin{cases} -e^{at} & (t \geq 0) \\ 0 & (t < 0) \end{cases}, \quad (a > 0)$$

【問題 5】 (100/3 点)

以下の複素関数の微分に関する問題を解け.

- (1) 関数  $f(z) = x^2 - y^2 + x + i(2xy + y)$  を考える. ただし,  $z = x + iy \in \mathbf{C}$ ,  $\mathbf{C}$  は複素平面である. この関数の微分可能性をコーシー・リーマンの関係式を用いて論じよ.
- (2) 上記の関数が微分可能であれば, その導関数を求めよ.
- (3) 関数  $f(z) = z|z|$  の微分可能性を論じよ.

【問題 6】 (100/3 点)

- (1) A 社の PC の内蔵ハードディスクには, B 社製または C 社製が使われており, B 社製が全体の 70% を占めている. B 社製のハードディスクの初期不良率が 0.5% であり, C 社製のそれが 1.0% であることが分かっていると仮定する. この PC を一台購入した時, ハードディスクの初期不良で交換することになった. この PC の内蔵ハードディスクが B 社製である確率を求めよ.
- (2)  $X$  と  $Y$  をそれぞれ平均 0, 分散  $\sigma^2$  の正規分布に従う独立な確率変数であるとする. すなわち, その確率密度関数は

$$p(x) = \frac{1}{\sqrt{2\pi\sigma^2}} \exp\left(-\frac{x^2}{2\sigma^2}\right)$$

で与えられる. このとき,  $Z = X + Y$  で定義される確率変数  $Z$  の確率密度関数を求めよ.

【No. 1】 (100/3 Points)

Answer the following questions.

- (1) Find the value of the following determinant.

$$\begin{vmatrix} a & b & c & d \\ b & a & d & c \\ c & d & a & b \\ d & c & b & a \end{vmatrix}$$

- (2) Find the eigenvalues and corresponding eigenvectors of  $A = \begin{pmatrix} 2 & 1 & 1 \\ 1 & 2 & 1 \\ 0 & 0 & 1 \end{pmatrix}$ , and compute  $A^n$  for non-negative integer  $n$ .

【No.2】 (100/3 Points)

$y'$  denotes the derivative of first order with respect to  $x$  for a function  $y(x)$ . Derive general solutions for the following differential equations.

- (1)  $e^{y-x} y' + e^{2y+x} y^{-1} = 0$
- (2)  $y' - \sin(x - y) - \sin(x + y) = 0$
- (3)  $(x + y) y' - 2x = 0$

【No. 3】 (100/3 Points)

Answer the following questions for vector fields defined on the 3-dimensional Euclidean space.

- (1) Find the angle between the surfaces  $x^2 + y^2 + z^2 = 4$  and  $z = \frac{1}{2}x^2 + \frac{1}{2}y^2 - \frac{1}{2}$  at the point  $(\sqrt{3}, 0, 1)$ .
- (2) If  $\mathbf{A}(x, y, z) = 3yz\mathbf{i} + xz\mathbf{j} + 2xy\mathbf{k}$ , evaluate  $\int_S (\nabla \times \mathbf{A}) \cdot \mathbf{n} \, dS$  where  $S$  is the surface of the sphere  $x^2 + y^2 + z^2 = a^2$  ( $a$  is a positive scalar constant) above the  $xy$  plane. Here  $\mathbf{n}$  is the unit normal vector on  $S$  and  $\mathbf{i}$ ,  $\mathbf{j}$  and  $\mathbf{k}$  are the unit vectors on  $x$ ,  $y$  and  $z$  axis of Cartesian coordinate respectively.

【No. 4】 (100/3 Points)

- (1) Expand the following function  $f(x)$  with period  $2\pi$  in a Fourier series.

$$f(x) = \begin{cases} -x^2 & (-\pi < x \leq 0) \\ x^2 & (0 < x \leq \pi) \end{cases}$$

- (2) Find the Fourier transform of  $f(t)$ .

$$f(t) = \begin{cases} -e^{at} & (t \geq 0) \\ 0 & (t < 0) \end{cases}, \quad (a > 0)$$

【No. 5】 (100/3 Points)

Consider the following differentiability problems of complex functions.

- (1) Consider the complex function  $f(z) = x^2 - y^2 + x + i(2xy + y)$ , where  $z = x + iy \in \mathbf{C}$ , and  $\mathbf{C}$  denotes the complex plane. Discuss the differentiability of the function by using the Cauchy-Riemann differential equations.
- (2) If the function is differentiable, calculate its derivative function.
- (3) Discuss the differentiability of the function  $f(z) = z|z|$ .

【No. 6】 (100/3 Points)

- (1) A personal computer (PC) product sold by a company **A** uses a built-in hard disk device (HDD) manufactured by the HDD maker **B** or **C**. Maker **B**'s HDD amounts to 70% of all HDD's for the PC product. It is known that the defect rate of maker **B**'s HDD is 0.5% and that of maker **C**'s is 1.0%. Assume that a PC (of the product) is a defect one due to the built-in HDD. Find the probability that the HDD in that PC is manufactured by maker **B**.
- (2) Let  $X$  and  $Y$  denote independent random variables drawn from the normal distribution with mean 0 and variance  $\sigma^2$ , whose probability density function is given by

$$p(x) = \frac{1}{\sqrt{2\pi\sigma^2}} \exp\left(-\frac{x^2}{2\sigma^2}\right).$$

Find the probability density function for the random variable  $Z$  defined by  $Z = X + Y$ .

## 専門科目 I (Special subjects I)

---

解答上の注意 (Instructions):

- 1 問題用紙は、『始め』の合図があるまで開いてはならない。  
Do not open this cover sheet until the start of examination is announced.
- 2 問題用紙は表紙を含め ~~9~~ 枚, 解答用紙は ~~4~~ 枚である。  
You are given ~~9~~ problem sheets including this cover sheet, and ~~4~~ answer sheets.
- 3 以下の3分野から1分野を選び解答すること。  
Select 1 out of the following 3 fields and answer the problems.

1	電気回路	Electric Circuits
2	電子回路	Electronic Circuits
3	制御工学	Control Engineering

- 4 解答用紙の全部に、志望する専攻・コース名、選択分野名、受験番号および氏名を記入すること。  
Fill in the designated blanks at the top of each answer sheet with the department and course name, selected field name, your examinee number and your name.
- 5 解答は解答用紙に記入すること。大問一つ当たり、一枚の解答用紙を用いよ。スペースが足りない場合は裏面を用いても良いが、その場合は、裏面に解答があることを明記すること。  
Your answers should be written on the answer sheets. Use one sheet for each question. You may continue to write your answer on the back of the answer sheets if you need more space. In such a case, please indicate this clearly.



## 電気回路

4つの問から2つを選び、回答用紙の問題番号欄に回答した問題番号を記入すること。

【問1】 図1の回路で、電圧  $V_1$  と電圧  $V_2$  の位相角の間に

$$\arg\left(\frac{V_1}{V_2}\right) = \frac{\pi}{2} \text{ の関係がある.}$$

- (1)  $R_1, R_2, X_1, X_2$  の間の関係式を示せ. ただし,  $R_1 \neq 0, R_2 \neq 0, X_1 \neq 0, X_2 \neq 0$  とする.
- (2)  $|V_3| = 4\text{ V}, |V_2| = 2\text{ V}, |I| = 2\text{ A}, \arg\left(\frac{V_3}{I}\right) = \frac{\pi}{2}$  のとき,  $R_1, R_2, X_1, X_2$  の各値を求めよ.

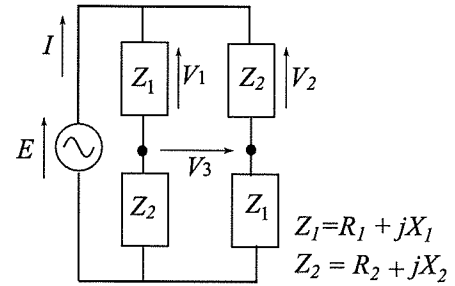


図. 1

【問2】 図2のブリッジ回路においてスイッチ  $S$  を開いている時のスイッチの端子電圧は  $E$  であった. 以下の問いに答えよ.

- (1)  $S$  を閉じた時に流れる電流  $I_1$  を求めよ.
- (2) スイッチ間に抵抗  $r$  をつないだ時に抵抗  $r$  に流れる電流  $I_2$  を求めよ.

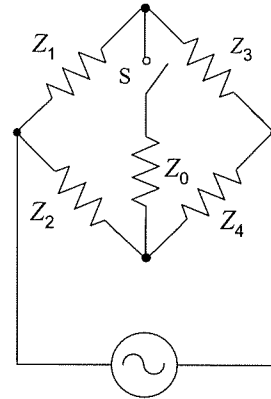


図 2

【問3】 図3においてインダクタ  $L_1, L_2$  間の相互インダクタンスを  $M$  とする.

- (1) 端子対  $A-A', B-B'$  間のインピーダンス行列  $z'_{ij}$

$$\begin{bmatrix} V'_1 \\ V'_2 \end{bmatrix} = \begin{bmatrix} z'_{11} & z'_{12} \\ z'_{21} & z'_{22} \end{bmatrix} \begin{bmatrix} I'_1 \\ I'_2 \end{bmatrix}$$

を求めよ.

- (2) 端子対  $1-1', 2-2'$  間のインピーダンス行列  $z_{ij}$

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} z_{11} & z_{12} \\ z_{21} & z_{22} \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix}$$

を求めよ.

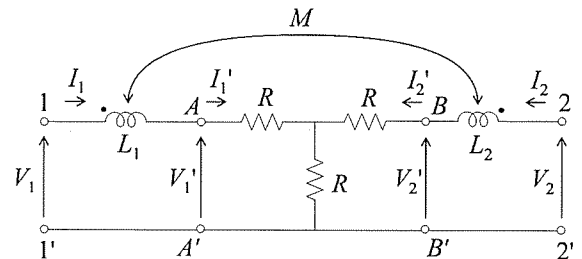


図 3

【問4】 図4の回路において、スイッチ  $S$  を  $t = 0$  で開き,  $t = 1$  で閉じる.  $t > 0$  における  $i(t)$  を求めよ. ただし, スイッチを開く直前に回路は定常状態にあるとする.

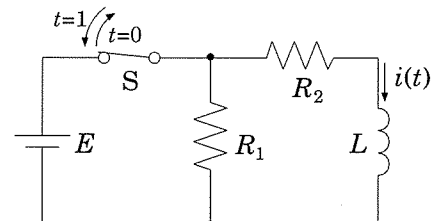


図 4

## Electric Circuits

**Choose two out of the four questions** and write the chosen question number in the “Question Number” column on each answer sheet.

**[Q1]** Consider the circuit shown in Fig. 1, where the voltage  $V_1$  and  $V_2$  satisfy  $\arg\left(\frac{V_1}{V_2}\right) = \frac{\pi}{2}$ .

- (1) Find the equation representing the relation among  $R_1$ ,  $R_2$ ,  $X_1$  and  $X_2$ . Assume that  $R_1 \neq 0$ ,  $R_2 \neq 0$ ,  $X_1 \neq 0$ ,  $X_2 \neq 0$ .
- (2) Find the values of  $R_1$ ,  $R_2$ ,  $X_1$  and  $X_2$ , when  $|V_3| = 4 \text{ V}$ ,  $|V_2| = 2 \text{ V}$ ,  $|I| = 2 \text{ A}$ , and  $\arg\left(\frac{V_3}{I}\right) = \frac{\pi}{2}$ .

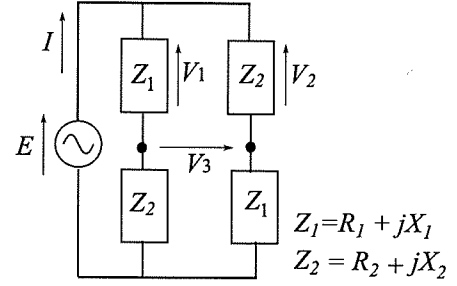


Fig. 1

**[Q2]** In the bridge circuit shown in Fig. 2, let the voltage across the open switch be  $E$ . Answer the following questions.

- (1) Find current through the switch  $I_1$  when the switch is closed.
- (2) Find current  $I_2$  through the switch when the switch is terminated by the resistor  $r$ .

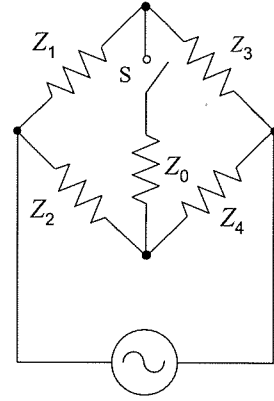


Fig. 2

**[Q3]** In Fig. 3 let the mutual inductance between  $L_1$  and  $L_2$  be  $M$ .

- (1) Find impedance matrix  $z'_{ij}$  between terminal pairs  $A-A'$ ,  $B-B'$ .

$$\begin{bmatrix} V'_1 \\ V'_2 \end{bmatrix} = \begin{bmatrix} z'_{11} & z'_{12} \\ z'_{21} & z'_{22} \end{bmatrix} \begin{bmatrix} I'_1 \\ I'_2 \end{bmatrix}$$

- (2) Find impedance matrix  $z_{ij}$  between terminal pairs 1-1', 2-2'.

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} z_{11} & z_{12} \\ z_{21} & z_{22} \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix}$$

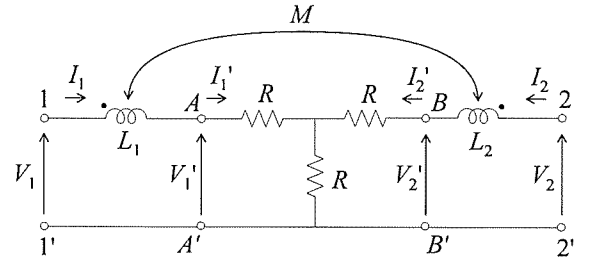


Fig. 3

**[Q4]** In Fig. 4, let switch  $S$  be opened at  $t = 0$  and closed at  $t = 1$ . Find the current waveform  $i(t)$  for  $t > 0$  under the assumption that the circuit is in steady state just before the switch is opened at  $t = 0$ .

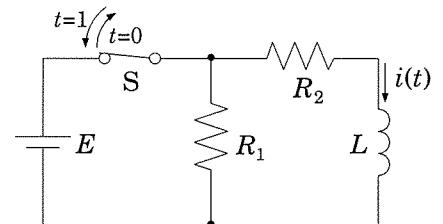


Fig. 4

1. 図 1 に示す回路の伝達関数  $G(s) = V_o(s) / V_i(s)$  を求めよ。また、図 2 の場合について、 $G(s)$  の表式を導き、電圧利得および位相の周波数特性の概形を描け。但し、演算増幅器は理想的であるとする。

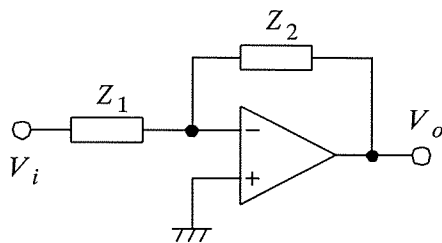


図 1

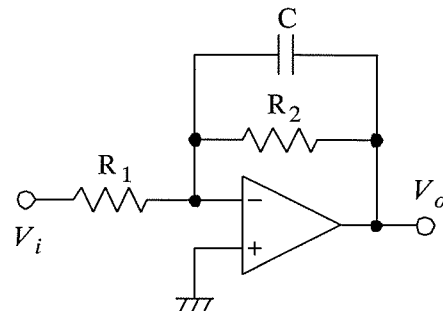


図 2

2. 図 3 に示すクランパに対し、図 4 に示す入力電圧  $V_i$  を与えたときの出力電圧  $V_o$  の波形を図示し、回路の動作を説明せよ。但し、ダイオード  $D$  の等価直列抵抗を  $r$  で表し、それ以外の性質は理想的であるとする。また、条件  $r \ll (T/C) \ll R$  が成り立つとする。

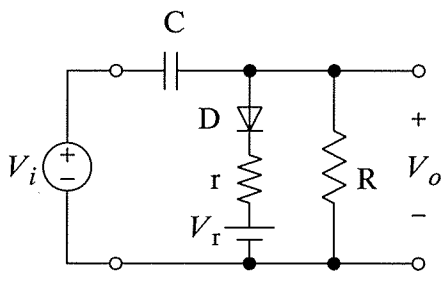


図 3

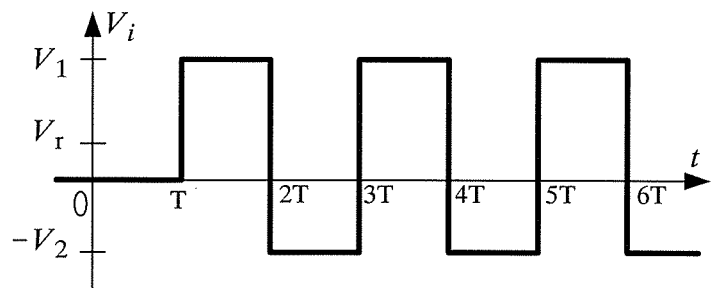


図 4

1. Derive the transfer function  $G(s) = V_o(s) / V_i(s)$  for the circuit shown in Fig. 1. Then, derive  $G(s)$  for the circuit shown in Fig. 2, and sketch the frequency characteristics of the voltage gain and the phase. The operational amplifiers are assumed to be ideal.

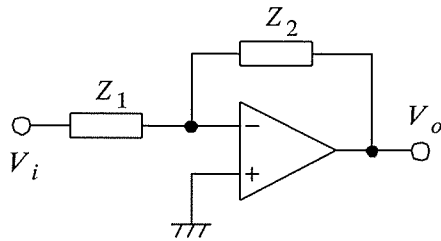


Fig. 1

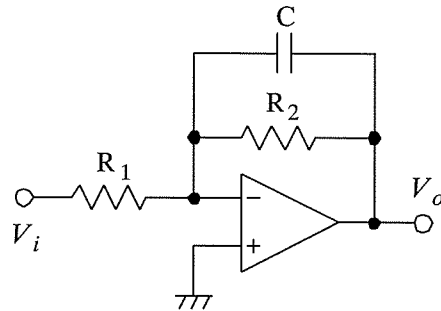


Fig. 2

2. For the clamper shown in Fig. 3, the input voltage  $V_i$  shown in Fig. 4 is applied. Sketch the waveform of the output voltage  $V_o$ , and describe the circuit operation of the clamper. The diode  $D$  is ideal except that it has an equivalent resistance  $r$ . The condition  $r \ll (T/C) \ll R$  holds.

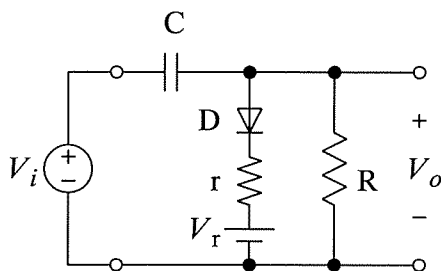


Fig. 3

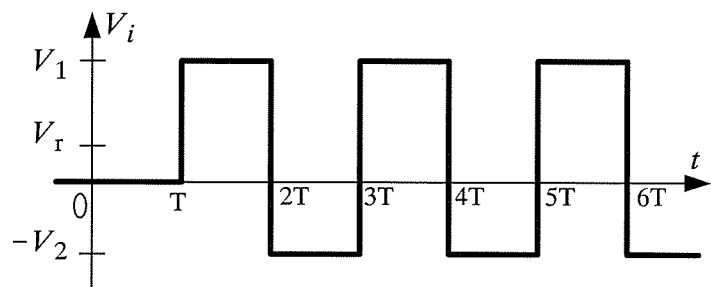


Fig. 4

全 4 問

問題 1

ある 1 次遅れ系に角周波数  $\omega = 1$  の正弦波を入力したところ、十分時間が経過した後の出力は、周波数が入力と同じで振幅が入力の  $1/3$  倍の正弦波となった。また、同じ系に角周波数  $\omega = 0.5$  の正弦波を入力した場合、十分時間が経過した後の出力は、周波数がこの入力と同じで振幅がこの入力の  $\sqrt{3}/3$  倍の正弦波となった。この系の伝達関数を示せ。

問題 2

次のように表される制御対象がある。

$$\dot{y}(t) = 3y(t) + u(t) + d(t)$$

ここで  $y$  は制御対象の出力、 $u$  は入力、 $d$  は計測不可能な外乱である。

1. コントローラを

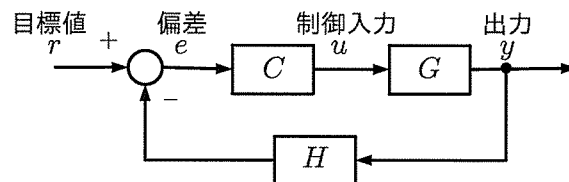
$$u(t) = -Ky(t) + r(t)$$

とする。ここで  $K$  は定数、 $r$  は目標値である。制御系が安定となるための  $K$  の条件を求めよ。

2.  $r$  を単位ステップ関数とする。定常偏差が 0.1 以下となるための  $K$  の条件を求めよ。
3.  $r$  を単位ステップ関数、 $d = 0$  とする。定常偏差が 0 に収束するためにはコントローラをどのように改良すればよいか一例を示せ。ただし、コントローラは線形な要素のみで構成し、コントローラの状態変数の数は必要最小限とせよ。
4.  $d$  を単位ステップ関数、 $r = 0$  とする。定常偏差が 0 に収束するためにはコントローラをどのように改良すればよいか一例を示せ。ただし、コントローラは線形な要素のみで構成し、コントローラの状態変数の数は必要最小限とせよ。

問題 3

図に示すフィードバック制御系がある。ただし、 $C$  はコントローラ、 $G$  は制御対象、 $H$  はセンサーの特性を表す。センサーは  $H = 1$  の特性をもつものを選定したが、実際には較正が不十分であったため、正しい値よりも常に一定値  $a$  だけ大きい値を与えることがわかった。制御を開始して十分時間が経過した後に、このセンサーの測定値のずれによる偏差  $e$  が 0 に収束するようにコントローラ  $C$  を設計することは可能か。可能である場合はどのようにすればよいか。



#### 問題 4

状態方程式・出力方程式で表現される次の二つのシステムがある.

システム 1

$$\dot{x} = -2x + u, \quad y = x$$

システム 2

$$\dot{\mathbf{x}}' = \begin{bmatrix} 1 & 1 \\ 0 & -2 \end{bmatrix} \mathbf{x}' + \begin{bmatrix} 0 \\ 1 \end{bmatrix} u', \quad y' = [0 \ 1] \mathbf{x}'$$

1. 両システムの伝達関数をそれぞれ求めよ.
2. 両システムの伝達関数を比較し, そのような比較結果になる理由を説明せよ.

Questions for Entrance Examination to Master Course, Graduate School of  
Information Science and Electrical Engineering, Kyushu University, 2009  
– Control Engineering –

Four questions in total

### Question 1

A sinusoidal input signal with angular frequency  $\omega = 1$  had been applied to a first order system, and, after a sufficiently long period of time, its output signal was observed to be a sinusoidal signal with the same frequency as the input signal but with an amplitude that is one third of the input amplitude. When a sinusoidal signal with  $\omega = 0.5$  had been fed to the system, the output after a sufficiently long period of time was a sinusoidal signal with the same frequency but with an amplitude which is  $\sqrt{3}/3$  times the input amplitude. Determine the transfer function of the system.

### Question 2

Consider a system expressed as follows:

$$\dot{y}(t) = 3y(t) + u(t) + d(t),$$

where  $y$  denotes an output,  $u$  an input, and  $d$  is an immeasurable disturbance.

1. Consider the following controller for the system:

$$u(t) = -Ky(t) + r(t),$$

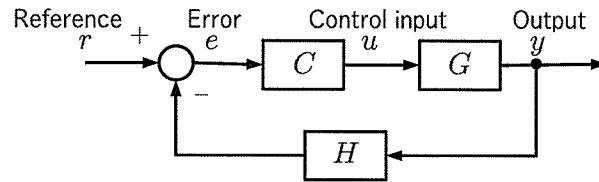
where  $K$  is a real constant and  $r$  is a target variable. Show conditions on  $K$  so that it stabilizes the closed loop system.

2. Assume that  $r$  is a unit step function. Show conditions on  $K$  so that steady state error is equal to or less than 0.1.
3. Assume that  $r$  is a unit step function and that  $d = 0$ . Improve the controller so that the steady state error converges to 0. The controller should be composed of only linear elements and dimension of state vector of the controller should be minimum.
4. Assume that  $d$  is a unit step function and that  $r = 0$ . Improve the controller so that the steady state error converges to 0. The controller should be composed of only linear elements and dimension of state vector of the controller should be minimum.

### Question 3

Consider a feedback control system shown in the figure, where  $C$  is a controller,  $G$  is a plant to be controlled, and  $H$  represents a sensor. The sensor has been chosen so that  $H = 1$ , but it is not well calibrated and always gives a reading higher than the actual value by a constant  $a$ . Is it possible to

design a controller so that the error  $e$  caused by this sensor offset converges to zero when a sufficiently long time has passed after the start of control? If possible, describe how you can do that.



#### Question 4

Consider two systems represented by the following state and output equations:

System 1

$$\dot{x} = -2x + u, \quad y = x,$$

System 2

$$\dot{\mathbf{x}'} = \begin{bmatrix} 1 & 1 \\ 0 & -2 \end{bmatrix} \mathbf{x}' + \begin{bmatrix} 0 \\ 1 \end{bmatrix} u', \quad y' = [0 \ 1] \mathbf{x}'.$$

1. Find a transfer function of each of the two systems.
2. Compare the transfer functions of both systems, and explain the comparison results.



## 専門科目 II (Special subjects II)

---

解答上の注意 (Instructions):

- 1 問題用紙は、『始め』の合図があるまで開いてはならない。  
Do not open this cover sheet until the start of examination is announced.
- 2 問題用紙は表紙を含め **21** 枚, 解答用紙は **4** 枚である。  
You are given **21** problem sheets including this cover sheet, and **4** answer sheets.
- 3 以下の3分野から1分野を選び解答すること。  
Select 1 out of the following 3 fields and answer the problems.

1	電磁気学	Electromagnetism
2	半導体デバイス	Semiconductor Devices
3	計算機工学	Computer Engineering

- 4 解答用紙の全部に, 志望する専攻・コース名, 選択分野名, 受験番号および氏名を記入すること。  
Fill in the designated blanks at the top of each answer sheet with the department and course name, selected field name, your examinee number and your name.
- 5 解答は解答用紙に記入すること。大問一つ当たり, 一枚の解答用紙を用いよ。スペースが足りない場合は裏面を用いても良いが, その場合は, 裏面に解答があることを明記すること。  
Your answers should be written on the answer sheets. Use one sheet for each question. You may continue to write your answer on the back of the answer sheets if you need more space. In such a case, please indicate this clearly.

問 1 図 1 のように、半径  $a$  の導体球 I と内半径  $b$  および外半径  $c$  の導体球殻 II が同心状に配置されている。導体の外部は真空中で誘電率は  $\epsilon_0$  である。次の問いに答えよ。

- (1) 導体球 I に  $Q_1$ 、導体球殻 II に  $Q_2$  の電荷を与えたとき、この導体系に蓄えられている静電エネルギーを求めよ。また、導体球殻の内側表面に単位面積あたり働く力の大きさを求めよ。
- (2) 次に、導体球 I を接地した。接地後に導体系に蓄えられている静電エネルギーを求めよ。
- (3) 上記 (1) と (2) の静電エネルギーの差は何故生じたか説明せよ。

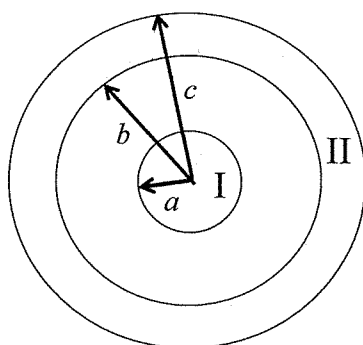


図 1

問 2 次の各問に答えよ。真空中の誘電率は  $\epsilon_0 = 8.9 \times 10^{-12} \text{ F/m}$  とする。

- (1) 比誘電率が 10 の誘電体が  $2 \text{ kV/m}$  の電界中に置かれている。この誘電体の分極の強さ、分極率、電束密度を求めよ。
- (2) 図 2(a) に示すように電極板間の間隔が  $10 \text{ mm}$  でその面積が十分広い平行板空気コンデンサがある。次に、図 2(b) に示すように電極板の間隔を  $12 \text{ mm}$  に増し、電極板間に厚さ  $8 \text{ mm}$  の誘電体を挿入したところ静電容量は 2 倍になった。この誘電体の比誘電率を求めよ。ただし、端効果は無視する。



図 2(a)

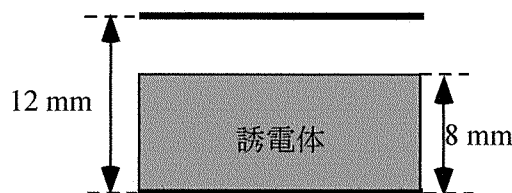


図 2(b)

- (3) 比誘電率が 10 の誘電体を用いて静電容量  $10 \text{ pF}$ 、 $5 \text{ kV}$  まで電圧をかけられる平行平板コンデンサを作りたい。この誘電体中の電界を  $1 \text{ kV/mm}$  とする。極板面積を求めよ。ただし、端効果は無視する。

問3 図3に示すように、単位長さ当たりの抵抗が $R$ である半径 $a$ の円柱導体に直流電流 $I$ が一様に流れている。ただし、すべての領域で透磁率は $\mu$ とする。以下の問いに答えよ。

- (1) 円柱導体の中心軸からの距離を $r$ とした時、導体内外の磁界の大きさ $H$ を $r$ の関数として求めよ。
- (2) 導体内部に蓄えられる単位長さ当たりの磁気エネルギー $U_m$ を求めよ。
- (3) 導体内の電界の大きさ $E$ を求めよ。
- (4) 導体の表面におけるポインティングベクトル $\mathbf{S}$ の大きさと向きを求めよ。
- (5) 導体表面から導体内部に供給されている単位長さ当たりの電力 $P$ をポインティングベクトルを用いて求めよ。

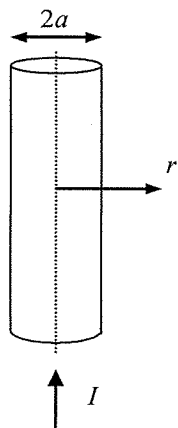


図 3

[1] A spherical conductor I with a radius of  $a$  and a spherical shell conductor II with an inner radius of  $b$  and an outer radius of  $c$  are arranged concentrically in vacuum, as shown in Fig. 1. The permittivity of vacuum is  $\epsilon_0$ . Answer the following questions.

- (1) The conductors I and II are charged with electric charges of  $Q_1$  and  $Q_2$ , respectively. Give the electrostatic energy of the system and give the electrostatic force per unit area acting on the inner surface of the conductor II.
- (2) Then, the conductor I is earthed. Give the electrostatic energy of the system.
- (3) Explain the reason for the difference between the electrostatic energy in the previous question of (1) and that of (2).

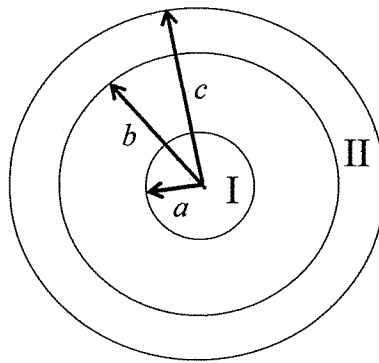


Fig. 1

[2] Answer the following questions. The permittivity in a vacuum is  $\epsilon_0 = 8.9 \times 10^{-12}$  F/m.

- (1) The dielectric material with a dielectric constant 10 is put into the electric field of 2 kV/m. Give the strength of the polarization of this dielectrics, the polarizability and the electric flux density.
- (2) As shown in Fig.2(a), there is a parallel-plate air capacitor whose electrode plates are at the gap of 10 mm. Then, as shown in Fig2(b), when the gap was increased to 12 mm and a dielectric material 8 mm thick was inserted in this gap, the electrostatic capacity of this capacitor becomes doubled. Give the dielectric constant of this dielectric material. The edge effect can be neglected.

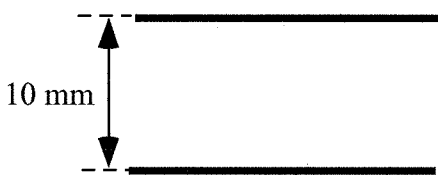


Fig. 2(a)

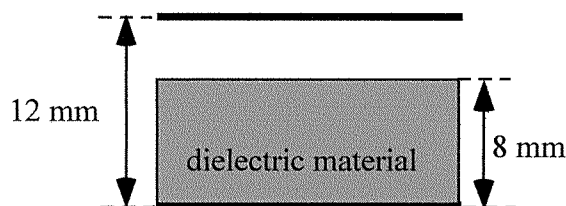


Fig.2(b)

- (3) There is a dielectric material with a dielectric constant 10. When the electric field in this dielectric is 1 kV/mm, in order to design a capacitor of which electric capacity is 10 pF and of which maximum applied voltage is 5 kV, calculate how large area of the electrode plate should be made. The edge effect can be neglected.

[3] As shown in Fig. 3, there is a cylindrical conductor with a resistance per unit length of  $R$ , and direct current  $I$  flows uniformly in the conductor. Here, the permeability is  $\mu$  in all space.

- (1) Give the magnetic field strength  $H$  inside and outside the conductor, as a function of distance  $r$  from the center of the conductor.
- (2) Give the magnetic energy  $U_m$  that is stored inside the conductor per unit length.
- (3) Give the electric field strength  $E$  inside the conductor.
- (4) Give the direction and the magnitude of the Poynting vector  $\mathbf{S}$  at the surface of the conductor.
- (5) Power  $P$  is transmitted into the conductor from the surface of the conductor. Calculate the power  $P$  using the Poynting vector  $\mathbf{S}$ .

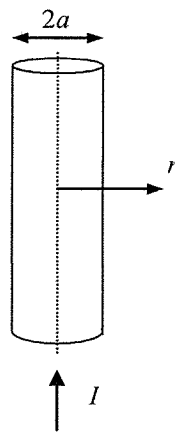


Fig. 3

# 平成 21 年度・修士課程入学試験・半導体デバイス問題

注意 1：電磁気、半導体デバイス、計算機工学のいずれか 1 科目しか解答できません。

注意 2：答えは、氏名と共に別紙解答用紙に記入のこと。

## 問題 1 (25 点)

シリコン(Si)の中をドリフト移動するキャリア(電子、正孔)に関して、下記の設問に答えよ。

- (1) Si に不純物を添加した試料群(a) (b) (c) (d) (e)の抵抗率、キャリア密度、移動度を室温(300K)で測定した。その結果を下表に示す。ブランク①②に入る数値を示せ。尚、電気素量の値は  $1.6 \times 10^{-19} \text{ C}$  とする。

	試料(a)	試料(b)	試料(c)	試料(d)	試料(e)
抵抗率 ( $\Omega\text{m}$ )	①	$1.6 \times 10^{-3}$	$2.1 \times 10^{-3}$	$3.1 \times 10^{-3}$	$4.2 \times 10^{-3}$
キャリア密度 ( $\text{m}^{-3}$ )	$5 \times 10^{23}$	$5 \times 10^{22}$	$5 \times 10^{22}$	$5 \times 10^{22}$	$5 \times 10^{22}$
移動度 ( $\text{m}^2/\text{Vs}$ )	0.04	0.08	②	0.04	0.03
リン(P)密度 ( $\text{m}^{-3}$ )	$5.5 \times 10^{23}$	$6 \times 10^{22}$	$8 \times 10^{22}$	$1 \times 10^{22}$	⑤
ボロン(B)密度 ( $\text{m}^{-3}$ )	$5 \times 10^{22}$	③	$3 \times 10^{22}$	④	$8 \times 10^{22}$

- (2) 試料群(a) (b) (c) (d) (e)に含まれる不純物を測定した処、全ての試料から V 族不純物であるリン(P)及びIII族不純物であるボロン(B)の両者が検出された。その結果を上表に示す。試料群(a) (b) (c)では P 密度が B 密度よりも高く、試料群(d) (e)では B 密度が P 密度よりも高かった。ブランク③④⑤に入る数値を示せ。
- (3) 室温に於いては、試料(b)の移動度は試料(c)の移動度よりも高かった。しかし、測定温度を高めて行くと、両者の移動度はほぼ同じ値となった。その理由を簡単に述べよ。
- (4) 室温に於いては、試料(b)の移動度は試料(d)の移動度よりも高かった。この時、縦軸(Y)をエネルギー、横軸(X)を波数で考えたエネルギー・バンドに於いて、伝導帯の底及び価電子帯の頂の曲率はいずれの方が鋭いか？理由と共に述べよ。
- (5) 試料(a) (b)においてキャリア密度はどのような温度変化を示すか？キャリア密度の対数表示を縦(Y)軸、絶対温度  $T$  の逆数を横(X)軸に取り、試料(a) (b)のキャリア密度の温度変化を模式的に示せ。

## 問題 2 (20 点)

p 型シリコン(Si) (多数キャリア密度:  $N_A$ ) と n 型 Si (多数キャリア密度:  $N_D$ ) からなる pn 接合に関して、下記の設問に答えよ。但し、真性キャリア密度は  $n_i$  とする。

- (1) 平衡状態(バイアス電圧  $V=0$ )のバンド図を描け。バンド図には、価電子帯の頂  $E_V$ 、伝導帯の底  $E_C$ 、フェルミ・エネルギーの位置  $E_F$ 、pn 接合の拡散電位  $V_d$  を記載する事。更に、p 型領域及び n 型領域の空乏層端の位置  $x_p$ 、 $x_n$  を図示せよ。但し、電気素量を  $q$  とし、pn 接合界面の位置を  $x=0$  とせよ。

- (2) p 型半導体中の電子密度  $n_p$  および n 型半導体中の電子密度  $n_n$  は、次式で与えられる。

$$n_p = N_C \exp\left(\frac{-(E_{Cp} - E_{Fp})}{kT}\right), \quad n_n = N_C \exp\left(\frac{-(E_{Cn} - E_{Fn})}{kT}\right)$$

ここで、 $E_{Cp}$ 、 $E_{Cn}$  は p 型および n 型領域の伝導帯の底、 $E_{Fp}$ 、 $E_{Fn}$  は p 型および n 型領域のフェルミ・エネルギーの位置、 $k$  はボルツマン定数、 $T$  は絶対温度である。これを用いて、拡散電位  $V_d$  を導出し、 $N_A$ 、 $N_D$ 、 $n_i$ 、 $k$ 、 $T$ 、 $q$  を用いて表せ。

- (3) pn 接合に逆方向バイアス電圧  $V_R$  を印加したとき、p 型領域の空乏層端の位置  $x_p$  は次式で与えられる。ここで  $\epsilon_s$  はシリコンの誘電率である。

$$x_p = \sqrt{\frac{2\epsilon_s N_D (V_d + V_R)}{q N_A (N_A + N_D)}}$$

これを用いて、空乏層の幅  $d=x_p+x_n$  が次式で与えられる事を証明せよ。

$$d = \sqrt{\frac{2\epsilon_s (N_A + N_D) (V_d + V_R)}{q N_A N_D}}$$

- (4) 空乏層容量  $C$  を逆方向バイアス電圧  $V_R$  の関数として測定した実験データを解析する事により、拡散電位  $V_d$  が求められる。 $V_d$  を求める方法を記述せよ。

### 問題 3 (25 点)

エミッタ (E)、ベース (B)、コレクタ (C) からなる npn バイポーラ接合トランジスタに関して、下記の設問に答えよ。

- (1) npn バイポーラ接合トランジスタの断面構造を模式的に描き、その中に、E、B、C を明示せよ。更に、ベース接地回路として用いる時のベース・エミッタ間に印加するエミッタ電圧  $V_E$ 、ベース・コレクタ間に印加するコレクタ電圧  $V_C$  を極性に注意し、直流電圧源の回路記号を用いて図中に記入せよ。
- (2) 活性状態におけるバンド図を描け。バンド図には、価電子帯の頂  $E_V$ 、伝導帯の底  $E_C$ 、フェルミ・エネルギーの位置  $E_F$ 、pn 接合の拡散電位  $V_d$  及び印加バイアスの大きさ (エミッタ電圧  $V_E$  及びコレクタ電圧  $V_C$ ) を記載すること。但し、電気素量を  $q$  とする。
- (3) ベース・エミッタ間の pn 接合にエミッタ電圧  $V_E$  を印加した。この時、ベース側の空乏層端に注入される電子の密度  $n_p$ 、エミッタ側の空乏層端に注入される正孔の密度  $p_n$  は次式で与えられる。

$$n_p = \frac{n_i^2}{N_B} \left( \exp\left(\frac{qV_E}{kT}\right) - 1 \right) \quad \text{①}, \quad p_n = \frac{n_i^2}{N_E} \left( \exp\left(\frac{qV_E}{kT}\right) - 1 \right) \quad \text{②}$$

ここで、 $N_B$  はベースの正孔密度、 $N_E$  はエミッタの電子密度、 $n_i$  は真性キャリア密度、 $k$  はボルツマン定数、 $T$  は絶対温度である。式①を証明せよ。

- (4) 上記の設問 (3) に示す式①、②を参考として、バイポーラ接合トランジスタのベース接地電流増幅率  $\alpha$  を大きくするには、エミッタの電子密度 ( $N_E$ ) をベースの正孔密度 ( $N_B$ ) より大きくする必要がある理由を説明せよ。但し、 $\alpha$  はコレクタ電流  $I_C$  とエミッタ電流  $I_E$  の比 ( $I_C/I_E$ ) である。なお、ベース幅は極めて小さく、ベースにおけるキャリア再結合は無視できるものとする。
- (5) 通常、ベース接地電流増幅率  $\alpha$  は、0.99 のように、1.0 に極めて近いが 1.0 より小さい値をとる。エミッタ接地回路の電流増幅率  $\beta$  を  $\alpha$  を用いて表すと共に、 $\alpha$  が 0.99 の時の  $\beta$  の値を求めよ。



## 問題 4 (30 点)

チャネル長(ゲート長)が  $L$ 、チャネル幅(ゲート幅)が  $W$ 、ゲート酸化膜厚さが  $t_{ox}$ 、ゲート酸化膜の誘電率が  $\epsilon_{ox}$  の n チャネル MOSFET (MOS 型電界効果トランジスタ) をシリコン(Si)基板上に形成した。ソース・ゲート間に正のゲート電圧  $V_{GS}$  を印加し、ソース・ドレイン間に正のドレイン電圧  $V_{DS}$  を加えると電子が誘起されチャネル内をソースからドレインへと流れる。このような n チャネル MOSFET に関して下記の設問に答えよ。なお、ソースからドレイン方向の位置  $x$  に関してはソース端を  $x=0$ 、ドレイン端を  $x=L$  とせよ。

- (1) MOSFET のしきい値電圧を  $V_{th}$ 、チャネルの  $x$  点における電位を  $V(x)$  とした時、チャネルに誘起される電子の電荷密度  $Q_n(x)$  を式で示せ。
- (2)  $V_{DS}=0$  及び  $V_{GS}=5.2V$  の時に、ゲート酸化膜直下に誘起される電荷密度を計算せよ。ここでゲート酸化膜の誘電率  $\epsilon_{ox}$  を  $3.5 \times 10^{-11} \text{F/m}$ 、ゲート酸化膜厚さ  $t_{ox}$  を  $35 \text{nm}$  とする。尚、この計算に於いては  $V_{th}=0.2V$  と仮定せよ。
- (3) チャネル内の電子の移動度を  $\mu$  とした時、ドレイン電流  $I_D$  が

$$I_D = \frac{W}{L} \cdot \mu \cdot \frac{\epsilon_{ox}}{t_{ox}} \left[ (V_{GS} - V_{th}) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

として書き表される事を示せ。但し、ソース、ドレイン間でチャネルは均一に形成され、移動度  $\mu$  はチャネル内で一定の値を持つものとする。

- (4) 問題(3)で求めたドレイン電流  $I_D$  はドレイン電圧  $V_{DS}$  の二次関数である。従ってある  $V_{DS}$  で  $I_D$  は最大値を持つ。しかし、実際の MOSFET では  $I_D$  は最大値で飽和する。その理由を示すと共に、その飽和値を与える式を導け。
- (5) 上記の n チャネル MOSFET において、ゲート長  $L$  が  $1 \mu\text{m}$ 、ゲート幅  $W$  が  $8 \mu\text{m}$ 、ゲート酸化膜厚さ  $t_{ox}$  が  $35 \text{nm}$ 、チャネル内のキャリア移動度  $\mu$  が  $0.10 \text{m}^2/\text{Vs}$ 、しきい値電圧  $V_{th}$  が  $0.2V$  であったとする。ゲート電圧  $V_{GS}$  に  $5.2V$ 、ドレイン電圧  $V_{DS}$  に  $15V$  の電圧を印加したときのドレイン電流  $I_D$  の値を計算せよ。尚、ゲート酸化膜の誘電率  $\epsilon_{ox}$  は  $3.5 \times 10^{-11} \text{F/m}$  とする。
- (6) MOSFET のしきい値電圧を  $V_{th}$  を + 方向にシフトしたいとする。チャネル領域に添加する不純物としては、リン(P)あるいはボロン(B)のいずれが適当か? 理由とともに答えよ。

## 2009 Entrance Examination: Semiconductor Device

### 1. (25 points)

Answer the following questions concerning the transport properties of carriers (free electrons and holes) in silicon (Si).

- (1) Resistivity, carrier concentration, and mobility of Si samples (a)-(e) doped with impurities were measured at room temperature (300K). The results are shown in the following table. Answer the values to be filled in the blank spaces ① and ②. Assume that the elementary charge is  $1.6 \times 10^{-19}$  C.

	sample (a)	sample (b)	sample (c)	sample (d)	sample (e)
<b>resistivity (<math>\Omega \text{ m}</math>)</b>	①	$1.6 \times 10^{-3}$	$2.1 \times 10^{-3}$	$3.1 \times 10^{-3}$	$4.2 \times 10^{-3}$
<b>carrier concentration (<math>\text{m}^{-3}</math>)</b>	$5 \times 10^{23}$	$5 \times 10^{22}$	$5 \times 10^{22}$	$5 \times 10^{22}$	$5 \times 10^{22}$
<b>mobility (<math>\text{m}^2/\text{Vs}</math>)</b>	0.04	0.08	②	0.04	0.03
<b>P concentration (<math>\text{m}^{-3}</math>)</b>	$5.5 \times 10^{23}$	$6 \times 10^{22}$	$8 \times 10^{22}$	$1 \times 10^{22}$	⑤
<b>B concentration (<math>\text{m}^{-3}</math>)</b>	$5 \times 10^{22}$	③	$3 \times 10^{22}$	④	$8 \times 10^{22}$

- (2) From analysis of the impurities, it was found that both of the group-V impurity of phosphorus (P) and the group-III impurity boron (B) atoms were simultaneously included in all samples (a)-(e). The results of the analysis are shown in the table above. The P concentrations were higher than the B concentrations in the samples (a), (b), and (c); while the B concentrations were higher than the P concentrations in the samples (d) and (e). Answer the values to be filled in the blank spaces ③, ④, and ⑤.
- (3) The mobility at room temperature in the sample (b) was higher than that in the sample (c). However, the mobility in both samples approached to the same value by increasing the temperature. Answer the reason.
- (4) The mobility at room temperature in the sample (b) was higher than that in the sample (d). Which had the sharper curvature, the bottom of the conduction band or the top of the valence band? In this question, consider the energy band structure, where the y-axis is the energy and the x-axis is the wave number. Answer with the reason.
- (5) How is the temperature dependence of the carrier concentrations in the samples (a) and (b)? Sketch the temperature dependence of the carrier concentrations  $n$ , taking  $\log(n)$  as the y-axis and the inverse of the absolute temperature  $T$  as the x-axis.

2. (20 points)

Answer the following questions concerning a pn junction diode, composed of p-type (concentration of majority carriers:  $N_A$ ) and n-type Si (concentration of majority carriers:  $N_D$ ). The intrinsic carrier concentration is represented as  $n_i$ .

- (1) Sketch the band diagrams for the diode under the equilibrium condition (applied voltage  $V=0$ ). The energy positions of the top of the valence band ( $E_V$ ), the bottom of the conduction band ( $E_C$ ), the Fermi level ( $E_F$ ), and the built-in potential ( $V_d$ ) should be given in the drawing. The elementary charge is represented as  $q$ . Moreover, show the edge positions ( $x_p$  and  $x_n$ ) of the depletion region in p-type and n-type semiconductors, respectively. Assume that  $x=0$  at the pn junction interface.
- (2) The electron concentration in a p-type semiconductor ( $n_p$ ) and the electron concentration in an n-type semiconductor ( $n_n$ ) are given by the following equations.

$$n_p = N_C \exp\left(\frac{-(E_{Cp} - E_{Fp})}{kT}\right), \quad n_n = N_C \exp\left(\frac{-(E_{Cn} - E_{Fn})}{kT}\right),$$

where  $E_{Cp}$  and  $E_{Cn}$  are the bottoms of conduction bands in the p-type and n-type semiconductors,  $E_{Fp}$  and  $E_{Fn}$  are the Fermi levels in the p-type and n-type semiconductors,  $k$  is the Boltzmann constant, and  $T$  is the absolute temperature. Derive an equation for the built-in potential ( $V_d$ ) using the equations above, and express  $V_d$  with  $N_A$ ,  $N_D$ ,  $n_i$ ,  $k$ ,  $T$ , and  $q$ .

- (3) With applying the reverse bias ( $V_R$ ), the edge position ( $x_p$ ) of the depletion region in the p-type Si is given by the following equations.

$$x_p = \sqrt{\frac{2\epsilon_s N_D (V_d + V_R)}{q N_A (N_A + N_D)}},$$

where  $\epsilon_s$  is the dielectric constant of the semiconductor. By using this equation, show that the width of the depletion region  $d=x_p+x_n$  is given by the following equation.

$$d = \sqrt{\frac{2\epsilon_s (N_A + N_D) (V_d + V_R)}{q N_A N_D}}$$

- (4) Explain a technique to obtain the value of  $V_d$  by analyzing experimental data of the depletion capacitance  $C$  as a function of the reverse bias  $V_R$ .

3. (25 points)

Answer the following questions about an npn bipolar junction transistor (BJT) consisting of the emitter (E), base (B), and collector regions (C).

- (1) Draw the cross section of the npn BJT schematically. The E, B, and C should be given in the drawing. In addition, the polarity of the bias voltage between base and emitter ( $V_E$ ) and that between base and collector ( $V_C$ ) in the common-base circuit should be shown in the drawing by using the circuit symbols of DC (direct current) voltage sources.
- (2) Sketch a band diagram of the BJT under the normal active condition. The energy positions of the top of the valence band ( $E_V$ ), the bottom of the conduction band ( $E_C$ ), the Fermi level ( $E_F$ ), the built-in potential of the  $pn$  junction ( $V_d$ ), and the applied bias ( $V_E$  and  $V_C$ ) should be given in the drawing. The elementary charge is represented as  $q$ .
- (3) With applying the bias voltage between base and emitter ( $V_E$ ), the concentration of electrons ( $n_p$ ) injected into the edge of the depletion region at the base region and the concentration of holes ( $p_n$ ) injected into the edge of the depletion region at the emitter region are given by the following equations.

$$n_p = \frac{n_i^2}{N_B} \left( \exp\left(\frac{qV_E}{kT}\right) - 1 \right) \quad \textcircled{1}, \quad p_n = \frac{n_i^2}{N_E} \left( \exp\left(\frac{qV_E}{kT}\right) - 1 \right) \quad \textcircled{2},$$

where  $N_B$  and  $N_E$  are the hole concentration in the base region and the electron concentration in the emitter region, respectively,  $n_i$  is the intrinsic carrier concentration,  $k$  is the Boltzmann constant, and  $T$  is the absolute temperature. Explain how to derive the equation  $\textcircled{1}$ .

- (4) Explain the reason why the electron concentration in the emitter region ( $N_E$ ) should be larger than the hole concentration in the base region ( $N_B$ ) in order to increase the common base current gain  $\alpha$  of the BJT, based on Eqs.  $\textcircled{1}$  and  $\textcircled{2}$  given above. The common base current gain  $\alpha$  is defined as the ratio of the collector current  $I_C$  to the emitter current  $I_E$ , i.e.,  $I_C/I_E$ . Assume that carrier recombination is negligible in the base region, because the width of the base region is very narrow.
- (5) The value of the common base current gain  $\alpha$  is very near to 1.0 but less than 1.0, i.e., a typical value of  $\alpha$  is 0.99. Represent the emitter current gain  $\beta$  using the common base current gain  $\alpha$ . In addition, calculate the value of  $\beta$  for  $\alpha=0.99$ .

4. (30 points)

Answer the following questions concerning n-channel Metal-Oxide-Semiconductor Field Effect Transistor (n-MOSFET) fabricated on a Si substrate. The gate length is  $L$ , the gate width is  $W$ , the thickness of the gate oxide is  $t_{ox}$ , and the dielectric constant of the gate oxide is  $\epsilon_{ox}$ . By applying positive bias voltages between source and gate ( $V_{GS}$ ) and between source and drain ( $V_{DS}$ ), free electrons are induced to form a channel, and free electrons flow from source to drain. The  $x$ -direction is from the source toward the drain, and  $x=0$  and  $L$  at the edges of source and drain, respectively.

- (1) Formulate the charge density of the channel  $Q_n(x)$  at the position  $x$ , using the threshold voltage  $V_{th}$  of the MOSFET, and the potential  $V(x)$  of the semiconductor surface at position  $x$ .
- (2) Calculate the charge density induced under the gate oxide for  $V_{DS}=0$  and  $V_{GS}=5.2V$ . Assume that the dielectric constant of the gate oxide  $\epsilon_{ox}$  is  $3.5 \times 10^{-11} F/m$ , the thickness of the gate oxide  $t_{ox}$  is 35nm, and the threshold voltage  $V_{th}$  is 0.2V.
- (3) Derive the following equation for the drain current ( $I_D$ ):

$$I_D = \frac{W}{L} \mu C_{ox} \left[ (V_G - V_{th}) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

where  $\mu$  is the electron mobility in the channel region. Assume that the channel is uniformly formed between source and drain, and  $\mu$  is constant in the channel region.

- (4) The equation derived in the section (3) is a quadratic function of  $V_{DS}$ . Thus, it is suggested that the drain current  $I_D$  shows a maximum at a certain value of  $V_{DS}$ . However,  $I_D$  saturates in a real MOSFET. Explain the reason for the saturation, and derive the equation of the saturated  $I_D$ .
- (5) Calculate the drain current  $I_D$  of the MOSFET for  $V_{GS}=5.2V$  and  $V_{DS}=15V$ . Assume that the gate length  $L$  is  $1\mu m$ , the gate width  $W$  is  $8\mu m$ , the thickness of the gate oxide  $t_{ox}$  is 35nm, the dielectric constant of the gate oxide  $\epsilon_{ox}$  is  $3.5 \times 10^{-11} F/m$ , electron mobility  $\mu$  is  $0.10 m^2/Vs$ , and the threshold voltage  $V_{th}=0.2V$ .
- (6) Which is suitable impurities, phosphorus (P) or boron (B), to be doped into the channel region of MOSFET in order to shift the threshold voltage  $V_{th}$  to more positive? Answer with the reason.

# 計算機工学 (Computer engineering)

(8枚中の1)

5問のうちから3問を選び解答すること。選んだ問題毎に解答用紙を別にすること。  
Select 3 out of the 5 problems and answer. Use a separate answer sheet for each problem.

以下の5つの問題[A]~[E]のうち、3問を選択して解答せよ。ただし、各問は別用紙でそれぞれ解答し、一枚の解答用紙に複数の問題の答えを書かないこと。

[A] 以下の問に答えよ。

(1) 以下のブール論理式の等式が成り立つことを証明せよ。

(i)  $\overline{abc + \bar{a}de} = a(\bar{b} + \bar{c}) + \bar{a}(\bar{d} + \bar{e})$

(ii)  $a(\bar{b} + \bar{c}) + b(\bar{c} + \bar{a}) + c(\bar{a} + \bar{b}) = (a + b + c)(\bar{a} + \bar{b} + \bar{c})$

(2) 1ビット入力、1ビット出力の有限状態機械  $M$  の入出力応答が以下の様に表される時、 $M$  の状態数最小の状態遷移表を示せ。ただし、 $I(t)$ ,  $O(t)$  はそれぞれ時刻  $t$  における入力と出力の値とする。また、 $\bar{a}$  は  $a$  の論理否定を表すものとし、 $a \oplus b$  は  $a$  と  $b$  の排他的論理和 (Exclusive-OR) を表すものとする。

- $O(0) = \overline{I(0)}$

- $O(1) = I(1) \oplus I(0)$

- $O(t) = I(t) \oplus I(t-2)$  ただし、 $t \geq 2$

[B] マイクロプロセッサに搭載されるキャッシュ・メモリについて考える。ブロックサイズは4バイト(1語)、アドレス長は6ビットとする。ここで、以下に示すバイトアドレス(2進表現)に対して、1から8の順番でキャッシュ・アクセスが発生したとする。

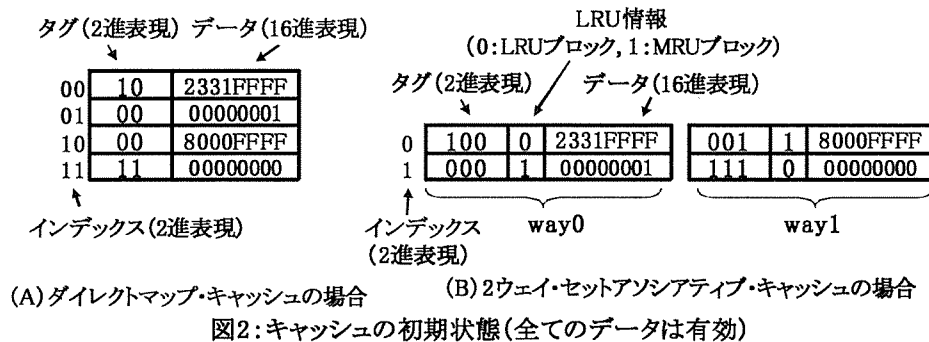
1:100000, 2:111100, 3:110000, 4:000100, 5:100000, 6:001100, 7:111100, 8:001100

# 計算機工学 (Computer engineering)

(8枚中の2)

5問のうちから3問を選び解答すること。選んだ問題毎に解答用紙を別にすること。  
Select 3 out of the 5 problems and answer. Use a separate answer sheet for each problem.

- (1) 初期状態が図2(A)であるダイレクトマップ方式の場合のキャッシュヒット率を求めよ。
- (2) 初期状態が図2(B)である2ウェイセットアソシアティブ方式の場合のキャッシュヒット率を求めよ。ただし、キャッシュ・ブロックの置換はLRU(Least Recently Used)法を前提とする。



**C** 整数キーの集合  $K = \{4, 7, 11, 23, 41, 71\}$  を格納するハッシュ表を考える。

- (1) ハッシュ関数を  $h(x) = x \bmod 7$  とする。  $K$  の要素を小さい順に挿入した後のハッシュ表を書け。衝突はチェイン法を用いて解消し、新しい要素はリストの先頭に挿入するものとする。
- (2) ハッシュ関数  $h'(x) = x \bmod m$  を用いて、  $K$  に対して衝突が発生しないようにしたい。そのような  $m$  のうちで最小のものを求めよ。
- (3) 一般に、整数キーの集合を格納するハッシュ関数を設計する際に、ハッシュ関数  $h''(x) = x \bmod m$  の  $m$  を2のべきとなる数に選んだ場合に予想される問題点を述べよ。

## 計算機工学 (Computer engineering)

(8枚中の3)

5問のうちから3問を選び解答すること。選んだ問題毎に解答用紙を別にすること。  
Select 3 out of the 5 problems and answer. Use a separate answer sheet for each problem.

**D** 最小全域木問題を解くアルゴリズムの概略を説明せよ。

**E** 以下の優先度付きのプロセス・スケジューリングについて末尾の間(1)~(5)に答えよ。最高の優先度を3、最低を0とする4つのレベルを持ち、各レベルに一つ、計4つのキューがある。Ready状態のプロセスは優先度レベルに応じたキューにFIFO方式で格納される。開始後のスケジューリングは、プロセスがRun状態からReady状態かWait状態へ遷移する時、またはプロセス終了時に行われる。プリエンプションは行われない。タイムスライス間隔は0.5に設定されており、Run状態のまま時間が0.5経過したプロセスは強制的にReady状態にされる。スケジューリング開始時刻である時刻0において、優先度3のプロセスA, B, 優先度2のプロセスC, 優先度1のプロセスD, E, 優先度0のプロセスFが全てReady状態にあり、キューには以下の順に並んでいるとする：優先度3ではA, B, 優先度1ではD, E。各プロセスは、以下の処理を左から右に指定時間行うものとし、プロセス切替えのオーバーヘッドは0とする。

A CPU処理 0.1 / IO待ち 0.5 / CPU処理 0.1 / IO待ち 0.5 / CPU処理 0.1 / 終了。

B CPU処理 0.1 / IO待ち 0.8 / CPU処理 0.1 / 終了。

C CPU処理 0.3 / IO待ち 0.3 / CPU処理 0.3 / IO待ち 0.3 / CPU処理 0.3 / 終了。

D CPU処理 0.6 / IO待ち 0.2 / CPU処理 0.8 / IO待ち 0.3 / CPU処理 1.0 / 終了。

E CPU処理 0.4 / IO待ち 0.4 / CPU処理 0.4 / IO待ち 0.4 / CPU処理 0.4 / 終了。

F CPU処理 1.2 / 終了。



# 計算機工学 (Computer engineering)

(8枚中の4)

5問のうちから3問を選び解答すること。選んだ問題毎に解答用紙を別にすること。  
Select 3 out of the 5 problems and answer. Use a separate answer sheet for each problem.

- (1) 時刻1.95の各プロセスの状態を答えよ。すでに終了済の場合は、終了とせよ。
- (2) タイムスライス機能が一回目に働く時刻と、その時の切り替え前と切り替え後のプロセスを答えよ。
- (3) プロセスFが二度目にRun状態になる時刻を答えよ。
- (4) 各プロセスの終了時刻を求めよ。
- (5) プリエンプションがある場合の、時刻0.65での各プロセスの状態を答えよ。

# 計算機工学 (Computer engineering)

(8 枚中の 5)

5 問のうちから 3 問を選び解答すること。選んだ問題毎に解答用紙を別にすること。  
Select 3 out of the 5 problems and answer. Use a separate answer sheet for each problem.

Select 3 of the following problems [A]~[E] and answer them. Write the answer of each problem on a single sheet. Do not write answers of multiple problems on one sheet.

[A] Answer following questions:

(1) Prove the following Boolean logic equations.

(i)  $\overline{abc + \bar{a}de} = a(\bar{b} + \bar{c}) + \bar{a}(\bar{d} + \bar{e})$

(ii)  $a(\bar{b} + \bar{c}) + b(\bar{c} + \bar{a}) + c(\bar{a} + \bar{b}) = (a + b + c)(\bar{a} + \bar{b} + \bar{c})$

(2) Consider a finite state machine  $\mathcal{M}$  with 1-bit input and 1-bit output whose output response is given below. Depict the state transition table of  $\mathcal{M}$  with the minimum number of states. In the following equations,  $I(t)$  and  $O(t)$  denote the values of the input and the output at time  $t$ , respectively.  $\bar{a}$  means logical-NOT and  $a \oplus b$  means Exclusive-OR.

- $O(0) = \overline{I(0)}$
- $O(1) = I(1) \oplus I(0)$
- $O(t) = I(t) \oplus I(t-2)$ , where  $t \geq 2$

[B] Consider a cache memory implemented in a microprocessor chip. Assume that the block size is 4 bytes (1 word) and the address width is 6 bits. Here, we have the following sequence of byte-address accesses (represented in the binary numeral system), the order of which is from 1 to 8.

1:100000, 2:111100, 3:110000, 4:000100, 5:100000, 6:001100, 7:111100, 8:001100

# 計算機工学 (Computer engineering)

(8 枚中の 6)

5 問のうちから 3 問を選び解答すること。選んだ問題毎に解答用紙を別にすること。  
Select 3 out of the 5 problems and answer. Use a separate answer sheet for each problem.

- (1) Find the cache hit rate by assuming a direct mapped cache with the initial state given by Fig. 2(A).
- (2) Find the cache hit rate by assuming a two-way set associative cache with the initial state given by Fig. 2(B). Assume LRU (Least Recently Used) cache block replacement.

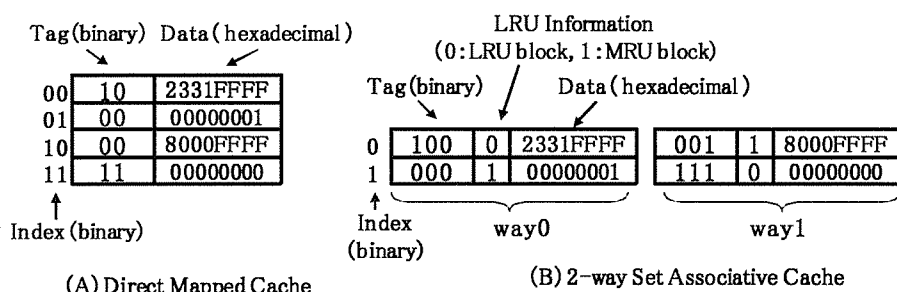


Fig. 2: Initial State of Caches (All of the data are valid)

C Let us design a hash table for containing a set of integer keys  $K = \{4, 7, 11, 23, 41, 71\}$ .

- (1) Let us assume we use a hash function  $h(x) = x \bmod 7$ . Describe the hash table after inserting the elements of  $K$  in ascending order. We assume a collision is resolved by chaining, and a new element is inserted at the top of a list.
- (2) Find the smallest  $m$  where  $K$  does not cause any collision when a hash function  $h'(x) = x \bmod m$  is used.
- (3) Identify a possible shortcoming when we use a hash function  $h''(x) = x \bmod m$ , where  $m$  equals to a power of 2 for containing a set of integer keys in general.

## 計算機工学 (Computer engineering)

(8 枚中の 7)

5 問のうちから 3 問を選び解答すること。選んだ問題毎に解答用紙を別にする事。  
Select 3 out of the 5 problems and answer. Use a separate answer sheet for each problem.

**D** Explain an outline of an algorithm for solving the minimum spanning tree problem.

**E** Answer the subquestions (1)~(5) regarding the following process scheduling with four priority levels. The highest priority level is 3 and the lowest 0. There exists a process queue for each priority level. A process of READY state is enqueued to the process queue corresponding to its priority, and handled in FIFO manner. Scheduling is performed without preemption when a process of RUNNING state terminates, or goes to READY or WAIT state. The quantum (time slice interval) is 0.5 and a process of RUNNING state is enforced to become READY state if it keeps RUNNING state until the end of quantum. Scheduling begins at time 0, with process A and B at the priority level 3, process C at level 2, process D and E at level 1, and process F at level 0. All of these processes are already READY state. The order of the processes in the queues are : A, B at level 3, and D, E at level 1. Each process performs the following sequence for the specified period. Assume process switch should be performed without overhead.

A CPU 0.1 / IO-Wait 0.5 / CPU 0.1 / IO-Wait 0.5 / CPU 0.1 / Terminate.

B CPU 0.1 / IO-Wait 0.8 / CPU 0.1 / Terminate.

C CPU 0.3 / IO-Wait 0.3 / CPU 0.3 / IO-Wait 0.3 / CPU 0.3 / Terminate.

D CPU 0.6 / IO-Wait 0.2 / CPU 0.8 / IO-Wait 0.3 / CPU 1.0 / Terminate.

E CPU 0.4 / IO-Wait 0.4 / CPU 0.4 / IO-Wait 0.4 / CPU 0.4 / Terminate.

F CPU 1.2 / Terminate.

# 計算機工学 (Computer engineering)

(8 枚中の 8)

5 問のうちから 3 問を選び解答すること。選んだ問題毎に解答用紙を別にする事。  
Select 3 out of the 5 problems and answer. Use a separate answer sheet for each problem.

- (1) For each process, answer the state at time 1.95. Write "Terminated" if it has already terminated.
- (2) What time does the first time-slice happen? Also answer which process releases CPU and which process acquires CPU at that time.
- (3) For process F, what time does it become RUNNING state for the second time?
- (4) For each process, what time does it terminate?
- (5) For each process, answer the state at time 0.65, assuming preemption.