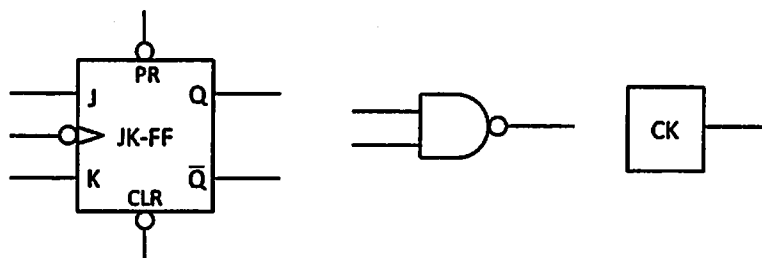


## 論理回路

問題 1. 1 以上 30 以下の十進数  $x$  を 5 桁の 2 進数  $x_4x_3x_2x_1x_0$  ( $x_4$  が最上位ビット、 $x_0$  が最下位ビット) で表すとき、以下の 3 種類の論理関数  $f_1$ 、 $f_2$ 、 $f_3$  それぞれを、 $x_0 \sim x_4$  の積和形式の論理式で表せ。論理式はカルノー図を用いて簡単化すること。十進数で 0、31 の入力に対する出力は don't care とする。

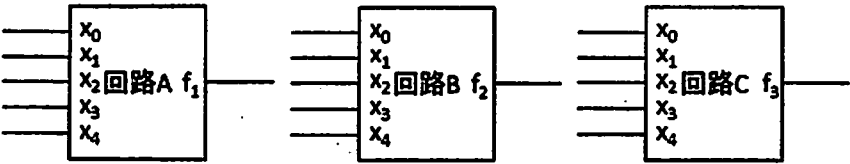
- (1)  $f_1$ :  $x$  が 13 以下なら 1、それ以外なら 0 を出力する。
- (2)  $f_2$ :  $x$  が 14 か 15 なら 1、それ以外なら 0 を出力する。
- (3)  $f_3$ :  $x$  が 16 以上なら 1、それ以外なら 0 を出力する。

問題 2. 以下のように表すネガティブエッジトリガ型 JK フリップフロップ (JK-FF) において、CLR は負論理のクリア端子 (0 を入力すると状態が 0 にセットされる)、PR は負論理のプリセット端子 (0 を入力すると状態が 1 にセットされる) である。JK-FF 5 個、NAND ゲート 1 個 (入力端子数は以下の図では 2 としているが任意に変更してよい)、1Hz のクロック (CK) を用いて、1 から順に 30 まで (30 の次は 1 に戻る) をカウントする非同期式 30 進カウンタを構成せよ。出力は  $x_0 \sim x_4$  とし、5 桁の 2 進数  $x_4x_3x_2x_1x_0$  ( $x_4$  が最上位ビット、 $x_0$  が最下位ビット) に対応するものとする。回路起動時に初期値を 1 に設定する回路は含まなくてもよい。



(次ページに続く)

問題 3. 問題 1 の論理関数  $f_1$ 、 $f_2$ 、 $f_3$  を実現する 5 入力の論理回路をそれぞれ回路 A、B、C として以下のような図で表すものとする。



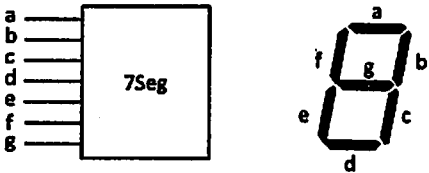
また問題 2 のカウンタを以下のような図で表すものとする。



回路 A、B、C を組み合わせて、「13 秒間青、その後 2 秒間黄、その後 15 秒間赤ランプが点灯する」という動作を繰り返す「信号機」を模した回路を構成せよ。ただし、青、黄、赤のランプは以下のように表し、論理信号を入力として受けつけ、入力 1 なら点灯、0 なら消灯するものとする。



問題 4. 問題 3 の回路のカウンタ出力にさらに新たな回路を付け加えて、2 個の 7 セグメント表示器を 2 桁の 10 進数に見立て、青信号、赤信号のときに残り秒数を表示するようにしたい。具体的には信号が赤に変わった瞬間に 15 と表示され、その後 1 秒に 1 ずつ減った値を表示する。また、青信号に変わった瞬間から 13 と表示され、その後 1 秒に 1 ずつ減り、黄色の間は 0 と表示される回路である。各セグメント表示器 (7Seg) は対応するセグメントの入力に 1 を入力すると点灯するものとして、0~9 はそれぞれ左から下図のように表示する。色の濃い部分が点灯する部分である。



このとき、下位桁のセグメント d に対する入力を  $x_0 \sim x_4$  の積和形式の論理式で表せ。論理式はカルノー図を用いて簡単化すること。

以上