

1

定格容量 $P_N=10 \text{ kVA}$ 、定格 2 次電圧 $V_{2N}=200 \text{ V}$ の単相変圧器がある。この変圧器は以下の特性を有している。

- i) 2 次側端子間を短絡し、1 次側端子に正弦波交流電圧を印加すると、1 次側端子に遅れ位相 $\phi_S = \pi/4 \text{ rad}$ の電流が流れる (励磁電流は無視できる)。
- ii) 50 % 負荷時における負荷損 $P_{c,50}$ は 150 W である (負荷損は 1 次および 2 次巻線の銅損のみからなるものとする)。
- iii) 定格電圧印加時の無負荷損は 300 W である (無負荷損は、以下の間では、運転状態によらず、一定であるとする)。

(1) 以下の問に答えよ。

- 1) 定格 2 次電流 I_{2N} を求めよ。
- 2) 定格負荷接続時における負荷損 P_c を求めよ。
- 3) 変圧器の百分率抵抗降下 p を求めよ (注参照)。
- 4) 2 次側に換算した全漏れリアクタンス X_S を求めよ。

(2) 図 1 に示すように、変圧器の 1 次側端子に正弦波交流電圧源を接続した。変圧器の 2 次側端子には、スイッチ S_1 を閉じて、線形素子からなる負荷 A を接続した。負荷 A が接続された状態において、変圧器の 2 次側端子は電圧 200 V を出力している。負荷 A の有効電力 P_A は 6 kW であり、力率 $\cos \phi_A$ は 0.6 (遅れ) である。

- 1) 変圧器の効率 η を求めよ。
- 2) 負荷 A に対する変圧器の電圧変動率 ϵ を求めよ。ただし、電圧変動率 ϵ は、百分率抵抗降下 p 、百分率リアクタンス降下 q および負荷力率角 ϕ_A を用いて、 $\epsilon = p \cos \phi_A + q \sin \phi_A$ で表される (注参照)。
- 3) スイッチ S_1 を閉じる以前での 2 次電圧 V_{20} を求めよ。ただし、スイッチ S_1 の閉路前後において、正弦波交流電圧源の電圧は一定に保たれているものとする。

注：百分率抵抗降下 p および百分率リアクタンス降下 q は以下の式で表される。 $p = (R_S I_{2N} / V_{2N}) \times 100 [\%]$ 、 $q = (X_S I_{2N} / V_{2N}) \times 100 [\%]$ 。ここで、 R_S は、2 次側に換算した巻線全抵抗である。

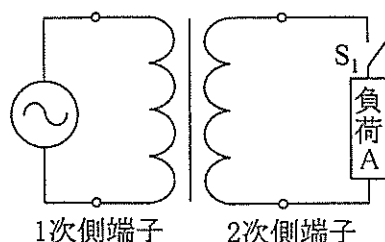


図 1

2

図 1 のような同じ周波数を持つ正弦波交流の電圧源 E および電流源 J ならびにインピーダンス Z_1, Z_2, Z_3 および Z_4 を含む線形回路がある. 重ね合わせの定理を用いて, Z_3 に流れる電流を求める. 以下の問に答えよ.

(1) 電圧源 E のみを動作させ, 電流源の電流を $J=0$ とした回路について検討する.

1) このとき, 回路はどのように表すべきか. 回路図を示せ.

2) このときの Z_3 に流れる電流を I_{3A} とする. I_{3A} を求めよ.

(2) 電流源 J のみを動作させ, 電圧源の電圧を $E=0$ とした回路について検討する. このとき, Z_3 に流れる電流を I_{3B} とする.

1) このとき, 回路はどのように表すべきか. 回路図を示せ.

2) Z_4 を取り除いたとき, 電流源側から見た回路のインピーダンスを Z_B とする. Z_1, Z_2 および Z_3 を用いて Z_B を表せ.

3) Z_4 および Z_2 に流れる電流をそれぞれ I_{4B} および I_{2B} とする. I_{4B} および I_{2B} を Z_B, Z_4 および J を用いて表せ.

4) I_{3B} を Z_1, Z_2, Z_3, Z_4 および J を用いて表せ.

(3) 重ね合わせの定理を用いて, 図 1 の回路における Z_3 に流れる電流 I_3 を Z_1, Z_2, Z_3, Z_4, E および J を用いて表せ.

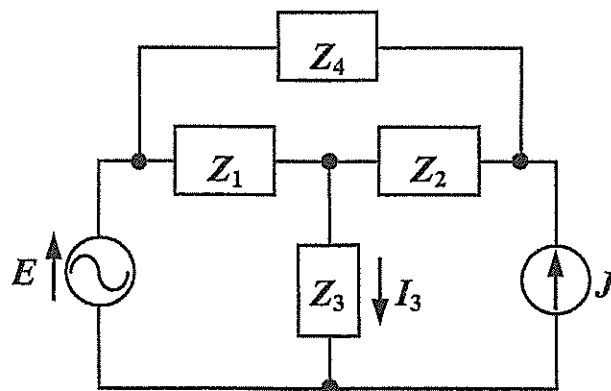


図 1

(1) 以下の問いに答えよ。

1) 図1のバイアス回路について考える。電源電圧 $E_C=10\text{ V}$ のとき、コレクタ電流は $I_C=1\text{ mA}$ であった。 R_1 と R_2 の比 R_2/R_1 を求めよ。なお、 $R_E=300\ \Omega$ 、ベース・エミッタ間電圧 $V_{BE}=0.7\text{ V}$ とし、ベース電流 I_B は R_1, R_2 を流れる電流に比べ十分小さいとする。

2) E_C が低下して 9 V になるとき、 I_C の値を求め、有効数字2桁で答えよ。

3) 電源電圧 E_C の低下がコレクタ電流 I_C に及ぼす影響を小さくするにはどのようなバイアス回路が考えられるか。回路を示して簡潔に説明せよ。

(2) 図2のCR結合増幅回路について、次式で定義されるエミッタ接地トランジスタの h パラメータを用いて、以下の問いに答えよ。

$$\begin{pmatrix} v_i \\ i_o \end{pmatrix} = \begin{pmatrix} h_{ie} & h_{re} \\ h_{fe} & h_{oe} \end{pmatrix} \begin{pmatrix} i_i \\ v_o \end{pmatrix}$$

ここで、 v_i , i_i , v_o , i_o は、それぞれ、小信号の入力電圧、入力電流、出力電圧、出力電流である。ただし、 h_{re} , h_{oe} は十分小さく無視できるとし、また、 h_{fe} は十分大きいとする。さらに図2の回路において、 $R_1, R_2 \gg h_{ie}$ とする。

1) C_1 , C_2 , C_E とともにインピーダンスが十分小さくなり、短絡と考えてよい周波数を想定する。このときの小信号等価回路を h パラメータを用いて図示し、電圧増幅度 $A=v_{out}/v_{in}$ を求めよ。

2) 次に結合コンデンサ C_1 の影響を考える。 C_2 , C_E は十分大きく、ここで考える周波数では短絡とみなすことができる。一方 C_1 のインピーダンスは無視できない。この場合の電圧増幅度 $A=v_{out}/v_{in}$ を求めよ。

3) バイパスコンデンサ C_E のみ無視できない場合について考える。等価回路を h パラメータを用いて示せ。

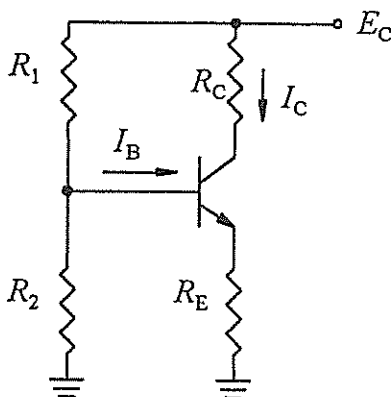


図1

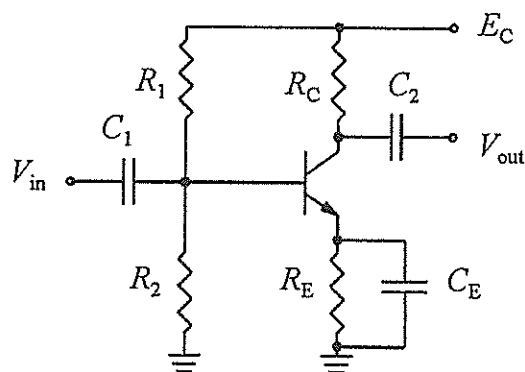


図2

(1) 1次元単原子格子の弾性振動（格子振動）を考える。

s 番目の原子には、これに隣接する $s-1, s+1$ 番目の原子だけから力が作用すると考える。又、隣り合う原子が引き起こす力が原子の変位の差 $u_{s+1} - u_s$ に比例すると仮定する。ここで、 u_s は s 番目の原子の平衡点からの変位の大きさを表しており、図で右側への変位を正とする。このとき、1次元単原子格子は図1のようなばねモデルで考えることができる。

1) 図1を元に、隣接する $s-1, s+1$ 番目の原子から s 番目の原子に作用する全体の力 F_s を示せ。ここで、隣接する原子間の相互作用定数（ばね定数）を C とする。

2) 1)の結果を用いて、 s 番目の原子の運動方程式を表せ。ここで、原子の質量を M とする。

3) 2)の運動方程式の解 u_s は $u_s = u \cdot \exp[-i(\omega t - sKa)]$ と表すことができる。この解 u_s を 2)の運動方程式に代入して、 ω と K の関係（分散関係）を示せ。ここで、 u は振幅、 ω は角周波数、 K は波数、 a は原子間隔の平衡値をそれぞれ表している。

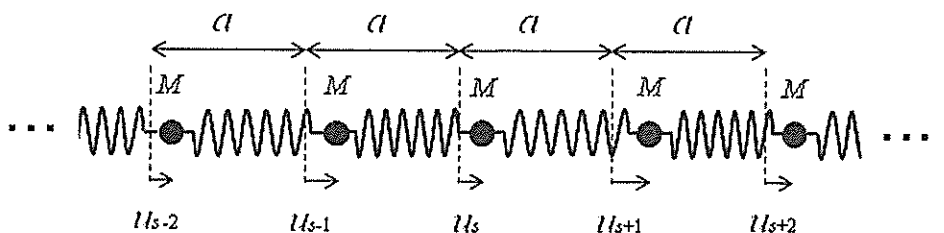


図 1

(2) 格子振動のエネルギーを考える。

1) 弾性振動の定在波 $u = u_0 \cos Kx \cos \omega t$ を考える。ここで、 u_0 は振幅、 K は波数、 ω は角周波数をそれぞれ表している。媒質の密度を ρ とするとき、運動エネルギー密度は $\frac{1}{2} \rho \left(\frac{\partial u}{\partial t} \right)^2$ で与えられる。体積 V の結晶について運動エネルギーの時間平均を求めよ。

2) 結晶の弾性振動、すなわち格子振動のエネルギーは量子化されており、エネルギー量子はフォノン(phonon)と呼ばれる。角周波数 ω のフォノン1個のエネルギーを表せ。また、フォノンが n 個存在するとき、零点振動を考慮し、全フォノンのエネルギー E を表せ。ここで、プランク定数を h とする。

3) 1)で求めた運動エネルギーの平均値と、2)で示した全フォノンのエネルギー E との関係を示し、振幅の2乗平均 $\langle u_0^2 \rangle$ がどのような値を取るか、議論せよ。

図1に示す3ビット同期アップカウンタ（最上位ビットを D_2 ，最下位ビットを D_0 とする）を用い構成した回路について次の問いに答えよ。なお，カウンタは，入力信号 EN が1の時に限り，入力信号 CLK の立ち上がりで同期してカウントアップし，入力信号 CLR が0の時にクリアされるものとする。

- (1) 同期カウンタの出力 D_0 ， D_1 ， D_2 と X ， Y の関係を示す論理式を最小積和表現形で示せ。
- (2) 図2に示すタイミングで CLK 信号， CLR 信号を入力し，カウンタがクリアされた後の X ， Y の波形を第9周期まで示せ。ただし， CLR は第1周期の間に一度だけ立下り， EN は常時1とする。
- (3) 図1の点線中の論理回路を別の回路に置き換えた時，カウンタがクリアされた後，図3に示すような出力 X ， Y を得た。置き換えられた論理回路を NOT，NAND を用い，最小ゲート数で構成せよ。ただし， EN は常時1とする。
- (4) (3)で求めた Y の信号を用いて，本設問で用いた3ビット同期アップカウンタによる9ビット同期アップカウンタを構成せよ。

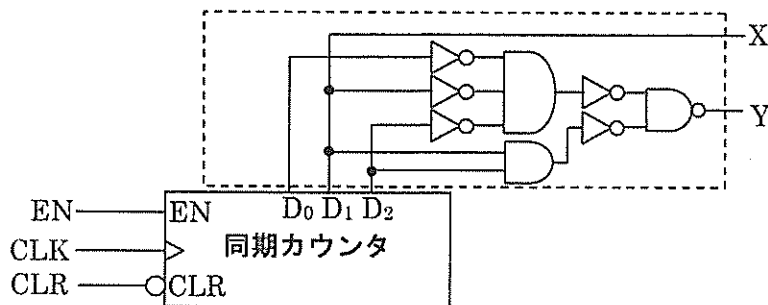


図1

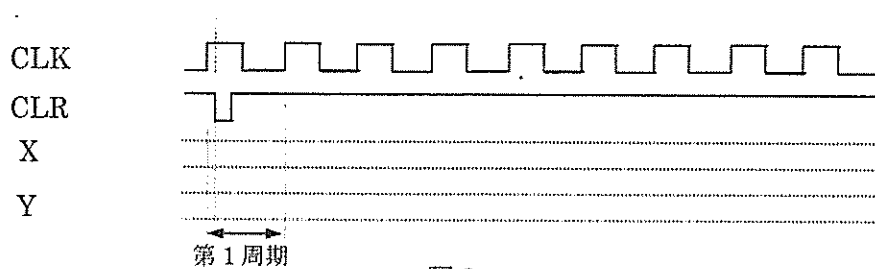


図2

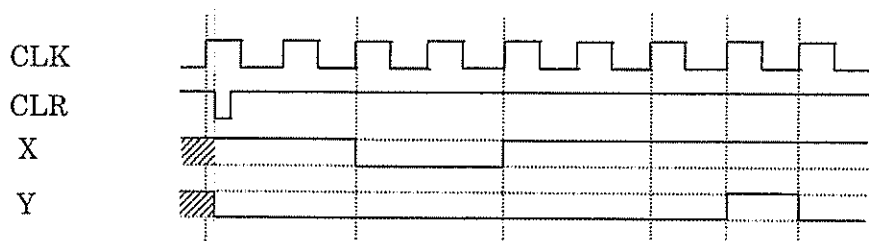


図3

6

以下で生成行列 G が与えられるハミング (7,4) 符号は, 4つの情報ビット $x = (x_1, x_2, x_3, x_4)$ を7ビットの符号語 xG に符号化する.

$$G = \begin{bmatrix} 1 & 0 & 0 & 0 & 1 & 0 & 1 \\ 0 & 1 & 0 & 0 & 1 & 1 & 1 \\ 0 & 0 & 1 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 1 & 0 & 1 & 1 \end{bmatrix}$$

得られた符号語 xG に, 1の個数が偶数個となるよう1ビット追加することで, 以下で生成行列 G_e および検査行列 H_e が与えられる拡大ハミング (8,4) 符号の符号語となる.

$$G_e = \begin{bmatrix} 1 & 0 & 0 & 0 & 1 & 0 & 1 & 1 \\ 0 & 1 & 0 & 0 & 1 & 1 & 1 & 0 \\ 0 & 0 & 1 & 0 & 1 & 1 & 0 & 1 \\ 0 & 0 & 0 & 1 & 0 & 1 & 1 & 1 \end{bmatrix}, \quad H_e = \begin{bmatrix} h_{11} & h_{12} & h_{13} & h_{14} & 1 & 0 & 0 & 0 \\ h_{21} & h_{22} & h_{23} & h_{24} & 0 & 1 & 0 & 0 \\ h_{31} & h_{32} & h_{33} & h_{34} & 0 & 0 & 1 & 0 \\ h_{41} & h_{42} & h_{43} & h_{44} & 0 & 0 & 0 & 1 \end{bmatrix}$$

この拡大ハミング (8,4) 符号について, 以下の問に答えよ.

- (1) h_{11}, \dots, h_{44} を決定し, 検査行列 H_e を求めよ.
- (2) この符号において, 符号語間のハミング距離の最小値 (最小ハミング距離) は幾つであるか, 理由を付して解答せよ. なお, ハミング (7,4) 符号の, 符号語間のハミング距離の最小値 (最小ハミング距離) は3であることを既知として良い.
- (3) ある符号語 $x_0 G_e$ が誤りの発生しうる通信路を経て伝送され, その過程で1ビットが誤って $(1, 1, 0, 1, 0, 1, 1, 0)$ が受信されたとする. 誤り訂正を行い, 正しい情報ビット列 x_0 を求めよ.
- (4) 任意に選んだ8ビットのベクトル c からのハミング距離が2以下となる, 8ビットのベクトルの個数を求めよ.
- (5) 符号語長が8ビット, 情報ビット長が4ビットである符号の中で, 拡大ハミング (8,4) 符号は最小ハミング距離が最大であることを問(4)の結果を用いて示せ.