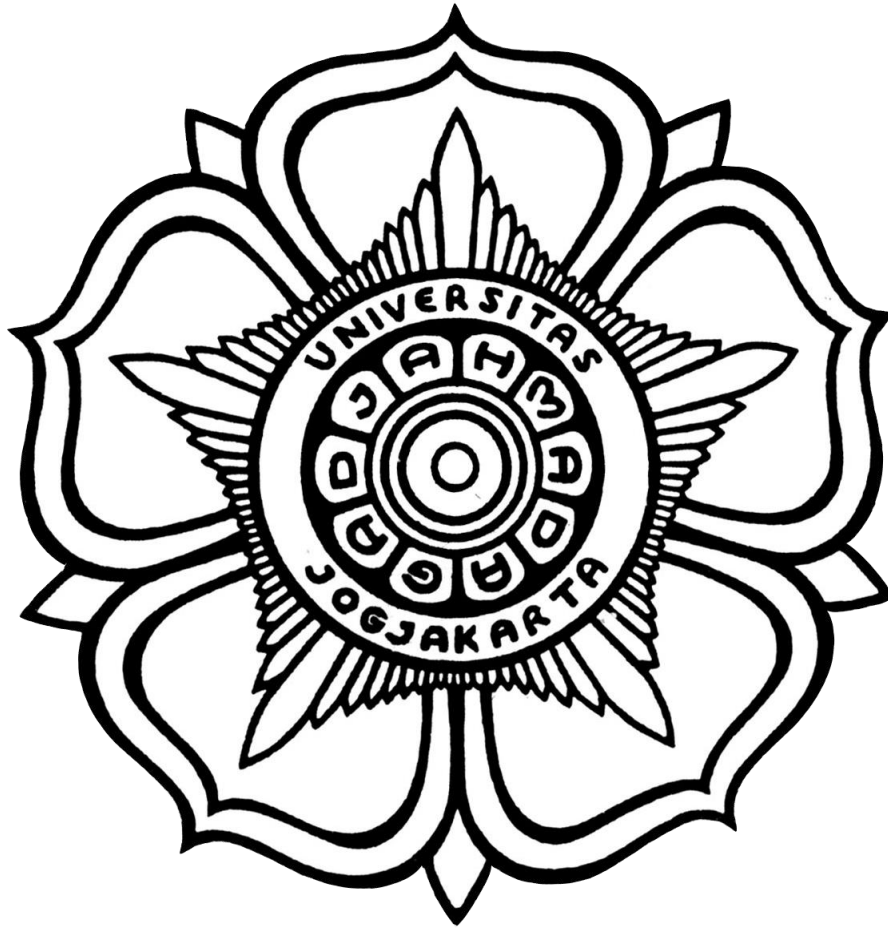


UAS ELEKTRONIKA DAYA



Disusun oleh:

Naufal Afrizal (22/500009/TK/54787)

**PROGRAM STUDI S1 TEKNIK ELEKTRO
DEPARTEMEN TEKNIK ELEKTRO DAN TEKNOLOGI INFORMASI
FAKULTAS TEKNIK UNIVERSITAS GADJAH MADA
YOGYAKARTA**

2025

Task 1

Buck Converter

1. Spesifikasi Buck Converter

Input Voltage	24 V
Desired Output Voltage	12 V
Switching Frequency	10 kHz
Output Power	60 W
Permissible Inductor Current Ripple	20%
Permissible Output Voltage Ripple	2%

2. Perhitungan induktor (L) dan kapasitor (C)

$$\text{Duty cycle } (D) = \frac{V_{out}}{V_{in}} = \frac{12}{24} = 0.5$$

$$R_{out} = \frac{V_{out}^2}{P} = \frac{12^2}{60} = 2.4 \Omega$$

$$i_L = i_{out} = \frac{P}{V} = \frac{60}{12} = 5 A$$

$$i_{ripple} = 20\% \times 5 = 1 A$$

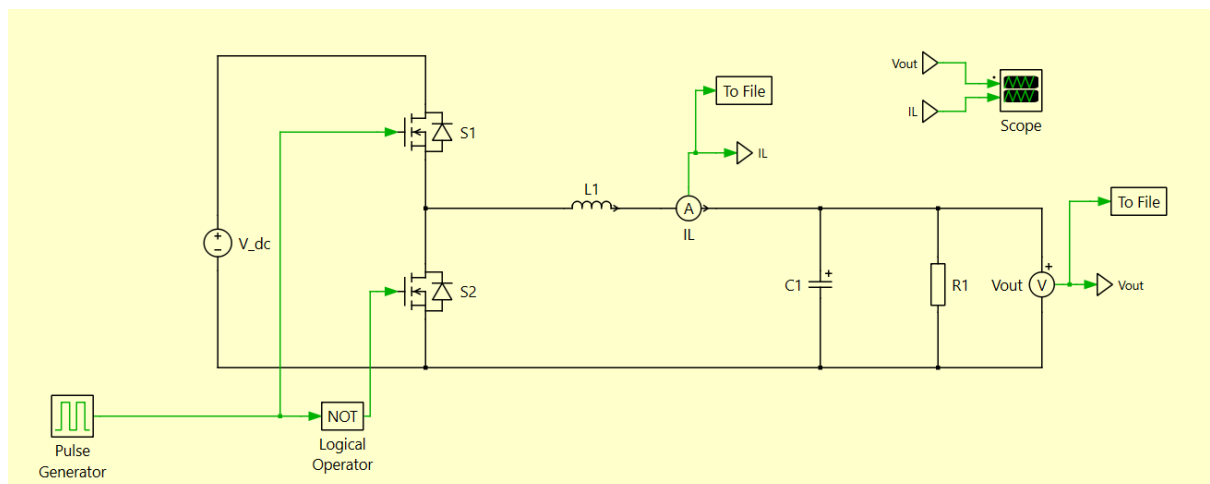
$$v_{ripple} = 2\% \times 12V = 0.24 V$$

$$\text{induktor } (L) = \frac{V_{out}(1-D)}{i_{ripple} \times f_{sw}} = \frac{12(1-0.5)}{1 \times 10^4} = \mathbf{600 \mu H}$$

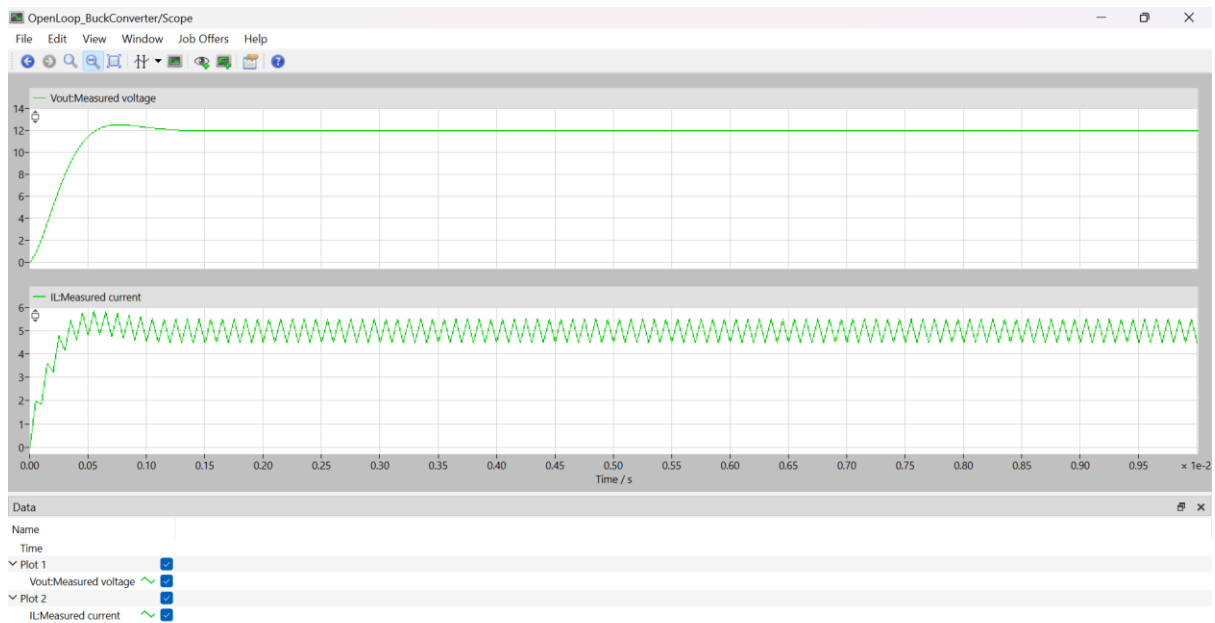
$$\text{kapasitor } (C) = \frac{V_{out}(1-D)}{8 \times L \times v_{ripple} \times f_{sw}^2} = \frac{12(1-0.5)}{8 \times 6.10^{-4} \times 0.24 \times (10^4)^2} = \mathbf{52 \mu F}$$

3. Open-loop Buck Converter

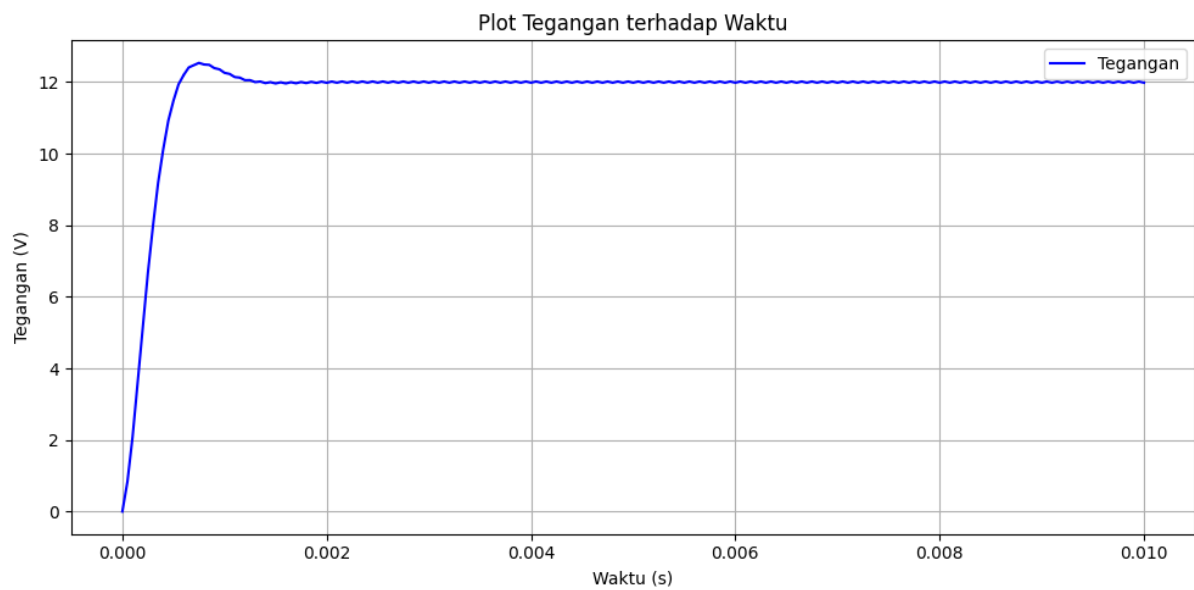
a. Rangkaian

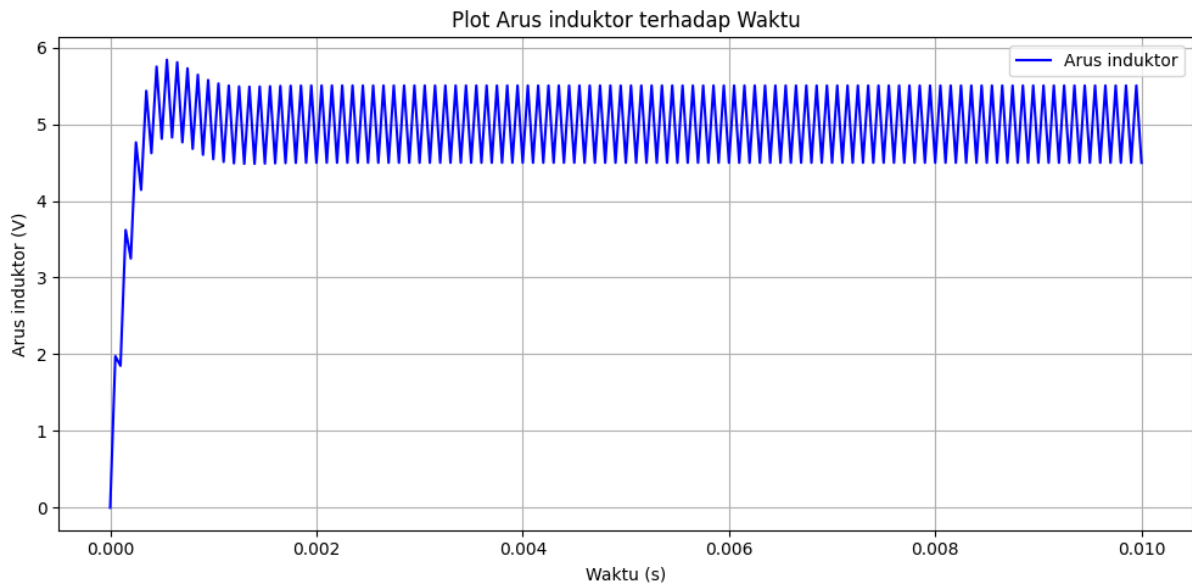


b. Hasil Plot



c. Plot output menggunakan Python





Terlihat bahwa ripple pada tegangan cukup kecil dan memenuhi besar ripple yang diperbolehkan. Ripple pada arus juga memenuhi besar ripple yang diperbolehkan, yakni 1 A atau 20%.

4. Closed-loop Buck Converter

Untuk mencapai konvergensi dan sistem yang stabil, kendali arus (inner loop control) harus menuju kestabilan lebih cepat dibandingkan kendali tegangan (outer loop control). Pada file matlab, dipilih nilai bandwidth outer loop adalah switching frequency dibagi 20, sedangkan bandwidth inner loop berupa switching frequency dibagi 200. Outer loop menggunakan kendali PI, sedangkan inner loop menggunakan kendali PD. Kendali PD digunakan karena pada saat percobaan, output memiliki lonjakan overshoot yang cukup besar, sehingga diperlukan reduksi overshoot menggunakan komponen D(*derivative*) pada PID.

$$f_{outer_P} = \frac{f_{sw}}{20}$$

$$f_{outer_I} = \frac{f_{outer_P}}{10}$$

$$outer K_p = 2\pi \times f_{outer_P} \times C$$

$$outer K_i = 2\pi \times f_{outer_I} \times outer K_p$$

$$f_{inner_P} = \frac{f_{sw}}{200}$$

$$f_{inner_D} = f_{inner_P} \times 10$$

$$inner K_p = 2\pi \times f_{inner_P} \times L$$

$$inner K_D = \frac{1}{2\pi \times f_{inner_D} \times L}$$

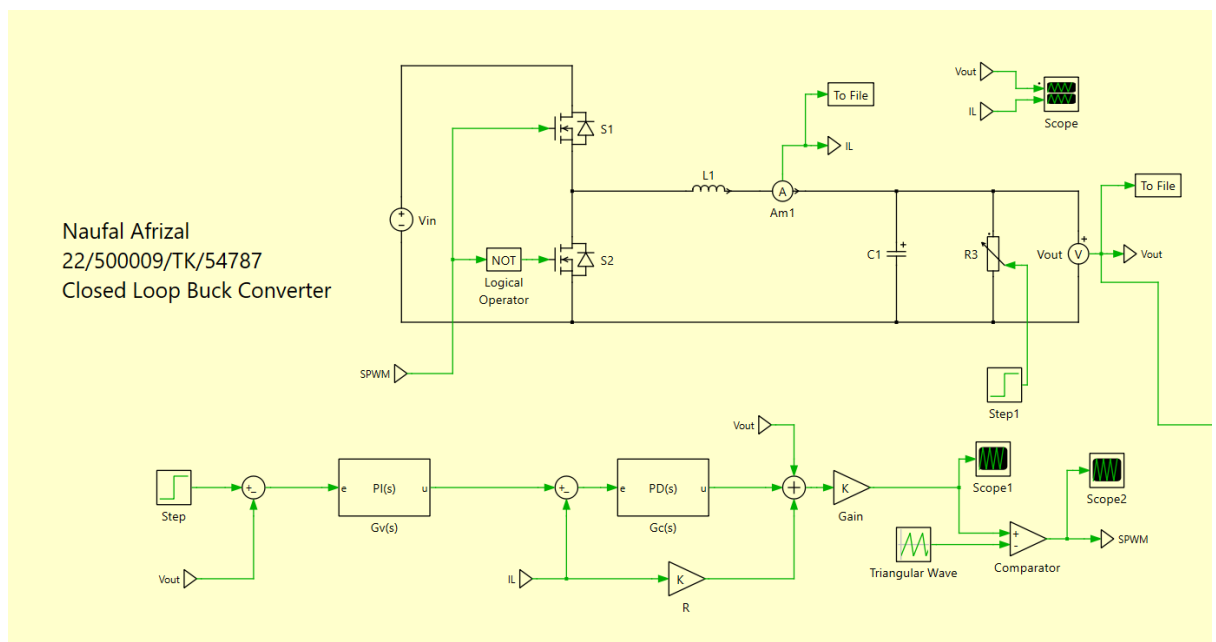
a. Parameter Buck Converter dan perhitungannya menggunakan file matlab

```

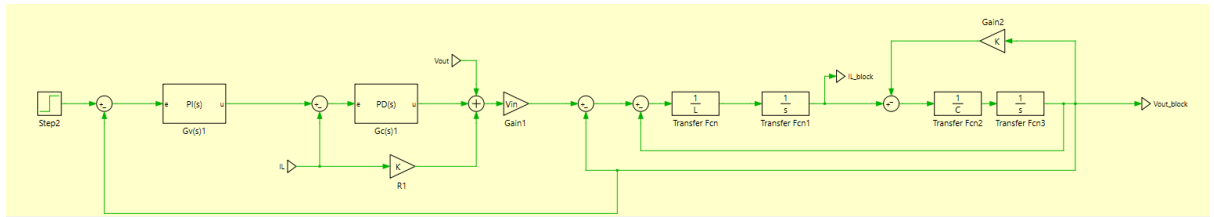
1 Vin = 24;
2 Vout = 12;
3 D = Vout/Vin;
4 fsw = 10e3;
5 Rload = 2.4;
6 R_change = 10;
7
8 IL = Vout/Rload;
9 Iout_ripple = 0.2 * IL;
10 Vout_ripple = 0.02 * Vout;
11
12 L = (Vout * (1 - D)) / (Iout_ripple * fsw);    # 6e-4
13 C = (Vout * (1 - D)) / (8 * L * fsw^2 * Vout_ripple);    # 52e-6
14
15
16 %% =====
17 % OUTER LOOP (Voltage)
18 %% =====
19
20 outer_Fbp = fsw / 20;           % Bandwidth Proportional Voltage (500 Hz)
21 outer_Fbi = outer_Fbp / 10;     % Bandwidth Integral Voltage (50 Hz)
22
23 outer_Kp = 2 * pi * outer_Fbp * C;    % Kp_v = 2nfC
24 outer_Ki = 2 * pi * outer_Fbi * outer_Kp; % Ki_v = 2nf * Kp
25
26 %% =====
27 % INNER LOOP (Current)
28 %% =====
29
30 inner_Fbp = fsw / 200;           % Bandwidth Proportional Current (1 kHz)
31 inner_Fbi = inner_Fbp / 10;     % Bandwidth Integral Current (100 Hz)
32 inner_Fbd = inner_Fbp * 10;
33
34 inner_Kp = 2 * pi * inner_Fbp * L;    % Kp_i = 2nfL
35 inner_Ki = 2 * pi * inner_Fbi * inner_Kp; % Ki_i = 2nf * Kp
36 inner_Kd = 1 / (2 * pi * inner_Fbd * L); % Kd_i ≈ 1 / (2nfL)
37

```

b. Rangkaian



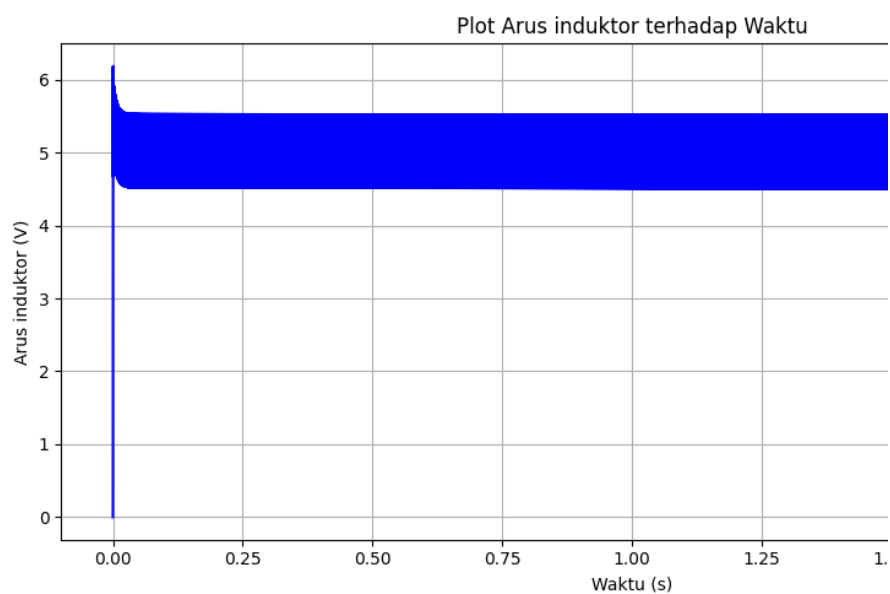
c. Blok diagram sistem kendali



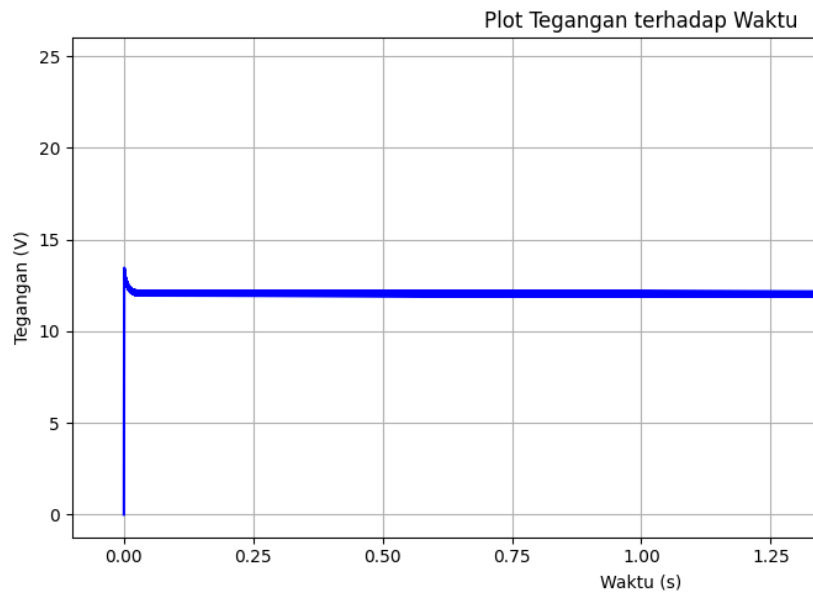
5. Hasil Plot



Terbukti bahwa sistem mampu memberikan output yang sesuai dengan kriteria ripple yang diizinkan, yakni 2% untuk ripple tegangan dan 20% untuk ripple arus.

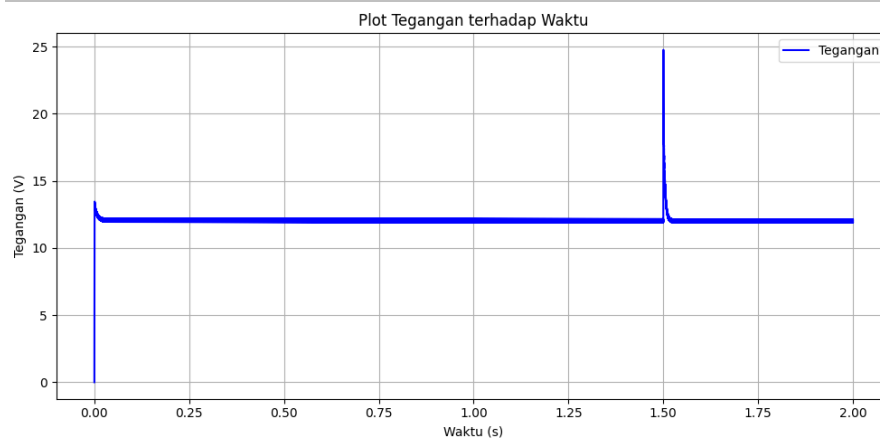


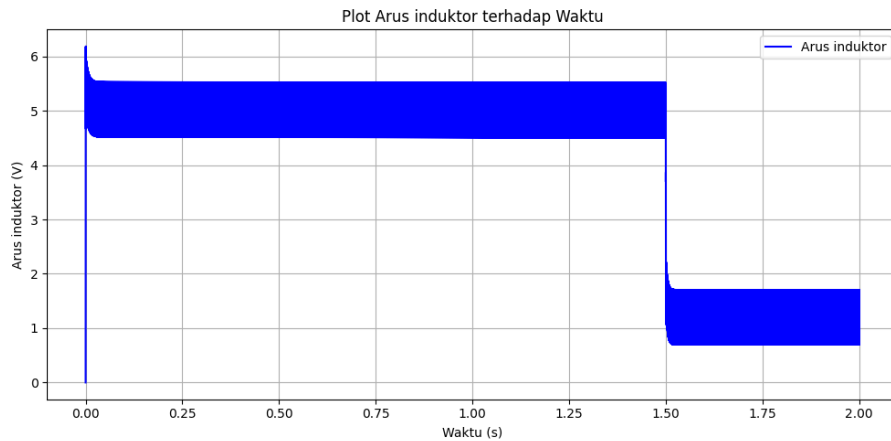
6. Hasil Plot



7. Simulasi sudden load change

Dilakukan simulasi perubahan nilai beban dari hyang awalnya 2.4 ohm ke 10 ohm.

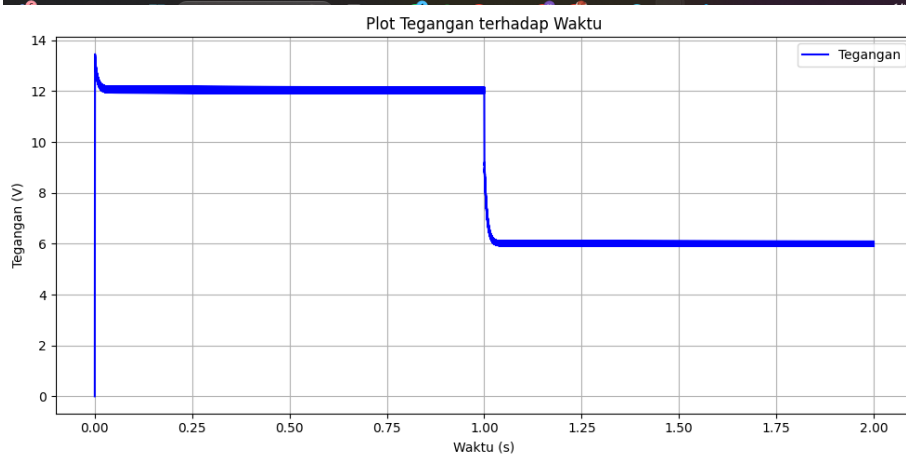


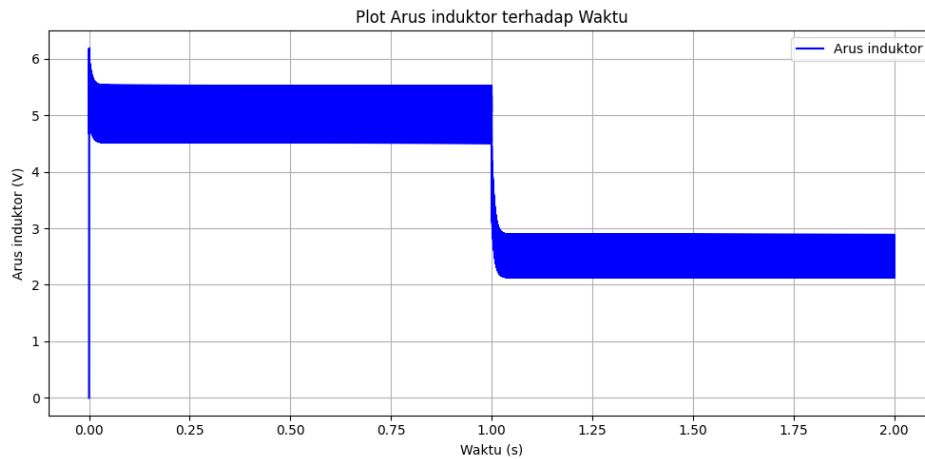


Dapat dilihat bahwa sistem mampu mempertahankan nilai output voltage di 12 V seperti yang diinginkan. Ini menandakan bahwa dynamic response sistem mampu menjaga kestabilan dan meregulasi nilai output voltage yang diinginkan.

8. Simulasi step change voltage reference

Dilakukan simulasi step change voltage reference dengan nilai awal berupa $D \cdot V_{in}$ dengan $D = 0.5$ dan nilai akhir berupa $0.25 \cdot V_{in}$.





Dapat dilihat bahwa sistem mampu konvergen secara stabil menuju nilai voltage reference baru, dari yang awalnya 12 V menjadi 6 V. Sistem ini juga mampu mendeteksi step change dengan baik sehingga dynamic response sistem cukup efektif.

Task 2

1. PV array

Pada rangkaian ini, digunakan modul surya BP365 dengan daya 65 W. Sistem terdiri dari 4 array yang disusun paralel, dan masing-masing array terdiri dari 2 string paralel yang tiap string-nya berisi 20 modul yang disusun seri. Jadi, totalnya adalah:

$$4 \text{ array} \times 2 \text{ string} \times 20 \text{ modul} = 160 \text{ modul surya}$$

$$\text{Voltage (V)} = 0 \sim 25 \text{ V}$$

$$\text{Current (I)} = 0 \sim 4 \text{ A}$$

2. Konfigurasi PV Module

$$V_{\text{string}} = 20 \times 17.5 \text{ V} = 350 \text{ V}$$

$$I_{\text{string}} = 3.7 \text{ A}$$

Terdiri dari 2 string paralel, sehingga arus akan bertambah dan tegangan tetap.

$$V_{\text{array}} = 350 \text{ V}$$

$$I_{\text{array}} = 2 \times 3.7 \text{ A} = 7.4 \text{ A}$$

Maka, daya total:

$$P = 350 \text{ V} \times 29.6 \text{ A} = 10.360 \text{ W}$$

3. Spesifikasi Inverter

DC-link voltage	800 V
AC output voltage	380 V
Power rating	9600 W
Semiconductor devises used	IGBT
Modulation strategy	Space Vector PWM (SVPWM)

DC-link voltage 800 V:

Untuk menghasilkan tegangan AC 3-fasa 380 V (RMS line-to-line), inverter harus mampu menghasilkan tegangan puncak yang cukup tinggi. Dengan $V_{rms} = 380$ V, maka tegangan puncak line-to-line adalah $380\sqrt{2} \approx 537.4$ V. Oleh karena itu, diperlukan DC-link voltage cukup besar untuk menghasilkan tegangan 537.4 V tersebut.

AC output voltage 380 V:

Tegangan 380 V adalah standar distribusi 3 fasa di banyak negara, termasuk Eropa dan Indonesia. Oleh karena itu, penggunaan 380 V akan sesuai dengan tegangan grid interkoneksi sehingga memudahkan sinkronisasi.

Power rating 9600 W:

Karena daya dari PV array sebesar 10.360 W, maka power rating 9600 W akan memberikan efisiensi yang tinggi.

Semikonduktor IGBT:

IGBT dipilih karena sifatnya yang mampu mengalirkan arus besar dengan rugi switching rendah. IGBT juga stabil digunakan pada frekuensi switching sekitar 5–20 kHz.

Modulation SVPWM:

SVPWM memberikan utilisasi tegangan DC-link yang lebih tinggi dibanding sinusoidal PWM. Total Harmonic Distortion (THD) SVPWM juga lebih rendah sehingga meningkatkan kualitas daya.

4. Perhitungan induktor

$$L_g = 10^{-3}$$

$$V_{grms} = \frac{V_{gpeak}}{\sqrt{2}} = \frac{230\sqrt{2}}{\sqrt{2}} = 230 \text{ V}$$

$$I_{grms_max} = P_n / 3 / V_{grms}$$

$$I_{gpeak_max} = I_{grms_max} \times \sqrt{2}$$

Ripple harmonik arus

$$I_{hfpp_max} = 0.2 \times I_{gpeak_max}$$

$$L_{f1} = \frac{V_{gpeak}}{\frac{V_{dc}}{\sqrt{3}}} \times \cos\left(\frac{\pi}{6}\right) \times \frac{\frac{2}{3} \times V_{dc} - V_{gpeak}}{I_{hfpp_max} \times f_{sw}}$$

$$R_{f1} = 0$$

$$L_{f2} = L_{f1} \times 0.15$$

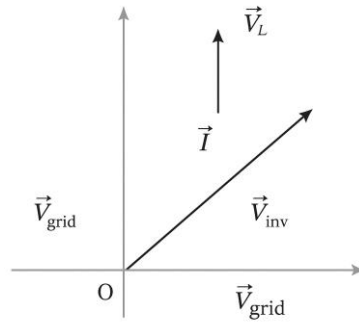
$$I_{rms} = \frac{P}{3 \times V_{ph}} = \frac{9600}{3 \times 219.4} \approx 14.6 \text{ A}$$

$$I_{peak} = 2 \cdot I_{rms} \approx 2 \cdot 14.6 \approx 20.7 \text{ A}$$

Diambil voltage drop 5%:

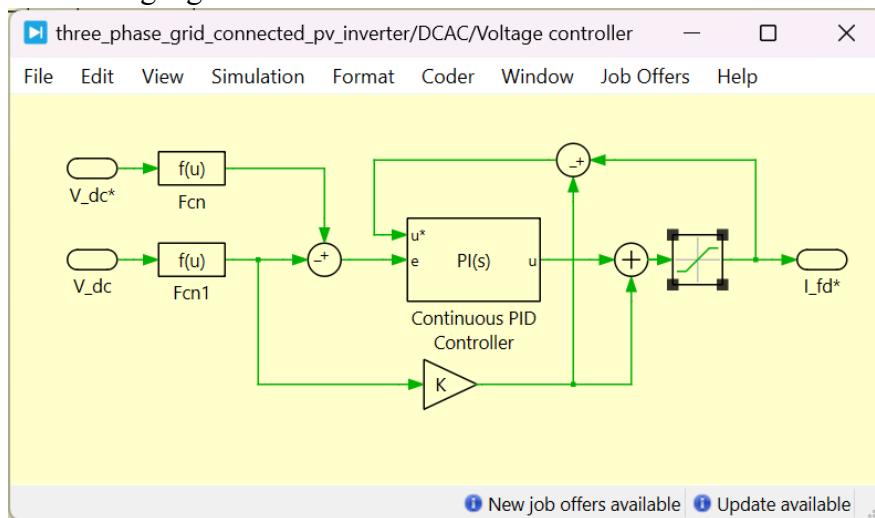
$$V_L = 0.05 \times 219.4 \approx 11 \text{ V}$$

$$L = \frac{V_L}{\omega \times I_{peak}} = \frac{11}{2\pi \times 50 \times 20.7} = 1.69 \text{ mH}$$

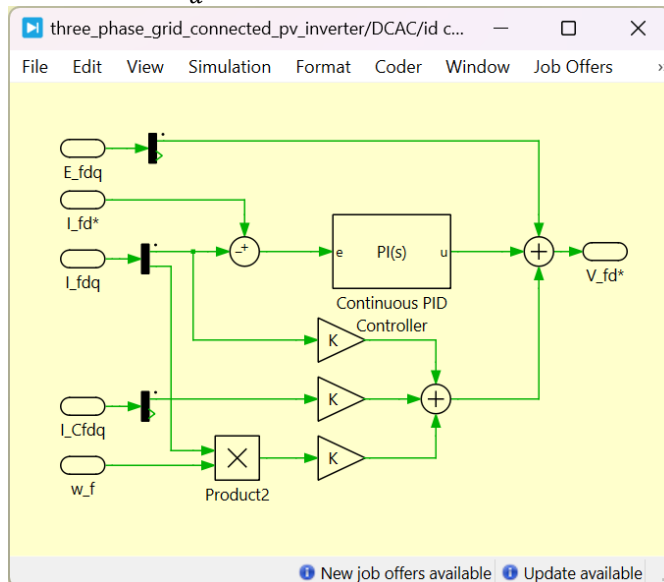


5. Sistem Kendali

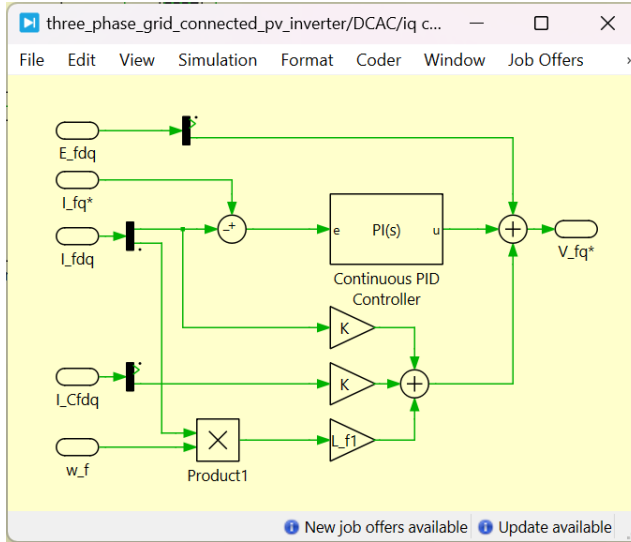
Kendali tegangan



Kendali arus i_d



Kendali arus i_q



Kendali arus, yang memiliki frekuensi respons tinggi ($\alpha_f = 100$), berfungsi untuk mengatur arus yang masuk dari inverter ke beban atau jaringan listrik. Bagian ini mencakup perhitungan gain proporsional (K_{gc_pd} , K_{gc_pq}) dan integral (K_{gc_id} , K_{gc_iq}) yang disesuaikan dengan parameter filter (L_{f1} , L_{f2} , R_{f1}) dan resistansi peredam aktif (R_{res_a}) untuk memastikan arus keluaran stabil dan akurat sesuai referensi. Sementara itu, kendali tegangan DC-link beroperasi pada frekuensi respons yang lebih rendah ($\alpha_W = 10$) untuk menjaga agar tegangan pada bus DC tetap konstan. Kontroler ini menghitung gain proporsional (K_{gc_pW}) dan integral (K_{gc_iW}) berdasarkan kapasitansi DC-link (C_{dc}), tegangan puncak grid (V_{gpeak}), dan konfigurasi trafo, yang kemudian menghasilkan referensi daya aktif untuk loop kendali arus. Tanda negatif pada gain tegangan DC-link menunjukkan hubungan terbalik: jika tegangan DC-link tinggi, inverter perlu menyuntikkan lebih banyak daya aktif ke grid untuk menurunkannya. Terakhir, fitur anti-windup ($K_{gc_b} = 10$) diimplementasikan untuk mencegah akumulasi kesalahan integral yang berlebihan, memastikan respons kontrol yang mulus saat terjadi batasan saturasi.

$$R_{gc_a} = \alpha_f * (L_{f1} + L_{f2}) - R_{f1}$$

$$K_{gc_pd} = \alpha_f * (L_{f1} + L_{f2})$$

$$K_{gc_id} = \alpha_f * (R_{f1} + R_{gc_a})$$

$$K_{gc_pq} = \alpha_f * (L_{f1} + L_{f2})$$

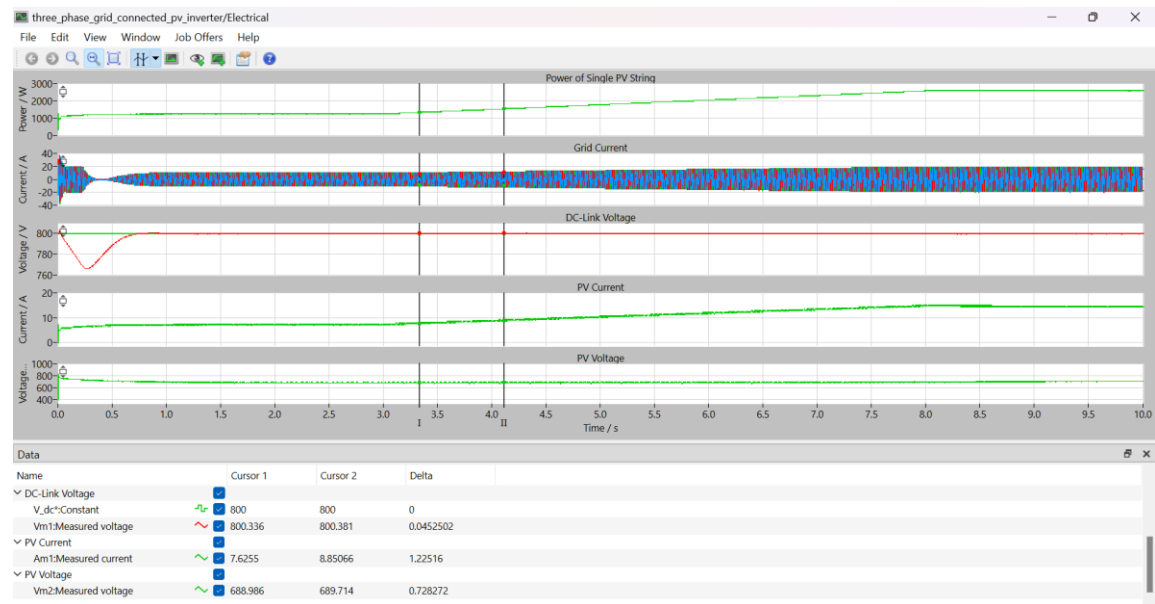
$$K_{gc_iq} = \alpha_f * (R_{f1} + R_{gc_a})$$

$$G_{gc_a_W} = \alpha_W * C_{dc} / (6 * V_{gpeak} * \sqrt{3} / 2)$$

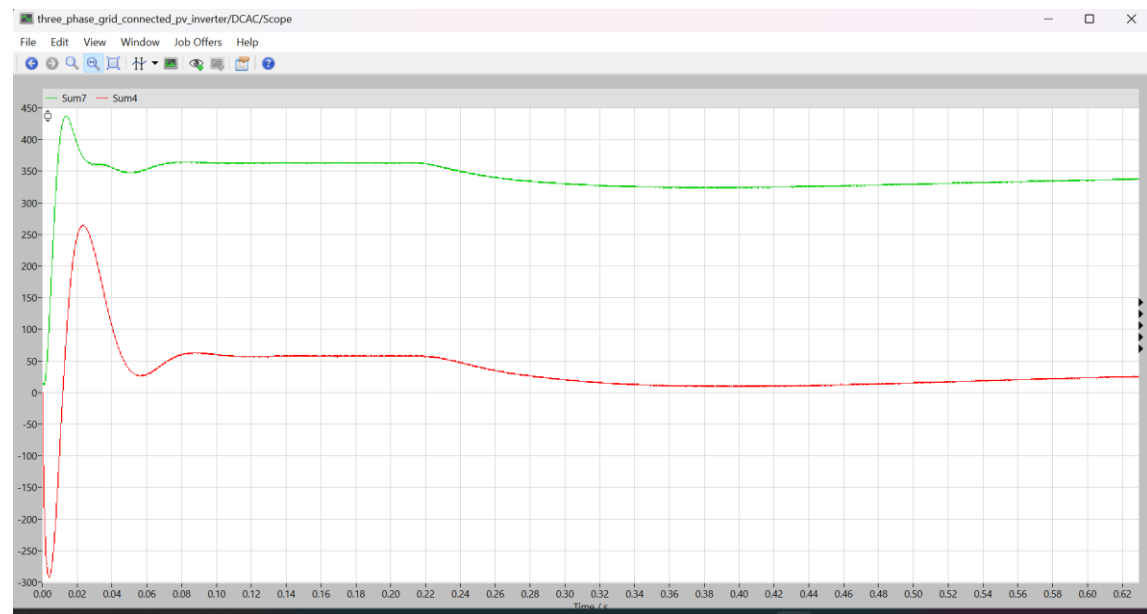
$$K_{gc_pW} = -\alpha_W * C_{dc} / (6 * V_{gpeak} * \sqrt{3} / 2)$$

$$K_{gc_iW} = -\alpha_W * G_{gc_a_W}$$

6. Simulasi



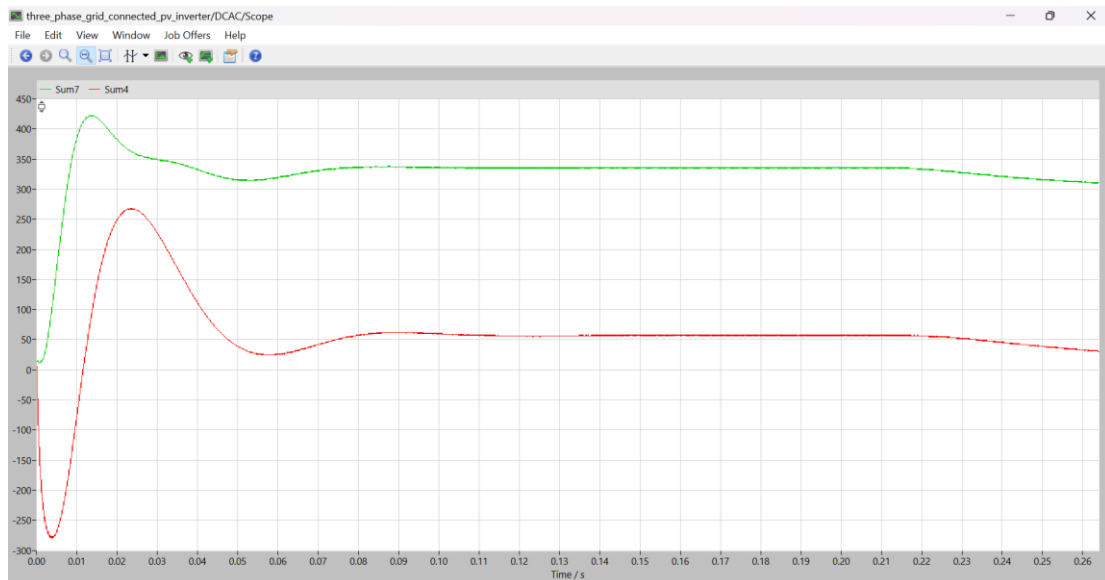
In-phase current



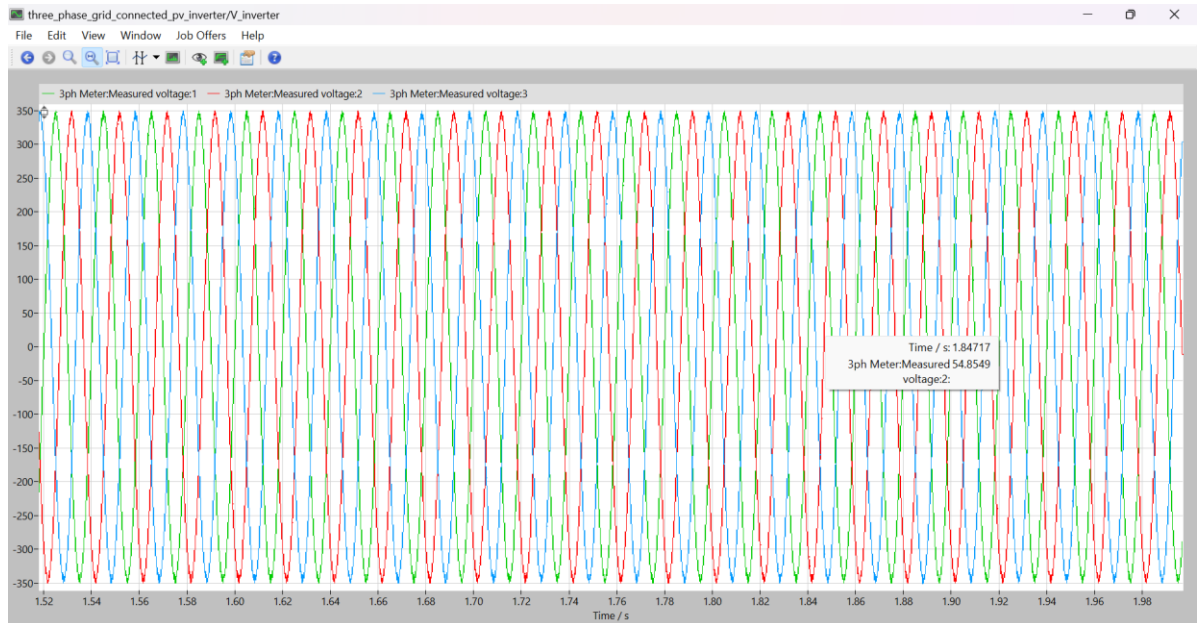
Lagging current



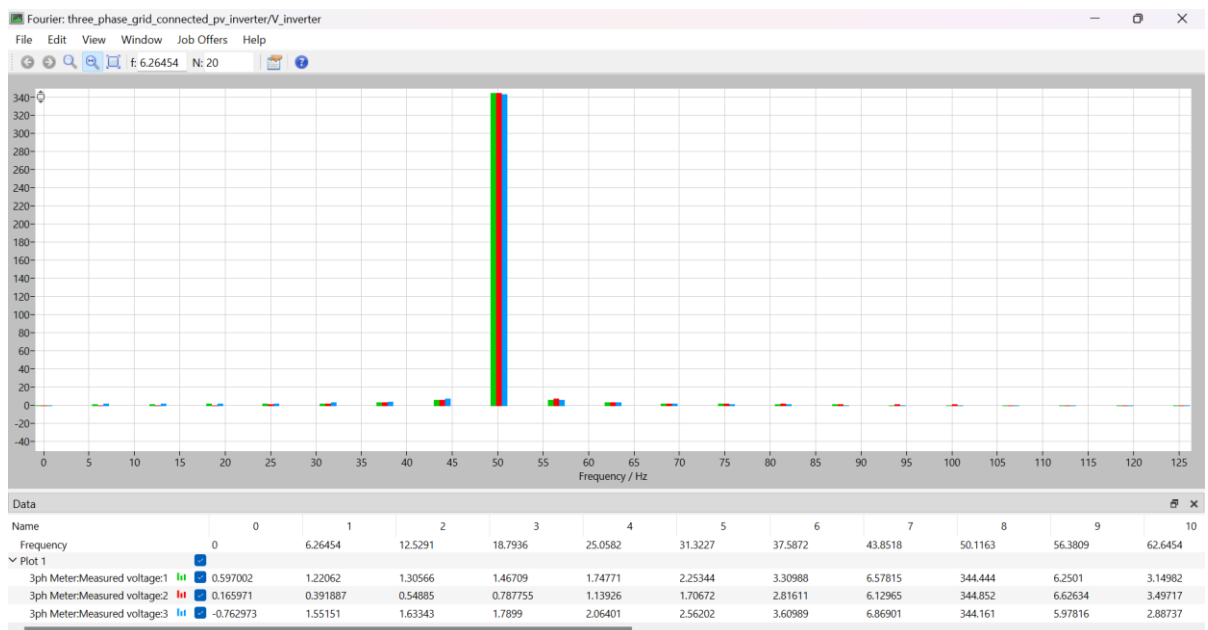
Leading current



7. Hasil Plot
Time domain



Frequency domain



Hasil menunjukkan bahwa tegangan keluaran inverter mendekati nilai output voltage yang diinginkan (380 V). Pada ranah frekuensi, terlihat bahwa frekuensi dominan di sekitar 50 Hz, menandakan total harmonic distortion (THD) berhasil diredam dengan sangat baik. Ini karena penggunaan LCL filter yang berfungsi untuk mereduksi distorsi harmonik.

8. Analisis

Overmodulation terjadi saat indeks modulasi m_a melebihi batas linier dari skema modulasi Space Vector PWM (SVPWM). Untuk SVPWM, batas linier $m_a \approx 0.866$. Ketika m_a melebihi 0.866, inverter memasuki daerah overmodulasi, di mana tegangan output mendekati bentuk gelombang kotak. Hal ini menyebabkan peningkatan tajam pada Total Harmonic Distortion (THD), terutama munculnya harmonisa orde tinggi yang dapat membebani filter LCL serta menimbulkan resonansi dan panas berlebih.

Overmodulasi juga menurunkan performa kendali inverter secara signifikan. Tegangan output inverter tidak lagi linear terhadap sinyal referensinya, sehingga respon sistem menjadi lambat, error steady-state meningkat, bahkan bisa terjadi osilasi. Regulator arus seperti PI control mengalami kesulitan dalam menjaga arus output sesuai referensi karena adanya delay dan ketidaksesuaian bentuk gelombang antara referensi dan realisasi.