

Tecnología de los componentes electrónicos

Unidad 1.3

Circuitos Integrados

Versión 1.0.0

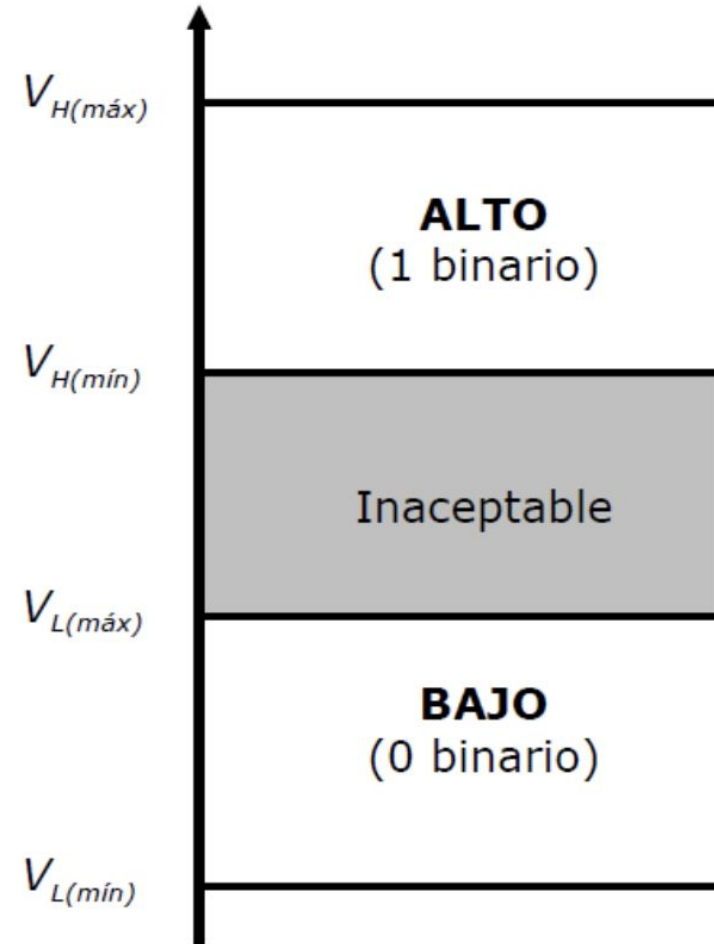
Jaír Hnatiuk, Carlos Rodriguez, Carlos Maidana, Edgardo Gho, Martín Ferreyra Biron

Lógica binaria

- Las tensiones que se utilizan para representar los unos y ceros reciben el nombre de **niveles lógicos**.
 - **Lógica positiva:** convención bajo la cual un "0" se representa como un nivel de tensión cercano al cero que se denomina BAJO (low), y un "1" se representa como un nivel de tensión más elevado -cercano a V_{DD} - que se denomina ALTO (high).
 - **Lógica negativa:** convención en la que un 1 se representa como un nivel bajo y un 0 como un nivel alto (en desuso).
- La tensión se mide en Volt (V) y la tecnología CMOS admite generalmente valores de 3.3V o 5V (pueden manejar de 3V a 15V).
- V_{DD} o V_{CC} designa la tensión de trabajo (C por colector - bipolar y D por Drain - unipolar).
- V_{SS} o GND indica el potencial de referencia del circuito (siempre será 0 V). (S por source).

Lógica binaria

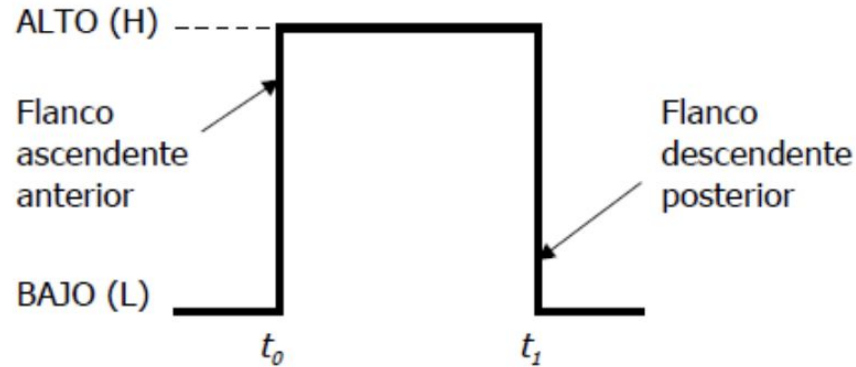
- Se necesitan tolerancias: rangos de tensiones comprendidas entre un máximo y un mínimo, para el reconocimiento de un 1 y un 0. Esto es válido para la entrada y la salida.
- Entre los niveles definidos para alto y bajo no debe existir solapamiento. Es decir, el nivel $V_{L(máx)}$ nunca debe ser superior al $V_{H(mín)}$.
- Los valores de tensión comprendidos entre $V_{L(máx)}$ y $V_{H(mín)}$ no son aceptables y pueden ser interpretados por los circuitos, arbitrariamente, como un valor alto o como un valor bajo.



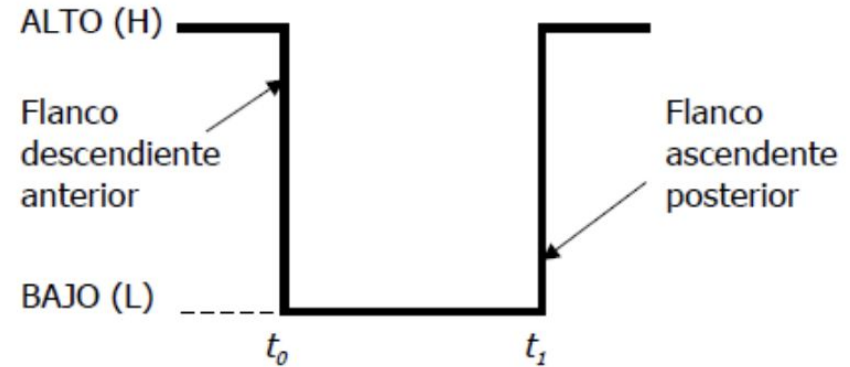
Formas de onda digitales

Formas de ondas digitales

Pulsos Positivos y Pulsos Negativos



Pulso positivo: nivel bajo (0) es el inactivo

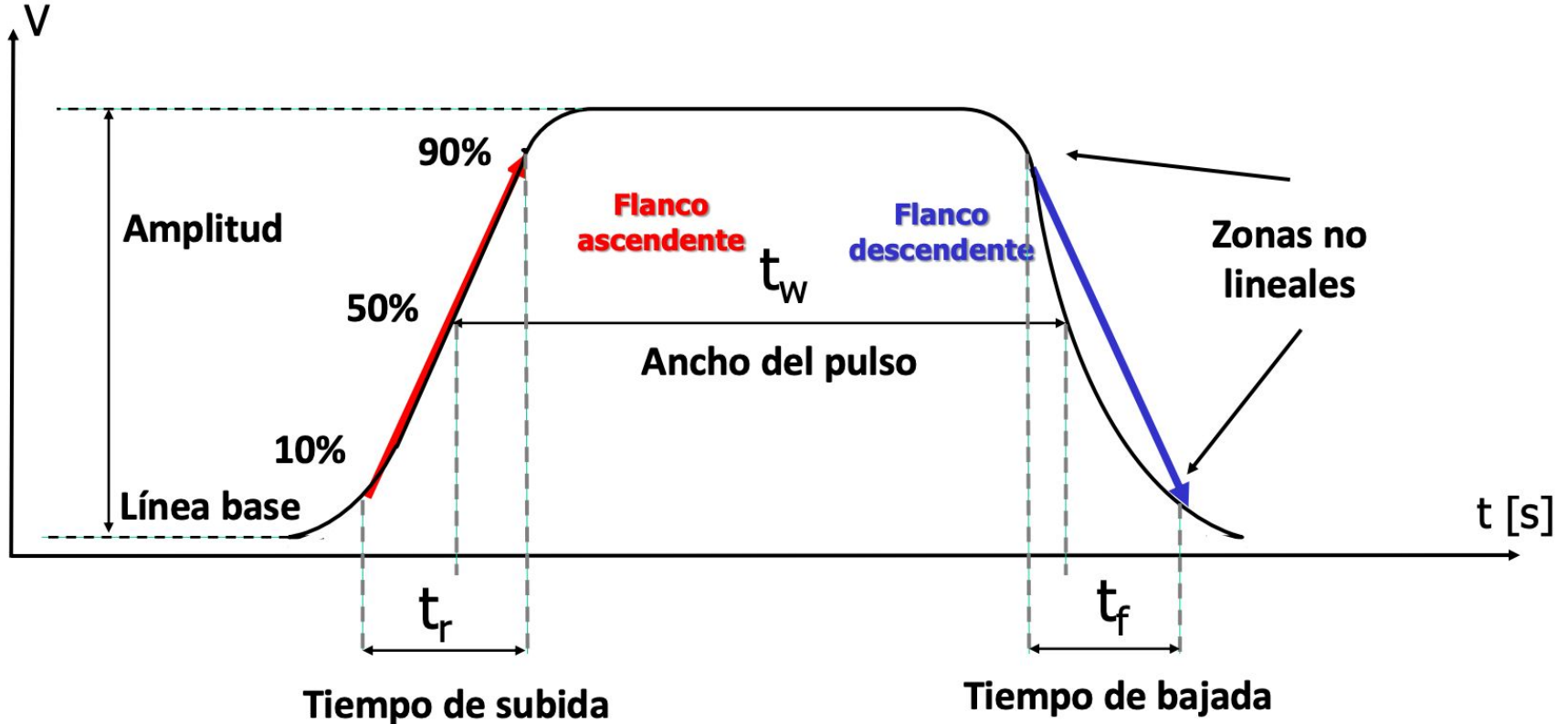


Pulso negativo: nivel alto (1) es el inactivo

- Las señales digitales consisten en valores de tensión que varían entre los niveles definidos como ALTO y BAJO.
Se denomina pulso a una señal eléctrica que se mantiene mayormente en uno de sus niveles (inactivo), yendo al otro nivel (activo) en forma temporaria.
- ¿Cuál es la convención más usada?

Formas de ondas digitales

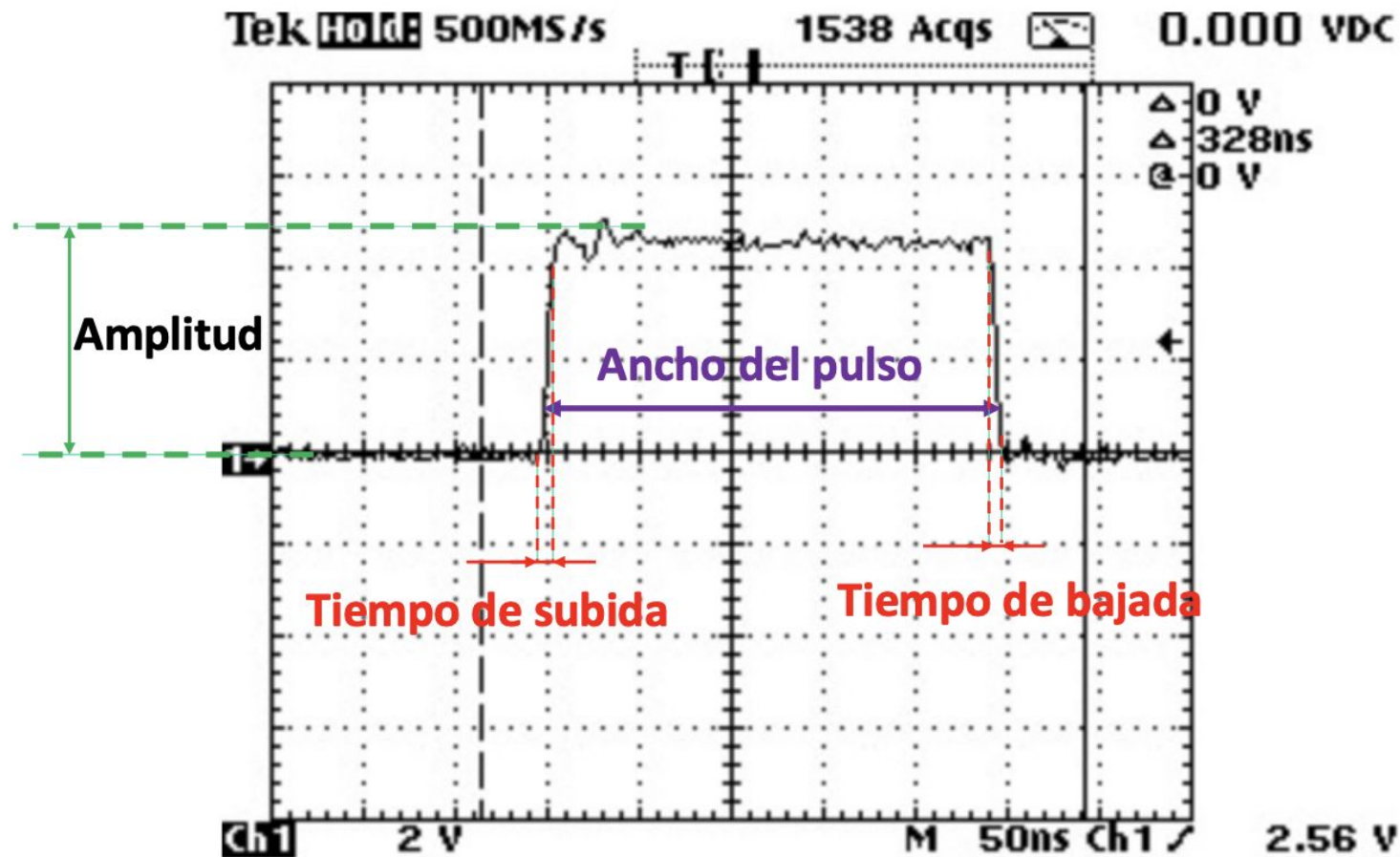
Características de un pulso no (tan) ideal



Nota: Rise time y fall time no necesariamente son iguales

Formas de ondas digitales

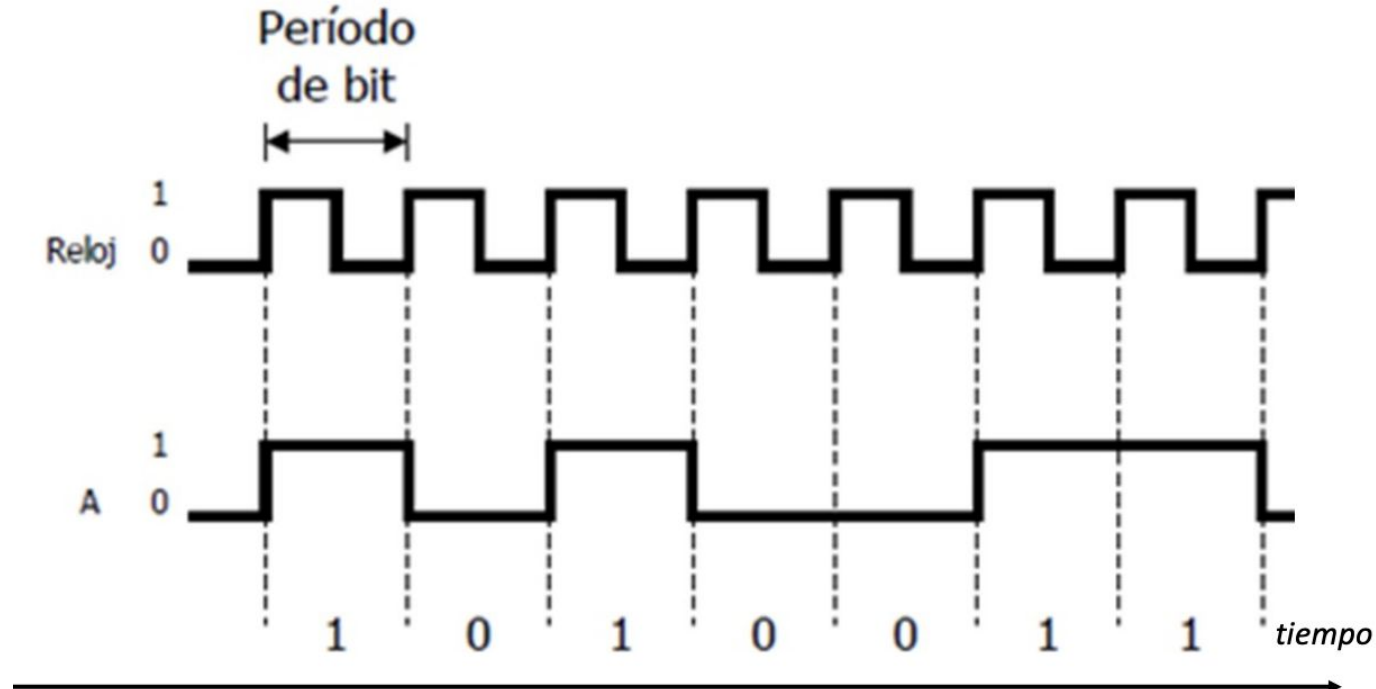
Características de un pulso no (tan) ideal



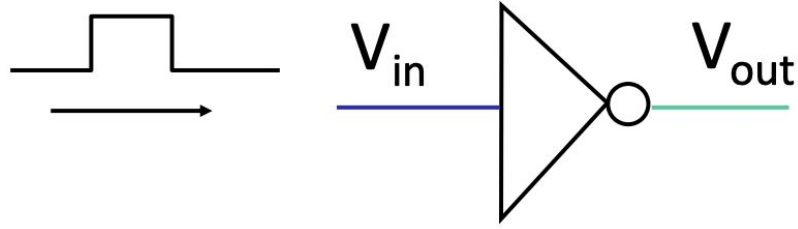
Formas de ondas digitales

Un **diagrama de tiempo** es un gráfico de formas de onda digitales que muestra la relación temporal real entre dos o más señales, y cómo varía cada señal en relación con las demás

Secuencia de bits
que representan
la señal A

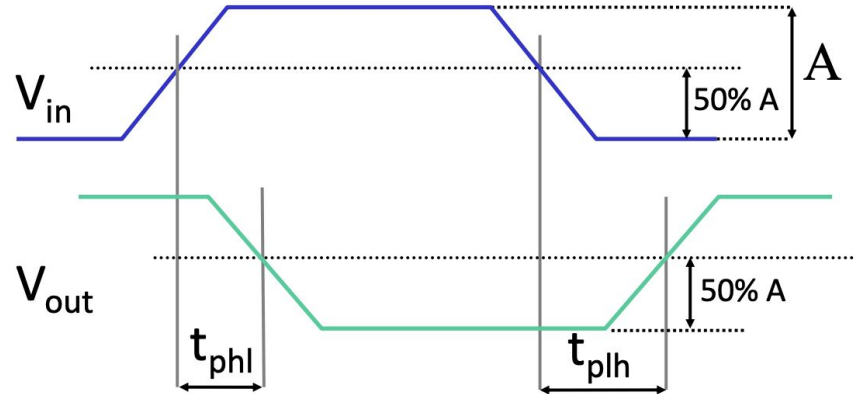


Formas de ondas digitales

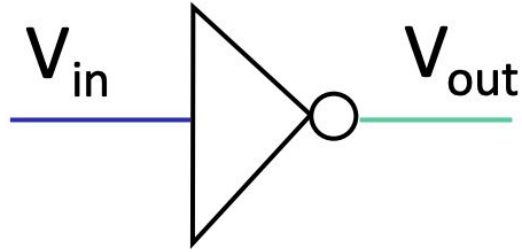


Si el tiempo de propagación de LOW-HIGH es distinto al de HIGH-LOW, se toma el mayor (peor) de los dos.

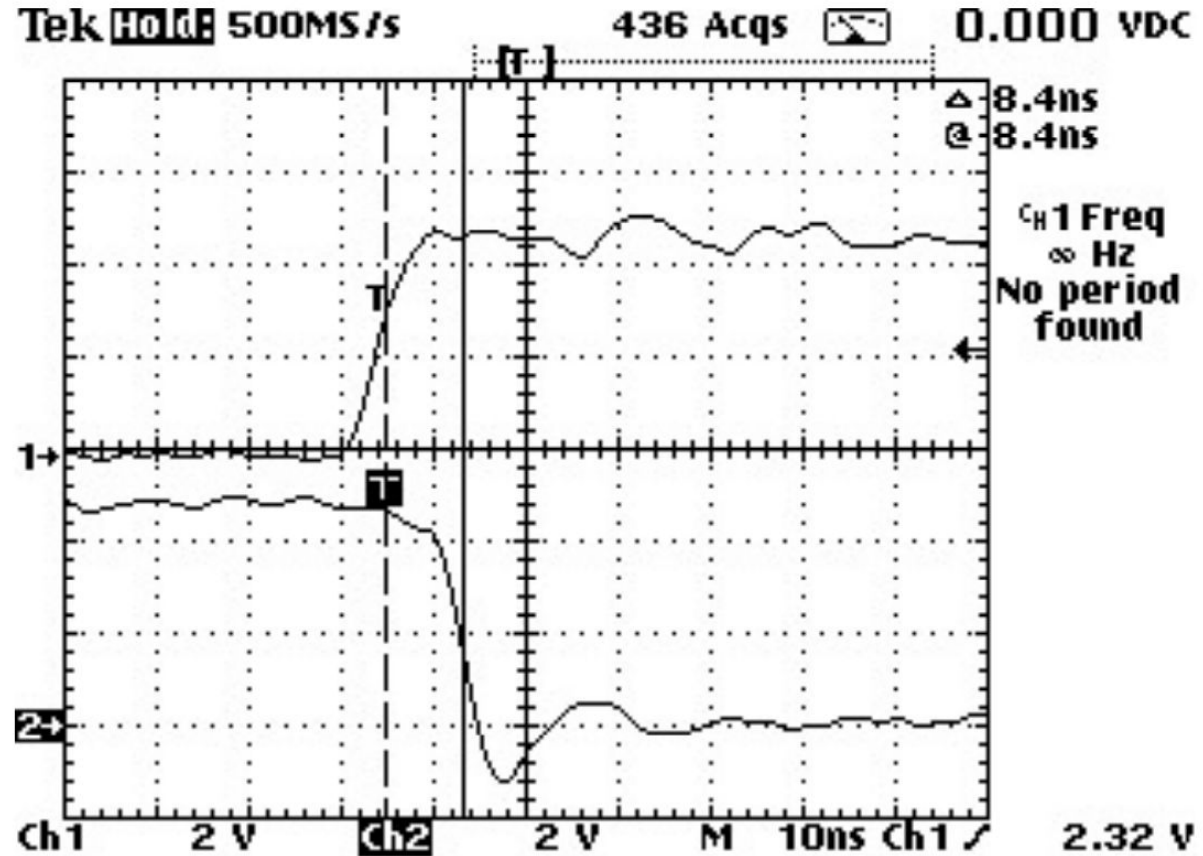
El tiempo que demora un cambio en la entrada en verse reflejado en la salida medido desde el momento en que la señal de entrada alcanza el 50% de su amplitud hasta que la salida también alcanza el 50% en el instante de la transición de se denomina **tiempo de propagación**



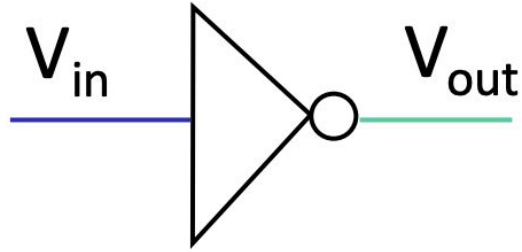
Formas de ondas digitales



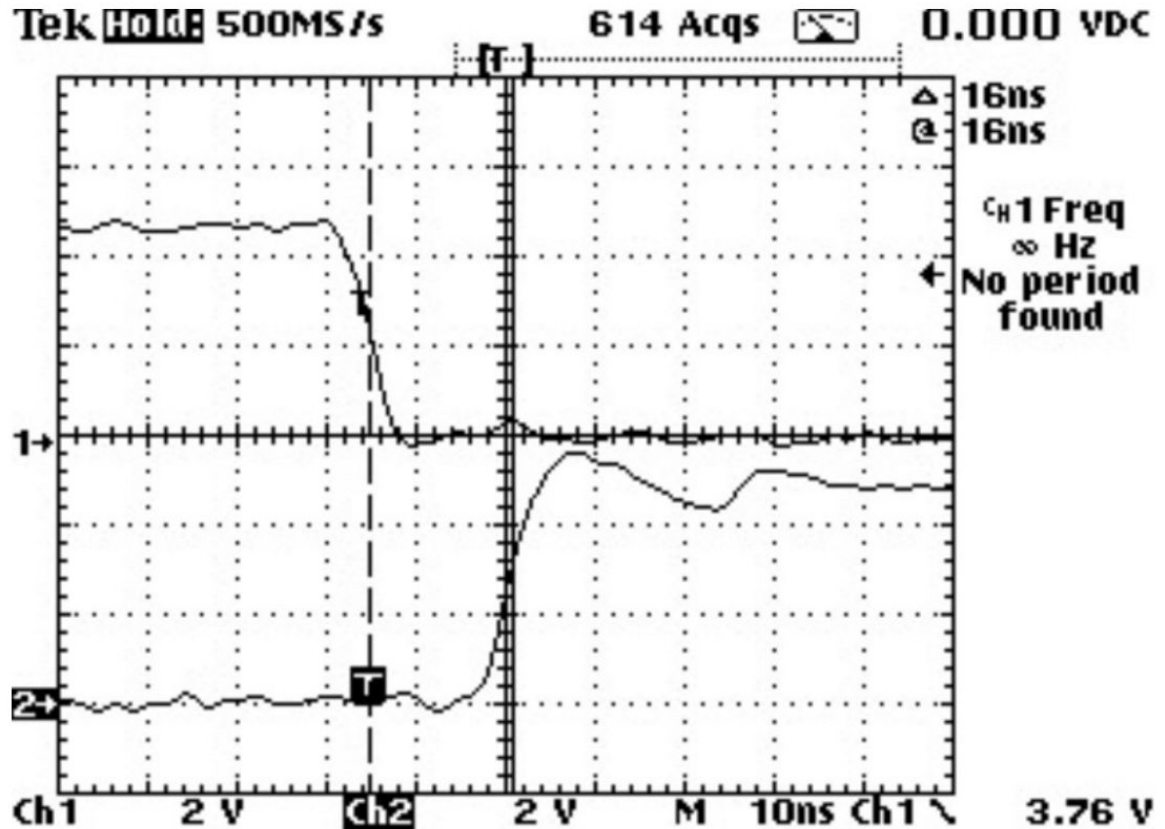
Transición de bajo a alto a la entrada del inversor y salida de alto a bajo, visto en un osciloscopio



Formas de ondas digitales



Transición de alto a bajo a la entrada del inversor y salida de bajo a alto, visto en un osciloscopio



Formas de ondas digitales

Se denomina **amplitud** de una señal a la diferencia entre el máximo valor del impulso y su nivel más bajo [V].

Una **señal periódica** es aquella que se repite a intervalos de tiempo fijo. Este intervalo de tiempo se denomina período (T) y se mide en segundos o sus submúltiplos.

Una **señal no periódica** es aquella que está compuesta por distintos anchos de pulso y/o intervalos diferentes entre impulsos.

Formas de ondas digitales

La **frecuencia** (f) es la cantidad de ciclos por unidad de tiempo y se mide en Hertz o sus múltiplos (Hz). Se define como la inversa del período.

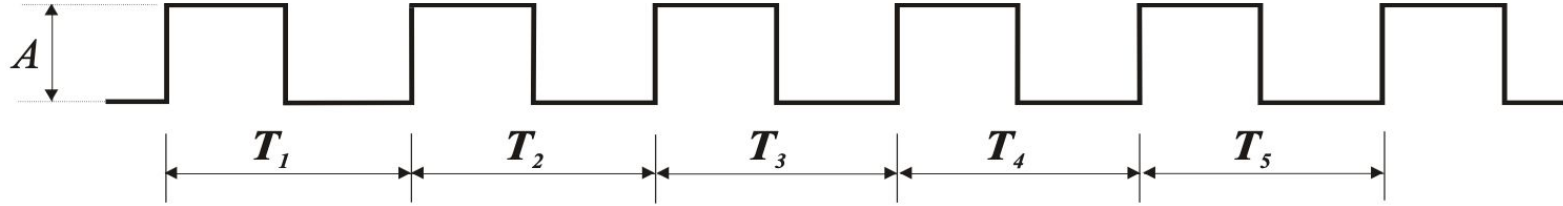
El **período** (T) es el tiempo que tarda una onda en pasar por un mismo punto con la misma dirección y sentido.

$$T[s] = \frac{1}{f} \qquad f[Hz] = \frac{1}{T}$$

Tiempo		Inversa	
s		Hz	
ms	10 ⁻³	KHz	10 ³
µs	10 ⁻⁶	MHz	10 ⁶
ns	10 ⁻⁹	GHz	10 ⁹
ps	10 ⁻¹²	THz	10 ¹²

Formas de ondas digitales

Ejemplo de señal periódica y señal no periódica



Período = $T_1 = T_2 = T_3 = T_4 = T_5 = \dots = T_n$

Frecuencia = $1 / T$

(a) Periódica (onda cuadrada)



(b) No periódica

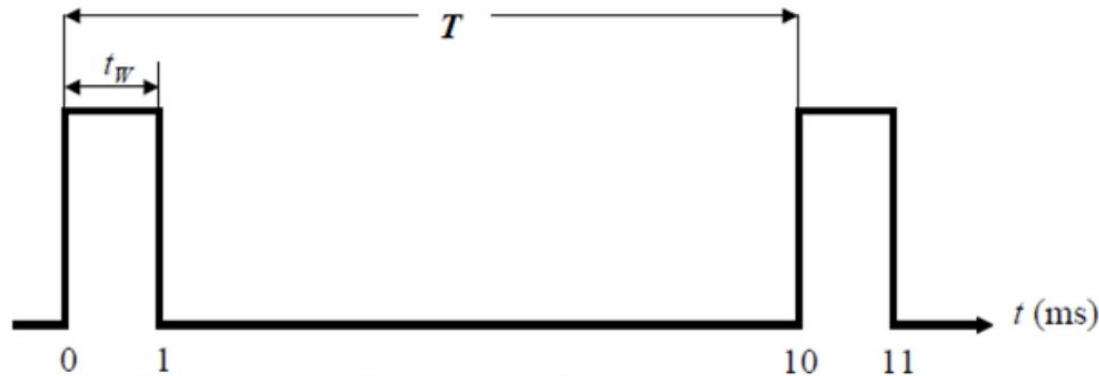
¿Donde aparecen unas y otras en una computadora?

Formas de ondas digitales

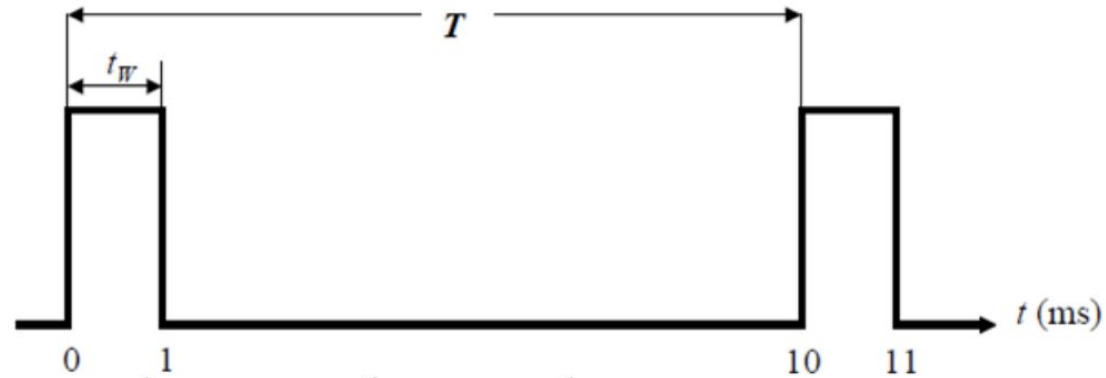
Ciclo de trabajo (duty cycle): Razón entre el ancho del pulso (t_w) y el período (T), normalmente expresado como porcentaje (también denominado ciclo de actividad o de servicio).

$$\text{Ciclo de trabajo (\%)} = \left(\frac{t_w}{T} \right) 100$$

Determine para la siguiente señal: período (T), frecuencia (f) y duty cycle (dc)



Formas de ondas digitales



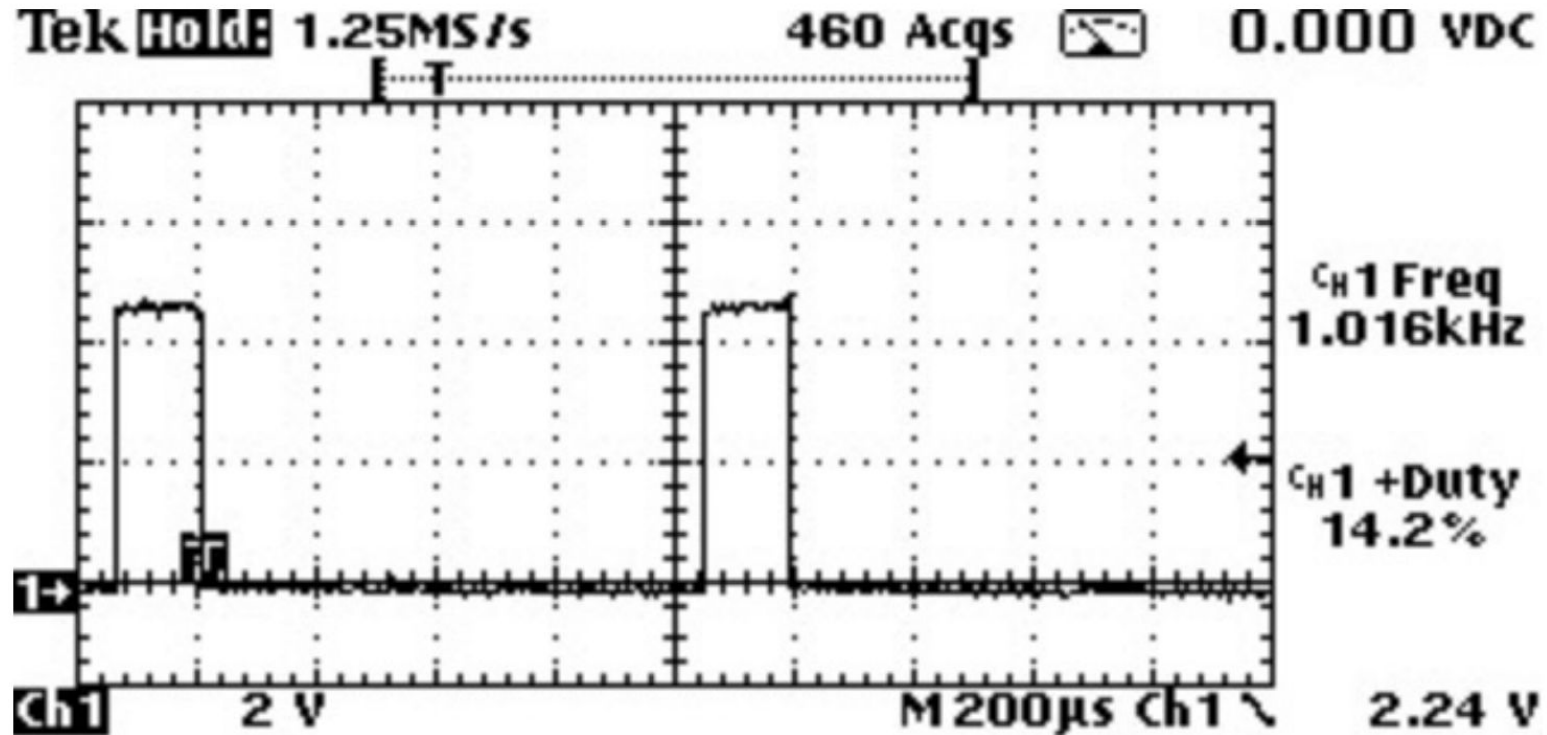
$$f = \frac{1}{10ms} = \frac{1}{10 \times 10^{-3}s} = \frac{1}{10} \times 1KHz = 100Hz$$

$$Dc\% = \frac{t_w}{T} \times 100 = \frac{1ms}{10ms} \times 100 = 10\% \quad T = 10ms$$

¿Cómo se verán en un osciloscopio?

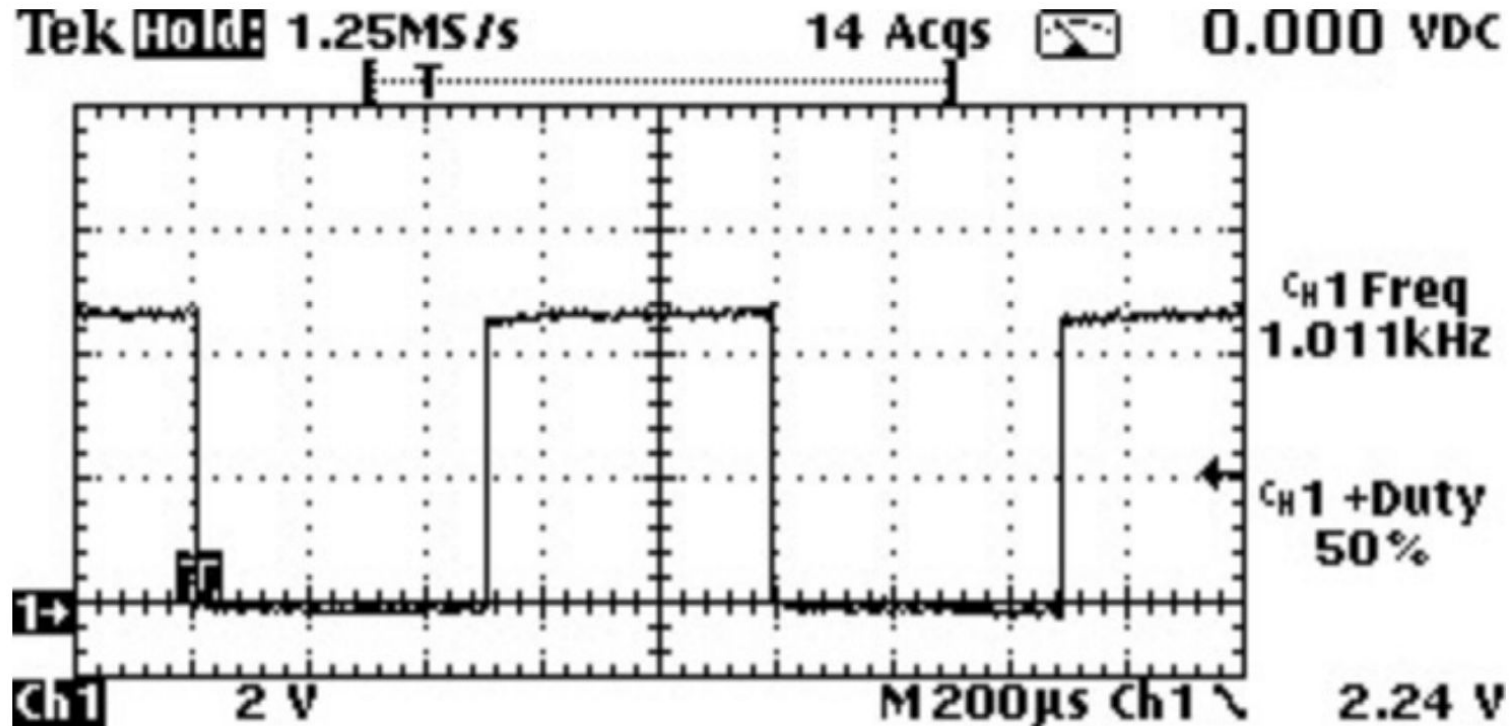
Formas de ondas digitales

Señal real observada en un osciloscopio con ciclo de trabajo del 14,2%



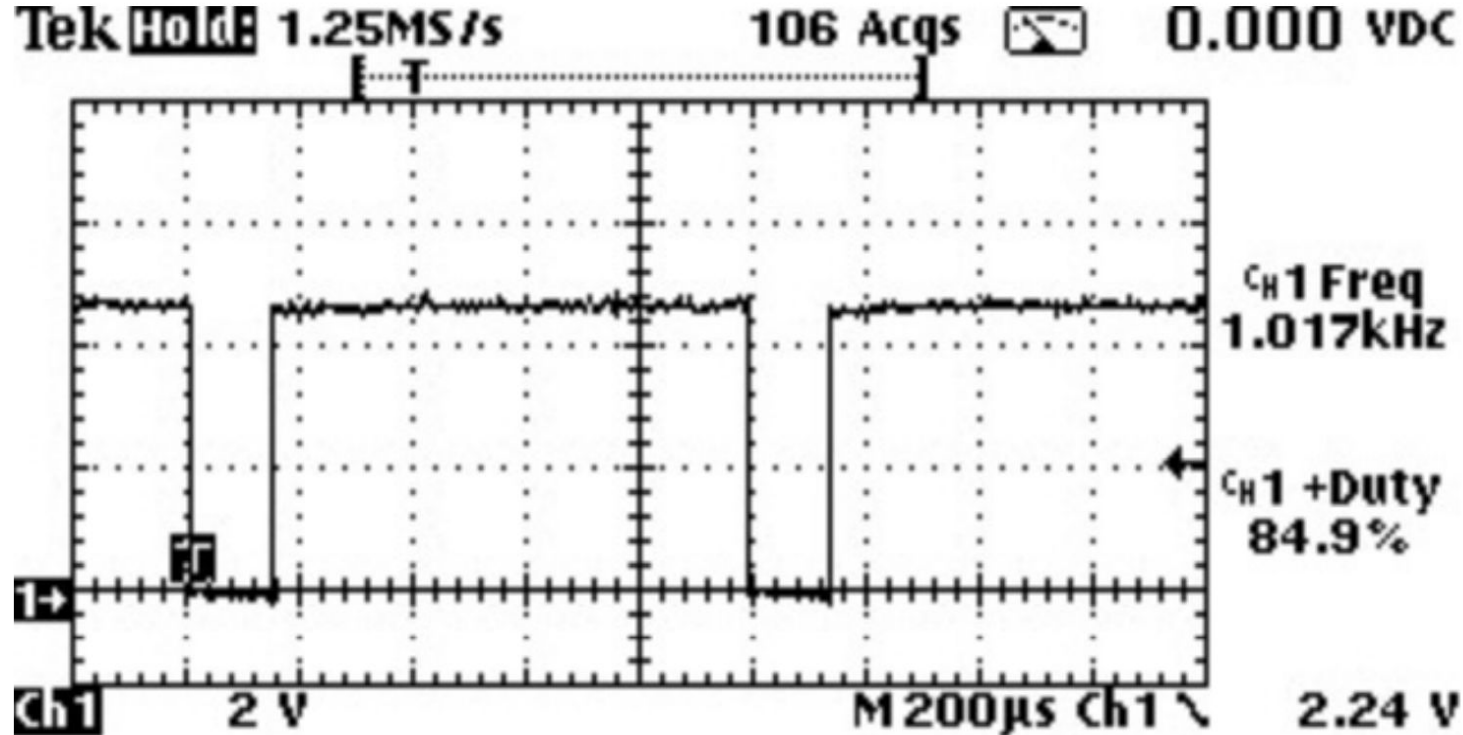
Formas de ondas digitales

Señal real observada en un osciloscopio con ciclo de trabajo del 50%



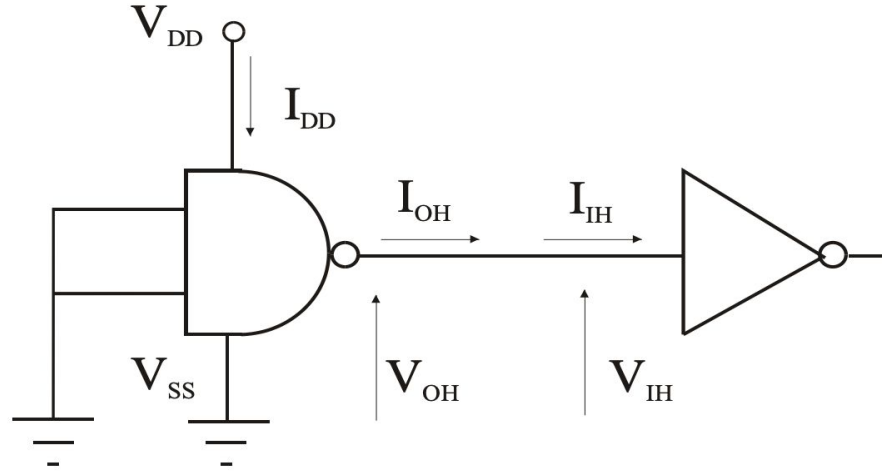
Formas de ondas digitales

Señal real observada en un osciloscopio con ciclo de trabajo del 84.9%



Parámetros estáticos de las compuertas

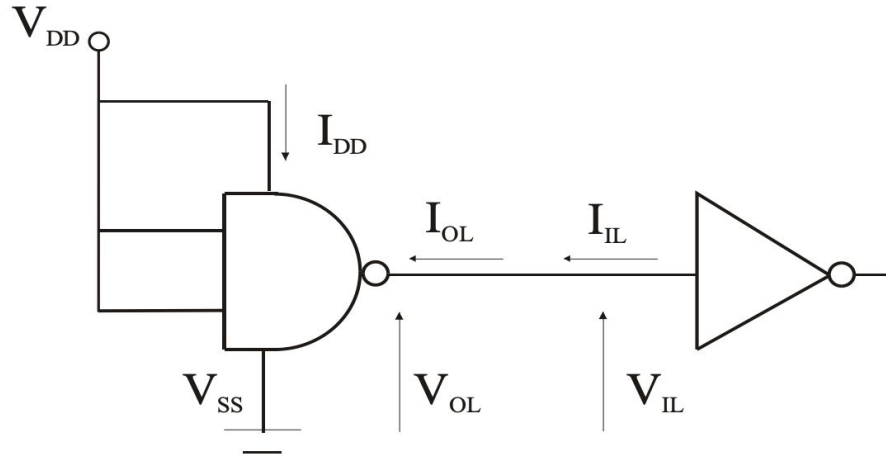
Parámetros de una compuerta



I_{DD} Corriente del dispositivo en reposo (A)
 I_{OH} Corriente de salida de Nivel Alto (A)
 I_{IH} Corriente de entrada de Nivel Alto (A)

V_{OH} Tensión de salida de Nivel Alto (V)
 V_{IH} Tensión de entrada de Nivel Alto (V)

Parámetros de una compuerta



I_{DD} Corriente del dispositivo en reposo (A)

I_{OL} Corriente de salida de Nivel Bajo (A)

I_{IL} Corriente de entrada de Nivel Bajo (A)

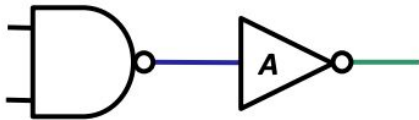
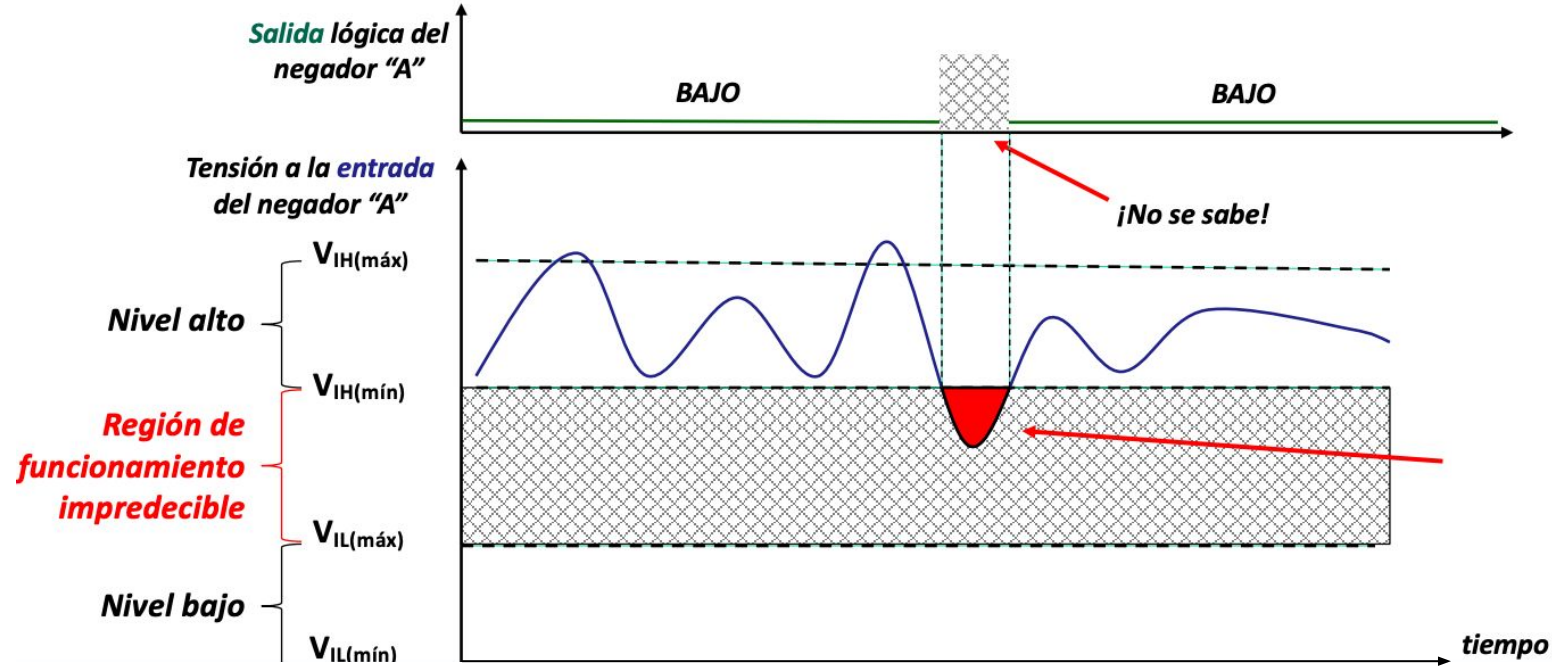
V_{OL} Tensión de salida de Nivel Bajo (V)

V_{IL} Tensión de entrada de Nivel Bajo (V)

Margen de ruido

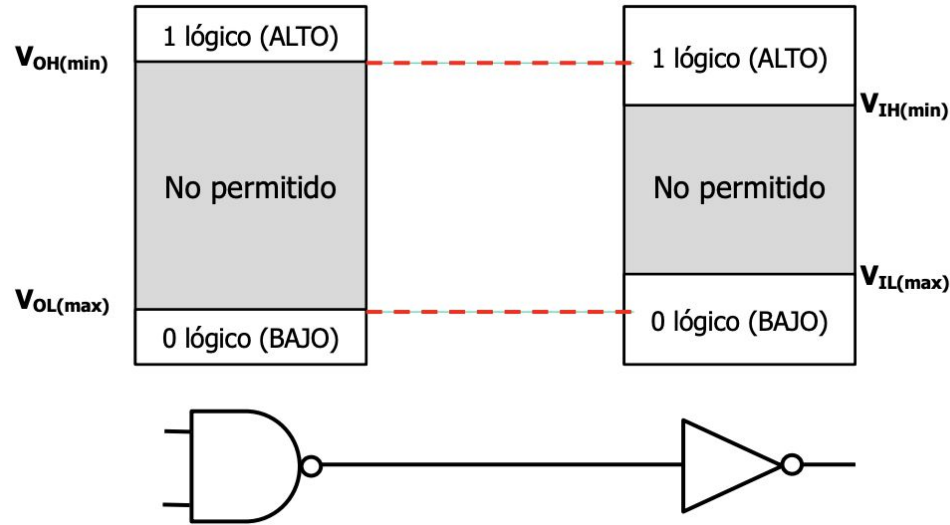
El **ruido** es una tensión no deseada que se induce en los circuitos. Los cables y otros conductores internos del sistema pueden captar las radiaciones electromagnéticas de alta frecuencia de los conductores adyacentes, en los que las corrientes varían rápidamente, o de otras fuentes externas al sistema. También las fluctuaciones de tensión de la línea de alimentación son una forma de ruido de baja frecuencia.

Margen de ruido



Un ruido excesivo hace que la entrada sea menor que $V_{IH(mín)}$, por tanto podría reflejarse en la salida del negador.

Margen de ruido



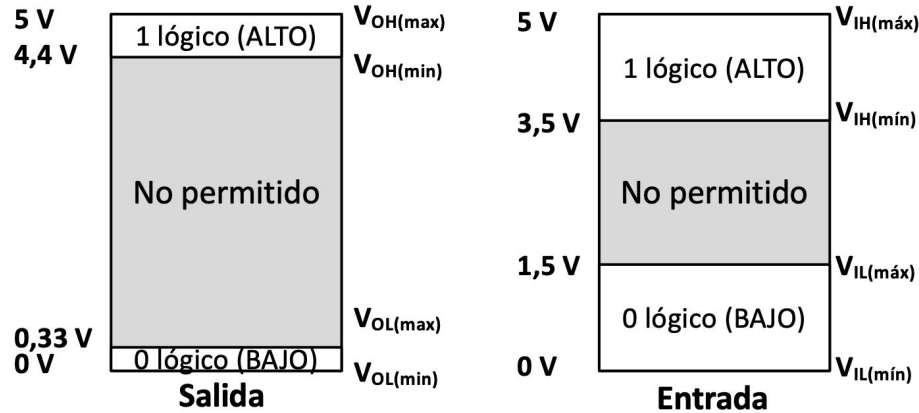
Se toma como **margen de ruido** de la compuerta a la peor condición, esto es, el **menor** de los dos calculados. Su unidad es el [VOLT].

$$V_{NH} = V_{OH(mín)} - V_{IH(mín)}$$

$$V_{NL} = V_{IL(máx)} - V_{OL(máx)}$$

Para no verse afectados adversamente por el ruido, los circuitos lógicos deben tener cierta **inmunidad al ruido**, que es *la capacidad de tolerar ciertas fluctuaciones de tensión no deseadas en sus entradas sin que cambie el estado de salida*. La medida de la inmunidad al ruido se denomina **margen de ruido** y su unidad es el Volt.

Margen de ruido: niveles lógicos típicos CMOS



$$\text{Min}(VN_H, VN_L)$$

Ejemplo

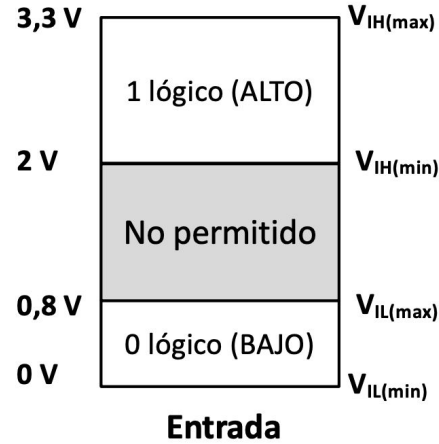
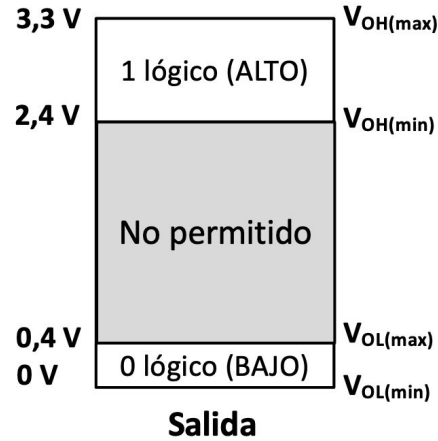
Determinación de márgenes de ruido:

$$VN_H = V_{OH(mín)} - V_{IH(mín)} = 4,4V - 3,5V = 0,9V$$

$$VN_L = V_{IL(máx)} - V_{OL(máx)} = 1,5V - 0,33V = 1,17V$$

Margen de ruido: 0,9 V

Margen de ruido: niveles lógicos típicos CMOS



$$\text{Min}(VN_H, VN_L)$$

$$VN_H = V_{OH(min)} - V_{IH(min)} = 2,4V - 2V = 0,4V$$

$$VN_L = V_{IL(max)} - V_{OL(max)} = 0,8V - 0,4V = 0,4V$$

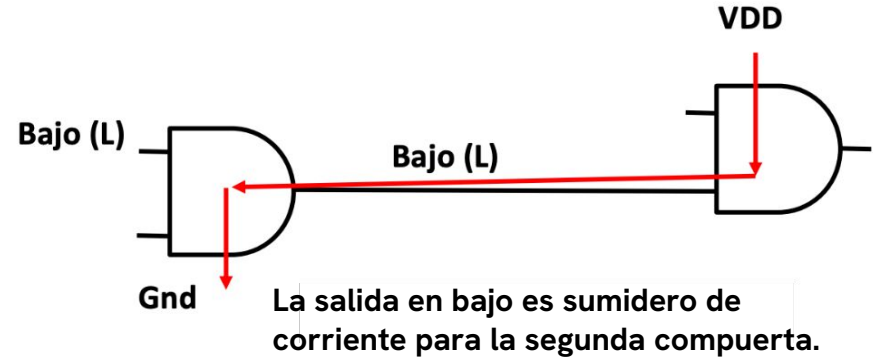
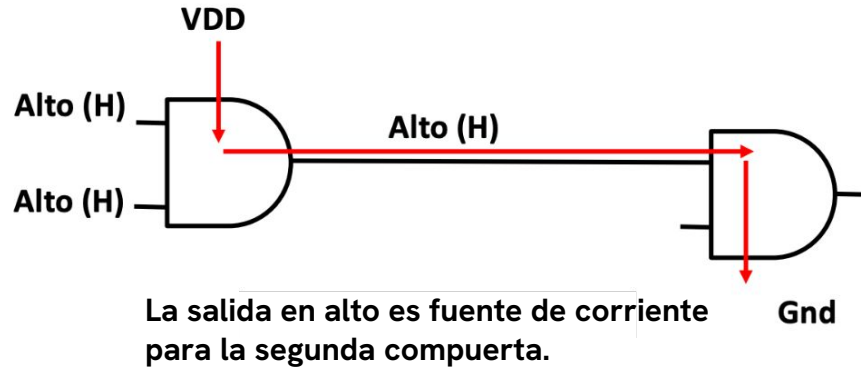
Margen de ruido: 0,4 V

Ejemplo

Determinación de márgenes de ruido:

Factor de carga de salida (fan out)

Cuando se conectan dos compuertas (la salida de una a la entrada de la otra) se produce circulación de corriente entre salida-entrada o entrada-salida.



Existe un límite para el número de entradas conectadas a una misma salida, se conoce como *fan-out* o factor de carga (o cargabilidad).

Para determinar el *fan-out* de una compuerta debemos conocer los valores de sus corrientes de entrada y de salida.

Factor de carga de salida (fan out)

El **fan-out** para el estado de salida **ALTO** se obtiene como: $F_{OH} = \frac{I_{OH(m\acute{a}x)}}{I_{IH(m\acute{a}x)}}$

El **fan-out** para el estado de salida **BAJO** se obtiene como: $F_{OL} = \frac{I_{OL(m\acute{a}x)}}{I_{IL(m\acute{a}x)}}$

Se toma como **fan-out** de la compuerta a la peor condici3n, esto es el **menor** de los dos calculados. $F_o = Min(FOH; FOL)$

Ejemplo: La salida de una compuerta cuya corriente de salida en alto es de 20mA y en bajo es de 20mA se conecta a la entrada de otra cuya corriente de entrada en alto es de 880 μ A y en bajo es de 0,0002 A. Determine el fan out.

- | | |
|--|--|
| 1. Correcci3n de unidades:
880 μ A = 0,88 mA.
0,0002 A = 0,2mA | 2. Determinaci3n de valores en alto y bajo:
$F_{OH}=20\text{mA}/0,88\text{mA}=22,72$
$F_{OL}=20\text{mA}/0,2\text{mA}=100$
$F_o=22$ |
|--|--|

Observaciones: Siempre opere con las mismas unidades. El factor de carga indica la cantidad de entradas que se pueden conectar a una salida, por tanto no tiene unidad. Tampoco tiene sentido hablar de "0,7 compuertas" por tanto siempre se truncan los decimales.

Disipación de potencia

Una compuerta requiere de la fuente de alimentación una cierta corriente para su funcionamiento. Esta corriente depende del estado de salida.

Cuando la salida de una compuerta está en estado **alto** circula una corriente I_{CCH} , mientras que, cuando el estado de salida es **bajo**, circula una corriente I_{CCL} . Para calcular la disipación de potencia de una compuerta en un estado estático (sin cambios) se deben tomar los siguientes parámetros:

$$P_{DH} = V_{DD} * I_{CCH} ; P_{DL} = V_{CC} * I_{CCL}$$

donde V_{DD} es la tensión de alimentación de la compuerta en **[Volt]**, I_{CCH} e I_{CCL} son las corrientes en alto y bajo de la compuerta en **[Ampere]**, P_D es la potencia disipada de la compuerta en **[Watt]** en cada estado.

Disipación de potencia

La disipación de potencia media depende del ciclo de trabajo: Habitualmente se la especifica para un **ciclo de trabajo del 50%**, por lo que se considera la corriente de alimentación media:

$$P_{dm} = V_{DD} \cdot \frac{(I_{CCH} + I_{CCL})}{2}$$

Para un ciclo de trabajo **diferente** al 50% la potencia media disipada será:

$$P_{dm} = V_{DD} \cdot \frac{(I_{CCH} t_H + I_{CCL} t_L)}{t_H + t_L}$$

Parámetros estáticos

DC Electrical Characteristics (Note 2)

Symbol	Parameter	Conditions	-55°C		+25°C			+125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I _{DD}	Quiescent Device Current	V _{DD} = 5V, V _{IN} = V _{DD} or V _{SS}		0.25		0.004	0.25		7.5	μA
		V _{DD} = 10V, V _{IN} = V _{DD} or V _{SS}		0.5		0.005	0.50		15	
		V _{DD} = 15V, V _{IN} = V _{DD} or V _{SS}		1.0		0.006	1.0		30	
V _{OL}	LOW Level Output Voltage	V _{DD} = 5V		0.05		0	0.05		0.05	V
		V _{DD} = 10V I _O < 1 μA		0.05		0	0.05		0.05	
		V _{DD} = 15V		0.05		0	0.05		0.05	
V _{OH}	HIGH Level Output Voltage	V _{DD} = 5V	4.95		4.95	5		4.95		V
		V _{DD} = 10V I _O < 1 μA	9.95		9.95	10		9.95		
		V _{DD} = 15V	14.95		14.95	15		14.95		
V _{IL}	LOW Level Input Voltage	V _{DD} = 5V, V _O = 4.5V		1.5		2	1.5		1.5	V
		V _{DD} = 10V, V _O = 9.0V		3.0		4	3.0		3.0	
		V _{DD} = 15V, V _O = 13.5V		4.0		6	4.0		4.0	
V _{IH}	HIGH Level Input Voltage	V _{DD} = 5V, V _O = 0.5V	3.5		3.5	3		3.5		V
		V _{DD} = 10V, V _O = 1.0V	7.0		7.0	6		7.0		
		V _{DD} = 15V, V _O = 1.5V	11.0		11.0	9		11.0		
I _{OL}	LOW Level Output Current (Note 3)	V _{DD} = 5V, V _O = 0.4V	0.64		0.51	0.88		0.36		mA
		V _{DD} = 10V, V _O = 0.5V	1.6		1.3	2.25		0.9		
		V _{DD} = 15V, V _O = 1.5V	4.2		3.4	8.8		2.4		
I _{OH}	HIGH Level Output Current (Note 3)	V _{DD} = 5V, V _O = 4.6V	-0.64		-0.51	-0.88		-0.36		mA
		V _{DD} = 10V, V _O = 9.5V	-1.6		-1.3	-2.25		-0.9		
		V _{DD} = 15V, V _O = 13.5V	-4.2		-3.4	-8.8		-2.4		
I _{IN}	Input Current	V _{DD} = 15V, V _{IN} = 0V		-0.10		-10 ⁻⁵	-0.10		-1.0	μA
		V _{DD} = 15V, V _{IN} = 15V		0.1		10 ⁻⁵	0.10		1.0	

Note 3: I_{OL} and I_{OH} are tested one output at a time.

Parámetros dinámicos

AC Electrical Characteristics (Note 4)

CD4001BC: $T_A = 25^\circ\text{C}$, Input t_r ; $t_f = 20\text{ ns}$. $C_L = 50\text{ pF}$, $R_L = 200\text{ k}$. Typical temperature coefficient is $0.3\%/^\circ\text{C}$.

Symbol	Parameter	Conditions	Typ	Max	Units
t_{PHL}	Propagation Delay Time, HIGH-to-LOW Level	$V_{\text{DD}} = 5\text{V}$	120	250	ns
		$V_{\text{DD}} = 10\text{V}$	50	100	
		$V_{\text{DD}} = 15\text{V}$	35	70	
t_{PLH}	Propagation Delay Time, LOW-to-HIGH Level	$V_{\text{DD}} = 5\text{V}$	110	250	ns
		$V_{\text{DD}} = 10\text{V}$	50	100	
		$V_{\text{DD}} = 15\text{V}$	35	70	
$t_{\text{THL}}, t_{\text{TLH}}$	Transition Time	$V_{\text{DD}} = 5\text{V}$	90	200	ns
		$V_{\text{DD}} = 10\text{V}$	50	100	
		$V_{\text{DD}} = 15\text{V}$	40	80	

Fuente: <http://freedatasheets.com/downloads/CD4001BC.pdf>

TDP: Thermal Design Power

Definición: Consumo de energía bajo la máxima carga teórica.

- Un sistema debe diseñarse en términos de alimentación y refrigeración para soportar que el circuito alcance esta carga.
- No es el pico de potencia (usualmente 1.5 veces más alto), tampoco el promedio, que usualmente es más bajo.
- La alimentación generalmente excede el TDP y la refrigeración lo iguala o excede.
- Cuando un procesador moderno detecta que la temperatura llegó a un umbral preestablecido, primero se reduce la frecuencia de reloj y si no es suficiente se apaga el chip.

Bibliografía

- Fundamentos de sistemas digitales – Thomas Floyd – 9na edición (2006)
- Fundamentals of Digital Logic with Verilog Design - Stephen Brown and Zvonko Vranesic – Third Edition (2014)
- Computer Architecture: A Quantitative Approach – John Hennessy and David Patterson 5ta edición (2012)