

## Versión 2024.01

**Carrera:** INGENIERIA EN INFORMATICA

**Asignatura:** 3631-Fundamentos de sistemas embebidos.

**Tema:** Circuitos Secuenciales

**Unidad:** 4.1

**Objetivo:** Comprender el diseño de circuitos secuenciales

**Competencia/s a desarrollar:**

- Concepción, diseño y desarrollo de proyectos de ingeniería en sistemas de información / informática.
- Gestión, planificación, ejecución y control de proyectos de ingeniería en sistemas de información / informática.
- Utilización de técnicas y herramientas de aplicación en la ingeniería en sistemas de información / informática.
- Generación de desarrollos tecnológicos y/o innovaciones tecnológicas.
- Desarrollo de una actitud profesional emprendedora.
- Aprendizaje continuo.
- Actuación profesional ética y responsable.
- Comunicación efectiva.
- Desempeño en equipos de trabajo.
- Identificación, formulación y resolución de problemas de ingeniería en sistemas de información/informática.

**Descripción de la actividad:**

1-Tiempo estimado de resolución: 1 semana

2-Metodología: Escrito, utilizando logisim-evolution para verificar

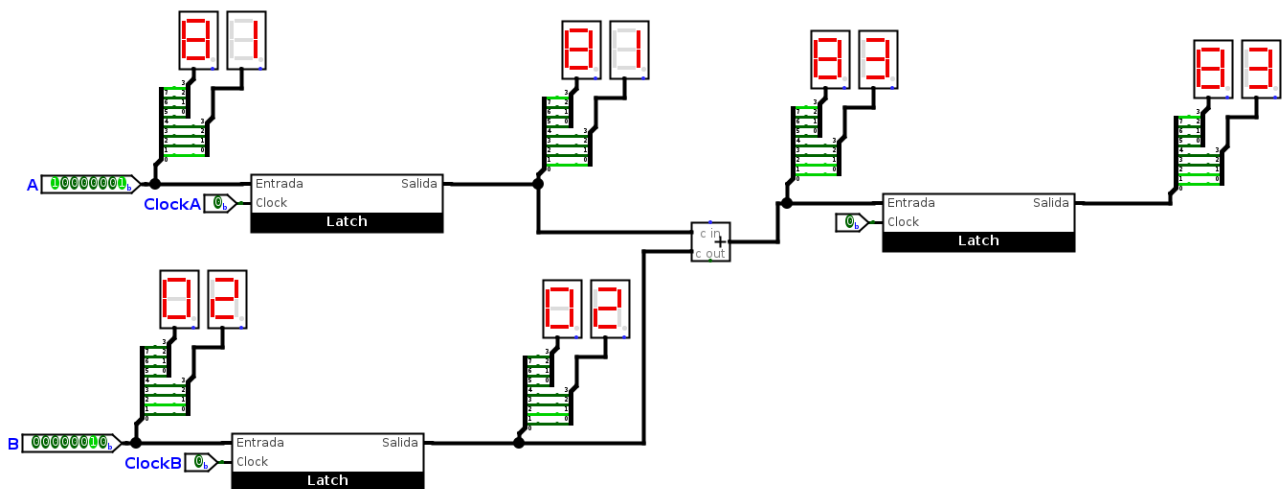
3-Forma de entrega: No obligatoria

4-Metodología de corrección y feedback al alumno: Presencial y por Miel.

## E- Registros y contadores

**E.01** Utilizando logisim-evolution, implemente un registro latch de 8 bits (Entrada paralelo/Salida Paralelo). Logisim posee un registro latch, pero recomendamos armar uno propio. Utilice dos displays hexadecimales (Logisim>Input/Output>HexDigitDisplay) a la entrada y dos a la salida para indicar los valores que ingresan y que salen del latch.

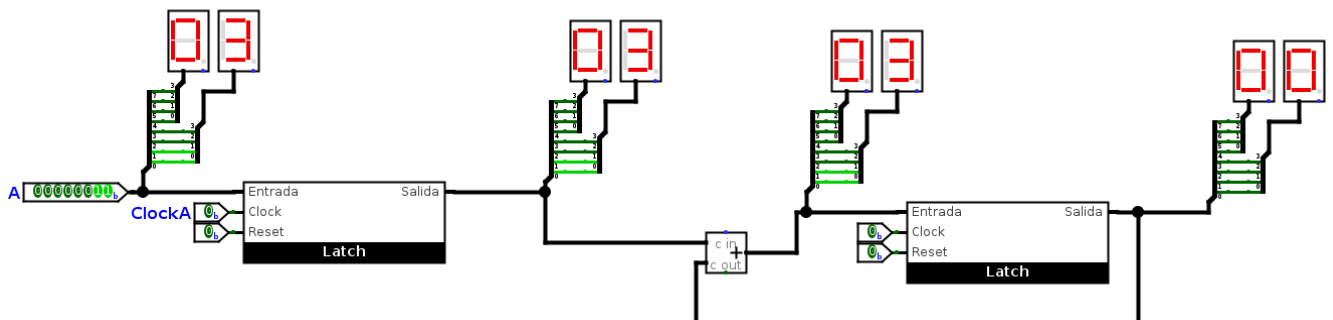
**E.02** Utilizando un sumador de números de 8 bits, construya el siguiente circuito:



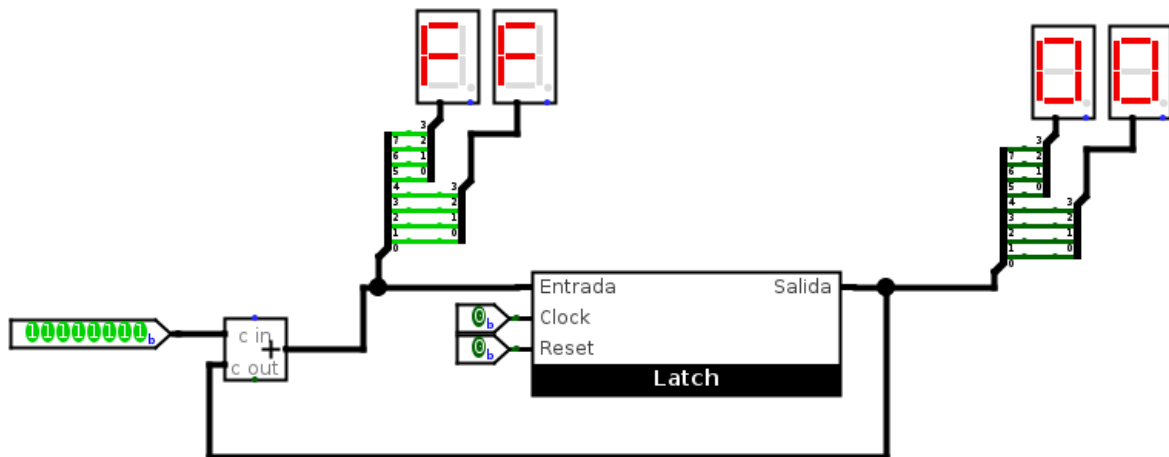
Los registros latch de la entrada contienen el operando A y B mientras que el latch de salida almacena el resultado. Cada Registro tiene un clock independiente.

**E.03** Modifique el circuito Latch para que tenga una entrada extra de Reset, de forma tal que si Reset=1 entonces el Latch pasa a tener 00000000.

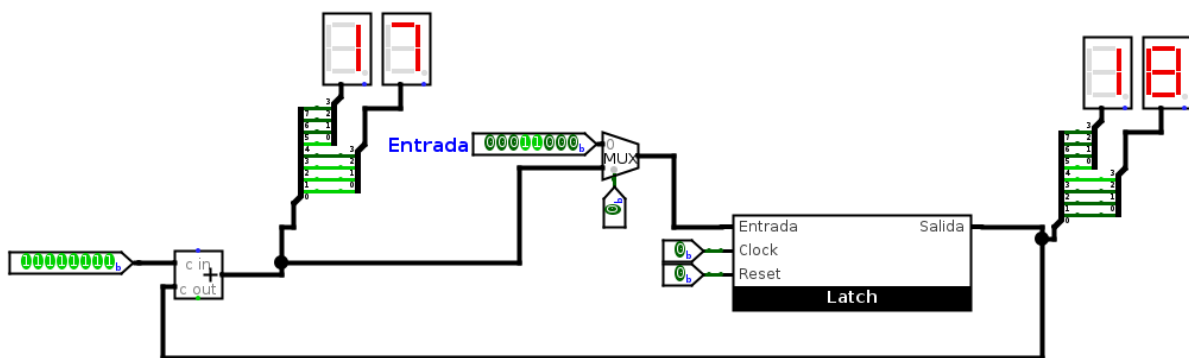
**E.04** Implemente el siguiente sumador acumulador. De un valor inicial al latch A, poniendo en cero el latch de la derecha. Luego con clocks en el latch de la derecha debería hacer sumas sucesivas por cada clock e ir acumulando el resultado.



**E.05** Implemente el siguiente circuito. Note que es un sumador con una entrada fija en 11111111 (-1), por ende resta uno de forma sucesiva.



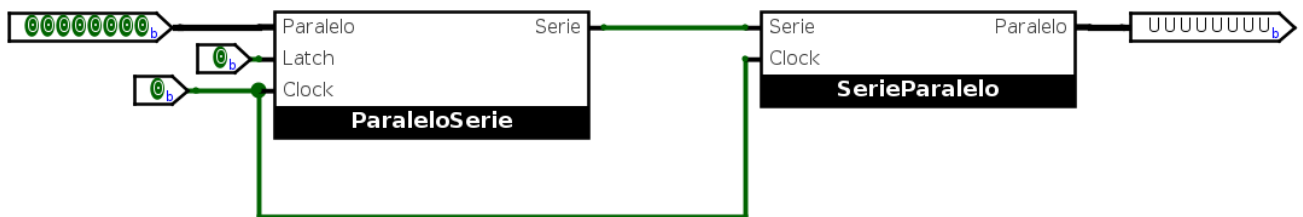
**E.06** Modifique el circuito anterior para darle un valor de entrada al registro que luego va a ser decrementado de a uno. Note el MUX conectado a la entrada, permite dependiendo del valor de selección dejar pasar un número fijo a la entrada o el valor que sale del sumador.



**E.07** Diseñe un circuito que permita multiplicar dos números de 8 bits. Debe utilizar sumas sucesivas. Ej: Dado el número  $A=4$  y el número  $B=5$ , se debe sumar  $4+4+4+4+4=20$ . Utilice un registro latch auxiliar (inicializado en cero) de forma tal que  $Aux=Aux+A$  mientras  $B>0$ , y decremente el valor de  $B$  en cada clock. Este ejercicio busca que encuentre formas de resolver los problemas que van apareciendo. Tenga en cuenta que ya tiene un circuito acumulador (E.04) y un circuito decrementador (E.06). Para utilizar el multiplicador, hay una etapa en donde se cargan los valores respectivos de  $A$ ,  $B$  y se resetea el registro auxiliar, y luego con cada pulso de clock se realiza la multiplicación.

**E.08** Diseñe un registro cuya entrada sea paralelo y la salida serie. Se necesita una línea de entrada que indique en qué momento se capturan los datos en paralelo y luego cada clock se

encarga de desplazar. Ej: Paralelo=01010110 y Latch=1, con el siguiente clock los FF internos del registro obtienen el valor 01010110 respectivamente. Luego, si Latch=0, con cada pulso de clock el registro desplaza serie... ej: en el primer clock 01010110 → 00101011, con el siguiente clock 00101011 → 00010101... y así. Luego implemente un registro entrada Serie y salida paralelo. Con cada pulso de clock captura el valor que ingresa por la entrada serie. Este circuito va a tener un pulso de clock con Latch=1 donde se captura el valor en paralelo (ej: 01100001), y luego de 8 clocks consecutivos el valor se tiene que ver reflejado a la salida del registro SerieParalelo.



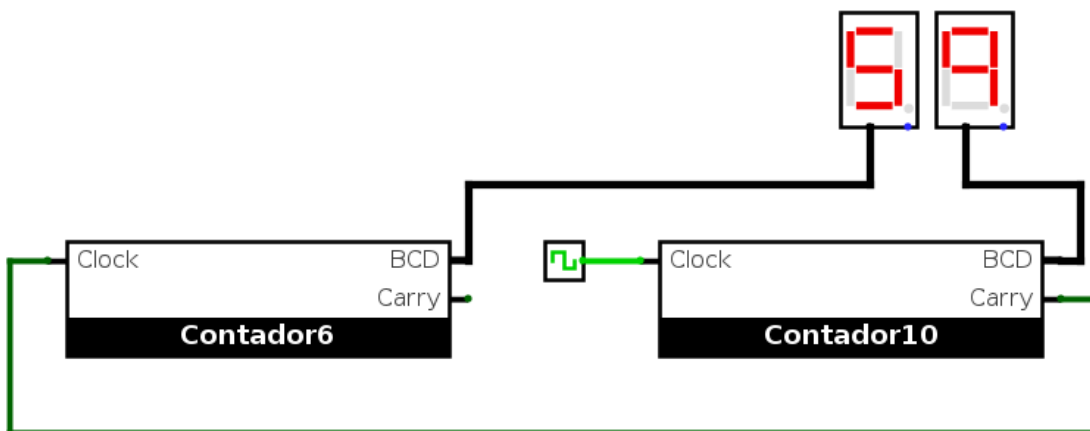
**E.09** Diseñe e implemente un contador binario asincrónico módulo 16 de cuenta descendente. Grafique en logisim los valores utilizando el osciloscopio digital.

**E.10** Diseñe e implemente un contador binario sincrónico módulo 16 de cuenta ascendente. Grafique en logisim los valores utilizando el osciloscopio digital.

**E.11** Diseñe e implemente un contador código Johnson módulo 10. Grafique en logisim los valores utilizando el osciloscopio digital.

**E.12** Diseñe e implemente un contador one hot módulo 5. Grafique en logisim los valores utilizando el osciloscopio digital.

**E.13** Diseñe un contador módulo 10 (Contador10) con una salida de 4 bits (llamada BCD) y una salida llamada Carry de forma tal que Carry=1 cuando Contador10 pasa de 1001 a 0000. Luego Diseñe un contador módulo 6 (Contador6) y conecte el circuito de la siguiente forma. El módulo de cuenta de ambos contadores debería ser 00~59 (Módulo 60)



**E.14** Diseñe un reloj que pueda contar desde 00:00:00 hasta 23:59:59. Simule usando auto-tick en logisim. Tenga en cuenta que los contadores que cuenten de 00 a 59 son todos iguales, pero el contador que cuenta de 00 a 23 tiene que detectar el caso en donde ambos contadores llegan a 23 y resetear a 00.