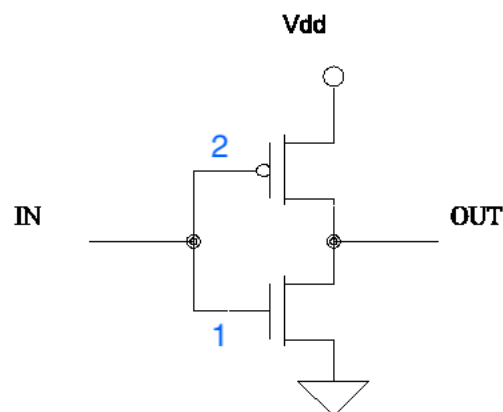


### چکیده

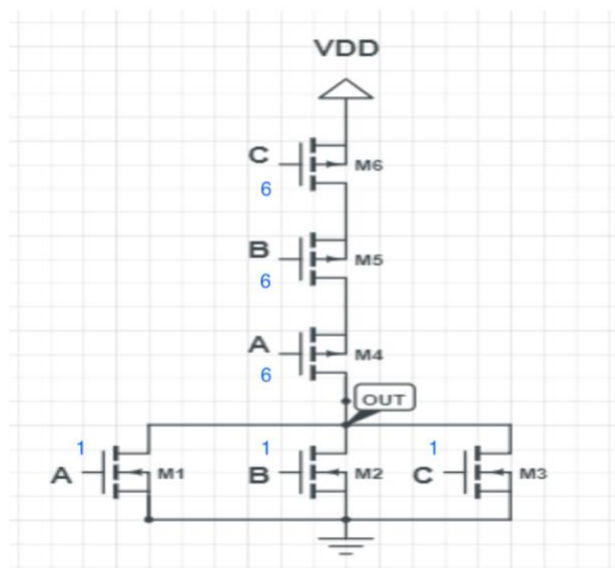
در این پروژه هدف بررسی تاخیر و توان مصرفی گیت سه ورودی NOR به کمک نرم افزار hspice می باشد.

### الف)

پیاده سازی NOR سه ورودی در فایل 1-Nor.sp قابل مشاهده است. با توجه به اینکه در اینورتر پایه سایز ها به صورت زیر است، سایز pmos ها در NOR برابر 6 و سایز nmos ها برابر 1 در نظر گرفته شده است.

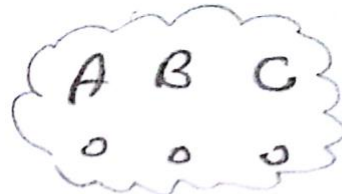


شکل ۱ : سایزینگ اینورتر پایه

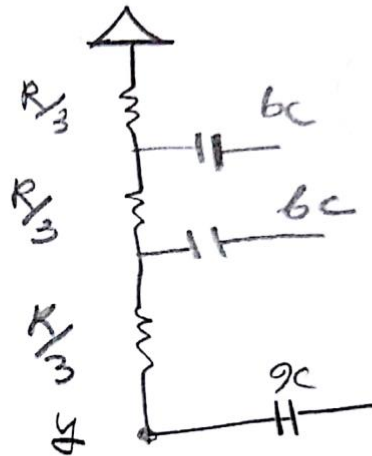


شکل ۲ : سایزینگ انتخابی برای گیت NOR سه ورودی

worst case + rise



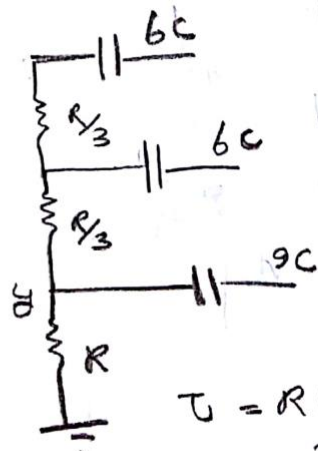
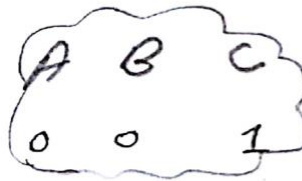
هر سه ترانزیستور یا سیرکاتورها در حالت بالا بودن



$$\tau = R/3 (6C + 6C + 9C) + R/3 (6C + 9C) +$$

$$R/3 \times 9C = \underline{\underline{15RC}}$$

worst case  $t_{fall}$



$$\tau = R(9C + 6C + 6C) = \underline{\underline{21RC}}$$

(ج)

\*در فایل worstcase.sp یکی از ورودی ها به صورت پالس (ترانزیستور C در شکل دوم) و دو ورودی دیگر • داده شده است. مقادیر بدست آمده برای بدترین حالت  $t_{rise}$  و  $t_{fall}$  توسط نرم افزار در فایل worstcase.mt0 قابل مشاهده است.

$T_{fall}(hspice) = 6.6080E-12$

$T_{rise}(hspice) = 2.6454E-11$

\*همچنین در حالتی دیگر هر سه ورودی به صورت پالس داده شده و مقادیر زیر بدست آمد:

$T_{rise}(hspice) = 5.780e-12$

$T_{fall}(hspice) = 1.246e-11$

همانطور که مشاهده می شود مقادیر بالا از مقادیر بدست آمده برای بدترین حالت کمتر می باشند.

\*در حالتی دیگر ترانزیستور B انتخاب شد و به آن ورودی پالس داده شد و به بقیه نیز ورودی • داده شد. مقادیر بدست آمده در زیر قابل مشاهده است. همانطور که دیده می شود باز هم این مقادیر از بدترین حالت بدست آمده کمتر می باشند.

$T_{rise}(hspice) = 6.4218E-12$

$t_{fall}(hspice) = 2.1707E-11$

\* همچنین در حالتی دیگر به ترانزیستور A در شکل دوم ورودی pulse داده شد و بقیه • و خروجی های زیر بدست آمد :

$t_{rise}(hspice) = 4.8156E-12$

$t_{fall}(hspice) = 1.9098E-11$

\*در حالتی دیگر دو ورودی a و b به صورت پالس داده شد و ورودی c نیز •. خروجی های زیر بدست آمد :

$t_{rise}(hspice) = 5.4844E-12$

$t_{fall}(hspice) = 1.4843E-11$

\*در حالتی دیگر دو ورودی a و c به صورت pulse داده شد و ورودی سوم 0. خروجی های زیر بدست آمد :

$t_{rise}(hspice) = 5.4878E-12$

$t_{fall}(hspice) = 1.5713E-11$

\* و در نهایت ورودی b و c به صورت pulse داده شد و ورودی سوم 0. خروجی های زیر بدست آمد.

$t_{rise}(hspice) = 6.1216E-12$

$t_{fall}(hspice) = 1.6516E-11$

(د)

ابتدا مقادیر tpdr و tpdf توسط نرم افزار محاسبه می شود. در نهایت اندازه Tpd از رابطه ی زیر بدست خواهد آمد :

$$Tpd = 0.5(tpdf + tpdr)$$

مقادیر محاسبه شده توسط نرم افزار در فایل 1-NOR.mt0 قابل مشاهده اند.

$Tpdr(hspice) = 3.308e-12$

$Tpdf(hspice) = 1.049e-11$

$Tpd(hspice) = 6.897e-12$

(ه)

بالا ترین فرکانس کاری مدار از رابطه ی زیر بدست می آید :

$$Frequency = 1/(trise + tfall) = 3.0246E+10$$

مقدار بالاترین فرکانس کاری محاسبه شده برای حالت worstcase توسط نرم افزار در فایل worstcase.mt0 قابل مشاهده است.

(و)

پیاده سازی این بخش در فایل 2-NOR.sp قابل مشاهده است. مقدار انرژی مصرفی محاسبه شده توسط مدار در فایل 2-NOR.mt0 قابل مشاهده است.

Average power = 2.049e-07

Pdp = Average power \* tpd = 1.476e-18