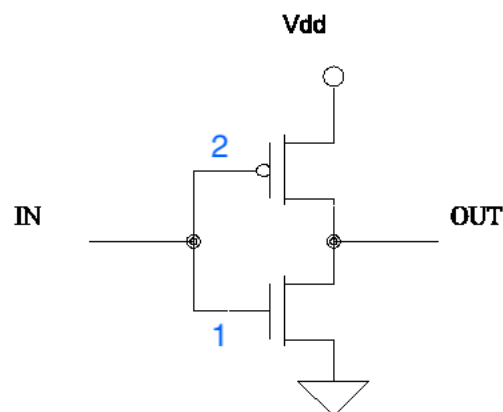


چکیده

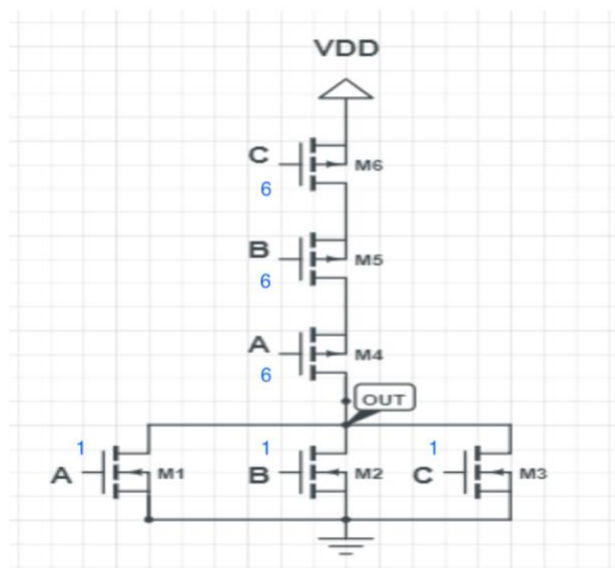
در این پروژه هدف بررسی تاخیر و توان مصرفی گیت سه ورودی NOR به کمک نرم افزار hspice می باشد.

الف)

پیاده سازی NOR سه ورودی در فایل 1-Nor.sp قابل مشاهده است. با توجه به اینکه در اینورتر پایه سایز ها به صورت زیر است، سایز pmos ها در NOR برابر 6 و سایز nmos ها برابر 1 در نظر گرفته شده است.

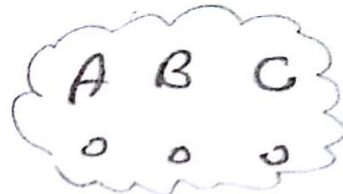


شکل ۱ : سایزینگ اینورتر پایه

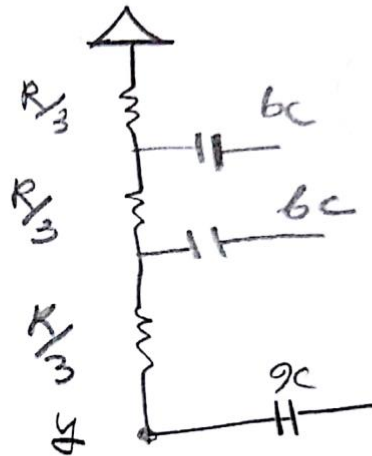


شکل ۲ : سایزینگ انتخابی برای گیت NOR سه ورودی

worst case + rise



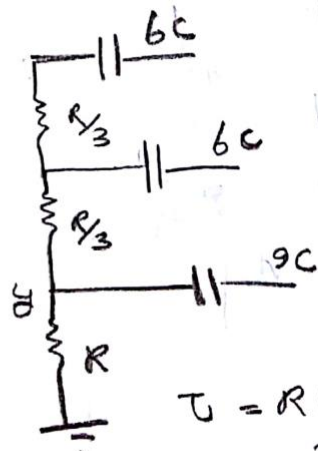
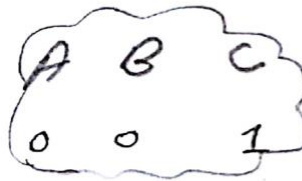
هر سه ترانزیستور یا سیرکاتورها در حالت بالا بودن



$$\tau = R/3 (6C + 6C + 9C) + R/3 (6C + 9C) +$$

$$R/3 \times 9C = \underline{\underline{15RC}}$$

worst case t_{fall}



$$\tau = R(9C + 6C + 6C) = \underline{\underline{21RC}}$$

(ج)

مقادیر بدست آمده توسط نرم افزار در فایل 1-NOR.mt0 قابل مشاهده است.

$T_{fall}(hspice) : 1.910e-11$

$T_{rise}(hspice) : 4.816e-12$

(د)

ابتدا مقادیر $tpdr$ و $tpdf$ توسط نرم افزار محاسبه می شود. در نهایت اندازه Tpd از رابطه ی زیر بدست خواهد آمد :

$$Tpd = 0.5 (tpdr + tpdf)$$

مقادیر محاسبه شده توسط نرم افزار در فایل 1-NOR.mt0 قابل مشاهده اند.

$tpdr(hspice) = 3.308e-12$

$tpdf(hspice) = 1.049e-11$

$Tpd(hspice) = 6.897e-12$

(ه)

بالا ترین فرکانس کاری مدار از رابطه ی زیر بدست می آید :

$$Frequency = 1/(trise + tfall) = 4.181e+10$$

مقدار بالا ترین فرکانس کاری محاسبه شده توسط نرم افزار در فایل 1-NOR.mt0 قابل مشاهده است.

(و)

پیاده سازی این بخش در فایل 2-NOR.sp قابل مشاهده است. مقدار انرژی مصرفی محاسبه شده توسط مدار در فایل 2-NOR.mt0 قابل مشاهده است.

$Average\ power = 2.049e-07$

$Pdp = Average\ power * tpd = 1.476e-18$