گزارش دستورکار نهم آزمایشگاه معماری کامپیوتر

نگار موقتیان، ۹۸۳۱۰۶۲

ماژول ROM_16x8

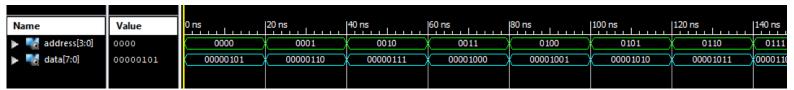
در این قسمت از آزمایش میخواهیم یک حافظه از نوع ROM طراحی کنیم، به صورتی که ۱۶ ردیف Λ بیتی داشته باشد (در حقیقت در این حافظه δ bit). مدار توصیف شده چنین شکلی خواهد داشت:

	٢	0	0	0	0	0	1	0	1					
		0	0	0	0	0	1	1	0					
16		÷	:	:	:	:	:	:						
		0	0	0	1	0	0	1	1					
		0	0	0	1	0	1	0	0					
		word = 8 bit												

در ضمن میدانیم حافظهٔ ROM یک حافظهٔ فقط خواندنی است، بنابراین در ابتدای برنامه به خانههای آن مقداری پیشفرض میدهیم و پس از آن (پس از کلید واژهٔ begin و همچنین در ماژولهای دیگری که از این حافظه استفاده خواهند کرد) اجازهٔ تغییر مقادیر موجود داخل این حافظه را نداریم. در این آزمایش برای سادگی بررسی درستی رفتار این ماژول، محتوای داخل هر خانه مانند شکل بالا، ۵ به علاوهٔ شمارهٔ خانه (یا همان ردیف) در نظر گرفته شده است.

این حافظه ۱۶ خانه با شمارهها 0 تا 15 دارد و میدانیم این بازه از اعداد را میتوان توسط یک عدد دودویی ۴ بیت کافی ۴ بیتی نمایش داد (از 2(0000) تا 1111)) بنابراین برای آدرس دهی به این حافظه یک گذرگاه ۴ بیت کافی است. به عبارتی با دریافت یک آدرس ۴ بیتی (گذرگاه address)، محتوای خانهٔ مربوطه از این حافظهٔ ROM را به خروجی ۸ بیتی (گذرگاه data) متصل مینماییم.

با توجه به این توضیحات حافظهٔ مورد نظر را پیاده سازی کرده و در test bench مربوطه، با دادن مقادیر مختلف به گذرگاه آدرس درستی عملکرد آن را بررسی میکنیم.



میدانیم آدرس یک عدد بی علامت است و فرض میکنیم اعداد داخل ROM به صورت بی علامت ذخیره شدهاند. بنابراین برای سهولت بررسی خروجی، ورودی و خروجی مدار را به صورت unsigned decimal نمایش میدهیم.

Name	Value	0 r	ıs				50 1	ns				100 ns	S			150	ns			200 ns				250	ns		30	00 ns	
address[3:0]	0		0	Χ	1	Χ	2	Χ	3	X	4	5	X	6	X		8		9	10	X 11	\exists	1	2	13	14	Ж		15
data[7:0]	5	IIC	5	Χ	6	X	1	X	8	X	9	10	X	11	X 1	2	13	<u> </u>	14	15	16		1	7	18	19	X		20
		Ш					ı																						

همانطور که مشاهده می شود این مدار عملکرد درستی دارد و مقادیر پیشفرض موجود در ROM را با توجه به آدرس داده شده در خروجی انعکاس می دهد.