

Proiect laborator CIA 2022

1 Obiective

În cadrul proiectului trebuie realizat un circuit format dintr-un amplificator diferențial, o sursă de curent și oglinzi de curent pentru a lega cele două circuite. Parametrii de proiectare pentru amplificatorul diferențial sunt topologia, produsul amplificare bandă minim și capacitatea de sarcină. Sursa de curent trebuie proiectată în funcție de topologie, curentul de ieșire și tensiunea de ieșire minimă. La oglinzi, singura constrângere este topologia, valoarea curentului de intrare și de ieșire rezultă din celelalte specificații (curentul de ieșire a sursei de curent) sau după proiectare (curenții de polarizare a amplificatorului diferențial).

2 Regulament de predare/susținere a proiectului

- au drept de predare/susținere doar cei care și-au îndeplinit obligațiile de la laborator;
- proiectul poate fi implementat pe echipe, fiecare membru al echipei va primi aceeași notă;
- nota pe proiect reprezintă maxim 20% (2p) din nota finală;
- predarea proiectului se va face până la data de 14 Mai 2022 ora 20, prin intermediul unui assignment în grupul de Teams;
- după încărcarea materialelor în assignment trebuie obligatoriu apăsat butonul "Turn In";
- pe materialele încărcate prin assignment se va primi un punctaj; punctajul trebuie validat prin intermediul unei sesiuni de susținere a proiectului la o dată stabilită de comun acord cu cadrul didactic cu care au fost făcute activitățile de laborator;
- încărcarea materialelor fără "Turn In" respectiv predarea proiectului fără participarea la sesiunea de susținere, duce la scăderea punctajului obținut pe materialul predat la 25% din punctajul obținut.
- fiecare echipă va preda o documentație (raport) realizat în Word salvat ca și PDF împreună cu o arhivă doar cu circuitele Ltspice din care au rezultat capturile din raport;
- documentația va conține o foaie de capăt pe care trebuie să apară componența echipei și cerințele de proiectare, tabele și trei tipuri de capturi: poze la proiectarea pe hârtie a circuitelor, capturi de ecran la "Fișierul de ieșire" (Spice Error Log rezultat în urma unei analize de punct static .OP) și export la graficele rezultate în urma analizelor de curent continuu, curent alternativ și în timp (DC, AC și TRAN);
- fiecare figură și tabel va avea atașată o etichetă (de ex. "Figura X Schema electrică a sursei de curent" "Tabelul Y Valorile de punct static pentru sursa de curent ...");
- indiferent de tipul capturii, informațiile din documentul final (PDF) trebuie să fie lizibile, altfel riscați pierderea punctajului pe ele;
- informații care trebuie să apară pe fiecare tip de captură:
 - pe poza unde aveți rezolvarea trebuie să apară numele, datele după care se face proiectarea, ecuațiile de proiectare folosite și rezultatele obținute din acele ecuații;
 - pe captura fișierului de ieșire trebuie să apară numele proiectului și data la care a fost realizată analiza, vezi Figura 1.
 - se recomandă utilizarea aplicației "Snipping Tool" pe modul "Window Snip";
 - în cazul în care informația din fișierul de ieșire este prea mare ca să apară ambele informații într-o singură figură, se pot realiza mai multe capturi, vezi Figura 2;

```

SPICE Error Log: C:\Users\rober\Desktop\amplificatoare_simple\amp-cascoda.log
Circuit: * C:\Users\rober\Desktop\amplificatoare_simple\amp-cascoda.asc

Direct Newton iteration for .op point succeeded.
Semiconductor Device Operating Points:
--- BSIM3 MOSFETS ---
Name:      mn1      mn2      mp3
Model:     n018     n018     p018
Id:        1.74e-05  1.74e-05  -1.74e-05
Vgs:       6.60e-01  7.41e-01  -7.07e-01
Vds:       3.05e-01  1.20e+00  -1.50e+00
Vbs:       0.00e+00  -3.05e-01  0.00e+00
Vth:       4.46e-01  5.32e-01  -4.46e-01
Vdsat:     1.99e-01  1.99e-01  -1.89e-01
Gm:        1.35e-04  1.36e-04  1.31e-04
Gds:       3.09e-06  1.48e-06  1.96e-06
Gmb:       4.30e-05  3.90e-05  3.57e-05
Cmb:       5.89e-15  4.55e-15  1.88e-14
Cbs:       6.58e-15  5.89e-15  3.01e-14
Cgssov:    1.48e-15  1.48e-15  5.08e-15
Cgdov:     1.48e-15  1.39e-15  4.63e-15
Cgbvov:    0.00e+00  0.00e+00  0.00e+00
dQgdVgb:   2.02e-14  1.98e-14  6.96e-14
dQgdVdb:   -1.61e-15  -1.39e-15  -4.64e-15
dQgdVsb:   -1.75e-14  -1.74e-14  -6.16e-14
dQddVgb:   -1.84e-15  -1.40e-15  -4.65e-15
dQddVdb:   7.70e-15  5.94e-15  2.35e-14
dQddVsb:   1.38e-16  8.32e-18  1.69e-17
dQbdVgb:   -2.79e-15  -2.75e-15  -1.21e-14
dQbdVdb:   -5.97e-15  -4.55e-15  -1.88e-14
dQbdVsb:   -9.29e-15  -7.97e-15  -3.54e-14

Date: Tue Apr 05 11:05:49 2022
Total elapsed time: 0.079 seconds.

```

Figura 1: Fișierul de ieșire rezultat după dimensionarea amplificatorului cascodă cu intrare pe tranzistor NMOS

```

SPICE Error Log: E:\scoala_didactica\2021-2022\laborator\amplificatoare_diferentiale\ampdif-sarcsrs.log
Circuit: * E:\scoala_didactica\2021-2022\laborator\amplificatoare_diferentiale\ampdif-sarcsrs.asc

Direct Newton iteration for .op point succeeded.
Semiconductor Device Operating Points:
--- BSIM3 MOSFETS ---
Name:      mp1      mp2      mbias1      mn2      mbias2
Model:     p018     p018     n018      n018     n018
Id:        -1.25e-04  -1.25e-04  5.00e-05  1.25e-04  2.50e-04
Vgs:       -7.17e-01  -7.17e-01  6.65e-01  7.50e-01  6.65e-01
Vds:       -1.52e+00  -1.52e+00  6.65e-01  1.18e+00  3.00e-01
Vbs:       0.00e+00  0.00e+00  0.00e+00  -3.00e-01  0.00e+00
Vth:       -4.46e-01  -4.46e-01  4.46e-01  5.31e-01  4.46e-01
Vdsat:     -1.95e-01  -1.95e-01  2.03e-01  2.06e-01  2.03e-01
Gm:        8.99e-04  8.99e-04  3.79e-04  9.37e-04  1.90e-03
Gds:       1.39e-05  1.39e-05  4.59e-06  1.04e-05  4.76e-05
Gmb:       2.45e-04  2.45e-04  1.21e-04  2.70e-04  6.06e-04
Cmb:       1.22e-13  1.22e-13  1.37e-14  2.90e-14  7.91e-14
Cbs:       1.96e-13  1.96e-13  1.69e-14  3.75e-14  8.83e-14
Cgssov:    3.37e-14  3.37e-14  3.93e-15  9.82e-15  2.05e-14
Cgdov:     3.07e-14  3.07e-14  3.88e-15  9.25e-15  2.04e-14
Cgbvov:    0.00e+00  0.00e+00  0.00e+00  0.00e+00  0.00e+00
dQgdVgb:   4.62e-13  4.62e-13  5.33e-14  1.32e-13  2.80e-13
dQgdVdb:   -3.08e-14  -3.08e-14  -3.91e-15  -9.26e-15  -2.26e-14
dQgdVsb:   -4.09e-13  -4.09e-13  -4.63e-14  -1.16e-13  -2.42e-13
dQddVgb:   -3.09e-14  -3.09e-14  -3.99e-15  -9.31e-15  -2.60e-14
dQddVdb:   1.53e-13  1.53e-13  1.77e-14  3.83e-14  1.05e-13
dQddVsb:   1.09e-16  1.09e-16  7.90e-17  5.73e-17  1.95e-15
dQbdVgb:   -8.00e-14  -8.00e-14  -7.62e-15  -1.83e-14  -3.84e-14
dQbdVdb:   -1.22e-13  -1.22e-13  -1.37e-14  -2.90e-14  -8.05e-14
dQbdVsb:   -2.31e-13  -2.31e-13  -2.41e-14  -5.14e-14  -1.26e-13

Date: Wed Apr 06 21:48:29 2022
Total elapsed time: 0.224 seconds.

```

Figura 2: Fișierul de ieșire rezultat după dimensionarea amplificatorului diferențial cascodă cu sarcină sursă de curent cu intrare pe tranzistoare NMOS

- exporturile la graficele rezultate în urma analizelor .DC, .AC, .TRAN se va face folosind funcția export implicită din Ltspice din meniul "Tools" -> "Write image to .emf file"; acesta generează un fișier *.emf care se poate include direct în documentul Word;
- pe graficele incluse în raport trebuie să apară numele persoanelor de care aparține proiectul, să fie vizibile mărimile electrice de pe axe și să rezulte foarte clar ce s-a urmărit prin poziționarea corectă a cursorilor în punctele de măsură de interes (puncte de unde rezultă direct sau indirect parametrii);
- funcția implicită de export nu salvează cursorile și fereastra unde apar coordonatele cursorilor astfel pentru a se salva coordonatele se va folosi din meniul "Plot settings" -> "Notes & Annotations" funcția "Label Curs. Pos.", vezi Figura 3; după poziționarea coordonatelor pentru cursor, acestea se pot aranja pe grafic folosind opțiunea "Drag" din același meniu;

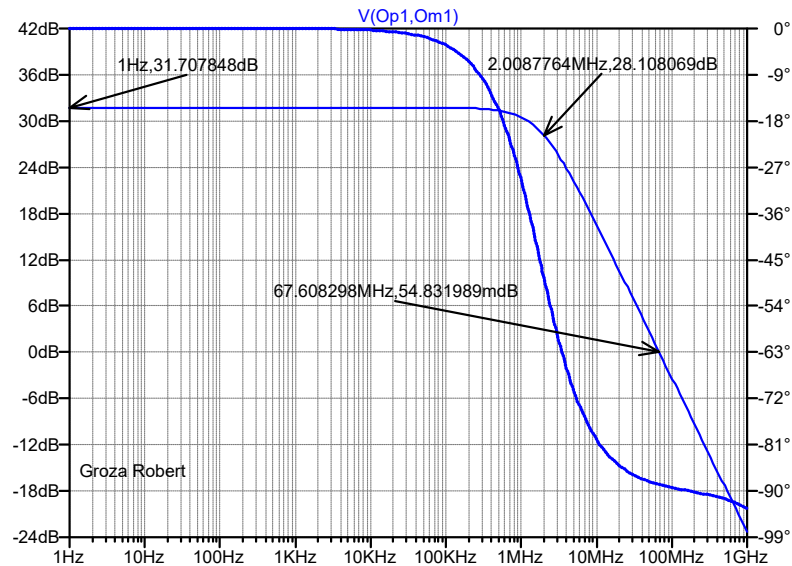


Figura 3: Caracteristica de transfer a amplificatorului diferențial cascodă cu sarcină sursă de curent cu intrare pe tranzistoare NMOS

- pentru a crește vizibilitatea informațiilor de pe graficele exportate, se recomandă ca fereastra care urmează a fi exportată să se aducă la dimensiunea la care o să fie utilizată în documentul final;
- **neîndeplinirea acestor condiții duce la pierderea punctajului alocat.**
- cerințe legate de arhiva cu circuitele Ltspice:
 - arhiva va conține doar schemele electrice (fișiere de tip asc), simbolurile tranzistoarelor și biblioteca cu tranzistoarele utilizate;
 - la rularea proiectelor trebuie să rezulte direct graficul inclus în raport fără să fie nevoie de ajustări de valori/parametrii sau orice alt tip de intervenție a cadrului didactic care verifică proiectul;
 - pentru fiecare grafic din raport va trebui să aveți un proiect Ltspice separat; de exemplu pentru verificarea funcționării și măsurarea parametrilor unei surse de curent (R_{out} și V_{out_minim}) veți avea nevoie de două proiecte Ltspice care pot fi denumite generic [sursa_op.asc](#) și [sursa_dc.asc](#);
 - **neîndeplinirea acestor condiții duce la pierderea punctajului alocat.**

3 Etapele de proiectare a proiectului:

- proiectarea sursei de curent după curentul de ieșire cerut (I_{out}) și tensiunea minimă de ieșire (V_{out_minim});
- realizarea sursei de curent în Ltspice, verificarea funcționării corecte conform cerințelor și dacă este nevoie ajustarea parametrilor componentelor astfel încât parametrul de proiectare cerut (I_{out}) și aleși (VDSAT) să corespundă valorilor cerute/alese;
- proiectarea amplificatorului diferențial după produsul amplificare-bandă minim (GBW minim) și capacitatea de sarcină (CL);
- realizarea amplificatorului diferențial în Ltspice, verificarea funcționării și dacă este nevoie ajustarea parametrilor componentelor astfel încât parametrii de proiectare ceruți (GBW minim) și aleși sau obținuți prin calcul (curenții de polarizare și VDSAT a tranzistoarelor) să corespundă valorilor cerute, obținute din calcule sau alese;
- găsirea structurii de oglinzi de curent care permite conectarea sursei de curent la amplificatorul diferențial;
- proiectarea oglinzi/oglinzilor de curent care leagă sursa de curent cu amplificatorul diferențial; parametrii de proiectare pentru oglindă/oglinzi (I_{in} , I_{out}) rezultă din specificațiile de proiectare a sursei de curent respectiv parametrii obținuți după proiectarea amplificatorului diferențial;

- realizarea oglinzii/oglinzilor de curent în Ltspice, verificarea și dacă este nevoie ajustarea parametrilor componentelor astfel încât specificațiile circuitului să corespundă cerințelor (I_{in} , I_{out});
- realizarea unui proiect Ltspice care conține sursa de curent, amplificatorul diferențial și oglinda/oglinzile de curent care leagă cele două circuite;
- verificarea funcționării corecte a circuitului și dacă este nevoie ajustarea parametrilor componentelor astfel încât specificațiile circuitului să corespundă cerințelor (GBW minim și curentul de ieșire a sursei de curent).
- **se consideră proiectarea reușită dacă curenții nu au o deviație mai mare de $\pm 1\%$ iar tensiunile VDSAT mai mare de $\pm 10\%$; dacă deviația curenților nu este mai mare de $\pm 0.1\%$ iar a tensiunilor VDSAT mai mare de $\pm 1\%$ se vor acorda puncte bonus.**

4 Conținut raport și punctaj

4.1 Sursa de curent (10p)

Aveți de proiectat o sursă de curent cu topologia specificată având ca și parametrii de proiectare curentul de ieșire (I_{out}) și tensiunea de ieșire minimă ($V_{out\ min}$).

Conținut raport:

- schema electrică la nivel de tranzistor a sursei de curent (export din Ltspice); **(1p)**
- proiectarea circuitului după specificații (I_{out} și V_{out}) pe hârtie (scan sau poză cu telefonul); **(1p)**
- captură de ecran al fișierului de ieșire (Spice Error Log) înainte de ajustare; **(1p)**
- tabel cu parametrii tranzistoarelor după ajustarea circuitului; **(2p)**

Tranzistor	W/L	ID [uA]	Vdsat [mV]	Vds [mV]	Vth [mV]	Vgs [mV]	gm [uS]	gds [uS]
M1								
...								
Mn								

- calcul pe hârtie a rezistenței de ieșire (R_{out}) (scan sau poză cu telefonul); **(2p)**
- caracteristica de ieșire de pe care să rezulte valoarea măsurată a rezistenței de ieșire (export din Ltspice); **(2p)**
- tabel cu valoarea calculată și măsurată a rezistenței de ieșire (R_{out}); **(1p)**

Parametru	Calculat	Măsurat
$R_{out} [M\Omega]$		

4.2 Amplificatorul diferențial (10p)

Aveți de proiectat un amplificator diferențial având ca și parametrii de proiectare produsul amplificare-bandă minim (GBW) și capacitatea de sarcină (C_L).

Conținut raport:

- schema electrică la nivel de tranzistor al amplificatorului diferențial (export din Ltspice); **(1p)**
- proiectarea circuitului după specificații (GBW și C_L) pe hârtie (scan sau poză cu telefonul); **(1p)**

- captură de ecran al fișierului de ieșire (Spice Error Log) înainte de ajustare; **(1p)**
- tabel cu parametrii tranzistoarelor după ajustarea circuitului; **(2p)**

Tranzistor	W/L	ID [uA]	Vdsat [mV]	Vds [mV]	Vth [mV]	Vgs [mV]	gm [uS]	gds [uS]
M1								
...								
Mn								

- calcul pe hârtie al parametrilor A0, GBW, fpol (scan sau poză cu telefonul); **(2p)**
- caracteristica de modul și fază de pe care să rezulte valoarea parametrilor calculați la punctul anterior (export din Ltspice); **(2p)**
- tabel cu valorile calculate și măsurate al parametrilor amplificatorului diferențial (A0, GBW, fpol); **(1p)**

Parametru	Calculat	Măsurat
A0 [dB]		
fpol [KHz]		
GBW [MHz]		

4.3 Oglinda/oglinzile de curent (20p)

Sura de curent trebuie conectată la amplificatorul diferențial prin intermediul unor oglinzi de curent. Topologia este impusă iar parametrii de proiectare (curentul de intrare și curentul de ieșire) rezultă din parametrii sursei de curent (curentul de ieșire) și a amplificatorului diferențial (curenții de polarizare care au rezultat din proiectare). Nu este permisă modificarea în nici un fel a schemei amplificatorului diferențial de la punctul anterior astfel este posibil să aveți nevoie de ambele structuri de oglinzi (cu tranzistoare de tip N și P) pentru a conecta corect cele două circuite.

Conținut raport:

- schema electrică la nivel de tranzistor a oglinzii sau a structurii de oglinzi (export din Ltspice) folosită pentru conectarea sursei la amplificator; **(4p)**
- proiectarea circuitului pe hârtie după I_{in} , I_{out} rezultați și V_{DSAT} ales (scan sau poză cu telefonul); **(2p)**
- captură de ecran al fișierului de ieșire (Spice Error Log) înainte de ajustare; **(2p)**
- tabel cu parametrii tranzistoarelor după ajustarea circuitului; **(3p)**

Tranzistor	W/L	ID [uA]	Vdsat [mV]	Vds [mV]	Vth [mV]	Vgs [mV]	gm [uS]	gds [uS]
M1								
...								
Mn								

- calcul pe hârtie a rezistenței de intrare (R_{in}) și de ieșire (R_{out}) (scan sau poză cu telefonul); **(3p)**
- caracteristica de intrare de pe care să rezulte valoarea măsurată a rezistenței de intrare (export din Ltspice sau captură de ecran); **(2p)**
- caracteristica de ieșire de pe care să rezulte valoarea măsurată a rezistenței de ieșire (export din Ltspice sau captură de ecran); **(2p)**

- tabel cu valoarea calculată și măsurată a rezistenței de intrare (R_{in}) și de ieșire (R_{out}); (2p)

Parametru	Calculat	Măsurat
$R_{in} [K\Omega]$		
$R_{out} [M\Omega]$		

4.4 Circuit final (40p)

Trebuie să realizați un proiect în Ltspice care să conțină toate circuitele proiectate la punctele anterioare. Pentru puncte bonus ajustați circuitele astfel încât să respecte parametrii de proiectare obținuți la punctele anterioare. Rămâne la latitudinea fiecăruia dintre voi să aleagă parametrul/parametrii pentru ajustare.

Conținut raport:

- schema electrică la nivel de tranzistor al circuitului final: sursă de curent, oglindă/oglinzi de curent, amplificator diferențial (export din Ltspice sau captură de ecran); (4p)
- captură de ecran al fișierului de ieșire (Spice Error Log) înainte de ajustare; (4p)
- tabel cu parametrii tranzistoarelor din circuitul final; (4p)

Tranzistor	W/L	ID [uA]	Vdsat [mV]	Vds [mV]	Vth [mV]	Vgs [mV]	gm [uS]	gds [uS]
Sursa de curent								
M1								
...								
Mn								
Oglindă/oglinzi de curent								
Mn+1								
...								
Mm								
Amplificator diferențial								
Mm+1								
...								
Mp								

- calcul pe hârtie a rezistenței de ieșire a sursei de curent (R_{outs}), a rezistenței de intrare și ieșire a oglinzii/oglinzilor de curent (R_{ino} și R_{outo}) și al parametrilor amplificatorului diferențial (A_0 , GBW, f_{pol}) (scan sau poză cu telefonul); (4p)
- caracteristica de ieșire a sursei de curent de pe care să rezulte valoarea măsurată a rezistenței de ieșire a sursei de curent (export din Ltspice); (4p)
- caracteristica de intrare a oglinzii/oglinzilor de curent de pe care să rezulte valoarea măsurată a rezistenței de intrare a oglinzii/oglinzilor de curent (export din Ltspice); (4p)
- caracteristica de ieșire a oglinzii/oglinzilor de curent de pe care să rezulte valoarea măsurată a rezistenței de ieșire a oglinzii/oglinzilor de curent (export din Ltspice); (4p)
- caracteristica de modul și fază al amplificatorului diferențial de pe care să rezulte valoarea parametrilor acestuia (A_0 , f_{pol} , GBW) (export din Ltspice); (4p)
- tabel cu valoarea calculată și măsurată al parametrilor sursei de curent, oglinzii/oglinzilor de curent și al amplificatorului diferențial (4p)

Parametru	Calculat	Măsurat
Sursa de curent		
Routs [$M\Omega$]		
Oglindă/oglinzi de curent		
Rino [$K\Omega$]		
Routo [$M\Omega$]		
Amplificator diferențial		
A0 [dB]		
fpol [KHz]		
GBW [MHz]		

- răspunsul în timp al circuitului final pentru trei semnale sinusoidale cu frecvența de 1KHz și trei amplitudini diferite, folosind o analiză parametrică, astfel încât să fie vizibilă efectul de limitare la una dintre acestea (export din Ltspice). (4p)

4.5 Aspect general (20p)

Se vor acorda douăzeci de puncte pentru aspectul general al proiectului. Aceste puncte se acordă după principiul "totul sau nimic". Acordarea acestor puncte va fi influențată de aspectul general al proiectului, de explicațiile date pentru figuri, de claritatea informațiilor prezentate în grafice.

5 Circuite

5.1 Surse de curent

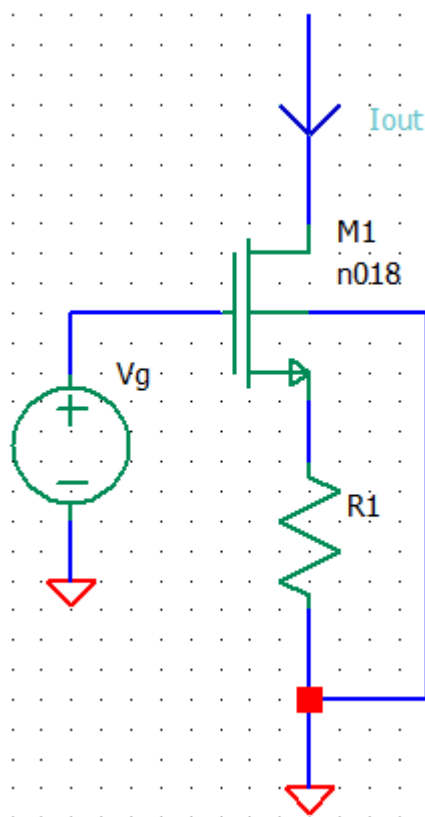


Figura 4: Schema de principiu a sursei cu degenerare rezistivă cu tranzistor NMOS

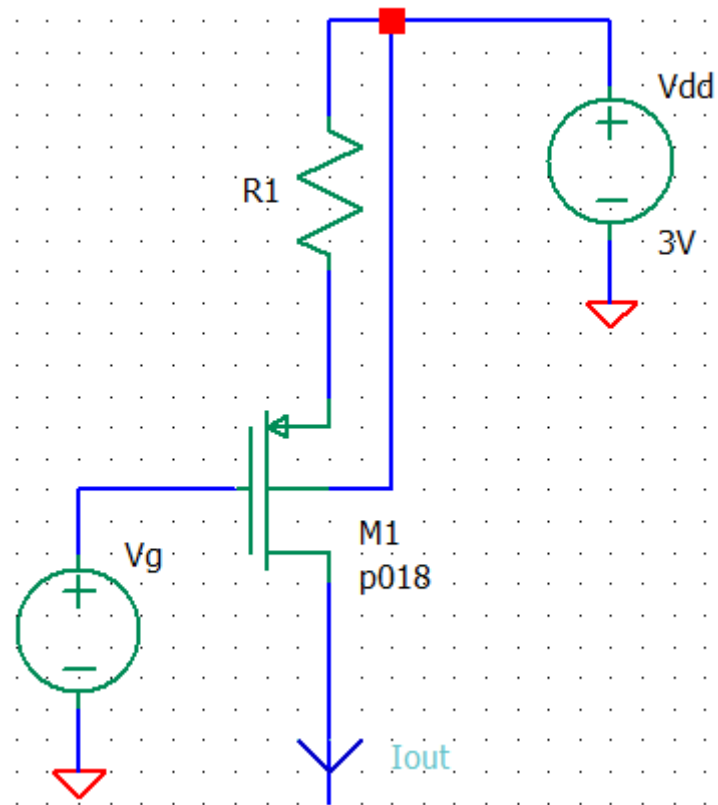


Figura 5: Schema de principiu a sursei cu degenerare rezistivă cu tranzistor PMOS

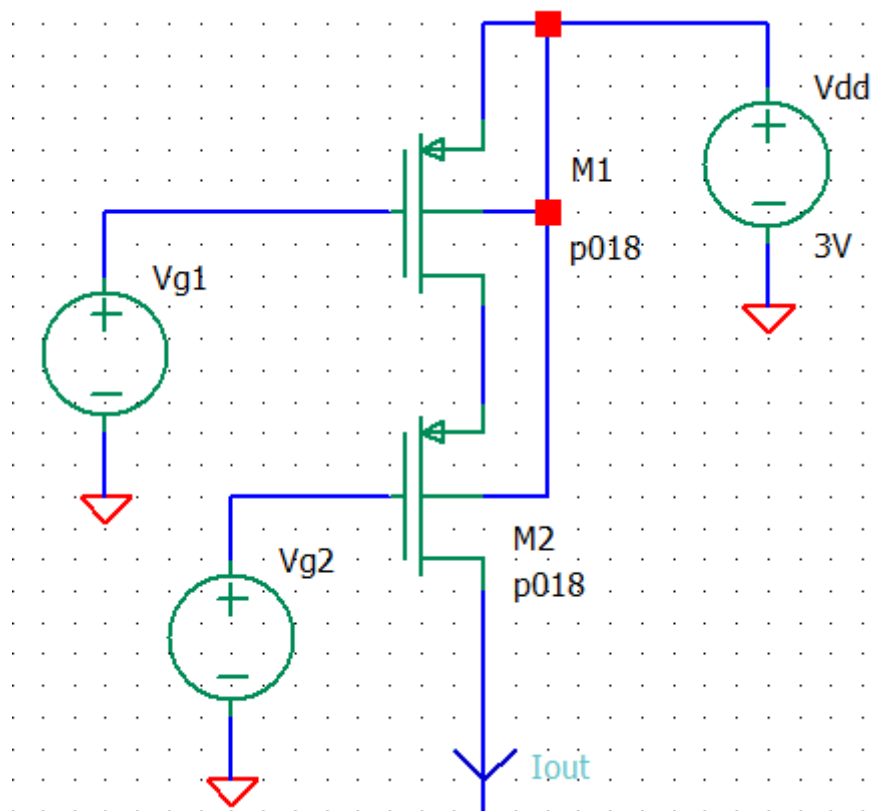


Figura 6: Schema de principiu a sursei cascodă cu tranzistor PMOS

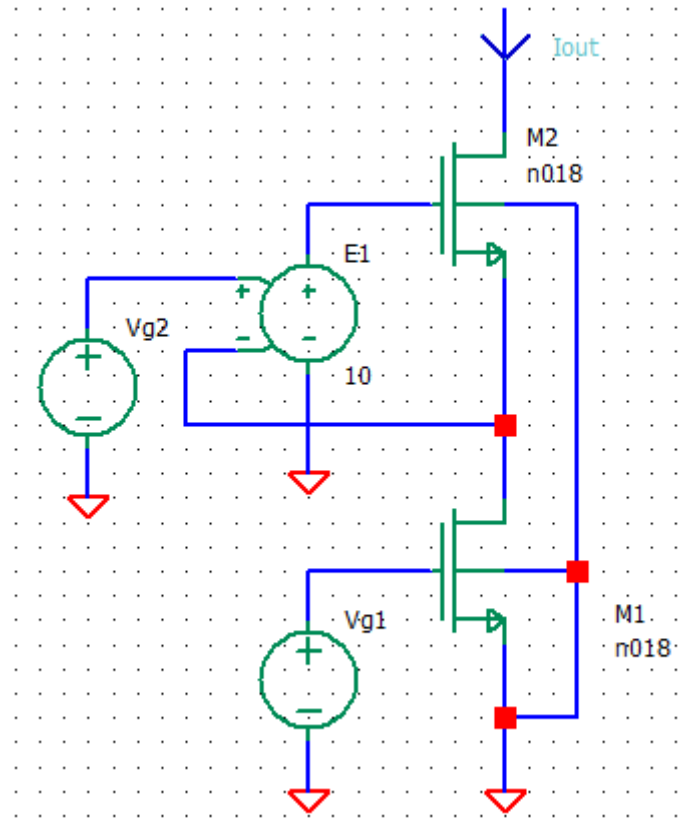


Figura 7: Schema de principiu a sursei cascodă cu rezistență de ieșire mărită cu tranzistor NMOS

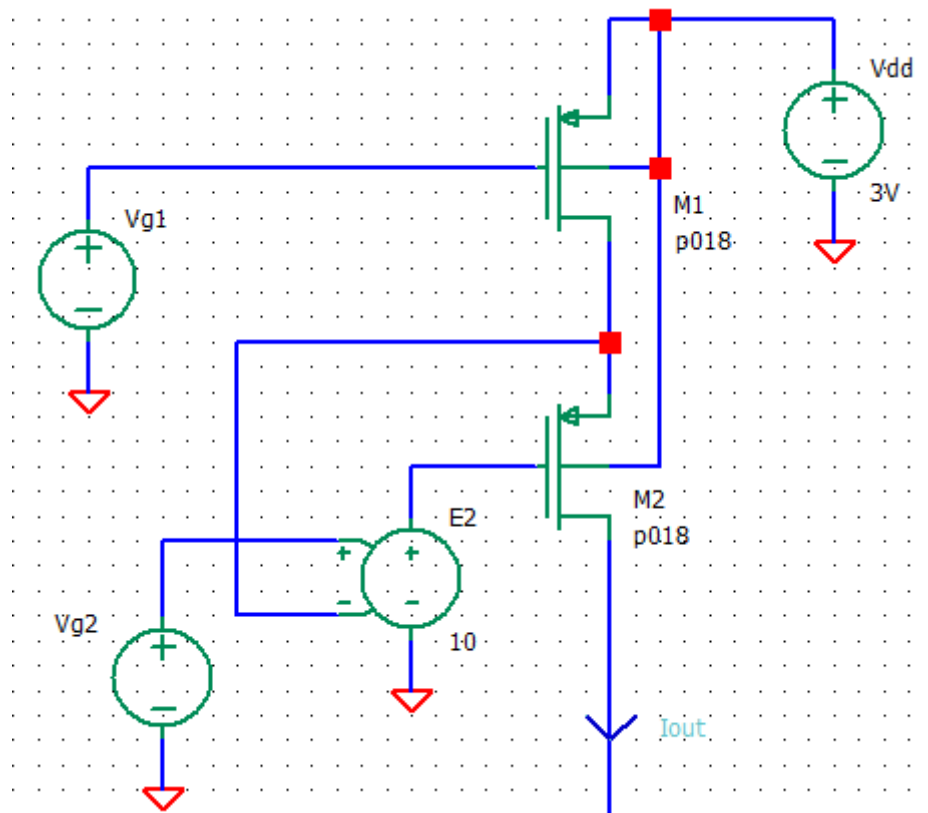


Figura 8: Schema de principiu a sursei cascodă cu rezistență de ieșire mărită cu tranzistor PMOS

5.2 Oglinzi de curent

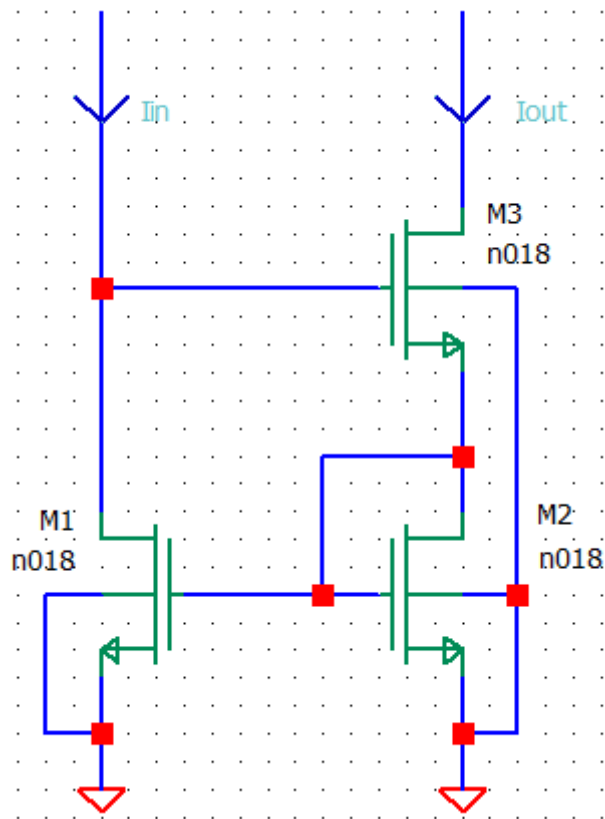


Figura 9: Schema de principiu a oglinzii Wilson asimetrice cu tranzistor NMOS

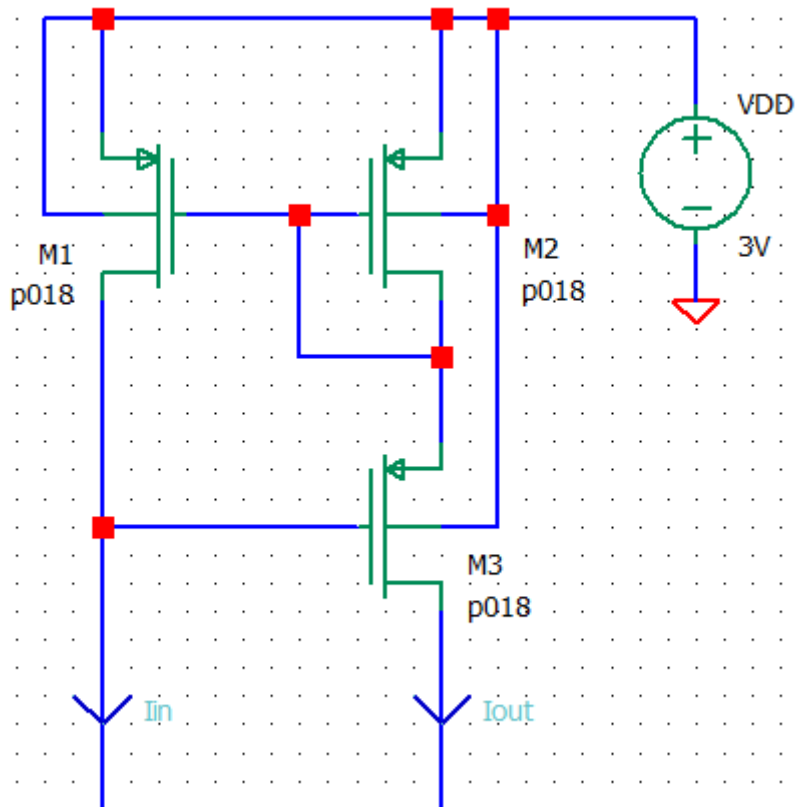


Figura 10: Schema de principiu a oglinzii Wilson asimetrice cu tranzistor PMOS

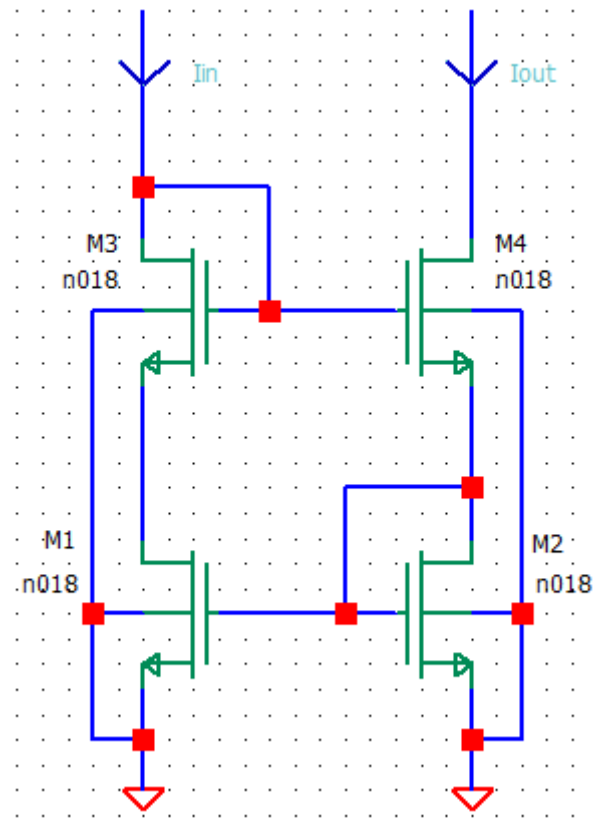


Figura 11: Schema de principiu a oglinzii Wilson tranzistor NMOS

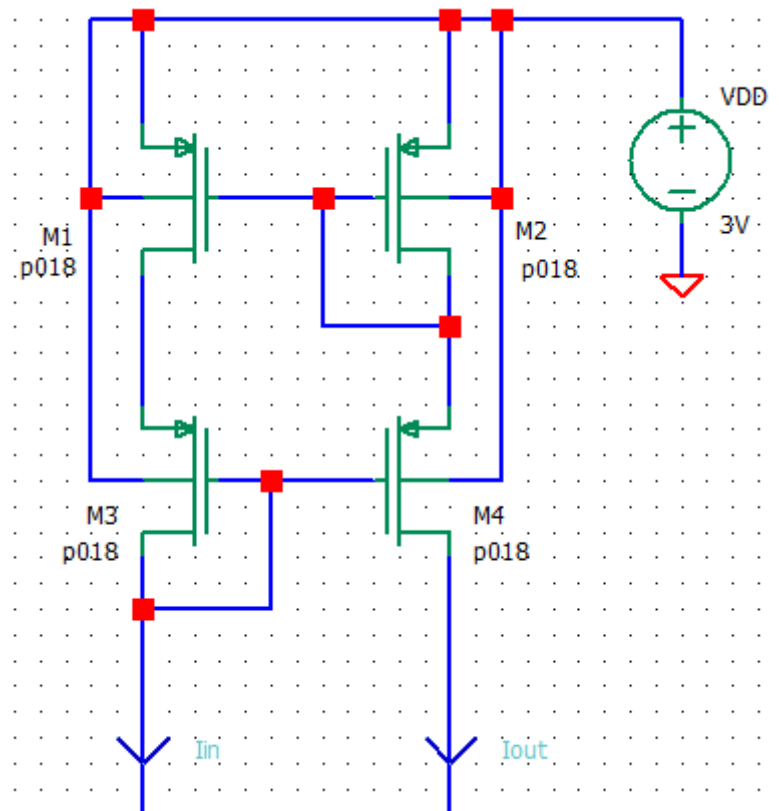


Figura 12: Schema de principiu a oglinzii Wilson cu tranzistor PMOS

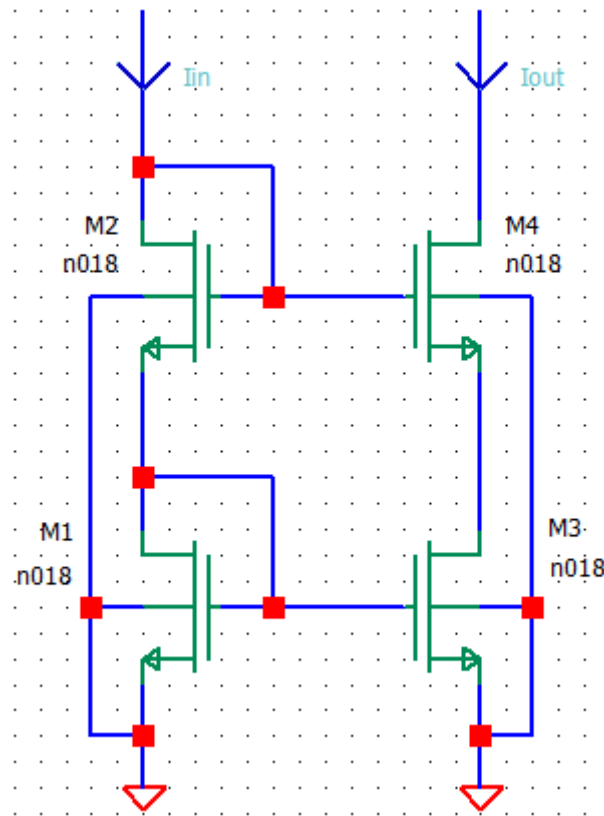


Figura 13: Schema de principiu a oglinzii cascodă tranzistor NMOS

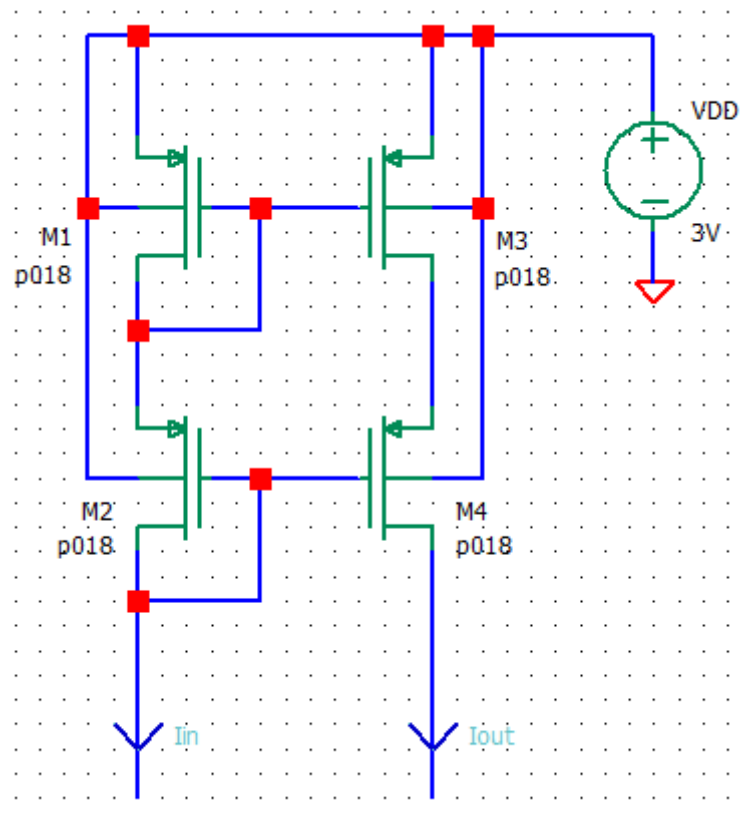


Figura 14: Schema de principiu a oglinzii cascodă cu tranzistor PMOS

5.3 Amplificatoare diferențiale

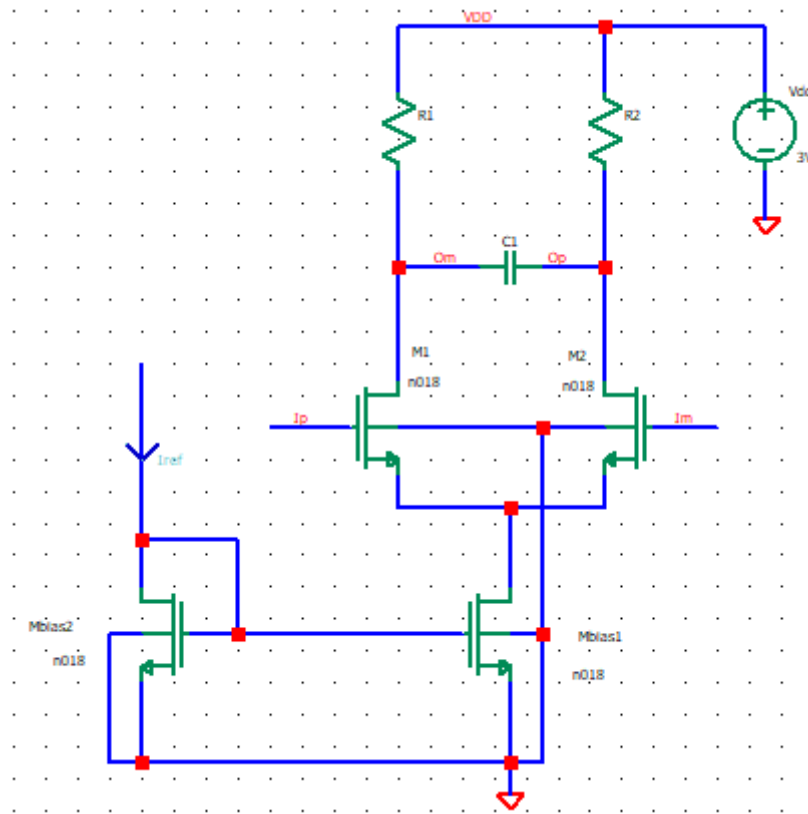


Figura 15: Schema de principiu a amplificatorului diferențial cu sarcină rezistivă cu intrare pe tranzistor NMOS

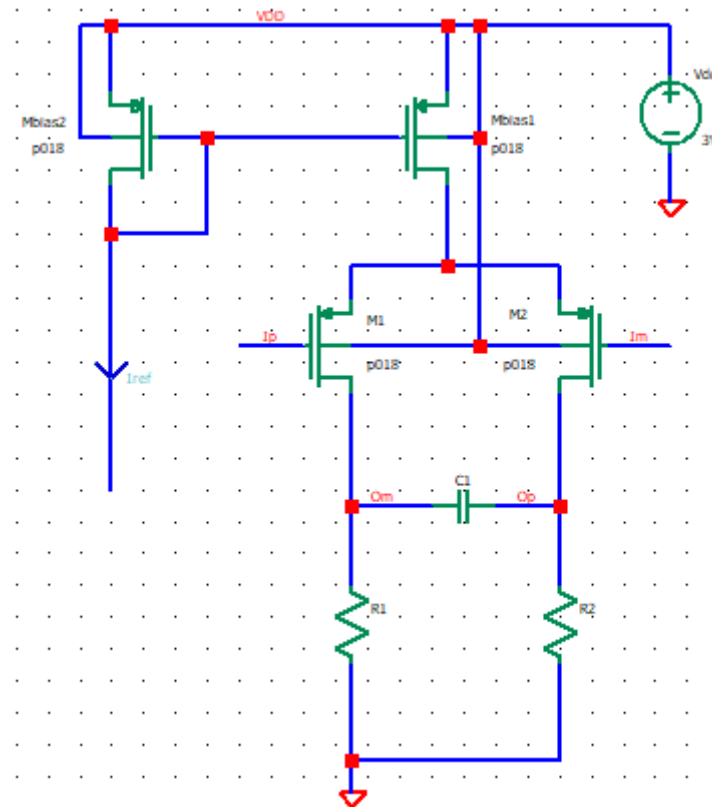


Figura 16: Schema de principiu a amplificatorului diferențial cu sarcină rezistivă cu intrare pe tranzistor PMOS

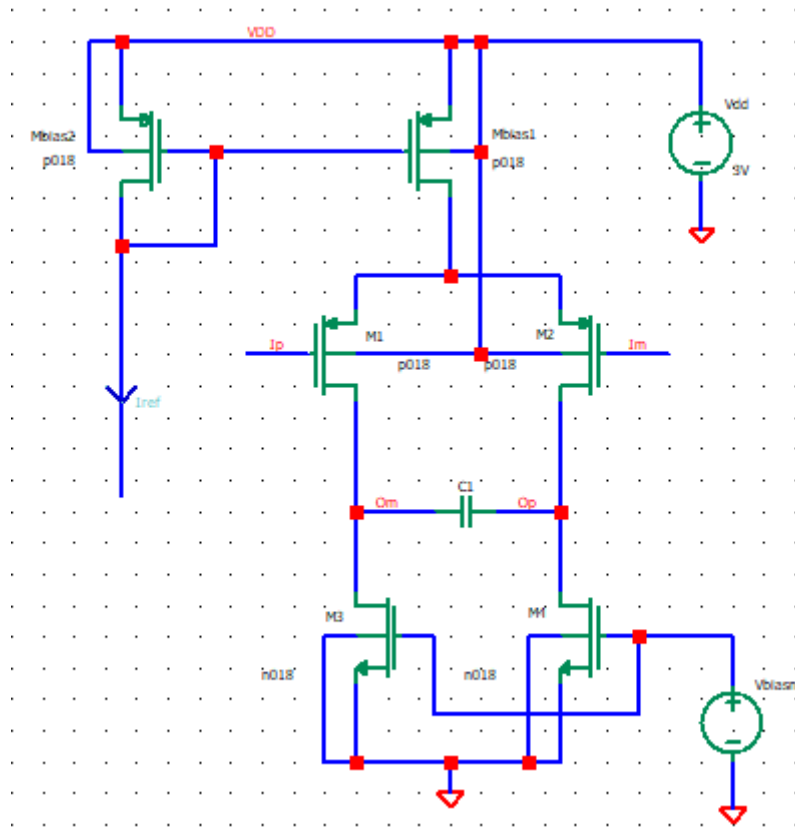


Figura 17: Schema de principiu a amplificatorului diferențial cu sarcină sursă de curent cu intrare pe tranzistor PMOS

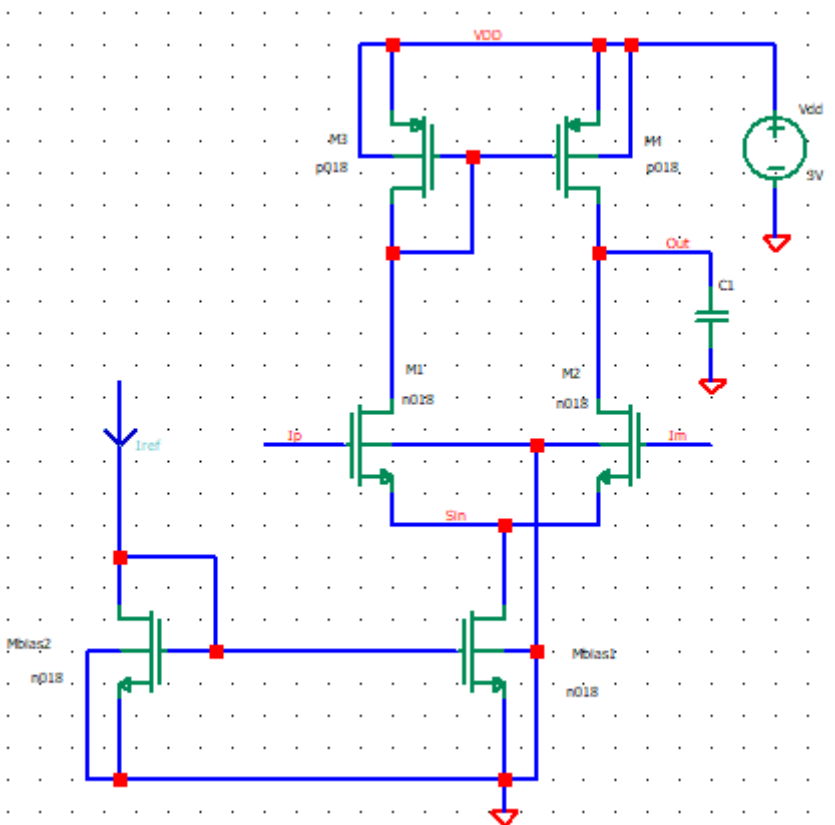


Figura 18: Schema de principiu a amplificatorului diferențial cu sarcină oglindă de curent cu intrare pe tranzistor NMOS

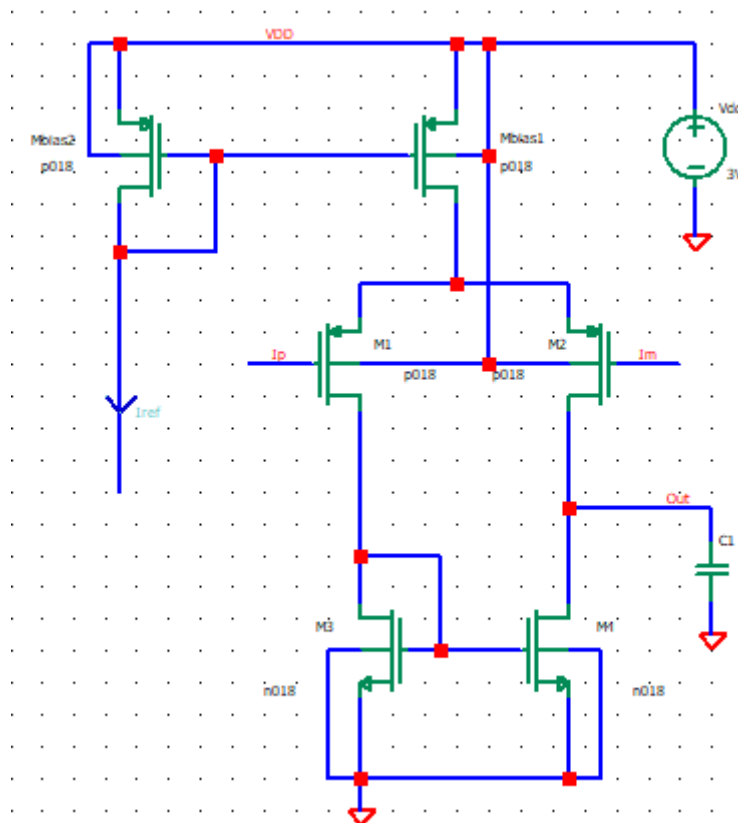


Figura 19: Schema de principiu a amplificatorului diferențial cu sarcină oglindă de curent cu intrare pe tranzistor PMOS