

制作不易，如有不对，请联系。

目录

一、面试提问.....	4
问题汇总.....	4
1.电源.....	4
2.模电.....	4
3.数电.....	5
4.电路.....	5
5.通信协议与接口.....	5
问题答案.....	6
1.电源.....	6
1. LDO 和 DCDC 区别、选型.....	6
2. DC-DC、LDO 使用 PMOS 还是 NMOS.....	6
3. PWM、PFM 和 PSM 调制的特点.....	6
4、BUCK 的拓扑结构与原理.....	6
5、BOOST 的拓扑结构与原理.....	7
6、Flyback 反激拓扑和原理.....	8
7、BUCK-BOOST 拓扑结构和原理.....	9
8、电源闭环回路如何实现.....	9
9、电源纹波产生、抑制方法、测量.....	9
10、哪些因素会导致开关电源效率降低，如何解决.....	10
11、环路稳定性.....	10
12、DC-DC 的器件选型（电感、电容、电阻）.....	10
13、LDO 效率计算.....	10
14、DC-DC 的同步和非同步优缺点.....	10
15、buck 电路中的续流二极管可以换成 mos 管吗.....	11
16、LDO PCB 布局布线.....	11
17、DC-DC 的 PCB 设计布局布线注意事项.....	11
2.模电.....	11
1. 0 欧电阻作用.....	11
2. 选择电阻时要考虑什么.....	11
3. 压敏电阻原理.....	11
4. PTC 热敏电阻作为电源电路保险丝的工作原理.....	11
5. 电容滤波、旁路、去耦、储能、隔直通交.....	12
6. 电容充电与放电.....	12
7. 钽电容、陶瓷电容、铝电解电容优缺点.....	12
8. 为何电源的滤波电路常常是大电容配合小电容滤波.....	12
9. 电容的高频等效模型、频率特性、阻抗表达式.....	12
10. 二极管的伏安特性曲线.....	13
11. 发光二极管压降、红、绿.....	13
12. TVS 二极管 与 稳压二极管对比.....	13
13. 三极管的伏安特性曲线.....	13

14. MOS 管输出特性曲线.....	13
15. MOS 管与 BJT 区别.....	14
16. 磁珠和电感区别.....	14
17. 电感、磁珠、电容滤波区别.....	14
18. 电感和电容的滤波概念.....	14
19. LC 滤波和 RC 滤波.....	14
20. 某磁珠的参数为 100R@100MHz，请解释参数的含义。.....	15
21. OC/OD 门为什么要上拉.....	15
22. 开漏输出、推挽输出.....	15
23. 常用逻辑电平、TTL 与 COMS 电平可以直接互连吗.....	15
24. 有源滤波器和无源滤波器的区别.....	15
25. 串扰和振铃.....	15
26. 反馈电路的概念，列举他们的应用.....	15
27. 负反馈对放大电路性能的影响.....	16
28. 在放大电路中，抑制温漂的方法包括下列哪些方法.....	16
29. 虚断、虚短概念.....	16
30. 共射、共集、共基电路特点.....	16
31. 光耦作用.....	16
32. 有源与无源蜂鸣器区别.....	17
33. 锁相环组成和原理.....	17
34. AD/DA 选型需要考虑什么.....	17
3.数电.....	17
1. 什么是竞争与冒险现象、如何消除.....	17
2. 什么是同步逻辑和异步逻辑.....	17
3. setup time 和 hold time 概念.....	18
4. 亚稳态、怎么解决.....	18
5. ROM、RAM、SRAM、DRAM、SDRAM.....	18
6. IIR 与 FIR 滤波器区别.....	18
4.电路.....	19
1. 基尔霍夫定理的内容.....	19
2. 单片机上电后没有运转，首先要检查什么.....	19
3. 控制单端阻抗为 50 欧姆、75 欧姆的信号有哪些、差分阻抗为 90 欧姆、100 欧姆、120 欧姆的信号有哪些.....	19
4. EDA 软件 (如 PROTEL)进行设计 (包括原理图和 PCB 图) 到调试出样机的整个过程.....	19
4.通信协议与接口.....	19
1.波特率和比特率概念.....	19
2.为什么 UART 的传输需要起始位.....	19
3.串口异步通信的字符帧格式由哪几部分组成.....	20
4.I2C 上拉电阻的作用.....	20
5.为什么 IIC 需要漏极开路.....	20
6.什么是“线与”逻辑，要实现它，在硬件特性上有什么具体要求.....	20
7.SPI 的工作流程.....	20
8.SPI 的几种工作模式.....	20
9.UART、IIC、SPI 三种通讯方式区别.....	20

10.RS232 通信、RS485 通信、RS422 通信的差异是什么并简述其运用环境和限制条件	21
11.CAN 通信概念、什么类型的通信线路、支持多长的通信距离	21
12.CAN 终端电阻的作用	21
13.Usb2.0、USB3.0 传输速率多少、阻抗控制多少欧姆	21
14.谈谈对 PCIE 和 PCI 理解	22
15.PCIE3.0 采用哪种编码	22
16.SD3.0 高速传输阶段卡的接口电压	22
17.OSI 与 TCP/IP 模型	22

一、面试提问

问题汇总

1.电源

- 1.LDO 和 DCDC 区别与选型
2. DC-DC、LDO 使用 PMOS 还是 NMOS
3. PWM、PFM 和 PSM 调制的特点
- 4、BUCK 的拓扑结构与原理过程、关键器件作用、电感电容选型计算
- 5、BOOST 的拓扑结构与原理、电感电容选型计算
- 6、Flyback 反激拓扑和原理
- 7、BUCK-BOOST 拓扑结构和原理
- 7、电源闭环回路如何实现
- 8、电源纹波产生、抑制方法、测量
- 9、哪些因素会导致开关电源效率降低，如何解决
- 10、环路稳定性
- 11、DC-DC 的器件选型（电感、电容、电阻）
- 12、LDO 效率计算
- 13、电源的滤波大电容配合小电容
- 14、DC-DC 的同步和非同步优缺点
- 15、buck 电路中的续流二极管可以换成 mos 管吗
- 16、LDO PCB 布局布线
- 17、DC-DC 的 PCB 设计布局布线注意事项

2.模电

- 1.0 欧电阻作用
- 2.选择电阻时要考虑什么
- 3.压敏电阻原理、作用
4. PTC 热敏电阻作为电源电路保险丝的工作原理
- 5.电容滤波、旁路、去耦、储能、隔直通交
- 6.电容充电与放电曲线
- 7.钽电容、陶瓷电容、铝电解电容优缺点
- 8.为何电源的滤波电路常常是大电容配合小电容滤波
- 9.电容的高频等效模型、频率特性、阻抗表达式
- 10.二极管的伏安特性曲线
- 11.发光二极管压降、红、绿
- 12.TVS 二极管与稳压二极管对比
- 13.三极管的输出特性曲线
- 14.MOS 管输出特性曲线
- 15.MOS 管与 BJT 区别
- 16.磁珠和电感相同点和区别
- 17.电感、磁珠、电容滤波区别
- 18.电感和电容的滤波概念
- 19.LC 滤波和 RC 滤波

20.某磁珠的参数为 100R@100MHz，请解释参数的含义。

21.OC/OD 门为什么要上拉

22.开漏输出和推挽输出

23.常用逻辑电平、TTL 与 COMS 电平可以直接互连吗

24.有源滤波器和无源滤波器的区别

25.串扰和振铃

26.反馈电路的概念，列举他们的应用？

27.负反馈对放大电路性能的影响

28.在放大电路中，抑制温漂的方法包括下列哪些方法

29.虚断、虚短概念

30.共射、共集、共基电路特点

31.光耦作用

32.有源与无源蜂鸣器区别

33.锁相环组成和原理

34.AD/DA 选型需要考虑什么

3.数电

1.什么是竞争与冒险现象，如何消除

2.什么是同步逻辑和异步逻辑

3.setup time 和 hold time 概念

4.亚稳态、怎么解决

5. ROM、RAM、SRAM、DRAM、SDRAM

6.IIR 与 FIR 滤波器区别

4.电路

1、基尔霍夫定理的内容

2.单片机上电后没有运转，首先要检查什么

3.控制单端阻抗为 50 欧姆、75 欧姆的信号有哪些、差分阻抗为 90 欧姆、100 欧姆、120 欧姆的信号有哪些

4.EDA 软件 (如 PROTEL)进行设计 (包括原理图和 PCB 图) 到调试出样机的整个过程

5.通信协议与接口

1.波特率和比特率概念

2.为什么 UART 的传输需要起始位？

3.串口异步通信的字符帧格式由哪几部分组成？

4.I2C 上拉电阻的作用

5.为什么 IIC 需要漏极开路

6.什么是"线与"逻辑，要实现它，在硬件特性上有什么具体要求？

7.SPI 的工作流程

8.SPI 的几种工作模式

9.UART、IIC、SPI 三种通讯方式区别

10.RS232 通信、RS485 通信、RS422 通信的差异是什么？并简述其运用环境和限制条件。

11.CAN 通信概念、什么类型的通信线路、支持多长的通信距离

12.CAN 终端电阻的作用

13.Usb2.0、USB3.0 传输速率多少、阻抗控制多少欧姆

14.谈谈对 PCIE 和 PCI 理解

15.PCIE3.0 采用哪种编码

16.SD3.0 高速传输阶段卡的接口电压

17.OSI 与 TCP/IP 模型

问题答案

1.电源

1. LDO 和 DCDC 区别、选型

LDO	DC-DC
1、外围器件少，电路简单，成本低	1、外围器件多，电路复杂，成本高；
2、负载响应快，输出纹波小；	2、负载响应慢，输出纹波大；
3、效率低，输入输出压差不能太大；	3、效率高，输入电压范围宽泛；
4、只能降压；	4、支持降压和升压；输出电流高，功率大；
5、噪声小，静态电流小，最高 5A；	5、开关噪声大，一般后接 LDO。
6、分为可调和固定型；	6、一般都是可调型，通过 FB 反馈电阻调节；

LDO（线性稳压电源）：输出电压纹波小；输入与输出压差大，效率低，只能降压。

DC-DC（开关稳压电源）：输出电压纹波大；输入与输出压差小，效率高，升降压都可以。

2. DC-DC、LDO 使用 PMOS 还是 NMOS

LDO 一般用 PMOS：由于 LDO 效率比较低，一般不会走大电流。NMOS 开启电压（0.7V），NPN 开启电压（0.7V）比较高，PMOS 可以获得更小的压差，所以饱和压降小的 LDO，都是 PMOS/PNP 结构。针对某些大电流低压差需求的场合，需要使用 NMOS LDO。

DC-DC 一般用 NMOS：主要原因是 PMOS 的 $R_{ds(on)}$ 比较大，意味着 DC-DC 的损耗大，效率低。所以一般 PMOS 的导通电压比 NMOS 的导通电压高一些。

3. PWM、PFM 和 PSM 调制的特点

原理、优缺点见前文。

应用：

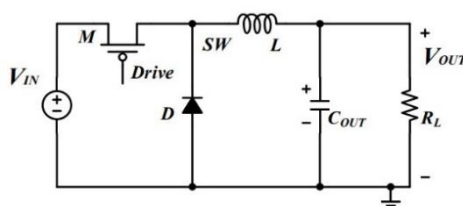
PWM：开关电源中最为广泛的一种控制方式，它的特点是噪音低、满负载时效率高且能工作在连续导电模式。

PFM：通常被应用于 DC-DC 转换器 来提高轻负载效率

PSM：在功率集成电路(PIC, Power Integrated Circuit)中广泛采用 PSM 模式，克服 PWM 轻负载情况下变换效率较低、PFM 频谱分布随机的缺点。

4、BUCK 的拓扑结构与原理

拓扑



关键器件

开关管 S：导通和关断电流；

电感 L：将电能转换成磁能储存起来，也能将磁能转换为电能再次释放。

电容 C：具有充放电功能，电容器两端电压高于外部电路电压时放电，反之充电。电容充放电不会发生正负极的反向。

续流二极管 D：具有单向导电性，电流只能单向流过。二极管 D 形成了续流回路。

过程

开关管闭合时，能量一部分储存在电感 L 中，一部分供给输出；

开关管断开时，L 通过二极管为输出端提供能量。

$$V_{OUT} = V_{IN} \cdot D \quad D \text{ 为 PWM 波的占空比}$$

公式推导

同步 BUCK 为例

$$\text{开通时间: } T_{on} = \frac{V_o}{V_i} * \frac{1}{f} \quad \text{关断时间: } T_{off} = (1 - \frac{V_o}{V_i}) * \frac{1}{f} \quad \text{占空比: } D = \frac{T_{on}}{T} = \frac{V_o}{V_i}$$

$$\text{电感平均电流: } I_L = I_o \quad \text{电感纹波电流: } \Delta I_L = \frac{V_o}{f * L} * (1 - \frac{V_o}{V_i})$$

$$\text{电感峰值电流: } I_{LP} = I_L + \frac{\Delta I_L}{2} = I_o + \frac{V_o}{2 * f * L} * \left(1 - \frac{V_o}{V_i}\right)$$

电感：

$$\text{电感取值范围: } L = \frac{V_o}{f * (0.2 \sim 0.4) * I_o} * \left(1 - \frac{V_o}{V_i}\right)$$

输入电容：

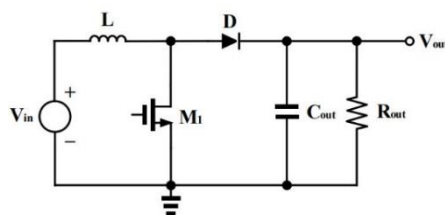
$$\text{输入使用陶瓷电容滤波: } C_i \geq \frac{I_o}{\Delta V_i * f} * \frac{V_o}{V_i} * \left(1 - \frac{V_o}{V_i}\right)$$

$$\text{输入使用电解电容滤波: } ESR \leq \frac{\Delta V_i}{I_o + \frac{V_o}{2 * f * L} * \left(1 - \frac{V_o}{V_i}\right)}$$

输出电容：

$$\text{输出使用陶瓷电容滤波: } C_o \geq \frac{V_o}{8 * f^2 * \Delta V_o * L} * \left(1 - \frac{V_o}{V_i}\right)$$

$$\text{输出使用电解电容滤波: } ESR \leq \frac{\Delta V_o * f * L * V_i}{V_o * (V_i - V_o)}$$

5、BOOST 的拓扑结构与原理**拓扑****过程**

当开关管导通的时候，输入的电压对电感充电。

当开关管关断时，电感有感应电压，输入的能量和电感能量一起向输出提供能量，此时二极管导通，因此这时候输出的电压肯定就比输入的电压高，从而实现升压。

$$V_{OUT} = V_{IN} \cdot \frac{1}{1-D}$$

公式推导

以同步 BOOST 为例

$$\text{开通时间: } T_{on} = (1 - \frac{V_i}{V_o}) * \frac{1}{f} \quad \text{关断时间: } T_{off} = \frac{V_i}{V_o} * \frac{1}{f}$$

$$\text{占空比: } D = \frac{T_{on}}{T} = 1 - \frac{V_i}{V_o} \quad \text{电感平均电流: } I_L = \frac{V_o}{V_i} * I_o$$

$$\text{电感纹波电流: } \Delta I_L = \frac{V_i}{f * L} * (1 - \frac{V_i}{V_o})$$

$$\text{电感峰值电流: } I_{LP} = I_L + \frac{\Delta I_L}{2} = \frac{V_o}{V_i} * I_o + \frac{V_i}{2 * f * L} * (1 - \frac{V_i}{V_o})$$

$$\text{电感取值范围: } L = \frac{V_i}{(0.2 \sim 0.4) * f * I_o} * (1 - \frac{V_i}{V_o}) * \frac{V_i}{V_o}$$

$$\text{输入平均电流: } I_i = I_L = \frac{V_o}{V_i} * I_o$$

$$\text{电容容量纹波: } U_q = \frac{V_i}{8 * f^2 * L * C_i} * (1 - \frac{V_i}{V_o}) \quad \text{ESR 纹波: } U_{esr} = \frac{V_i}{f * L} * (1 - \frac{V_i}{V_o}) * ESR$$

$$\text{输入电容总纹波: } \Delta V_i = U_q + U_{esr} \quad \Delta V_i = \frac{V_i}{f * L} * (1 - \frac{V_i}{V_o}) * (ESR + \frac{1}{8 * f * C_i})$$

$$\text{输入使用陶瓷电容滤波: } C_i \geq \frac{V_i}{8 * f^2 * L * \Delta V_i} * (1 - \frac{V_i}{V_o})$$

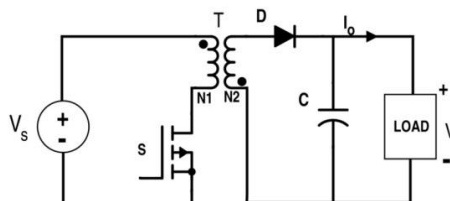
$$\text{输入使用电解电容滤波: } ESR \leq \frac{\Delta V_i * f * L}{V_i} * \frac{V_o}{V_o - V_i}$$

$$\text{陶瓷电容滤波: } C_o \geq \frac{I_o}{f * \Delta V_o} * (1 - \frac{V_i}{V_o})$$

$$\text{电解电容滤波: } ESR \leq \frac{\Delta V_o}{\frac{V_o}{V_i} * I_o + \frac{V_i}{2 * f * L} * (1 - \frac{V_i}{V_o})}$$

6、Flyback 反激拓扑和原理

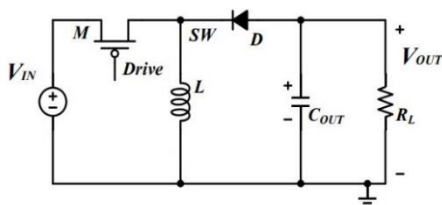
拓扑



过程

当功率开关管 S 导通时，电压将加在变压器 T 的初级绕组 N1 上，并将能量储存在初级绕组中，初级绕组同名端上为正电压，次级绕组的同名端和初级绕组相反，因此次级绕组输出的电压极性会使得整流二极管 D 截止，滤波电容 C 向负载供电；

当功率开关管 S 关断时，初级绕组 N1 会产生反向的电动势，次级绕组 N2 上的电压极性也会发生相应的改变，从而使输出端整流二极管 D 得到正向偏置而导通，初级绕组里的能量将传递至次级，对负载端供电。



7、BUCK-BOOST 拓扑结构和原理

拓扑

过程

开关管导通，二极管 D 反向截止，电感器储能。

开关管断开，电感存储的能量通过二极管传给输出端。

$$V_{OUT} = V_{IN} \cdot \frac{D}{1-D}$$

当 $D=0.5$ 时， $V_o=V_{in}$ ；
 当 $D<0.5$ 时， $V_o<V_{in}$ ；
 当 $D>0.5$ 时， $V_o>V_{in}$ 。

8、电源闭环回路如何实现

当输入电压或者负载变化时，DC-DC 的 VOUT 是缓慢变化的，这个变化量通过反馈 FB 检测 (R1/R2 分压)，输入到误差放大器的反向端，与正向端的参考电压进行比较，误差放大器形成一个输出变化量，这个变化量输入到 PWM 调制器的一端，与斜率补偿形成重新校准的占空比，来控制控制 G 极驱动器输出 VOUT，实现了系统自动调节，这就是闭环调节原理。

9、电源纹波产生、抑制方法、测量

原因：由于开关管 S 的通断过程导致电源产生波动，其频率等于开关管 S 的开关频率。

电源抑制比 (PSRR)：

$$PSRR(dB) = 20 \log \frac{V_{\text{ripple (in)}}}{V_{\text{ripple (out)}}}$$

用来反应对不同频率的输入**电源纹波的抑制能力**。输入纹波与输出纹波的比值的对数关系。在**特定频段**，**PSRR 越大越好**，输出信号受到电源的影响越小。

提高开关管的开关频率。开关频率越高，纹波越小，但也会提高开关管的开关损耗，造成效率下降。

抑制纹波方法：

- ① 提高开关管的开关频率。开关频率越高，纹波越小。
- ② 加大电感和输出电容滤波（选择低 ESR）。
- ③ 二级滤波（即再加一级 LC 滤波器）。
- ④ 接 LDO 滤波

测量：

探头尽量用 X1 档位、通道耦合方式用交流耦合、开带宽限制 20M 低通、用接地弹 簧针使接地线

尽量短。

10、哪些因素会导致开关电源效率降低，如何解决

导通电阻：开关管的导通电阻会导致功率损耗，因此选择低导通电阻的开关管可以提高效率。

开关频率：开关频率越高，开关管的开关损耗就越小，但是高频率也会带来其他问题，如 EMI 等，因此需要在效率和其他因素之间进行权衡。

磁元件损耗：开关电源中的磁元件（如变压器、电感器）也会有损耗，因此选择低损耗的材料和结构可以提高效率。

电容损耗：电容器的损耗也会影响开关电源的效率，因此选择低损耗的电容器可以提高效率。

11、环路稳定性

评价指标：衡量开关电源稳定性的指标是相位裕度和增益裕度。同时穿越频率，也应作为一个参考指标。

(1) 相位裕度是指：增益降到 0dB 时所对应的相位。

(2) 增益裕度是指：相位为 0deg 时所对应的增益大小(实际是衰减)。

(3) 穿越频率是指：增益为 0dB 时所对应的频率值。

12、DC-DC 的器件选型（电感、电容、电阻）

电感选择：在合理范围内，电感感值越大纹波越小，流过电感的电流要小于电感的饱和电流。【饱和电流：流过电感的电流导致感值降为 70%时，此时的电流为饱和电流。】不同输出电压的要求感量不同；注意温升和饱和电流要满足余量要求，通常选择合适的电感值 L，使 ΔI_L 占输出电流的 30% to 50%。电感值过大会使输出电压纹波减小，输出更为平滑。

输入电容：要满足耐压和输入纹波的要求。一般耐压要求 1.5~2 倍以上输入电压。注意瓷片电容的实际容量会随直流电压的偏置影响而减少。

输出电容：要满足耐压和输出纹波的要求。一般耐压要求 1.5~2 倍。

芯片的开关频率：频率高的好处：输出纹波小、动态响应速度提高；频率高的坏处：EMI 变差、开关损耗增加；建议开关频率 500k-1500k

反馈电阻和 EN 分压电阻：要求按规格书取值，精度 1%。

软启动的设置：根据电压启动需要的次序设置几个电源模块的 SS 的电容。产生需要的上电次序。

13、LDO 效率计算

LDO 自身消耗的功率约等于压差*电流，因此，相同负载电流下，压差越大，LDO 功耗越高，所以压差低一些，有利于提高效率。输入电流等于输出电流加上静态功耗。当 LDO 处在轻载时，IQ 就非常重要，IQ 越小，效率就越高。

$$\text{效率} = \frac{V_o \times I_o}{(I_o + I_Q) \times V_{in}} \times 100\%$$

13、电源的滤波大电容配合小电容

220uF 电解电容配合 0.1uF 贴片电容。电解电容和钽电容的谐振频率比较低，对低频噪声的滤波效果比较好；贴片电容谐振频率比较高，对高频噪声的滤波效果比较好。对于电源电路，由于整个 PCB 板上的噪声都加到了它的上面，包括了低频噪声和高频噪声。要对电源噪声实现比较好的滤波效果，滤波电路必须在较宽的频率范围内对噪声呈现低阻抗，单独用一种电容是达不到这种效果的，必须采取大的电解电容（或钽电容）并联贴片小电容的方式。

14、DC-DC 的同步和非同步优缺点

非同步：

优缺点：①稳定性高。②效率低，二极管压降高消耗功率大。

同步

优缺点：①效率较高、导通电阻低。②稳定性不足、MOS 管需要驱动电路。

15、buck 电路中的续流二极管可以换成 mos 管吗

BUCK 中的续流二极管是一种提供一个续流回路的器件，它可以使电感中的电流不会突变，从而保持输出电压的稳定。续流二极管通常是肖特基二极管，因为它们具有低导通电阻和反向恢复时间短的特性，可以减少功率损耗和开关损耗。

MOS 管是一种可控器件，它可以用来代替续流二极管，形成同步 buck 电路。同步 buck 电路的优势是可以进一步降低导通损耗和开关损耗，提高变换器的效率。MOS 管的缺点是价格相对较高，而且需要额外的驱动电路和控制逻辑。

16、LDO PCB 布局布线

- 1、电容按先大后小顺序就近摆放
- 2、输入/输出布线路径宽度、换层过孔数量须满足电源电流大小；
- 3、输入/输出的 GND 尽量汇接在一起，保持完整的回流

17、DC-DC 的 PCB 设计布局布线注意事项

- ① DC-DC 的功率管脚应大面积铺铜皮减少电源的温升
- ② 反馈线不能绕着电感 L 走
- ③ 开关电源芯片及其电感下面尽量不要布其他信号线、
- ④ 二极管续流回路尽可能短
- ⑤ 布局要紧凑，输入输出主干道采用“一”字型或者“L”型布局方式
- ⑥ 输入电容就近放在芯片的输入 Vin 和功率的 PGND，减少寄生电感的存在。

2.模电

1.0 欧电阻作用

小于 50m 欧。作用：1、方便测试电流 2、跳线 3、模拟地，数字地分开 4、占个位置（可换成其它阻值的电阻，也可换成磁珠） 5、做电路保护，充当低成本熔丝 过流能力可达到 20-60A；

2.选择电阻时要考虑什么

主要考虑电阻的封装、功率、精度、阻值和耐压值等。

3.压敏电阻原理

压敏电阻并不是电阻，而是一种具有瞬态电压抑制功能的元件，效果同 TVS。

作用：用于输入端防雷保护，浪涌，具有抑制瞬态过电压保护的功能。并联在电路使用。

原理：正常电压状态下，阻值无穷大，相当于开路。当超过其阈值电压时，其阻值迅速降低，导通大电流，保护后级电路。

应用：热敏电阻应用在小功率场合，多少功率算是小功率：通常 70W 以下差不多。

4.PTC 热敏电阻作为电源电路保险丝的工作原理

当电源输入电压增大或负载过大导致电流异常增大的时候，PTC 热敏电阻因为温度增大而使其等效电阻迅速增大，从而使输出电压下降，减小输出电流。当故障去除，PTC 热敏电阻恢复到常温，其电阻又变的很小，电源电路恢复到正常工作状态。

5.电容滤波、旁路、去耦、储能、隔直通交

1.滤波（滤除杂波、尖峰电压，使电压平滑）

第一种：利用电容的充、放电功能，电压高于电容电压时充电，当电压低于电容电压时电容放电，由于充放电需要时间，电容两端电压不能突变，所以起到滤波作用，使输出电压趋于平滑。

第二种：利用电容通高频特性，当经过电容的噪声频率越高时，容抗越小，将电容对地放置，高频噪声就会经过电容到地。容值越大，容抗越小，越保证输出电压的稳定性，纹波小。

2.旁路（bypass）（输入信号）

滤除输入信号中的高频成分，电容一般比较小，小电容滤高频。

3.去耦（Coupling）（信号的输出端的滤波电容）

滤除系统自身产生的干扰，防止耦合到下一级系统。滤除低频噪声，电容一般比较大。

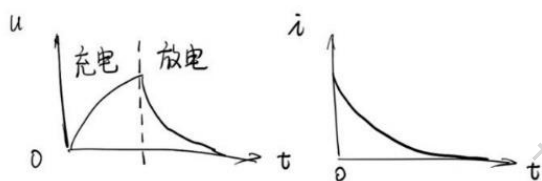
4.隔直通交

当直流电源电流过电容时，电容器会在短时间内迅速充电，当电容器的电压达到直流电源的电压，就会停止充电，此时无法再通过电容器向负载供电。（电容器在直流电路中被视为断路）

5.储能：当电容两端加上电压时，电容会迅速充满电，满电电压=电源电压。电容等效一个小电池的功能。当电源电压降低或消失时，电容会像电池一样，把电放给电路延续保持供电电压和时间。

6.电容充电与放电

在电路设计注意充放电电流。充放电公式： $I = C \cdot (du/dt)$ 。



7.钽电容、陶瓷电容、铝电解电容优缺点

钽电容容量较大，ESR 小，体积小，耐温好（对于铝电解电容）。缺点：价格高、耐压不高、容量越大耐压越低。

陶瓷电容无极性，耐压好，耐温好，ESR 小。缺点：容值小，韧性差，容值大耐压高的贵。

铝电解电容容量大，价格便宜，耐压高，ESR 高。缺点：体积大，耐温差（电解液挥发），阻抗大（发热，容量下降），温度范围窄，高频特性差（ESL 大，谐振频率低，高频容量小）。

8.为何电源的滤波电路常常是大电容配合小电容滤波

由于制作材料的不同，各种电容的等效参数也不同。一般来说，电解电容和钽电容的谐振频率比较低，对低频噪声的滤波效果比较好；贴片电容谐振频率比较高，对高频噪声的滤波效果比较好。对于电源电路，由于整个 PCB 板上的噪声都加到了它的上面，包括了低频噪声和高频噪声。要对电源噪声实现比较好的滤波效果，滤波电路必须在较宽的频率范围内对噪声呈现低阻抗，单独用一种电容是达不到这种效果的，必须采取大的电解电容（或钽电容）并联贴片小电容的方式。

9.电容的高频等效模型、频率特性、阻抗表达式

ESR (等效串联电阻): (较大的 ESR 会产生较大的损耗功率、对滤波有影响) 电容的 ESR 越小越好。

Rleak: 取决于电容的泄露特性, **绝缘电阻**。

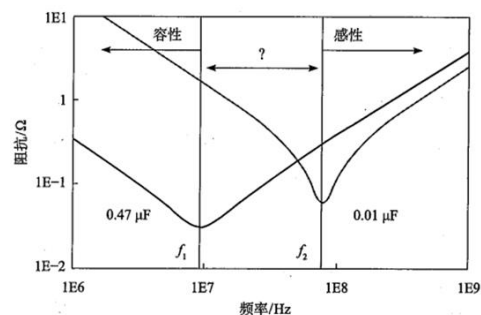
ESL(等效串联电感): 取决于电容的类型和封装。

容抗 $X_c = 1 / (2 \pi f C)$

感抗 $X_L = 2 \pi f L$

$$\text{复阻抗 } Z = R + j\omega L + \frac{1}{j\omega C} = R + j\left(\omega L - \frac{1}{\omega C}\right)$$

电容在低频表现电容的阻抗特性, 滤波效果渐强; 在谐振点上, 阻抗最小, 呈电阻。电容在高频表现为电感的阻抗特性。电容用于滤波, 需要最小阻抗, 在谐振频率处滤波效果最好的。



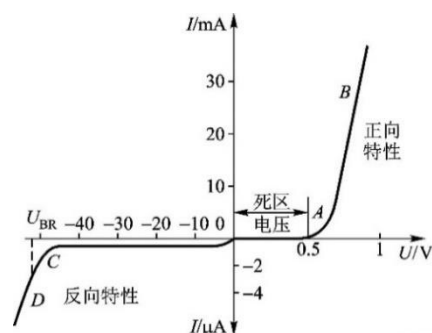
10.二极管的伏安特性曲线

(1) 不加电压时, 电流=0;

(2) 正向电压小于 U_{on} 电流=0; 大于 U_{on} , i 随 u 增长。

硅管的 V_{th} 约为 0.7V, 锗管的 V_{th} 约为 0.3V

(3) 反向电压小于 $|u_{br}|$ 电流很小 (漏电流) 大于 $|U_{br}|$ i 急剧增加。**UBR:** 反向击穿电压。



11.发光二极管压降、红、绿

贴片 LED 压降

- 红色的压降为 1.82-1.88V, 电流 5-8mA
- 绿色的压降为 1.75-1.82V, 电流 3-5mA
- 橙色的压降为 1.7-1.8V, 电流 3-5mA
- 兰色的压降为 3.1-3.3V, 电流 8-10mA
- 白色的压降为 3-3.2V, 电流 10-15mA

12.TVS 二极管 与 稳压二极管对比

1.TVS 二极管正常工作在**截止区**。齐纳二极管正常工作在**反向击穿区域**,

2.TVS 保护瞬间的非常高的异常电压, 用于保护电路。

稳压管保护电路中出现的小波动电压, 使得电压平稳, 用于稳压电路。

3.TVS 二极管的击穿电流低, 齐纳二极管相对大一点。

13.三极管的伏安特性曲线

i_B 不变时, I_C 与 V_{CE} 之间的关系 发射结为 0.6 — 0.7V。

截止区

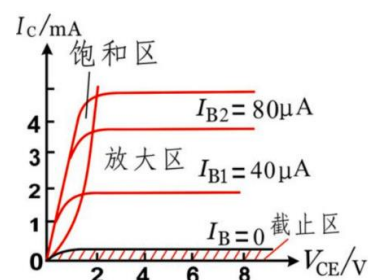
发射结反偏, 集电结反偏。 $U_{be} < U_{on}$ 且 $U_{ce} > u_{be}$ 。 $I_b = 0$, $I_c = 0$ 。

放大区

发射结正偏, 集电结反偏。 $U_{be} > U_{on}$ 且 $U_{ce} > U_{be}$, 集电极加反向电压导通后, I_b 控制 I_c , I_c 与 I_b 近似于线性关系 $I_c = \beta I_b$

饱和区

发射结正偏, 集电结正向。即 $U_{be} > U_{on}$ 且 $U_{ce} < U_{be}$ 。当三极管的集电结电流 I_C 增大到一定程度时, 再增大 I_b , I_c 也不会增大, 超出了放大区, 进入了饱和区。此时 I_c 不仅仅与 I_b 有关, 而且随 U_{ce} 的增大而增大 $I_c < \beta I_b$ 。



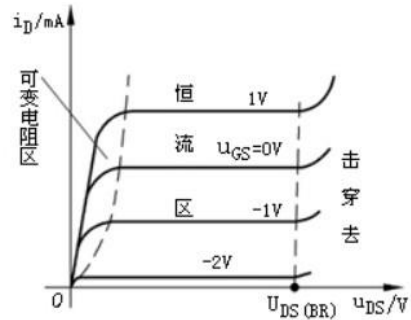
14.MOS 管输出特性曲线

(1) $V_{GS} < V_{GS(th)}$ 时，**夹断区(截止区)**。不能导电，处在截止状态。电流 I_D 为 0，管子不工作。

(2) $V_{GS} > V_{GS(th)}$ ，且 $V_{DS} < V_{GS} - V_{GS(th)}$ ，**可变电阻区(非饱和区)**， I_D 随着 V_{DS} 的增加，导电沟道已产生但没有完全形成，相当就是一个由 V_{GS} 控制的可变电阻。

(3) $V_{GS} \geq V_{GS(th)}$ ，且 $V_{DS} > V_{GS} - V_{GS(th)}$ ，**恒流区(饱和区, 放大区)**。当 $V_{GS} > V_{GS(th)}$ ， U_{DS} 为常量， V_{GS} 越大， I_D 越大。 V_{GS} 越高， $R_{DS(ON)}$ 值就越低。温度越高， $R_{DS(ON)}$ 值也就越高。

(4)**击穿区**： V_{DS} 过大，mos 损坏



15.MOS 管与 BJT 区别

- 1.工作性质：三极管是通过电流控制电流，mos 管是通过电压控制电流。
- 2.导电极性：MOS 管单极性（多子导电）、晶体管双极性（多子与少子导电）。
- 3.温度：场效应管比晶体管温度稳定性好（少子受温度影响大）。
- 4.输入阻抗：场效应管输入电阻很大，低噪声。三极管输入阻抗小，损耗大。
- 5.电极互换：场效应管可以 D 到 S，S 到 D。栅极也可正可负。
- 6.驱动：MOS 管作为电源开关，大电流开关电路、高频高速电路。三极管用来数字电路开关控制。
- 7.电流大小：MOS 管应用普遍，可以在很小电流和很低电压下工作。
- 8.频率特性：场效应管的频率特性不如三极管。

16.磁珠和电感区别

磁珠，能量转换（消耗）器件，消耗高频能量，抑制高频噪声，降低 EMI 辐射值。某一些高频电路如 RF、振荡电路、DDR SDRAM 等都需要在电源输入部分加磁珠。

电感，储能元件，用于电源滤波回路，主要解决传导干扰问题。高频电感主要用于中低频滤波电路，功率电感主要用 DC-DC 电路中。

17.电感、磁珠、电容滤波区别

电感的滤波是反射式滤波。电感滤波将电能转换为磁能，磁能通过两种方式影响电路，一种是重新转换成电能，表现为噪声，另一种方式为向外部辐射，表现为 EMI。

磁珠是将电能转换为热能，不会对电路产生二次干扰。

电容滤波属电压滤波，是直接储存脉动电压来平滑输出电压：输出电压高，接近交流电压峰值：适用于小电流，电流越小滤波效果越好。电容的频率和阻抗成反比，电容通高频。

18.电感和电容的滤波概念

电感通低频滤高频，电容通高频滤低频。

电容滤波属电压滤波，是直接储存脉动电压来平滑输出电压：输出电压高，接近交流电压峰值：适用于小电流，电流越小滤波效果越好。

电感滤波属电流滤波，是靠通过电流产生电磁感应来平滑输出电流，输出电压低，低于交流电压有效值：适用于大电流，电流越大滤波效果越好。

19.LC 滤波和 RC 滤波

RC 滤波器属于低通滤波器，运放输入端、开关电源的 SW 处均有。由于电阻 R 消耗能量，**RC 滤波一般只用于信号滤波**，不用于电源滤波。电阻取值一般 10 欧，电容取值一般几百 pF 内。

LC 滤波器属于低通滤波器，电源的 BUCK,BOOST 拓扑、电机类设备的电源部分等均有。由于 LC 不消耗能量，LC 滤波一般用于电源滤波，也可以用于信号滤波。

20.某磁珠的参数为 100R@100MHz，请解释参数的含义。

在 100MHz 频率下的阻抗值是 100 欧姆。

21.OC/OD 门为什么要上拉

OC/OD 门电路不具备输出高电平的能力，是需要外接上拉电阻的。1K~10K 都是没问题的。上拉电阻过大，会影响信号切换的速度，上拉电阻过小，回路电流越大，会增加功耗，甚至烧坏 OC/OD 门。

22.开漏输出、推挽输出

开漏输出，其实就是 OD 门。对于开漏输出来说，输出部分的 PMOS 不工作，只有 NMOS 工作。I2C 进行设备通讯，IO 口模式就需要设置为开漏输出，通过外接上拉电阻进行通信。

推挽输出是一种使用一对选择性地从相连负载灌电流或者拉电流的器件的电路。推挽电路使用两个参数相同的三极管或 MOSFET，以推挽方式存在于电路中。电路工作时，两只对称的开关管每次只有一个导通，所以导通损耗小、效率高。

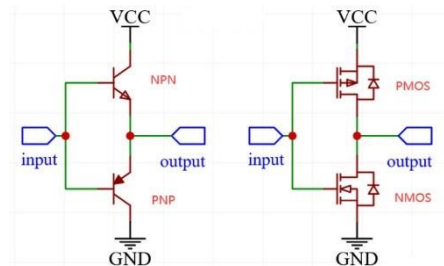
当 input 输出高电平时，上面的 NPN 导通，下面的 PNP 截止，output 输出高电平；

当 input 输出低电平时，上面的 NPN 截止，下面的 PNP 导通，output 输出低电平；

当 input 输出高电平时，上面的 PMOS 截止，下面的 NMOS 导通，output 输出低电平；

当 input 输出低电平时，上面的 PMOS 导通，下面的 NMOS 截止，output 输出高电平；

MOS 管和三极管的高低电平是相反的。



23.常用逻辑电平、TTL 与 COMS 电平可以直接互连吗

答：常用的电平标准，低速的有 RS232、RS485、RS422、TTL、CMOS、LVTTTL、LVCMOS、ECL、ECL、LVPECL 等，高速的有 LVDS、GTL、PGTL、CML、HSTL、SSTL 等。TTL 和 CMOS 不可以直接互连，由于 TTL 是在 0.3-3.6V 之间，而 CMOS 则是有在 12V 的有在 5V 的。CMOS 输出接到 TTL 是可以直接互连。TTL 接到 CMOS 需要在输出端口加一上拉电阻接到 5V 或者 12V

24.有源滤波器和无源滤波器的区别

无源滤波器：这种电路主要有无源元件 R、L 和 C 组成

有源滤波器：集成运放和 R、C 组成，具有不用电感、体积小、重量轻等优点。

集成运放的开环电压增益和输入阻抗均很高，输出电阻小，构成有源滤波电路后还具有一定的电压放大和缓冲作用。但集成运放带宽有限，所以目前的有源滤波电路的工作频率难以做得很高。

25.串扰和振铃

串扰：串扰是指一个信号被其它信号干扰，作用原理是电磁场耦合。信号线之间的互感和互容会引起线上的噪声。容性耦合引发耦合电流，而感性耦合引发耦合电压。

振铃：是因为信号线本身阻抗不匹配导致信号发生反射和叠加，从而使信号出现了振荡波形。

26.反馈电路的概念，列举他们的应用

反馈是将放大器输出信号(电压或电流)的一部分或全部，回收放大器输入端与输入信号进行比较

(相 加或相减)，并用比较所得的有效输入信号去控制输出。

作用：负反馈可以用来稳定输出信号或者增益，也可以扩展通频带，特别适合于自动控制系统。正反馈可以 形成振荡，适合振荡电路和波形发生电路。

电压负反馈的特点：电路的输出电压趋向于维持恒定。

电流负反馈的特点：电路的输出电流趋向于维持恒定。

27.负反馈对放大电路性能的影响

①稳定放大倍数（以牺牲放大倍数换来的）

②对输入电阻的影响：串联负反馈增大输入电阻；并联负反馈减小输入电阻
电压负反馈减小输出电阻；电流负反馈增大输出电阻

③展宽频带

④减小非线性失真

28.在放大电路中，抑制温漂的方法包括下列哪些方法

输入电压为零而输出电压的变化不为零的现象称为零点漂移现象，由于由温度变化所引起的半导体器件参数的变化是产生零点漂移现象的主要原因，因此也称零点漂移为温度漂移，简称温漂。

抑制温漂的方法如下：

(1)在电路中引入直流负反馈

(2)采用温度补偿的方法，利用热敏元件来抵消放大管的变化

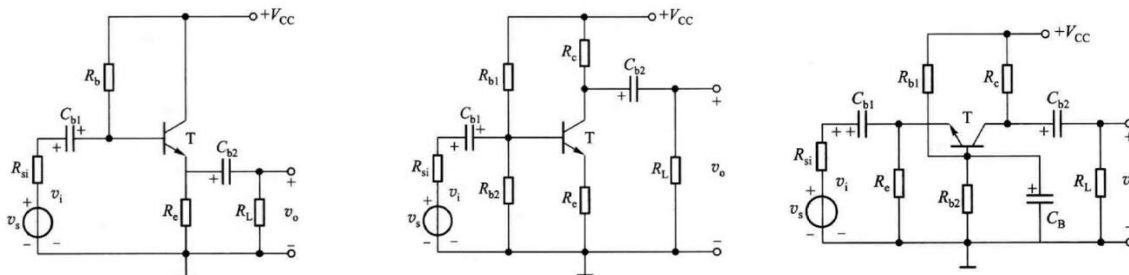
(3)采用特性相同的管子，使他们的温漂相互抵消，构成“差分放大电路”

29.虚断、虚短概念

虚短： V_{in+} 基本等于 V_{in-} 的。分析的时候就当成短路了一样来分析，但不是真正的短路。

虚断：虚断，其实也就指的是运放的输入端没有电流流入和流出。把两个输入端想象成断开的，称为虚断。运放的输入阻抗非常非常高，电流可以忽略。

30.共射、共集、共基电路特点



共射极放大电路：信号由基极输入，集电极输出。**具有放大电流和电压的作用**。输入电阻大小居中，输出电阻较大，频带较窄，适用于一般放大。

共集电极放大电路：信号由基极输入，发射极输出，**只有电流放大作用**，没有电压放大输入电阻高，输出电阻低，具有电压跟随的特点，常用于多级放大电路的输入级和输出级。

共基极电路：信号由发射极输入，集电极输出，**只有电压放大作用**，输入电阻小，输出电阻低和电压放大倍数与共射电路相当，高频特性好，适用于宽频带放大电路。

31.光耦作用

1.输入输出间互相隔离，主要用于通信和控制时传输信号的隔离。

2.光耦在传输信号的能有效地抑制尖脉冲和各种杂波干扰。

3.光耦的响应速度极快,其响应延迟时间在 μs 级,更快的有 ns 级。

4.光耦起到很好的安全保护作用,即使当外部设备出现故障,或者输入信号线短接时,也不会影另一设备,同时光的输入回路和输出回路之间可以承受几千伏的高压。

32.有源与无源蜂鸣器区别

这里的源不是指电源,而是指**震荡源**。有源蜂鸣器内部带震荡源,所以只要一通电就会叫;而无源内部不带震荡源,所以如果用直流信号无法令其鸣叫。必须用 $2\text{K}-5\text{K}$ 的方波去驱动它。

无源蜂鸣器：**便宜、声音频率可控、PWM 波驱动。有线圈，需要续流二极管。**

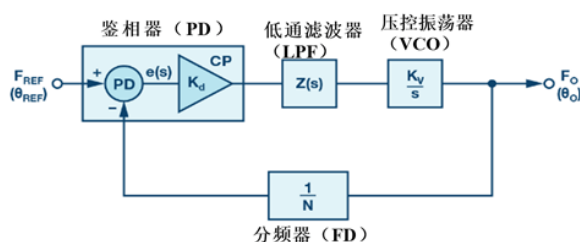
有源蜂鸣器：**驱动简单，程序控制方便。有源蜂鸣器分正负极，不能接反。**

33.锁相环组成和原理

PLL(phase-locked loop), 即锁相环。外部的输入信号与内部的振荡信号同步, 利用锁相环路就可以实现这个目的。是一种反馈控制电路。

锁相环 PLL 是由一个鉴相器 (PD)、低通滤波器 (LPF) 和压控振荡器 (VCO) 组成。

压控振荡器的输出经过采集并分频, 和基准信号同时输入鉴相器, 鉴相器通过比较上述两个信号的频率差, 然后输出一个直流脉冲电压, 经过环路滤波器滤除误差信号中的谐波和杂波成分, 使 VCO 频率改变, 经过很短的时间, VCO 的输出就会稳定在某一期望值。



34.AD/DA 选型需要考虑什么

AD 选型：精度和速度，有几路通道，什么输出的比如 SPI 或者并行的，差分还是单端输入的，输入范围是多少。

DA 选型：主要是精度和输出，比如是电压输出还是电流输出等等。

- ① 精度：与系统中所测量控制的信号范围有关，但估算时要考虑到其他因素，转换器位数应该比总精度要求的最低分辨率高一位。常见的 A/D、D/A 器件有 8 位, 10 位, 12 位, 14 位, 16 位等。
- ② 速度：应根据输入信号的最高频率来确定，保证转换器的转换速率要高于系统要求的采样频率。
- ③ 通道：有的单芯片内部含有多个 A/D、D/A 模块, 可同时实现多路信号的转换; 常见的多路 A/D 器件只有一个公共的 A/D 模块, 由一个多路转换开关实现分时转换。
- ④ 数字接口方式：接口有并行/串行之分, 串行又有 SPI、I2C、SM 等多种不同标准。数值编码通常是二进制, 也有 BCD (二~十进制)、双极性的补码、偏移码等。
- ⑤ 模拟信号类型：通常 AD 器件的模拟输入信号都是电压信号, 而 D/A 器件输出的模拟信号有电压和电流两种。根据信号是否过零, 还分成单极性 (Unipolar) 和双极性 (Bipolar)。

3.数电

1.什么是竞争与冒险现象、如何消除

在组合逻辑中, 由于输入信号通路中经过了不同的延时, 导致到达该门的时间不一致叫竞争。产生毛刺叫冒险。

解决方法：一是接入滤波电容, 二是引入选通脉冲, 三是增加冗余项 (只能消除逻辑冒险而不能消除功能冒险)。

2.什么是同步逻辑和异步逻辑

同步电路利用时钟脉冲使其子系统同步运作, 而异步电路不使用时钟脉冲做同步。

异步电路主要是组合逻辑电路，其逻辑输出与任何时钟信号都没有关系，译码输出产生的毛刺通常是可以监控的。

同步电路是由时序电路(寄存器和各种触发器)和组合逻辑电路构成的电路，其所有操作都是在严格的时钟控制下完成的。这些时序电路共享同一个时钟 CLK，而所有的状态变化都是在时钟的上升沿(或下降沿)完成的。

3.setup time 和 hold time 概念

建立时间：触发器在时钟上升沿到来之前，其数据输入端的数据必须保持不变的最小时间。

保持时间：触发器在时钟上升沿到来之后，其数据输入端的数据必须保持不变的最小时间。

4.亚稳态、怎么解决

原因：违反时序约束，输出状态介于 0 与 1 两个有效状态之间。

危害：毛刺、振荡、逻辑混乱、复位失败。

发生场合：跨时钟域信号传输；复位电路；异步信号采集。(异步系统)

消除方法：采用同步器；采用响应更快的触发器；降低时钟频率。

5.ROM、RAM、SRAM、DRAM、SDRAM

类型	作用	特点	发展
RAM 随机存取存储器	是与 CPU 直接交换数据的内部存储器，也叫主存（内存）。它可以随时读写，而且速度很快，通常作为操作系统或其他正在运行中的程序的临时数据存储媒介。	电源关闭时 RAM 不能保留数据	SDRAM、DRAM、DDR
ROM：只读存储器	ROM 所存数据，一般是装入整机前事先写好的，整机工作过程中只能读出，而不像随机存储器那样能快速地、方便地加以改写。	ROM 所存数据稳定，断电后数据也不会改变。	flash、HDD、SSD

RAM，可分为 SRAM（静态随机存储器）和 DRAM（动态随机存储器）

类型	作用	特点
SRAM 静态随机存储器	它是一种具有静止存取功能的内存， 不需要刷新电路 即能保存它内部存储的数据	优点是速度快，不必配合内存刷新电路，提高整体的工作效率。缺点是集成度低，功耗较大，相同容量体积较大，而且价格较高，少量用于关键性系统提高效率。
DRAM 动态随机存储器	DRAM 只能将数据保持很短的时间。为了保持数据，DRAM 使用电容存储，所以必须隔一段时间刷新（refresh）一次	必须刷新 ，后面衍生出 DDR, DDR2, DDR3, DDR4

SDRAM 即同步动态随机存取存储器。同步是指其时钟频率与对应控制器（CPU/FPGA）的系统时钟频率相同，内部的命令的发送与数据的传输都以它为基准。动态是指存储阵列需要不断的刷新来保证数据不丢失；随机是指数据随机指定地址进行数据读写。

6.IIR 与 FIR 滤波器区别

FIR 滤波器：有限单位冲激响应滤波器，没有反馈回路，稳定性更强，输出取决于当前输入数据和

历史输入数据。实时滤波，不需要等待前一个信号的滤波输出。

IIR 滤波器：无限脉冲响应滤波器，有反馈回路，稳定性弱一点，取决于当前输入数据、历史输入数据、历史输出数据，存在一定时间延迟，没有 FIR 快，需要等待上一个信号的滤波输出。

4.电路

1.基尔霍夫定理的内容

基尔霍夫定律包括电流定律和电压定律

电流定律：在集总电路中，任何时刻，对任一节点，所有流出节点的支路电流的代数和恒等于零。

电压定律：在集总电路中，任何时刻，沿任一回路，所有支路电压的代数和恒等于零。

2.单片机上电后没有运转，首先要检查什么

答：①检查电源是否正常，若装有复位芯片，也需查看复位芯片是否工作正常；②检查硬件复位电路是否正常；③查看外部晶振是否启振，一般用示波器 X10 挡位，应选取较高带宽；④查看 BOOT 位设置启动方式是否正确。

3.控制单端阻抗为 50 欧姆、75 欧姆的信号有哪些、差分阻抗为 90 欧姆、100 欧姆、120 欧姆的信号有哪些

一般的高频信号线均为 50 欧姆~60 欧姆。75 欧姆主要是视频信号线。USB 信号线差分阻抗为 90 欧姆，以太网差分信号线差分阻抗为 100 欧姆。RS422、RS485、CAN 差分信号的差分阻抗为 120 欧姆。

4.EDA 软件 (如 PROTEL)进行设计 (包括原理图和 PCB 图) 到调试出样机的整个过程

(1)原理图设计 (2)PCB 设计 (3)投板 (4)元器件焊接 (5)模块化调试 (6)整机调试。

(1)原理图设计

注意适当加入旁路电容与去耦电容；

注意适当加入测试点和 0 欧电阻以方便调试时测试用；

注意适当加入 0 欧电阻、电感和磁珠（专用于抑制信号线、电源线上的高频噪声和尖峰干扰）以实现抗干扰和阻抗匹配；

(2)PCB 设计阶段 自己设计的元器件封装要特别注意以防止板打出来后元器件无法焊接；FM 部分走线要尽量短而粗，电源和地线也要尽可能粗；旁路电容、晶振要尽量靠近芯片对应管脚；注意美观与使用方便；

(3) 投板 说明自己需要的工艺以及对制板的要求；

(4) 元器件焊接 防止出现虚焊、漏焊、搭焊等；

(5) 模块化调试 先调试电源模块，然后调试控制模块，然后再调试其它模块；上电时动作要迅速，发现不会出现短路时在彻底接通电源；调试一个模块时适当隔离其它模块；各模块的技术指标一定要大于客户的要求；

(6) 整机调试 由于整机调试时仍然会出现很多问题，而且这些问题往往更难解决，如提高灵敏度等

4.通信协议与接口

1.波特率和比特率概念

比特率：每秒传输的二进制位数。也就是每秒钟传送的比特数。单位 bps。

波特率：每秒传输的码元个数。

2.为什么 UART 的传输需要起始位

因为 UART 没有控制线，要让接收方知道什么时候开始接收数据，需要一些手段，UART 数据的传输中，只有一根线，所以在发送数据之前，**先发一位逻辑“0”作为数据发送的起始标志**，接收方在空闲时，**当检测到有一个低电平**，则开始接逐位接收数据。

3.串口异步通信的字符帧格式由哪几部分组成

由起始位、数据位、奇偶校验位和停止位四部分组成。

4.I2C 上拉电阻的作用

由于 I2C 通信是开漏输出的(只能输出低电平不能输出高电平)，因此需要加上拉电阻，使其可以输出高电平。I2C 由两条总线 SDA 和 SCL 组成。连接到总线的器件的输出级必须是漏极开路，都通过上拉电阻连接到电源，这样才能够实现“线与”功能。当总线空闲时，这两条线路都是高电平。阻值过大会使信号的上升时间变慢。其次**保证 IIC 总线上的信号处于稳定状态，避免信号干扰和误判。**

5.为什么 IIC 需要漏极开路

- 1.防短路：如果不设为开漏，而设为推挽，几个设备连在同一条总线上，这时某一设备的某个 IO 输出高电平，另有一台设备的某一个 IO 输出低电平，这时你会发现这两个 IO 的 VCC 和 GND 短路了。
- 2.利用“线与”判断总线占用状态。可以将多个开漏输出的 Pin 脚，连接到一条线上，形成“与逻辑”关系，即“线与”功能，任意一个变低后，开漏线上的逻辑就为 0 了。

6.什么是“线与”逻辑，要实现它，在硬件特性上有什么具体要求

将两个门电路的输出端并联以实现与逻辑的功能成为线与。在硬件上，要用 OC 门来实现，同时在输出端口加一个上拉电阻。由于不用 OC 门可能使灌电流过大，而烧坏逻辑门。

7.SPI 的工作流程

主设备发起信号，将 CS/SS 拉低，启动通信。主设备通过发送时钟信号，来告诉从设备进行写数据或者读数据操作（采集时机可能是时钟信号的上升沿（从低到高）或下降沿（从高到低），因为 SPI 有四种模式），它将立即读取数据线上的信号，这样就得到了一位数据（1bit）。两个移位寄存器中的内容就被交换。数据在传输中，高位在先还是低位在先。

8.SPI 的几种工作模式

SPI 总线有四种工作模式，通过 CPOL（时钟极性）和 CPHA（时钟相位）来控制是哪种模式。

- (1) CPOL=0, CPHA=0: 此时空闲态时 SCLK 处于低电平，有效状态是高电平。数据采样是在第 1 个边沿，也就是 SCLK 由低电平到高电平的跳变，所以数据采样是在上升沿，数据发送是在下降沿。
- (2) CPOL=0, CPHA=1: 此时空闲态时 SCLK 处于低电平，有效状态是高电平。数据发送是在第 1 个边沿，也就是 SCLK 由低电平到高电平的跳变，所以数据采样是在下降沿，数据发送是在上升沿。
- (3) CPOL=1, CPHA=0: 此时空闲态时 SCLK 处于高电平，有效状态是低电平。数据采样是在第 1 个边沿，也就是 SCLK 由高电平到低电平的跳变，所以数据采样是在下降沿，数据发送是在上升沿。
- (4) CPOL=1, CPHA=1: 此时空闲态时 SCLK 处于高电平，有效电平是低电平。数据发送是在第 1 个边沿，也就是 SCLK 由高电平到低电平的跳变，所以数据采样是在上升沿，数据发送是在下降沿。

9.UART、IIC、SPI 三种通讯方式区别

	Uart	IIC	SPI
接线数目	3 根、RX、TX、GND	2 根、SDA、SCLK	4 根、SDO、SDI、SCLK、SS (CS)
种类	串口通信	串口通信	串口通信

方式	异步	同步	同步
是否双工	全双工	半双工	全双工
设备从属关系	不存在主从设备	存在主从设备。IIC 用地址选择从机。	存在主从设备。SPI 用片选信号选择从机。
通信速率	速度慢	12C 速度比 SPI 速度慢	比 I2C 总线要快，速度可达到几 Mbps
应用领域	计算机与串行设备的芯片、debug 调试	12C 一般是用在同一个板子上的 2 个 IC 之间的通信	主要应用在 EEPROM、FLASH、实时时钟

10.RS232 通信、RS485 通信、RS422 通信的差异是什么并简述其运用环境和限制条件

RS232、RS485、RS422 是三种不同的物理接口电平标准，三者的接口连接器一般都选用 DB-9。主要在电气标准、传输距离、挂站能力、传输速度等方面存在差异。

RS232 通信中一般常用 RXD、TXD、GND 三条线，分别对应 DB-9 的 2、3、5 管脚。RS232 只可以实现点对点的通信方式，不可实现多站联网功能。RS232 通信时两设备之间的 RXD 和 TXD 要交叉连接。

RS485 的数据信号采用差分传输方式，也称作平衡传输，它使用一对双绞线，一般叫做 AB 线，抗共模干扰能力增强，即抗噪声干扰性好。RS485 可以实现多站联网功能。

RS422 的电气性能与 RS485 完全一样。主要的区别在于：RS422 有 4 根信号线：两根发送、两根接收，全双工通信。RS422 适用于两个站之间通信，星型网、环网，不可用于总线网；RS485 只有 2 根信号线，所以只能工作在半双工模式，常用于总线网。

RS232 电气逻辑标准：+3V 至 +15V 为逻辑“0”，-3V 至 -15V 为逻辑“1”，是一种负逻辑。

RS485 电气逻辑标准：-2V 至 -6V 为逻辑“0”，+2V 至 +6V 为逻辑“1”，是一种正逻辑。

RS422 电气逻辑标准：和 RS485 一样。

传输距离：RS232 传输 15 米左右；RS485 理论上可达 3000 米；RS422 理论上 1200 米。

挂站能力：RS232 只能点对点连接；RS485 可以最多挂 32 个节点；RS422 最多 10 个节点。

在系统通信时，应综合考虑上述内容确定设备间采用什么电平标准通信。

11.CAN 通信概念、什么类型的通信线路、支持多长的通信距离

CAN 协议是一种广泛应用于汽车电子系统的通信协议。

CAN 协议使用差分线路（Differential Lines）来传输数据。CAN_H（高电平）和 CAN_L（低电平）。

这种类型的通信线路可以抵抗干扰，并具有高可靠性和抗干扰能力。

CAN 协议可以支持较长的通信距离，一般在几十米到数百米之间。具体的通信距离取决于设备的特性、总线的质量以及所采用的物理层规范。

12.CAN 终端电阻的作用

(1) **防止信号反射**：终端电阻能够将发送信号引导到终端上并吸收信号的反射，避免信号在总线上产生干扰。∴ 反射信号的存在会导致信号波形发生畸变，使得其他节点无法正确解读数据。

(2) **提高通信质量和可靠性**：可以消除信号反射造成的干扰，确保高质量的通信信号在总线上传输。

(3) **降低功耗**：有助于减少总线上的信号回弹，从而减少功耗和电磁辐射。

(4) **保护总线集成电路**：在总线长时间工作后，由于环境温度等因素，总线的特性阻抗可能会发生变化，终端电阻能够保护总线集成电路，维持总线的稳定工作状态。

13.Usb2.0、USB3.0 传输速率多少、阻抗控制多少欧姆

USB3.0 传输速率理论值为 500MB 每秒,实际使用中能达到 100MB 每秒,USB2.0 的传输速率理论值为 60MB 每秒,实际应用能达到 30MB 每秒。对 usb3.0 的高速信号阻抗规范上写的是 85+-9 欧姆,对 usb2.0 的信号阻抗规定是 75-105 欧姆,为了 pcb 设计方便,一般就统一为 90 欧姆

14.谈谈对 PCIE 和 PCI 理解

是一种高速串行计算机扩展总线标准。PCI 是总线的连接方式, PCIe 是点对点的连接方式。PCIe 总线使用了高速差分总线,采用端到端的连接方式,因此在每一条 PCIe 链路中只能连接两个设备。因此 PCIe 与 PCI 总线采用的拓扑结构有所不同。PCI 是并行数据传输, PCIe 是串行数据传输。

15.PCIE3.0 采用哪种编码

PCIE 吞吐量(可用带宽)计算方法: 吞吐量 = 传输速率 * 编码方案

PCI-e3.0 协议支持 8.0 GT/s, 即每一条 Lane 上支持每秒钟内传输 8G 个 Bit。而 PCIe 3.0 的物理层协议中使用的是 128b/130b 的编码方案。即每传输 128 个 Bit, 需要发送 130 个 Bit。

那么, PCIe 3.0 协议的每一条 Lane 支持 $8 * 128 / 130 = 7.877 \text{ Gbps} = 984.6 \text{ MB/s}$ 的速率。

一个 PCIe 3.0 x16 的通道, x16 的可用带宽为 $7.877 * 16 = 126.031 \text{ Gbps} = 15.754 \text{ GB/s}$ 。

16.SD3.0 高速传输阶段卡的接口电压

SD 3.0 的卡运行在 SD3.0 模式下 必须把 IO 电压切换到 1.8V, 上电初始化使用 3.3V。SD 卡支持 SD 和 SPI 两种通信接口, 标准 SD 卡总共有 6 条信号线和 3 条电源线, 支持 SD 和 SPI 两种模式。

17.OSI 与 TCP/IP 模型

OSI 七层: 物理层、数据链路层、网络层、传输层、会话层、表示层、应用层

TCP/IP 五层: 物理层、数据链路层、网络层、传输层、应用层