华为 2024 届实习硬件通用 (第 20 套) (2024-5-22)

	(2024-5-22)
1、三极管最重要的作用是()作用	0

- A.电压放大
- B.电压缩小
- C.电流放大
- D.电流缩小
- 2、场效应管属于——控制型器件,晶体三极管则属于——控制型器件。
- A、电压/电压
- B、电流/电流
- C、电压/电流
- D、电流/电压
- 3、晶体的负载电容一般选用
- A、Z5U (-56%~22%)
- B、X5R (±15%)
- D、Y5V (-82%~22%)
- 4、逻辑电平的直流噪声容限是指?
- A、高电平: VCC-Vih 低电平: Vil-GND しんトレル
- B、高电平: Voh-Vih 低电平: Vil-Vol
- C、高电平: VCC-Voh 低电平: Vol-GND
- D、Vih-Vil
- 5、当时钟低频相噪存在干扰时应采取下列哪种措施
- A、采用低通滤波
- B、串接 100nH 电感
- C、串接 33Ω 电阻
- D、采用高通滤波
- 6、理想运放的两个重要结论是
- A、短路与断路
- B、虚短与虚地 (Zmax)
- C、虚短与虚断
- D、虚地与反相
- T-MC
- 7、为了保证产品实现电磁兼容,以下说法错误的是
- A、控制干扰源的发射
- B、<u>降低系统屏蔽</u> 入
- C、增强产品的抗于扰能力

Vil - Vol

- D、抑制干扰信号的传播
- 8、限制铁氧体磁珠在高频应用的主要原因是
- A、材料涡流损耗变小⋈
- B、寄生效应小
- C、材料涡流损耗变大
- D、寄牛效应大
- 9、相同容值情况下,如下哪种封装的自谐振频率最高/
- A、1206
- B、0402
- C、0201
- D、0603

解析:

电感与封装的关系

- 电感值: 封装大小对电感值有一定的影响。封装越大, 电感值通常也越大。这是因为电感的值与线圈的匝数、线圈的长度和截面积等因素有关, 而封装越大, 线圈匝数和长度就会变大。
- 直流电阻: 封装大小还会影响电感器的直流电阻。封装越小, 电感器的直流电阻通常越小, 这是因为电感器的直流电阻取决于线圈的长度、截面积和导体材料的电阻率等因素。
- ▶ 电流承载能力: 封装大小也会影响电流承载能力。一般来说, 封装越大, 电流承载能力 也越大, 因为尺寸大的电感器可以容纳更多的导体, 使电流分布更均匀。
- ▶ 自谐振频率: 封装大小对自谐振频率也有影响。封装越小, 自谐振频率也越高, 这是因为尺寸小的电感器电容分布比较均匀, 自谐振频率也就相应提高。
- 10、下列现象中,属于电磁感应现象的是
- A. 电流周围产生磁场
- B. 磁场对电流产生作作用力
- C. 变化的磁场使闭合电路中产生电流
- D. 原来没有磁性的物质有了磁性
- 11、下列关于信号完整性概念说法错误的是 →
- A、过冲:信号上升沿或下降沿出现的非单调(非线性)现象。
- B、信号完整性:信号在电路中能以正确的时序和电压做出响应的能力
- C、高速数字信号:指上升时间小于 6 倍信号传输延迟的信号, 定义为高速数字信号
- D、传输线:由任意两条有一定长度的导线组成,用于将信号从一端传输到另一端,其中一条 是信号路径,另一条是返回路径。

解析: 边**沿非单调:** 通常指的是信号在上升或下降沿出现不单调的行为, 如存在回沟、台阶或其他不规则形状。

Un-buffered 非缓冲 Load-Reduced 加戴為少型

12、UDIMM 相对 LRDIMM 区别是什么

A、速率更高

- B、无<mark>需缓冲,同等频率下延迟较小</mark>
- C、容量更大

- 13、关于 MOS 说法正确的是 →
- A、NMOS 在开通状态下,在工作电压范围内 Vgs 越大,Rdson 越小
- B、PMOS 在开通状态下,在工作电压范围内 Vgs 越大,Rdson 越大
- C、PMOS 开通的条件是 Vgs→0
- D、NMOS 开通的条件是 Vgs≼0

解析:

对于 PMOS, 当栅极-源极电压 (Vgs) 增加时 (即 Vgs 更负), 沟道电阻 (Rdson) 实际上减小, 导通电阻降低。

PMOS 是 N 型沟道, 开通条件是 Vgs 小于 0 (Vgs<0), 即栅极相对于源极是负电压。 NMOS 是增强型器件, 开通条件是 Vgs 大于其阈值电压 (Vgs>Vth), 即栅极相对于源极是正电压。

- 14、对于 MCS-51 单片机的中断响应,描述错误的是 🎧
- A、支持中断源的使能控制
- B、中断响应前需要保护断点,中断处理完成后执行 RET 指令返回断点处
- C、外部中断的触发方式可以配置成边沿中断或者电平中断
- D、CPU 收到新中断源后立即响应

解析: MCS-51 单片机在响应中断时,需要完成当前指令的执行,即存在一个指令周期的延时。在当前指令周期结束后,单片机才会响应中断请求。

- 15、开关电源输出滤波平面设计中电容的选择描述不正确的是(/
- A、输出电容大小影响输出电压的 AC 精度 /
- B、输出容量越大输出电压越稳定 /
- C、输出电容大小影响输出电压的 DC 精度
- D、输出电容越靠近电源变换器,负载电压越稳定

解析:输出电容的大小主要影响 AC 精度,即纹波,而不是 DC 精度。DC 精度通常指的是输出电压的绝对值与标称值的偏差。

16、在选用有源晶振器件时,如果对时钟频率准确度有很高的要求,最好是选择

A、XO

B、OCXO

C、VCXO

D. TCXO

解析: TCXO 提供了比 XO 更好的频率稳定性,因为它设计有补偿温度变化的机制。 然而,它通常不如 OCXO 准确。

- 17、设计电源分配网络(PDN)日标是保证从直流到高频阻抗都处于低阻抗,以下描述最准确的是?
- A、PDN 设计时,只要 PCB 空间允许,陶瓷电容应能加就加,保证阻抗曲线极低,设计裕量足够大
- B、为了生产归一化和低成本,降低生产管理成本,陶瓷电容只使用 1uF 并联使用即可
- C、PDN 的阻抗曲线低于目标阻抗就可保证电压跌落满足芯片供电需求
- D、阻抗曲线尽量平坦,谐振点少,并且仿真验证瞬态最恶劣供电场景,确保电压过冲和跌

落都满足芯片供电规定。

解析: A 选项描述的"只要 PCB 空间允许,陶瓷电容应能加就加"并不准确,因为 PDN 设计需要根据实际需求和目标阻抗曲线来确定合适的电容数量和值,而不是简单地增加更多电容。

B选项描述的"陶瓷电容只使用 1uF 并联使用"过于简化,PDN 设计需要多种不同值的电容来覆盖不同的频率范围,以实现整个频率范围内的低阻抗。

C 选项描述的"PDN 的阻抗曲线低于目标阻抗就可保证电压跌落满足芯片供电需求"虽然接近,但没有考虑到阻抗曲线的平坦性和谐振点的影响,以及瞬态条件下的表现。

18、CMOS 反相器的基本单元为两个 MOS 管,其正确的工作状态是

- <mark>A、一个导通另一个截止</mark>
- B、两个均截止
- C、两个均导通
- 19、微型计算机中数据总线的信号状态是1
- A、单向双态
- B、双向三态/
- C、单向三态
- D、双向双态

20、某 Buck 电源降压电路, 输入电压 12V, 输入电流 1.8A, 输出电压 0.8V, 输出电流 25A, 这个 BUCK 电路的效率是

A、0.926

B、0.946

C、0.904

D、0.856

解析: 0.8×25/12×1.8

21、高速电流沿着()最小的路径前进

A、电感

B、电压

C、电阻

D、电容

22、下列哪一项是开关电源的优点()

A、效率高

B.输出纹波与噪声较小

C、外围电路简单

D、响应快

23、传输线阻杭与以下哪个因素无关

A、板材

B、线长/

3/2/129

25

- C、线宽
- D、传输线与相邻参考平面的距离
- 24、影限 ADC SNR 的以下噪声中,是由器件本身决定的是
- A、时钟噪声
- B、量化噪声
- C、电源噪声
- D、热噪声(%)()的物理特性)
- 25、以下有关于 GPIO 描述,正确的是(此题存疑)
- A、Slew Rate 用于配置上升、下降沿的翻转速率,在串行通信中,翻转速率越高越好。
- B、IO Cell 主要由前置驱动电路、后置驱动电路、输入电路以及 ESD 保护电路组成。前置电 路电平由 Core 电压决定。
- C、高组杰指的是电路的一种输出状态,既不是高电平也不是低电平,如果高阻杰再输入下 一级电路的话,对下级电路无影响。

D GPIO 在基本的 IO Cell 的结构上增加一些功能:主要功能有上/下拉、上升/下降斜率、输出 驱动能力、输出保持、功率放大等。

26、小阳想用一台示波器同时测试单板上的3个时钟信号,分别是2MHZ、8MHZ、16MHZ, 为了在示波器上得到稳定的3个波形,采用哪个源?

- A、使用哪一个时钟都可以
- B、8MHZ
- C、16MHZ
- D、2MHZ、/

多选

27、如下关于差模干扰和共模干扰说法正确的是 🗡 🗅 🗅

A、差模干扰在两导线之间传输,属于对称性于扰

- B、共模干扰在导线与地之间传输;属于非对称性干扰
- C、共模干扰电流大小相等。方向相同
- D、差模干扰电流大小相等,方向相反_、

解析:

共模干扰是在导线与地之间传输的干扰, 但它属于对称性干扰, 因为通常在两条导线上的干 扰电流大小相等, 方向相同。

- 28、以下关于信号完整性说法,错误的是(2017)
- A、信号完整性问题和驱动力, 走线长度, 阻抗匹配相关
- B、低频信号一定没有信号完整性问题
- C、低频信号也有可能会产生信号完整性问题✓
- D、高速信号就是高频信号
- A、信号上升缓慢、/
- B、信号占空比超标

- C、16 个信号的异常组合 D、信号抖动过大 30、选择晶振时,需要考
- 30、选择晶振时,需要考虑哪些指标 🗛 👂 🗅
- A、抖动</
- B、频率稳定度
- C、占空比
- D、延迟
- 31、某 CPU 系统核电压直流值测量比预期值低 10mV, 以下哪些是可能原因
- <mark>A、系统电源输出反馈电压来样点设置不合理</mark>、
- B、系统电源输出滤波磁珠选型直流电阻过大 ~
- C、系统电源回流路径中经过多次换层过孔
- D、系统电源走线过粗 又 V
- 32、与晶体管相比,关于场效应管的特点的说法正确的有 🗘 🧷
- A、温度稳定性好 √
- B、输入电阻小≫
- C、抗辐射能力强、
- D、输入电阻大 。
- 33、关于 DRAM,以下哪些说法是错误的
- A、掉电后信息不丢失
- B、每 Bit 记忆单元由一个电容和一个开关管组成
- C、信息不需要定时刷新
- D、只能读出_、
- 34、关于 tSU(建立时间),以下哪种说法是正确的
- A、建立时间(tSU)是指数据在时钟有效沿到来之后必须稳定的时间;
- B、建立时间只可能是正值;《
- C、建立时间(tSU)是指数据在时钟有效沿到来前必须稳定的时间;
- D、tSU 和时钟到触发器的走线延迟相关
- 35、下列哪种设计会号致时钟波形存在过冲或回沟
- A、源端串接匹配电阻
- B、走线存在 Stub ✓
- C、走线控 50Ω 阻抗x
- D、驱动过大_{。/}
- 36、某客户在调试 I2C 过程中,测试 Data 上的波形,发现低电平有浮高(400mV),为优化此波形,下列哪些措施可优化此操作?
- A、减小驱动能力_X
- B、增大上拉电阻
- C、加大驱动能力

- D、减小上拉电阻
- 37、时钟是敏感信号, PCB 走线需要包地处理。
- <mark>A、正确</mark>√∕
- B、错误
- 38、热量传播的主要方式有传导、对流和辐射。
- <mark>A、正确</mark> /
- B、错误
- 39、在功率放大电路中, 输出功率越大, 功放管的功耗越大。
- A、正确

B、错误 χ

解析: 在功率放大电路中, 功放管的功耗并不总是随着输出功率的增加而增加。具体来说, 如果是甲类功放, 那么不管输出功率是多大, 功放管的功耗都是一样的。而在乙类或甲乙类 功放中, 当输出功率最大时, 功放管的功耗则是最小。这表明, 在特定类型的功放中, 输出 功率与功放管功耗之间的关系并不是简单的正比关系, 而是受到功放类型的影响。

40、工作在放大区的 NPN 三极管,集电极电流是多数载流子漂移所形成的。

A、正确

B、错误 ×

解析: 晶体管再放大状态下,发射极电流是多数载流子扩散运动形成的,集电极电流是基区非平衡少子漂移运动形成的。