

## 华为 2024 届实习硬件通用（第 21 套）

### (2024-6-5)

1、下列关于理想运放的说法正确的是

- A. 输入阻抗无穷小，输出阻抗无穷小
- B. 输入阻抗无穷小，输出阻抗无穷大
- C. 输入阻抗无穷大，输出阻抗无穷小
- D. 输入阻抗无穷大，输出阻抗无穷大

2、下面关于 GPIO 描述正确的是

- A. GPIO 可以由程序决定方向但不能读取电平状态
- B. GPIO 可以用来模拟 IIC 时序跟外部设备通信
- C. GPIO 可以通过编程来决定是输入或者输出，但不能是双向的
- D. GPIO 驱动电流通常满足直接驱动外部的 LED、MOS 管、马达等外设

3、硅 MOS 的导通电阻  $R_{ds(on)}$  其结温关系是

- A.  $R_{ds(on)}$  随结温升高而增大
- B.  $R_{ds(on)}$  不随温度变化
- C.  $R_{ds(on)}$  随结温升高而减小

$$T_j = T_a + (P \times R_{\theta ja})$$

其中:

- $T_j$ : 结温
- $T_a$ : 环境温度
- $P$ : 功率耗散
- $R_{\theta ja}$ : 结到环境的热阻

4、片式电阻表面丝印为 1003，该器件阻抗是

- A. 1M $\Omega$
- B. 100K $\Omega$
- C. 1003 $\Omega$
- D. 10K $\Omega$

5、微处理器的 ALU 位于

- A. 存储器
- B. CPU
- C. 时钟单元
- D. IO 接口

6、关于施密特触发器，哪一个不是其主要作用

- A. 脉冲整形
- B. 脉冲鉴幅
- C. 波形变换
- D. 提升输出

7、电磁干扰三要素包括

- 1) 电磁骚扰源
- 2) 耦合路径
- 3) 敏感设备
- 4) 被测环境

- A. 2、3、4  
B. 1、2、4  
C. 1、2、3  
D. 1、3、4

8、N 型半导体可能是在本征半导体中加入下列 ( ) 物质而形成的。

- A. 硼(B)  
B. 锗  
C. 空穴  
D. 磷(P)

$$32 \times 10^3 = 2^5 \times 2^{10} = 2^{15}$$

9、若某存储器容量为 32Kx16 位，则

- A. 地址线 15 根，数据线 16 根  
B. 地址线 16 根，数据线 15 根  
C. 地址线 32 根，数据线 16 根  
D. 地址线 16 根，数据线 32 根

10、严格地讲，下面哪种技术不属于并行处理技术？

- A. 异构  
B. 流水线  
C. 超标量  
D. 多核

解析：A. 异构：异构并行涉及在同一个系统或设备中使用不同种类或品牌的 CPU 或处理器，这些处理器可以有不同的架构、核心、频率、功耗等参数。通过不同处理器之间的协调通信，它们能够共同完成一项任务，这显然是并行处理的一种形式。

B. 流水线：流水线技术是一种程序执行时的准并行处理实现技术。它将一个时序过程分解成若干个子过程，每个子过程都能有效地与其他子过程同时执行。这种技术通过重复指令的执行来提高处理器的效率，但它主要关注于单个处理器内部的指令执行流程优化，而不是直接在多个处理器或核心之间进行并行处理。

C. 超标量：超标量 CPU 架构是指在一颗处理器内核中实行指令级并行的一类并行运算。这种技术能够在相同的 CPU 主频下实现更高的 CPU 吞吐率，是并行处理的一种形式。

D. 多核：多核处理指的是在一个处理器中集成多个核心，每个核心都可以独立执行代码。这种技术允许多个任务或线程同时执行，从而提高整体性能，是并行处理的一个直接体现。

综上所述，流水线技术主要关注于单个处理器内部的指令执行流程优化，而不是直接在多个处理器或核心之间进行并行处理。因此，流水线技术不属于并行处理技术的范畴。

11、容量 8GB 位宽 72bit 内存单元，需要多少片 8Gb 8bit 内存颗粒

- A. 8pcs  
B. 9pcs  
C. 10pcs  
D. 4pcs

$$\frac{72}{8} = 9$$

12、下列信号哪个是双向的()

- A. CS

## B. Data

C. RW

D. Addr

解析: A.CS(片选信号):这通常是一个单向信号用于选中某个芯片或设备。它不是双向的,因为它主要用于控制目的,而不是数据传输,

B.Data(数据信号):数据信号可以是双向的,因为它涉及信息的发送和接收。在某些通信协议中,数据信号线可以用于发送数据到设备,也可以用于从设备接收数据。因此,它满足双向性的定义。

C.RW(读写信号):这通常是一个单向信号用于指示当前是读操作还是写操作。它告诉设备是应该发送数据(写操作)还是接收数据(读操作),但本身并不携带数据。

D.Addr(地址信号):地址信号通常是单向的,用于指定某个特定的寄存器、内存位置或设备。它不涉及数据的双向传输。

13、针对在高速信号应用场景, PCB 板材关键参数损耗因子 DF 如何选型()

A. 越小越好 ✓

B. 不需要考虑 DF 参数

C. 越大约好

解析: 在 PCB 设计和制造过程中, DF 值是一个重要的参数。DF 代表了 DielectricFactor(介电因子)或 Dissipation Factor(耗散因 DF 是衡量介电材料能量耗损的指标, DF 越低, 越好, 代表信号在介质中传送的完整性越好。✓

14、IC 器件的结温与可靠性密切相关, 为了降低结温可以采用多种方法, 如下所用的哪种方法是错误的?

A. 采用低热阻的封装形式 ✓

B. 数字电路采用低的时钟频率

C. 降低系统时钟的摆幅 ✓

D. 采用低的供电电压

15、通过熔丝的电流越大, 熔丝熔断时间越()

A. 短

B. 不变

C. 长

16、以下哪项不是线缆比 PCB 插损低的影响因素

A. 高速电缆通常使用优质的绝缘材料 ✓

B. 高速电缆的设计考虑了信号完整性和传输性能

C. 高速线缆使用差分对 ✓

D. 高速电缆的导体通常是纯铜或其他高导电性材料

17、当流过一个线圈的电流发生变化时, 本线圈电流变化在相邻线圈引起的感应电压, 称为()现象, 要求感应器件避免()放置。

A. 互感; 平行 ✓

B. 自感; 平行

C. 自感; 垂直

D.互感;垂直

18、在 PCB 布局中，电容的放置说法正确的是

- A.电容的放置位置对滤波影响较大，但跟大电容和小电容没关系
- B.电容的放置位置对滤波影响较大，特别是低频大电容影响更大
- C.电容的放置位置对滤波影响较大，特别是高频小电容影响更大
- D.电容的放置位置对滤波影响不大

19、应力迁移 SM 是指由于金属层和绝缘层的 $\alpha$ 不一样，导致金属原子的错位、滑动等移动

A.硬度 $\times$

B.弹性

C.导电性 $\checkmark$

D.热膨胀系数

20、关于 BUCK 电路设计，下面说法正确的是？（同海康第二套）

A.计算电路的电感感量时，输入电压取典型输入电压

B.BUCK 的开关频率越大，就可以选用更低感量的电感，所以设计时最好使用芯片规定的最大开关频率 $\times$

C.BUCK 电路电感的铁损与电感电流的直流分量无关 $\times$

D.BUCK 电感感量越大，输出纹波电流越小，所以设计时优选大感量电感

解析：

B、给定输入电压、输出电压、纹波电流的情况下，开关频率越高则电感量越小，但是如果选择最大开关频率则会带来开关损耗增加与恶劣的 EMI 问题，所以开关频率的选择要综合考虑很多方面的因素，不能直接选择芯片的最大开关频率。

C、电感上的损耗分为两部分：铜损和铁损，铜损一般指 DCR 产生的损耗，其和电感电流直流分量有关。铁损一般指铁芯损耗，主要由涡流损耗和磁滞损耗造成，这两部分都和电感电流的交流分量有关。

D、根据电感纹波电流的计算公式，给定输入电压、输出电压、开关频率的情况下，电感量越大输出纹波电流越小。但是电感量大了以后会导致动态响应的问题，电感储能过多没法及时响应负载的动态响应，所以电感量也不是越大越好。

21、浪涌保护器件通常有：气体放电管、MOV 压敏电阻、TSS 管、TVS 管，响应速度从慢到快依次是？

A.气体放电管、MOV 压敏电阻、TSS 管、TVS 管

B.气体放电管、MOV 压敏电阻、TVS 管、TSS 管

C.MOV 压敏电阻、气体放电管、TSS 管、TVS 管

D.气体放电管、TSS 管、MOV 压敏电阻、TVS 管

22、以下关于失效分析过程的原则，不正确的是

A.分析过程不能引入新的失效机理

B.先内部后外部

C.先非破坏性，再破坏性分析

D.先外部后内部

解析：先做外部分析，后做内部（解剖）分析。先做非破坏性分析，后做破坏性分析。

23、使用示波器测量电源高频噪声时，如何操作是错误的？D

A. 测量芯片引出的 bump 测试点 ✓

B. 使用 AC 档测量 ✓

C. 测量多个周期后取 vpp 值 ✓

D. 使用高阻探头测量，用探头的鳄鱼夹接地 ✗ 应缩短接地回路

24、集成运放的输入级广泛采用了差动放大电路，它能有效放大的应该是

A. 既有差模信号，又有共模信号 D

B. 以上三者都正确

C. 共模信号

D. 差模信号 ✓

25、下列哪个措施有可能改善 USB 信号眼图上升沿变缓的问题 D

A. 降低驱动 ✗

B. 并联电容 ✗

C. 增加共模电感

D. 缩短线长 ✓

解析：上升沿下降沿缓慢，要么是信号上电容太大，要么是串阻大，另外传输线也比较长。

26、高速 PCB 传输线的单位长度插损和温度的关系是

A. 低温更大

B. 和温度无关

C. 高温更大 ✓

解析：随着环境温度升高及湿度增加，三种高速材料的 Dk 及 Df 也随之变大；受材料在不同温湿度下 Dk 及 Df 变化的影响，当环境湿度恒定时，差分线上高速信号的插入损耗的绝对值随着环境温度升高而增大，且 Dk 对插入损耗的影响较之 Df 的要大。

### 多选

27、能表征 CPU 的处理能力的指标有 ACD

A. 存储器的存取速度 ✓

B. 工作电压 ✗

C. 缓存大小 ✓

D. 工作时钟频率 ✓

解析：CPU 的主频表示在 CPU 内数字脉冲信号震荡的速度，主频和实际的运算速度存在一定的关系，但目前还没有一个确定的公式能够定量两者的数值关系，因为 CPU 的运算速度还与 CPU 的流水线数目、缓存大小、指令集、CPU 的位数等指标有关。

28、关于指令集的描述正确的是 C、D

A. MIPS/POWER 指令集属于 CISC RISC

B. CSIC 采用固定的指令格式

C. ARM 指令集成属于 RISC ✓

D. x86 指令集属于 CISC CISC

解析：常见四种处理器架构有 X86、ARM、MIPS、PowerPC。其中 X86 属于复杂指令集(CISC)，

其余三种属于精简指令集(RISC)。

29、下列属于 TTL 门电路的特征的是？

A. 高功耗

B. 低功耗

C. 高速度

D. 高输入阻抗

B, C, D

解析：TTL 门电路具有低功耗、高速操作、高噪声抑制、宽电压摆幅、高输入阻抗、高输出电流能力等特点。

30、以下哪些措施能减小 MOS 管的驱动损耗？

A. 适当降低开关频率

B. 选用  $Q_g$  更小的器件

C. 选用  $Q_g$  更大的器件

D. 适当降低驱动电压

A B D

$$P_d = V_{gs} * Q_g(tol) * f$$

解析：

High Side MOS 的开关损耗跟开关频率和 MOS 的栅极电荷  $Q_g$  相关，因此可以通过降低开关频率，或者选用  $Q_g$  较小的 MOS 来减小开关损耗；而导通损耗主要跟 MOS 的  $R_{ds(on)}$  相关，因此需要减小  $R_{ds(on)}$  才能减小导通损耗。

Low Side MOS 的主要损耗就是导通损耗，因此更小的  $R_{ds(on)}$  可有效降低损耗。

- 开关损耗---通和关断并不是瞬间完成，过渡过程存在 电压和电流存在重叠区--->使用软开关技术
- 导通损耗---  $R_{DS(on)}$ --->选择  $R_{ds(on)}$  小的管子
- 驱动损耗--- 导通之前，驱动芯片在对 MOS 的栅极充电电荷量  $Q_g$ --->选择  $Q_g$  小的管子

31、一个锁相环电路通常由以下模块构成

A. 温控振荡器(TCO)

B. 环路滤波器(LF)

C. 鉴频鉴相器(PFD)

D. 压控振荡器(VCO)

B, C, D

32、电容的应用场景有哪些

A. 滤波

B. 扼流

C. 储能

D. 去耦

A C D

33、关于 SRAM 和 DRAM，以下说法正确的是

A. SRAM 利用 MOS 电容存储电荷来保存信息，使用时需不断给电容充电才能使信息保持；

B. DRAM 利用 MOS 电容存储电荷来保存信息，使用时需不断给电容充电才能使信息保持；

C. SRAM 利用双稳态触发器来保存信息，只要不断电，信息不会丢失；

B, C

D.DRAM 利用双稳态触发器来保存信息，只要不断电，信息不会丢失。

解析：SRAM 和 DRAM 都是随机存储器，机器掉电后，两者的信息都将丢失。它们的最大区别就是：DRAM 是用电容有无电荷来表示信息 0 和 1，为防止电容漏电而导致读取信息出错，需要周期性地给电容充电，即刷新；而 SRAM 是利用触发器的两个稳态来表示信息 0 和 1，所以不需要刷新。另外，SRAM 的存取速度比 DRAM 更高，常用作高速缓冲存储器 Cache。DRAM 的集成度要高。因为 SRAM 需要更大的体积。

34、哪些因素会影响 PCB 上传输线的特征阻抗

A.线宽

B.板材介质厚度

C.线长

D.板材介电常数

ABD

35、常用的时钟质量表征参数

A.相噪

B.占空比

C.摆幅

D.频率

ABCD

36、以下关于 NOR FLASH 和 NAND FLASH 的描述正确的是

A.NOR 的位翻转可靠性比 NAND 差

B.NAND 的写入速度和擦除速度比 NOR 快

C.Flash 进行写操作时，如果该页已经存在数据，必须先擦除再写

D.NOR 的读速度比 NAND 快

BCD

37、降低芯片工作电压对芯片静态功耗没有影响。

正确

错误

38、差分信号不需要参考回路平面

正确

错误

39、CMOS 器件输入信号任何时候都不能悬空。

正确

错误

40、传输线的传播延迟与其单位长度的并联电感和单位长度的串联电容有关。

正确

错误