

华为 2024 届校园招聘-硬件通用/单板开发

(第 11 套, 2024 年 3 月 13 日)

1、MOSFET 应用在缓启动和防反接时, 影响效率的指标 ()

A.Ciss

B.Coss

C.Rdson 导通电阻

D.Qg

2、两个网口互联, 如果一端是半双工, 一端是全双工, 速率都是 100M, 那么

A、可以 link 上, 流量较大时会产生丢包

B、可以 link 上并正常工作

C、可以 link 上, 不能 ping 通

D、不能 link 上

3、EMI 是指 (), 主要是检查被测设备运行时产生的 EMI 信号电平

A、电磁噪声

B、电磁脉冲

C、电磁干扰

D、电磁兼容

4、以下对 NMOS 和 PMOS 的主要特性说法正确的是

A.PMOS 的 Ron 小

B.PMOS 的 Vgs 导通电压为正

C.NMOS 的 Ron 小

D.NMOS 的 Vgs 导通电压为负

解析: $R_{on} = \delta V_{ds} / \delta I_d (V_{ds} \text{ 很小}) = 1 / [\beta (V_{gs} - V_T)]$ 。PMOS 的沟道导通电阻更大, 且导通电压 V_{gs} 为负, NMOS 为正

5、在进行同步设计时, 只要时钟频率相同就可以认为是同步处理。

A、正确

B、错误

解析: 不正确。在同步设计中, 时钟频率的一致性是一个重要因素, 但远非唯一的条件。除了时钟频率相同之外, 还需要考虑以下几点:

时钟相位: 各个时钟信号的相位关系是否保持一致, 这对于确保数据在正确的时间点被采样至关重要。

时钟延迟: 各个时钟信号的传播延迟是否一致, 否则会导致数据到达时机的差异。

时钟抖动: 时钟信号的抖动 (由噪声等因素引起的时钟信号偏移) 是否在可接受范围内, 以保证数据的稳定性和准确性。

同步电路: 同步设计中常用的锁存器、触发器等电路元件必须能够正确响应时钟信号, 确保数据在稳定的时钟边沿进行更新。

综上所述, 时钟频率的一致性只是同步设计的一个方面, 其他条件也同样重要。仅仅依靠时钟频率相同并不能保证同步处理的正确性。

6、以下各种存储器中，对程序员透明的是

A. 内存

B. cache

C. flash

D. 硬盘

7、LDO 及线性稳压电路的功耗如何计算?

A、最小输出电流 \times (最大输入电压-输出电压)

B、最大输出电流 \times 最大输入电压

C、最大输出电流 \times 输出电压

D、最大输出电流 \times (最大输入电压-输出电压)

解析: $I \times (V_{max} - V)$

这个公式基于以下几个假设和计算原理:

- LDO 是一个线性稳压器，将过剩的电压转化为热量。
- 最大输入电压是指 LDO 能够承受的最大输入电压。
- 最大输出电流是指 LDO 能够提供的最大输出电流。
- 输出电压是指 LDO 稳定地输出的电压值。

由于线性稳压器中存在电压降压及电流传递的过程，功耗等于输入功率减去输出功率。输入功率可以通过最大输入电压乘以最大输入电流来计算，而输出功率可以通过最大输出电流乘以输出电压来计算。因此，最大输出电流乘以 (最大输入电压减去输出电压) 可以得到 LDO 及线性稳压电路的功耗估计。

请注意，这只是一个简化的计算公式，实际的功耗可能还会受到其他因素的影响，如负载特性、LDO 自身的效率等，因此在实际应用中还需要进一步的测试和验证。

8、芯片内部上拉电阻的可靠性比外部电阻上拉要高，因此芯片内部有上拉电阻的情况下没有必要用外部电阻。

A、正确

B、错误

解析: 现代芯片通常都会内置上拉电阻，这些电阻的默认值通常为几千欧姆。这些内部上拉电阻的作用是为了在芯片释放复位引脚后保证芯片的输入引脚保持在一定的电平上。同时，内部电阻也可以用来连接普通输入引脚。这些内部电阻通常只有很小的电阻值，适用于一般的应用。然而，在某些特定的情况下，内部上拉电阻可能无法满足需求，例如在高噪声环境下或者长引线的应用场景中。在这种情况下，需要使用更高阻值的外部电阻来确保引脚保持在正确的电平上。外部电阻的阻值取决于应用场景，需要根据实际需要进行选择。

9、对于传输线，以下说法不正确的是

A、PCB 传输线可分为微带线、带状线、共面波导等

B、同轴电缆是传输线的一种形式

C、相同板材 PCB 微带线的信号传播速度比带状线要慢

D、传输线可用 RLGC 电路进行等效分析

10、八进制数 765 转换成二进制数为 ()

A. 10111101

111 110 101

- B.11001101
C.111111101
D.111110101

11、一次电路 (PRIMARY CIRCUIT) 和使用人员 (USER) 可接触器件之间的绝缘要求为 B

A、功能绝缘

B、双重/加强绝缘 ✓

C、基本绝缘

D、附加绝缘

12、开关电源变压器的损耗主要包括 A

A.磁滞损耗、铜阻损耗、涡流损耗

B.铜阻损耗、涡流损耗、介电损耗

C.磁滞损耗、涡流损耗、介电损耗

D.磁滞损耗、铜阻损耗、介电损耗

13、同为 0805 的封装，下面哪种容值的电容其谐振频率点最高 B

A、10mF

B、10pF 10^{-12} C ✓

C、10nF

D、10uF

解析：同种介质材料，相同容值的电容器，尺寸越小谐振频率相对越高；同种介质材料，相同尺寸的电容器，容值越大谐振频率相对越低。

表 1. 电容的谐振频率

| 电容值 | 通孔插装 (0.25 引线) | 表面贴装 (0805) |
|--------------|----------------|-------------|
| 1.0 μ F | 2.5 MHz | 5 MHz |
| 0.1 μ F | 8 MHz | 16 MHz |
| 0.01 μ F | 25 MHz | 50 MHz |
| 1000 pF | 80 MHz | 160 MHz |
| 100 pF | 250 MHz | 500 MHz |
| 10 pF | 800 MHz | 1.6 GHz |

14、理想运放的两个重要结论是 B

A.虚短与虚地

B.虚短与虚断 ✓

C.虚地与反相

D.短路与短路

15、磁珠的主要作用是 A

A.EMI 滤波

- B.安全隔离
- C.阻抗匹配
- D.传感器功能

16、非固体铝电容清洗容易出现问题，主要当心清洗过程中

- A.水浸入内部腐蚀铝箔
- B.卤素离子浸入腐蚀电解纸
- C.苯、烷等有机溶剂浸入腐蚀滤波
- D.卤素离子浸入腐蚀铝箔

解析：一般情况下铝电解电容器很容易和卤素离子发生反应（特别是氯离子），因使用的电解质和封装材料等的不同，反应的程度有所差异，但是，当一定量的卤素离子侵入到内部，会导致使用过程中发生腐蚀反应，并引起漏电流大幅增加，发热，压力阀动作、开路等破坏性故障。

17、用现有的 M 进制集成计数器构成 N 进制计数器时，只需一片 M 进制计数器的情况是

- A. $M \geq N$
- B. $M \leq N$
- C. 与 M、N 无关

解析：用现有的 M 进制集成计数器构成 N 进制计数器时，如果 $M > N$ ，则只需一片 M 进制计数器；如果 $M < N$ ，则需用多片 M 进制计数器。

18、共集放大电路的主要特点是

- A. 输入电阻大、输出电阻小
- B. 输入电阻小、输出电阻大
- C. 输入电阻、输出电阻均大
- D. 输入电阻、输出电阻均小

19、电容器的等效电路图是：

- A. 电容+电感+电阻并联模型
- B. 电感+电阻串联模型
- C. 电容+电感+电阻串联模型
- D. 电感+电阻并联模型

20、下列应用场景中，线性电源适用的是

- A. 5V 转 3.3V1A
- B. 5V 转 3.3V5A
- C. 3.3V 转 5V1A
- D. 12V 转 5V1A

21、温度升高时，二极管的正向导通压降是

- A. 变大
- B. 不变
- C. 变小

22、在 TTL 和 CMOS 电路设计中，需要保证合格的噪声容限，即 $V_{ohmin} - V_{ihmin}$ 和 $V_{ilmax} - V_{olmax}$ 满足

A、0.4V

B、0.2V

C、1.0V

D、0V

23、在 Buck 电路中，不能起到减小纹波作用的措施是

A. 采用多项并联的模式

B. 开关管内置，提高电源的开关频率

C. 输出滤波电容由陶瓷电容改为电解电容

D. 增大输出滤波电感量

24、当()掺杂剂的原子加入到硅，得到的材料称为 P 型硅，其中()是多数载流子。

A、三价，电子

B、五价，空穴

C、五价，电子

D、三价，空穴

25、压敏电阻是什么器件?

A. 限压保护器件

B. 滤波器件

C. 一种压力传感器

D. 限流保护器件

26、对于 32K 晶体，其负载电容要求 12.5pf，如果实际负载电容小于 12.5pf，那么晶体实际频率会如何?

A、偏大

B、不影响

C、偏小

27、造成高速串行链路误码的可能原因有

A. 链路阻抗不连续，反射过大

B. 链路参考时钟抖动超标

C. 高速链路的线路衰减过大

D. 连接器中相邻信号引脚间串扰

28、以下措施能够提高 PCB 的 EMC 指标

A、增强滤波能力

B、增强驱动芯片的驱动能力

C、增加屏蔽措施

D、良好的匹配

29、按照 CP 脉冲的输入方式，计数器可分为 ①D

A. 环形计数器

B. 加法计数器

C. 异步计数器

D. 同步计数器

30、影响接触可靠性的要素 ABCD

A. 使用环境 ✓

B. 工作温度 ✓

C. 接触力 ✓

D. 镀层（厚度）及材料 ✓

解析：影响接触可靠性的要素包括：

A、使用环境：使用环境的温度、湿度、震动、腐蚀和污染物等因素会影响接触点的稳定性和寿命。恶劣的使用环境可能导致接触腐蚀、氧化、间隙放电或诱导电磁干扰，从而降低接触的可靠性。

B、工作温度：高温会引发材料热胀冷缩、松动或粘连等问题，进而导致接触不良或断开。恰当的选择和设计材料，以及适当的散热措施，可以提高接触在高温环境下的可靠性。

C、接触力：合适的接触力能够确保接触点保持良好的接触状态，减少接触电阻和接触间隙。过高或过低的接触力都可能导致接触不良、断开或热失控等问题。

D、镀层（厚度）及材料：表面镀层能够提供保护和减少氧化的作用，从而提高接触的可靠性。适当选择和设计镀层材料和厚度，以满足特定的应用环境的要求，可以减少接触电阻、提高耐磨性和耐蚀性，增强接触的可靠性。

除了以上因素，还应该考虑接头的结构设计、接触材料的选择、插拔次数等因素对接触可靠性的影响。综合考虑这些要素，并采取适当的设计和措施，可以提高接触的可靠性和寿命。

多选

31、在 PCB 中引起反射的主要因素 A、C、D

A. 器件的输入输出阻抗，封装寄生参数

B. 跨平面层分割 影响完整性

C. 过孔

D. 线宽的变化

32、下在生产过程中某电感发生裂纹不良，可能的原因有 ABCD

A. 机械撞击

B. 生产过程中炉温过高

C. 线包与磁芯之间点胶过多导致膨胀撑裂磁芯

D. 磁芯内腔和线包干涉

33、器件选用，应用维度需要考虑的要素包括： ABCD

A. 主控 MCU 等 IC 器件，在同样能够满足要求的情况下，选用外接元件少的器件

B. 归一化原则 ✓

C. 降额要求 ✓

D. 在充分考虑功能需求，以后可能的功能扩展的情况下，选用最低规格的器件

34、关于温度检测器件布局正确的是

A-C

A、热检测器件要紧靠备检源 ✓

B、电流检测电阻的布局要有利于差分布线 应用于噪声

C、两端不要跨在温差很大的铜箔上

35、以下不属于电压型驱动的器件有

B、C

A.IGBT

B.晶闸管 ✓

C.三极管 ✓

D.MOSFET

解析：电压驱动型器件，例如 IGBT、Power MOSFET、SITH(静电感应晶闸管)
电流驱动型器件，例如晶闸管、GTO、GTR.

36、会影响信号时序的信号质量问题包括

A、B、C

A、边沿不单调

B、上升下降沿缓慢

C、信号毛刺

37、用现有的 M 进制集成计数器构成 N 进制计数器时,如果 $M > N$,则只需一片 M 进制计数器;如果 $M < N$,则需用多片 M 进制计数器。

A、正确 ✓

B、错误

38、反射的原因是阻抗不连续

A、正确 ✓

B、错误

39、如果一个信号不方便测试，可以焊接引线进行测试，不会影响测试结果。

A、正确

B、错误 ✗

40、以下说法是否正确：在主从通信中，可以有多个 I²C 总线器件同时接到 I²C 总线上，通过地址区分。

A、正确 ✓

B、错误