

华为 2024 届实习硬件通用（第 19 套）

（2024-5-15）

1、芯片处在 25°C 环境温度下，芯片热阻 $\theta_{ja}=5^{\circ}\text{C}/\text{W}$ ， $\theta_{jb}=4^{\circ}\text{C}/\text{W}$ ， $\theta_{jc}=3^{\circ}\text{C}/\text{W}$ ，实测结温 $T_j=85^{\circ}\text{C}$ ，由此可推算芯片热耗 $P=$ ()

A、10W

B、12W

C、8W

D、20W

$$\frac{T_j - T_a}{\theta_{ja}} = \frac{85 - 25}{5} = 12$$

解析： $\theta_{ja}=(T_j-T_a)/P$ ， $P=(T_j-T_a)/\theta_{ja}=(85-25)/5=12\text{W}$

$\theta_{jb}=(T_j-T_b)/P$ ， $\theta_{jc}=(T_j-T_c)/P$

2、以下不是电阻器规格参数的是

A、等效串联电阻

B、额定温度

C、精度

D、温度范围

3、集成运算放大器的输入失调电压是指

A、输入端都为 0 时的输出电压

B、输出端为 0 时输入端的等效补偿电压

C、两个输入端电压之和

D、两个输入端电压之差

解析：（书本定义）通常，集成运放在输入电压为零时，也存在一定的输出电压。在室温(25°C)及标准电源电压下，输入电压为零时，为使集成运放的输出电压为零，在输入端加的补偿电压叫做失调电压。

4、SPI 总线信号读写时序描述正确的是

A、当 SPI 信号在读写过程中 CS 片选信号始终为低电平

B、SPI 信号数据仅支持时钟下降沿采样

C、当 SPI 信号在读写过程中 CS 片选信号始终为高电平

D、SPI 信号数据仅支持时钟上升沿采样

解析：SPI 的片选信号为低电平有效。时钟相位可配置数据采样是在第几个边沿。

5、NAND Flash 相比 NOR Flash 有以下哪些优点？

A、集成度高，单位容量价格低

B、擦除/写入速度慢，读速度快

C、可擦写次数少

D、可靠性高

解析：NAND Flash 是一种非易失性存储器，用于数据存储和读写操作。它的特点是高密度、较低成本和较快的写入速度。NAND Flash 以块（Block）为单位进行数据读写，并且在写入之前需要先擦除整个块，因此擦除操作的速度较慢。NAND Flash 主要用于大容量存储设备，如固态硬盘（SSD）、USB 闪存驱动器、存储卡（如 SD 卡和 microSD 卡）等。

NOR Flash 也是一种非易失性存储器，用于代码执行和存储不易变动的数据。相比 NAND Flash，**NOR Flash 的特点是较低的密度、较高的成本和较慢的写入速度**。NOR Flash 以字节 (Byte) 为单位进行数据读写，支持随机访问，因此适用于存储器映射和执行代码的应用。NOR Flash 常用于嵌入式系统中的引导程序、固件存储和执行代码的存储器。

NAND Flash 适用于需要大容量存储和较快写入速度的应用，如数据存储设备；而 **NOR Flash** 适用于需要随机访问和代码执行的应用，如嵌入式系统中的引导程序和固件存储。

NorFlash：串行存储器、**读取速度比较快 (比 NandFlash 快)**，适合用于存储程序代码和执行代码，但 NorFlash 写入速度比较慢、容量比较小。

NandFlash：并行存储器、写入速度比较快 (比 NorFlash 快)、容量比较大，适合用于存储大量数据。但 NandFlash 读取速度比较慢，因此不适合用于存储程序代码和执行代码。

总结

(1) NorFlash 的读取速度比 NandFlash 快，但写入速度较慢。

(2) NorFlash 主要用于存储程序代码、启动程序和执行代码，NandFlash 主要用于存储大量数据。

一、NAND flash 和 NOR flash 的性能比较

1、NOR 的读速度比 NAND 稍快一些。

2、NAND 的写入速度比 NOR 快很多。

3、NAND 的 4ms 擦除速度远比 NOR 的 5s 快。

4、大多数写入操作需要先进行擦除操作。

5、NAND 的擦除单元更小，相应的擦除电路更少。

二、NAND flash 和 NOR flash 的接口差别

NOR flash 带有 SRAM 接口，有足够的地址引脚来寻址，可以很容易地存取其内部的每一个字节。

NAND 器件使用复杂的 I/O 口来串行地存取数据，各个产品或厂商的方法可能各不相同。8 个引脚用来传送控制、地址和数据信息。NAND 读和写操作采用 512 字节的块，这一点有点像硬盘管理此类操作，很自然地，基于 NAND 的存储器就可以取代硬盘或其他块设备。

三、NAND flash 和 NOR flash 的容量和成本

NAND flash 的单元尺寸几乎是 NOR 器件的一半，由于生产过程更为简单，NAND 结构可以在给定的模具尺寸内提供更高的容量，也就相应地降低了价格。

四、NAND flash 和 NOR flash 的可靠性和耐用性

采用 flash 介质时一个需要重点考虑的问题是可靠性。对于需要扩展 MTBF 的系统来说，Flash 是非常合适的存储方案。可以从寿命(耐用性)、位交换和坏块处理三个方面来比较 NOR 和 NAND 的可靠性。

五、NAND flash 和 NOR flash 的寿命(耐用性)

在 NAND 闪存中每个块的最大擦写次数是一百万次，而 NOR 的擦写次数是十万次。NAND 存储器除了具有 10 比 1 的块擦除周期优势，典型的 NAND 块尺寸要比 NOR 器件小 8 倍，每个 NAND 存储器块在给定的时间内的删除次数要少一些。

6、IO 标准的选择对逻辑器件功耗影响，以下说法错误的是？

A、对于电压驱动型接口，负载为容性负载，低供电电压低摆幅电平具有更低的功耗，与驱动电流强度无关

B、内部匹配不会增加整个器件的功耗

C、不同的 IO 标准功耗差异较大

7、常见接地方式包括单点接地、多点接地、混合接地，以下说法正确的是

- 1、单点接地多用于低频系统，没有接地回路
- 2、单点接地多用于低频系统，有接地回路
- 3、多点接地多用于高频系统，没有接地回路
- 4、多点接地多用于高频系统，有接地回路

A、2、4

B、2、3

C、1、3

D、1、4

8、下列电路中能够把串行数据变成并行数据的电路是

A、十进制计数器

B、移位寄存器

C、JK 触发器

D、3/8 译码器

解析：移位寄存器的工作原理是，将数据从串行输入端输入，经过时钟脉冲后，数据依次移入下一个锁存器中，最终输出到串行输出端或并行输出端。

9、利用石英材料的哪个特性制成的电子元器件称为晶振

A、高硬度

B、电光特性

C、压电特性

D、稳定性

10、某贴片电感标注 101，则代表其电感值是

A、1000 μ H

B、101 μ H

C、10 μ H

D、100 μ H

11、LDO 线性电源电源设计时，无法有效减小输出电压噪声的措施为

A、电压基准采用低通滤波电路

B、设计低噪声电压基准电路

C、适当减小 DO 输出阻抗

D、适当减小 LDO 环路带宽

解析：减小 LDO 的环路带宽会降低其对负载变化和输入电压变化的响应速度，这可能会导致输出电压的稳定性变差，增加噪声和纹波。为了有效减小输出电压噪声，通常需要适当增加环路带宽，以提高对快速负载变化的响应能力。

12、“线与”是指哪种类型门器件相与？

A、OC/OD

B、RS232

C、LVTTTL

D、CMOS

13、负载电压 1.0V, 负载电流 2A, 负载由 DCDC 模块供电, DCDC 模块效率 80%, 那么 DCDC 的损耗是: C

A、1.5W

B、0.6W

C、0.5W

D、2W

$$\text{总: } \frac{1 \times 2}{0.8} = 2.5$$

$$2.5 - 2 = 0.5$$

14、能用于精确测量单板开路故障位置的仪表是? A

A、时域反射分析仪

B、频谱分析仪

C、逻辑分析仪

D、数字万用表

15、单管时钟优选()时钟信号测量, 差分时钟信号优选将差分探头的测试线()在单板上, 地尽量靠近对端器件 A

A、探头支架点触, 点触 ✓

B、手直接测量, 点触

C、探头支架点触, 焊接

D、手直接测量, 焊接

16、以下哪个不是同步设计缺点 B

A、使用的同步时钟需要分布在各个子系统或模块中, 不能发生较大的时钟相差, 系统太大或系统速度太快时, 电路实现比较困难

B、需要分析不同信号通道上的错综复杂的时延关系 异步

C、系统速度由最慢通道速度决定, 一般比具有相同功能的异步设计慢

D、成千上万的寄存器上的时钟占据了一定的芯片面积, 并产生了大量的功耗、辐射和干扰。

17、USB3.0 口的速率最高可达到多少? D

A、500Mbit/s

B、480Mbit/s

C、2Gbit/s

D、5Gbit/s

18、产生信号反射的原因不包括 C

A、PCB 走线 stub (布线线头)

B、PCB 布线长度大

C、PCB 介质厚度波动

D、容性负载阻抗突变

解析: 反射信号产生的主要原因: 过长的走线; 未被匹配终结的传输线, 过量电容或电感以及阻抗失配。

19、不属于三种基本放大电路的是 A

A、共模放大电路

- B、共集放大电路
C、共基放大电路
D、共射放大电路

20、以下哪类信号是高速数字信号

- A、USB ✓
B、SPI
C、GPIO
D、I2C

21、十进制数-55用8位二进制补码表示为()

- A、11001001

解析: -55 的二进制表示是 1011,0111,那么它的补码就是: 最高位不变,剩下的取反加 1,即为 1100,1001

22、对于二极管来说，下列说法错误的是

- A、二极管具有钳位功能
B、二极管同样具有放大作用
C、二极管具有单相导电性
D、二极管具有开关等功能

23、LDO 电路设计中，影响其高频处电源抑制比(PSRR)性能的主要因素是

- A、开环增益
B、前馈补偿电容
C、输出电容 ✓
D、输入电压基准

解析：

参数	PSRR	PSRR	PSRR
频率	<u>低频(<1kHz)</u>	<u>中频(1kHz – 100kHz)</u>	<u>高频(> 100kHz)</u>
VIN – VOUT	+++	+++	++
输出电容器 (COUT)	没有效果	+	+++
降噪电容器 (CNR)	+++	+	没有效果
前馈电容 (CFF)	++	+++	+
PCB 布局	+	+	+++

24. 如果一个单 bit 信号 a 延时 1 拍和延时 2 拍的结果为 a_1d 和 a_2d, 那么 $(a_1d \& \neg a_2d)$ 的功能是 ()

- A、取信号上升沿
B、取信号边沿有效

倒卖必究，后果自负



C、取信号下降沿

D、对信号计数

解析：信号上升沿，隔一拍取到上升沿得两端。 a_{1d} 是上升沿右端为 1， a_{2d} 是上升沿左端为 0。

25、常用运放的基本结构和原理描述不正确的是 **D**

A、中间级一般采用多级共发射极电路，以获得足够高的电压增益

B、运放输入级采用差分放大电路以消除零点漂移和抑制干扰

C、输出级一般采用互补对称功放电路，以输出足多大的电压和电流

D、中间级一般采用多级共集电极电路，输入电阻高，输出电阻低，以获得足多高的电压增益

26、温度升高时，二极管的反向饱和电流 I_S ，主要因素是 **B**

A、升高，多数载流子的扩散运动

B、升高，少数载流子的漂移运动

C、降低，少数载流子的漂移运动

D、降低，多数载流子的扩散运动

27、以下哪些措施能降低串扰 **A, C, D**

A、降低信号平行长度

B、减小信号上升时间

C、减小信号与地参考面的间距

D、增大信号间距

解析：

减小串扰的方法：

- 布线时尽可能增加线的间距，减小线的平行长度，从而减小串扰。
- 高速信号线在满足先前条件下，正确的源端端接可以减小或消除反射，从而减小串扰。
- 对于带状线和微带线尽量减小走线到地平面的距离，从而减小串扰。
- 层叠设计时，尽量使用电源平面或地平面来隔离两个信号层，如果两个信号层不得相邻，采用垂直布线。
- 在串扰较严重的两条线之间插入一条地线，可以起到隔离的作用，从而减小串扰。
- 尽量避免电源和地平面的分割。
- 用差分线来传输关键的高速信号。

串扰原因：

- 电容和电感耦合电容耦合是由于寄生电容，而电感耦合是由于互感。
- 传播速度差异传播速度的差异，可能串扰
- PCB 过孔带有短截线的 PCB 过孔会产生反射，从而产生振铃，从而产生串扰。
- 增加的数据速率随着数据速率的增加，上升时间也会增加。根据法拉第定律，随着上升时间的增加，串扰也会增加。
- 板尺寸随着 PCB 板尺寸的增加，走线长度也会增加，这些走线就像天线一样。

28、DDR4 引入了 DBI(Data Bus inversion)功能，带来的收益有哪些? **A, B, C, D**

A、提高工作效率

B、降低系统噪声，改善信号质量

倒卖必究，后果自负

C、降低了走线 skew 约束 ✓

D、降低功耗 ✓

解析：

1. **降低功耗**：DBI 技术通过增加高电平信号的数量来降低功耗。当数据为高电平时，由于 POD (Pseudo Open Drain) 特性，没有电流流动，因此增加高电平信号可以减少功耗。
2. **提高信号完整性**：DBI 功能有助于改善信号的完整性，因为当信号翻转时，可以**减少信号间的串扰和噪声**，从而提高数据传输的可靠性。
3. **增强数据传输及存储的可靠性**：DBI 技术通过调整信号的高低电平状态，有助于减少数据传输过程中的错误，增强数据存储的稳定性。
4. **优化性能**：DBI 功能通过减少信号翻转的次数，可以提高内存的性能，尤其是在高频操作时，可以减少由于信号翻转带来的**延迟 (SKEW)**。
5. **提升内存效率**：DBI 技术使得内存控制器能够更高效地管理数据传输，降低延迟，提高性能。
6. **适应性**：DBI 技术允许内存存在不同的工作条件下调整信号状态，以适应不同的性能和功耗需求，提供了更好的系统适应性。

29、关于仪器仪表的功能描述正确的有？ **A. B. D**

A、网络分析仪主要用于测量器件的 S 参数 ✓

B、网络分析仪集成了信号源和测量功能 ✓

C、频谱分析仪集成了信号源和测量功能 ✗

D、频谱分析仪主要用于对未知信号的时域、频域、调制域进行测量分析 ✓

解析：网络分析仪包含信号源、信号分离装置、接收机、处理显示单元四个组成部分。

30、电源噪声对信号时序的影响说法正确的是 **A. B. D**

A、电源 PDN 设计需要考虑信号工作频率及阻抗谐振效率 ✓

B、PLL 属于噪声敏感器件，输出时钟 jitter 与供电电源噪声及频谱强相关 ✓

C、IO 电源同步开关噪声对输出信号时序没有关系 ✗

D、电源噪声会通过过孔、平面等耦合到信号链路影响信号的时序 ✓

解析：因为 **IO 电源同步开关噪声对输出信号时序有关系**：输入/输出 (IO) 电源的同步开关噪声可以影响输出信号的时序，因为这种噪声可能会通过电源和地平面耦合到信号路径，从而影响信号的完整性。

31、总线按照其功能可分为()三种不同类型的总线 **A. B. D**

A、地址总线 ✓

B、控制总线 ✓

C、指令总线 ✗

D、数据总线 ✓

32、电源动态负载特性是用于评估输出负载变化情况下，电源输出电压稳定在整定值的能力，需要重点测试以下哪些参数 **B. C. D**

A、效率 ✗

B、恢复时间 ✓

C、稳压幅度 ✓

D、过冲幅度 ✓

33、如下属于电容器件在电路中的功能有

A B C

A、储能

B、耦合

C、滤波

D、电流检测

34、关于长期高温运行对电子产品的影响，以下描述正确的是

A B C D

A、材料老化

B、元器件性能老化

C、元器件损坏

D、低熔点焊料融化

35、哪些因素对传输线的阻抗有影响?

B C D

A、走线长度

B、线间距 ✓

C、介质厚度 ✓

D、线宽 ✓

解析：传输线阻抗受到多种因素影响，包括线宽（包括线间距）、铜箔厚度、介质厚度、蚀刻因子，PCB 材料所涉及的铜箔厚度、介质厚度、介电常数、介质损耗角的影响，加工中涉及到的蚀刻因子（Etch），蚀刻药水的特性、加工稳定性等等。

36、下列关于电平转换说法正确的是

B C D

A、可以采用电容器件分压进行电平转换

B、可以采用三极管进行电平转换

C、可以采用 NMOS 进行电平转换

D、可以采用光耦进行电平转换

37、通孔的寄生电感比寄生电容更为重要，通孔孔径对电感的影响比通孔长度更大；

A、正确

B、错误

解析：通孔直径的改变对电感影响很小，但通孔长度的改变可能引起大的变化。

38、传输线损耗包括导体损耗、介质损耗、辐射损耗。

A、正确 ✓

B、错误

解析：传输线损耗主要包括：导体损耗、介质损耗、耦合至邻近线、阻抗不连续、辐射损耗等。

1.导体损耗的原因主要是：趋肤效应、铜箔表面粗糙度。导体的电阻在交流情况下随频率变化，随着频率升高，电流由于趋肤效应集中在导体表面，因此受到的阻抗增大（横截面积减小），同时铜箔表面的粗糙度也会加剧导体损耗。

2.介质损耗：源于介质的极化，交流电场使介质中的电偶极子极化方向不断变化，进而消耗部分能量。

1.趋肤效应（通俗理解）：电流寻找最低阻抗路径的趋势造成，在高频时，路径阻抗主要由回路电感决定，为寻找回路电感最低路径，电流在导线上的分布会尽量伸展开以减小导线自感（宽线有利于减小传输线损耗），同时，返回路径中的反向电流会尽量靠近信号路径表面以减小回路电感。

2.趋肤深度：电磁波强度衰减到表面场强 $1/e$ 的深度称为趋肤深度，高频时，铜导线中电流经过的趋肤深度 $G:G=2.5*(1/F)^{(0.5)}$;

随着频率的增加，趋肤深度下降，意味着过流面积的减小，阻抗因此增加，同样，实际的导体表面绝非光滑，而是有一定粗糙度的。

39、时序中，建立时间指的是时钟采样点之前数据保持稳定所需的时间，同样保持时间是指时钟采样点后的数据保持稳定所需的时间。

A、正确✓

B、错误

40、单片机时钟电路可以采用外部时钟与内部时钟 2 种设计方式。

A、正确✓

B、错误