# 睿智 FPGA 助学板硬件详解

开发板套件硬件是保证实验学习的基础,这部分内容主要针对硬件部分做简单描述,可适当阅读或翻查,特别是涉及到硬件接口定义等信息时,了解这部分内容很有必要。同时,可与光盘附带的硬件原理图一并参考使用。

### 1.睿智 FPGA 助学板硬件

### 1.1 总体介绍

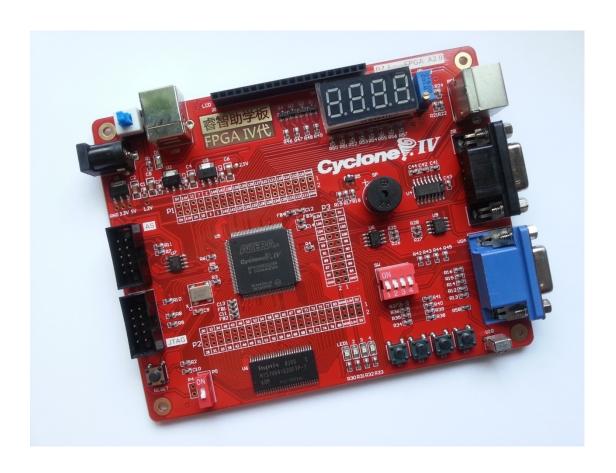


图 1 助学板硬件实拍图

### 主硬件资源

- 1 .主芯片采用 ALTERA 公司最新四代 FPGA CycloneIV 系列 EP4CE6E22C8N; 2.板载 EPCS4N/EPCS16 大容量串行配置芯片,支持 JTAG/AS 模式; 3. 板载 64MbitSDRAM,支持 SOPC, NIOSII 开发(很多价低的板不带 SDRAM,无法支持 NIOS SOPC 开发); 4. 板载 50MHz 有源晶振,提供系统工作主时钟; 5.采用 1117-3.3V 稳压芯片,提供 3.3V 电压输出; 6.采用 1117-1.2V 稳压芯片,提供 FPGA 内核电压; 7.采用 1117-2.5V 稳压芯片,提供 PLL 电压; 8.精心的去耦设计,采用大量去耦电容; 9. 提供 5V 直流电源插座; 10. 提供方口 USB 接口电源插座; 11. 一个系统复位按键 Reset, 也可做为用户输入按键; 12. 自锁按键电源开关; 13. LED 电源指示灯 ;
- 14. 精心设计分配的 IO 资源,所有 IO 引出,3 个扩展接口,通用 2.54mm 间距,任由您自己扩展;

- 15. JTAG 下载接口对应下载的文件是.SOF, 速度快, 平常学习推荐使用此接口;
- 16. AS 下载接口对应下载的文件是.POF, 速度较慢, 需要固化程序时使用。

### 丰富外设资源

- 1.板载4个独立按键,可做按键控制,数字逻辑基础实验等;
- 2.板载 4 位 LED 发光二极管,可做 LED 控制,数字逻辑基础实验等;
- 3. 板载 4 位数码管, 频率计, 秒表;
- 4. 板载 4 位拨码开关,可做开关控制等实验;
- 5.设有 1X20 液晶屏排座,支持 LCD1602, LCD12864, TFT 液晶屏(不包括 LCD,需另购);
- 6.精密可调电阻,调节液晶背光;
- 7.板载1路蜂鸣器,可做发声及音乐实验;
- 8.PS2接口,可做PS/2键盘实验;
- 9. 板载全新原装进口温度传感器芯片 LM75A,可以做温度计实验;
- 10.RS232 串口,可做串口通讯实验;
- 11.VGA接口,可做显示器实验等;
- 12. I2C 串行 EEPROM AT24C08, 做 IIC 总线实验;

#### 13.红外线接收模块;

### 1.2 FPGA 的 IO 分配

FPGA的硬件设计与单片机,ARM或DSP还是有所不同,MCU的IO通常功能都是固定好的,Datasheet要求某个引脚什么功能,就必须是什么功能。但FPGA不一样,相比较来说,它的IO比较灵活自由,当然,FPGA的专用引脚要按照 datasheet的标准来,通用IO的连接就可以自己定义了,比如:分配引脚功能时,FPGA的通用IO功能定义完全可以你自己来定,你想让这引脚接LED就接LED,想接数码管就接数码管,最终的方案,可能要结合板子PCB布局、功能兼容性等等来综合考虑,也可以在PCB板布线过程适当调整。

大家看我们睿智助学板,实际上就是一个实例。我们集中把约 38 个 IO 给 SDRAM 使用,其它 IO 全引出来,做成 2.54mm 标准间距的扩展孔,通过这 些孔,又与其它外设相连接。您如果想自己搭建其它的外设,只要焊上排针或 排座,用杜邦线或其它连接器与自己的外设相接即可。下图为三个扩展 IO 实 拍图(白色数字编号为对应的 IO 引脚号):



图 2 主芯片 IO 扩展实拍图

### 2.睿智 FPGA 助学板原理图解析

### 2.1 FPGA 主芯片

FPGA 芯片采用的是 CycloneIV E 系列的 EP4CE6E22C8N,资源丰富,价格适中,特别适合 FPGA 初中级学习使用,板载实拍图及芯片内部资源如下图 3,图 4 所示。



图 3 主芯片实拍图

Cyclone IV E 系列版介 (1)									
器件	EP4CE6	EP4CE	10 EP4CE15	EP4CE22	EP4CE30	EP4CE40			
逻辑单元	6,272	10,32	20 15,408	22,320	28,848	39,600			
M9K存 储器模块	30	46	56	66	66	126			
存储器总 容量 (Kbits)	270	414	504	594	594	1,134			
18 x 18 乘法器	15	23	56	66	66	116			
PLL	2	2	4	4	4	4			
最大用户 I/Os	179	179	343	153	532	532			
最大差分 通道	66	66	137	52	224	224			

图 4 EP4CE6 系列芯片资源截图

更多关于此芯片的说明和介绍,可以到 Altera 官网查找,

http://www.altera.com.cn/devices/fpga/cyclone-iv/overview/cyivoverview.html#table1 通常,芯片的逻辑单元数量是重要的参考指标, EP4CE6E22C8N 已经足够 初学者使用了。FPGA 主芯片的原理图请参考配套光盘中的 PDF 格式原理图,可放大查阅。

### 2.1 存储器 SDRAM 电路

助学板带有 SDRAM,因此助学板是完全支持 SOPC 和 NIOSII 开发的,如果没有 SDRAM 的话,要跑稍微大点的 NIOSII 程序是很困难的。选用的 SDRAM 芯片 HY57V641620 为 64Mbit 容量, SDRAM 是用于做扩展使用, 它既可以作为 NIOS II 处理器的 RAM 运行程序,也可以作为其它等需要实时 大数据量存储的应用。SDRAM 的电路只要将地址总线、数据总线、控制总线 连接到 FPGA 的 I/O 口上, SDRAM 的电源部分使用多个 104 电容进行了滤 波处理,保证了芯片工作的电源稳定性。SDRAM 原理图如图 5 所示:

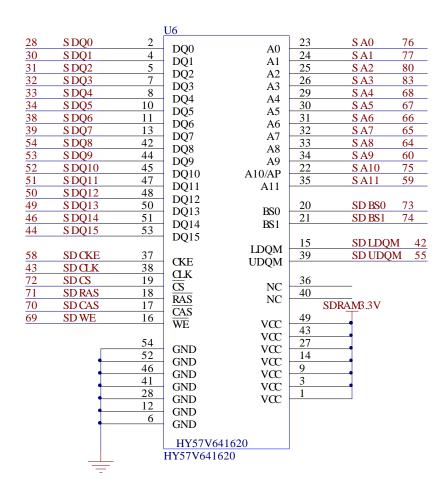


图 5 SDRAM 原理图

提醒:老版本的 PCB 上,SDRAM 芯片左边有一个一位拨码开关,这个作用是控制 SDRAM 供电。参见图 6:



图 6 SDRAM 及电源供电

现在新发售的版本,已经把这个拨码开关去掉。

### 2.3 电源电路

电源是保证整个开发系统正常工作最重要的部分。 助学板的电源有三种:3.3V、2.5V 和 1.2V。

3.3V 主要用于给 FPGA 所有 IO 口 , 存储器电路、串行配置器件、复位电路和 LED 等供电。

#### 2.5V 是供给 JTAG 电路和 FPGA 的 PLL 电源所需;

#### 1.2V 提供 FPGA 的内核工作电压。

电源输入可使用 USB 供电,也可使用外接 5V 电源, D1 为整个电路板工作指示灯,在 PCB 板的左上角,电源部分的原理图如图 7 所示。图 8 为三种电压原理图。

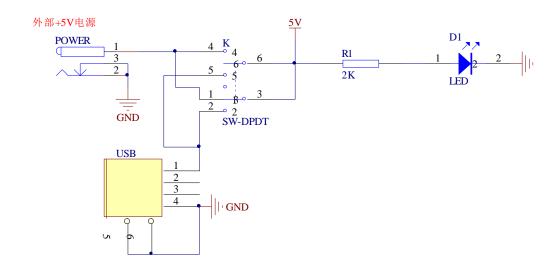


图 7 电源输入部分原理图

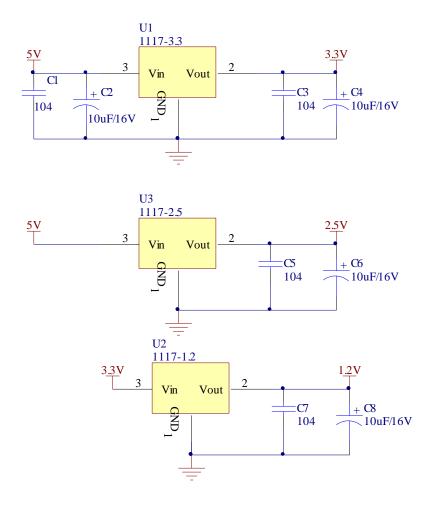


图 8 三种电压电路

### 2.4 JTAG 下载及配置电路

FPGA 器件有三类配置下载方式:主动配置方式(AS)和被动配置方式(PS)和最常用的(JTAG)配置方式。这里我们只讨论 JTAG 和 AS 方式:

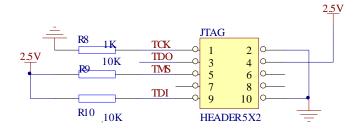
JTAG 模式是在上电的情况下通过 JTAG 接口直接把程序(Altera 平台下是.sof文件, SRAM Object File)下载到 FPGA中。因为 FPGA 是基于 SRAM结构的,因此断电后刚刚下载的程序就丢掉了,上电后必须重新下载才可以运行该程序。JTAG下载速度很快,使用 usb blaster下载时,大家会观察到,下载过程基本上是 1-2 秒内完成。

AS 烧写模式是通过 Blaster 电缆把编译生成的目标文件(Altera 平台下是.pof 文件,Programming Object File)烧写到配置芯片中。配置芯片通常是和 FPGA 配套使用的专用 Flash,EPCS 后面的数字代表位宽。一旦程序烧到配置芯片中后,在板子上电的时候 FPGA 就自动从配置芯片下载程序

根据上面的说法,.sof 文件的大小和 FPGA 的型号有关,而.pof 文件的大小和配置芯片的型号有关。

一般的电路中,通常使用 AS+JTAG 方式,这样可以用 JTAG 方式调试,最后程序已经调试无误了后,再用 AS 模式把程序烧到配置芯片里去。实际上,JTAG 也可以完成烧写 EPCS 芯片,只要可以利用 Quartus 自带的工具生成 JTAG 模式下可以利用的 jic 文件下载即可。这样,我们发现一个问题:就是在 AS 模式不能下载的时候,可以利用 JTAG 模式下下载 jic 文件来验证配置芯片是否已经损坏。当然,还有一个优点是在批量生产电路板时,可以省掉 AS 接口下载插座,只留 JTAG 插座,这样可以节省 PCB 面积,反正 JTAG 也是可以下载 pof文件的嘛。

JTAG 和 AS 插座部分原理图见图 9,需要大家注意的是 Cyclone IV 器件的 JTAG 电压必须是 2.5V。



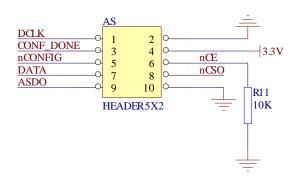


图 9 JTAG 和 AS 插座部分原理图

对于 AS 配置部分电路,我们来看下 Cyclone IV Device Handbook 中的给出的一些参考设计,见图 10,

Figure 8–2. Single-Device AS Configuration

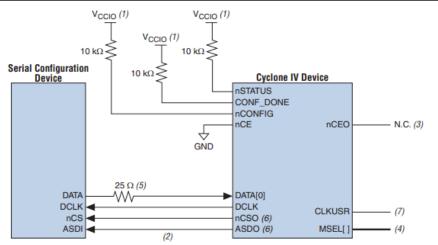


图 10 Cyclone IV Device Handbook 中参考设计

注意 FPGA 的几个主要管脚 nSTATUS\CONF\_DONE\nCONFIG\需要上 拉 10K 电阻 , nCE 则接地。DATA\DCLK\NCSO\ASDO 这 4 个管脚是 SPI 接口 , 连接到 配置芯片 EPCS。图 11 为 AS 部分原理图。

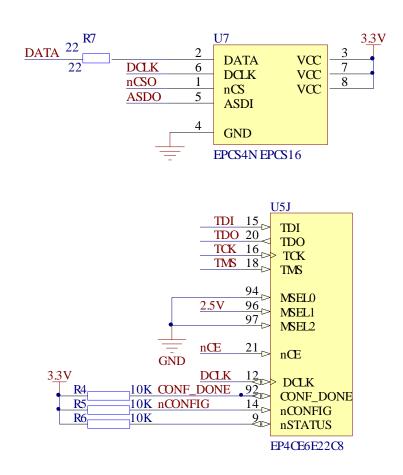


图 11 AS 下载配置

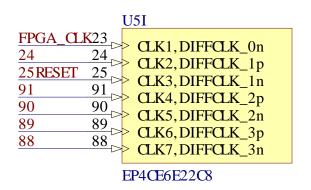
### 2.5 时钟和复位电路

与单片机不同,FPGA 是没有特定的复位功能引脚的,理论上讲,每个 IO都可以作为复位引脚,但都需要通过编程实现复位功能。图 12 包含了一个简单的低电平复位电路,一个好的代码风格一般在设计中都会有复位语句,以确保在复位后明确每一个输入/输出的当前状态。在系统运行后按下此键,向

FPGA 输入一个低电平,使系统进入低电平复位状态。复位按钮也可以作为独立按钮用,用户可以用复位按钮做按钮输入实验。

开发板采用 50M 有源贴片晶体为系统提供运行时钟,时钟和复位电路电路 如图 12 所示,开发板中对这些时钟引脚处理如下:

- (一) CLK1 (PIN23) 用作系统工作时钟,直接接入50MHz晶振;
- (二) CLK3 (PIN25) 用作系统复位引脚,用户可以通过编程实现复位功能;



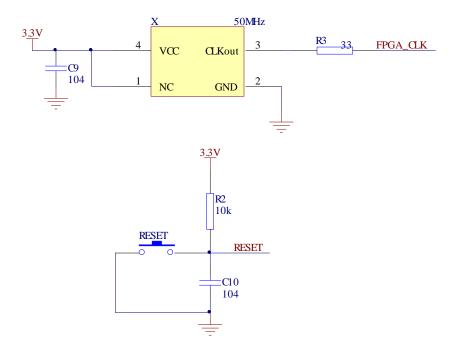


图 12 时钟和复位电路

## 2.6 扩展 IO 分配电路

FPGA 的每个 IO 均引出,共 3 个扩展插座,均设置了 VCC5V、3.3V、GND 电源,方便自己外接,扩展 PACK 的原理图如图 13 所示。

BEEP 110 3 4 111 SDA  UART TXD 114 PS_CLOCK 119 SEG1 121 SEG2 125 SEG7 127 SEG3 129 DIG1 133 DIG3 136 LCD2 138 LCD4 142 LCD6 144 LCD8 2 LCD10 7 LCD11 11 13 SDA  SEG1 121 11 12 12 SEG6 115 UART_RXD 124 SEG6 126 SEG5 126 SEG5 127 SEG3 129 TS 16 16 132 SEG4 132 SEG4 128 SEG0 121 UCD4 142 UCD5 138 UCD4 142 UCD5 138 UCD5 144 UCD5 144 UCD5 144 UCD5 145 UCD5 15 UCD10 7 UCD10 7 UCD10 7 UCD10 7 UCD10 1 11 13 33 4 334 34 35 NCD7 SV
---

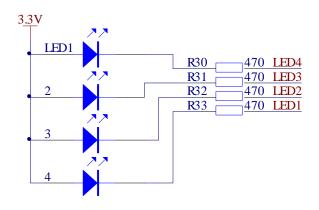
	P2				
5V 3.3V GND 83 77 75 73 71 69 67 65 60 58 54 52 50 46 43 39 34 32 30	1 3 5 7 9 11 13 15 17 19 21 23 25 27 29 31 33 35 37 39 41 43	2 4 6 8 10 12 14 16 18 20 22 24 26 28 30 32 34 36 38 40 42 44	5V 3.3V 80 76 74 72 70 68 66 64 59 55 53 51 49 44 42 38 33 31 28		
Header 22X2					

GND  LED1 84  LED3 86  KEY1 88  KEY3 90  I2C_SDA 98  IR 100  VGA_VSYNG03  VGA_G 105  5V	11 13 15 17	2 4 6 8 10 12 14 16 18 20	GND 85LED2 87LED4 89KEY2 91KEY4 99 I2C_SCL 101 VGA_HSYNC 104 VGA_B 106 VGA_R			
Header 10X2						

图 13 扩展 PACK 的原理图

### 2.7 独立按键及 LED

助学板上有 4 个独立按键和 4 个独立 LED, 电路如图 14 所示,对于按键电路部分,如果输出低电平,则表示按键按下。电路中电阻 R34-37 均为保护作用,以防止 FPGA 芯片 IO 设为输出且为高电平时,在按键按下时直接对地短路。



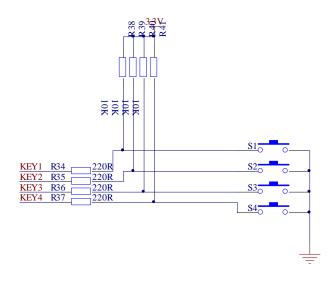


图 14 独立按键和 LED 电路

### 2.8 拨码开关电路

拨码开关是一种输入设备, 4 位拨码开关电路很简单,注意与独立按键是 IO 复用的。其电路原理图如图 2.8 所示。

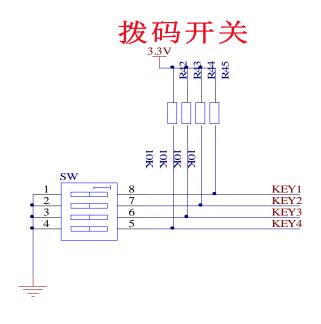


图 15 拨码开关电路

### 2.9 蜂鸣器电路

蜂鸣器使用 PNP 三极管驱动控制,如果在 BEEP 输入一定频率脉冲时,蜂鸣器会响,改变输入频率可以改变蜂鸣器的响声。原理图如图 16 所示。

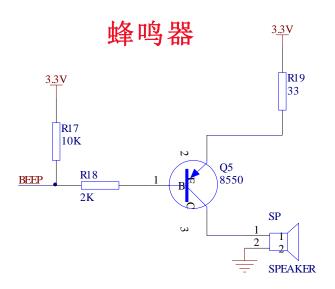


图 16 蜂鸣器电路

## 2.10 七段数码管显示电路

七段数码管显示电路如图 17 所示,数码管是共阳极的,当位码驱动信号为0时,对应的数码管即操作;当段码驱动信号为0时,对应的段码点亮。位码由于电流较大,采用了三极管驱动。

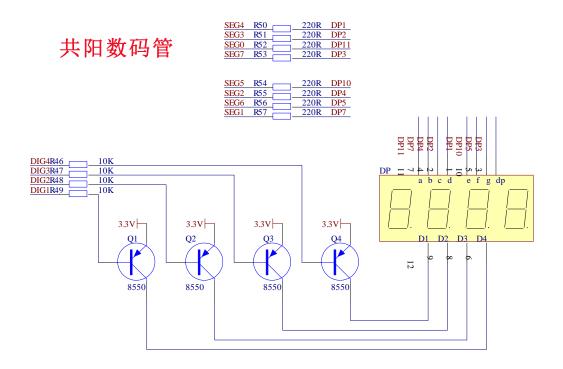


图 17 七段数码管显示电路

### 2.11 液晶 1602、12864、TFT 彩屏

板载一个 20 孔单排座,是 1602 和 12864 和 TFT 彩屏共用的,做实验时,需自行安装选配的液晶器件,**注意安装时,引脚的顺序**。图 18 为接口连线原理图。

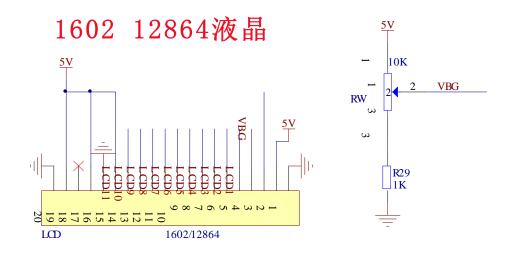


图 18 液晶 1602 和 12864 电路

### 2.12 RS232 串口

RS232 是常用的通信接口之一,既可以用于对外围设备的通信,也可以用主机进行系统通信,相信大家对 RS232 串口通信不陌生。或许你用单片机玩过串口,或许你也很熟悉 MAX232 的硬件电路,但不一定吃透了串口通信的协议,在助学板上,我们可以学习通过 FPGA 设计串口,这个过程对熟悉协议是相当有帮助的。RS232 串口电路如图 19 示,由于是 3.3V 系统,所以使用了max3232 进行 RS232 电平转换。

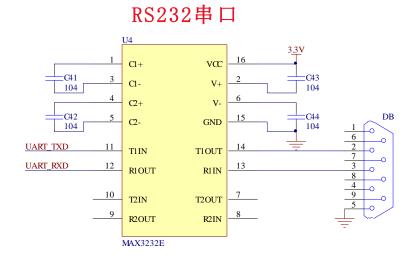


图 19 RS232 串口电路

### 2.13 VGA 接口电路

VGA 的接口电路如图 20 示,本电路采用的是电阻网络的方法来产生 VGA 所需要的不同电压信号,为简单的 8 色产生电路,能够在显示器上进行字符、颜色等的显示

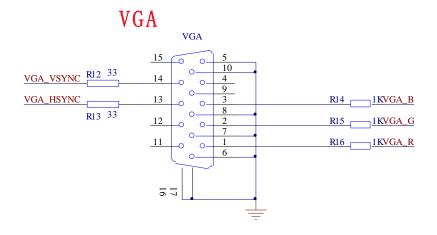


图 20 VGA接口电路

### 2.14 PS/2 键盘、鼠标接口电路

PS/2 接口是常用的输入设备接口,能够使用鼠标和键盘来作为系统数据的输入。PS/2 键盘鼠标接口电路原理如图 21 所示,使用 5V 电源供电,接口的数据线和时钟线均要接上拉电阻。

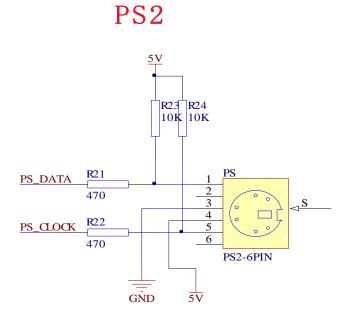


图 21 PS/2 键盘、鼠标接口电路

### 2.15 温度传感器电路

数字温度传感 器电路如图 22 所示, LM75A 是一款高速 I2C 接口的温传器件,可以在-55 到+125 度温度范围内容将温度直接围换为数字信号,精度高。

## 温度传感

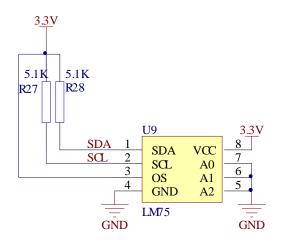


图 22 温度传感器电路

### 2.16 IIC 电路

I<sub>2</sub>C 通信协议是一个串行总线标准,尽管没有并行总线的数据吞吐能力,但 I<sub>2</sub>C 通信应用依然有其生命力。I<sub>2</sub>C 总线使用串行数据线 SDA 和串行时钟线 SCL 在连接到总线的器件传递信息。每个器件都有一个唯一的地址作为识别标志,并且可以发送数据和接收数据,更详细的情况请参看 I<sub>2</sub>C 总线协议规范。图 23 为电路图。

# AT24C08

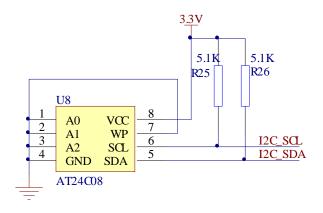


图 23 温度传感器电路