**RISC-V CPU的实现**

# 核内

## 流水线部分

### 取指

### 解码

### 执行

### 访存

### 回写

## 控制逻辑

### 流水线暂停

### 跳转机制

#### 跳转逻辑

#### 分支预测

## 其他

### **pc生成**

### **clint模块**

# AXI接口

## Core-AXI接口转换

### 取指接口

### 访存接口

## AXI互联

### 读写机制

### 总线仲裁