班级 学号 7

姓名

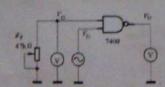
一、判断 (3分)

- 1、TTL反相器与CMOS反相器的电压传输特性曲线描述了各自的输入/输出电压之间的关系,从二者传输特性曲线中转折区的斜率来看,前者的传输延迟时间较长。
- 2、 半导体器件是数字逻辑运算的一种实现方式, 但不是唯一方式。

(V)

- 3、CMOS门电路与TTL门电路相比较,前者总功耗主要是动态功耗,与电路工作频率相关: 而后者的总功耗不受电路工作频率影响。
- - 2、 (2分) 在本课程中,我们采用(名物的现在方列)表示信息;在本课程中所学习的数字电子电路的主要任务是(处理信息、)。

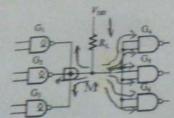
 - 4. (4 分) 若每个门的 $t_{pd} = 8ns$, $t_{cd} = 1ns$. 则教材 199 页图 4.3.32 的数值比较器的 $T_{pd} = ($ 40 nS), $T_{cd} = ($ Z_{nS})。
 - 5、 (4分)请将二进制补码/10011101.101表示为等值的十进制数: (-29.625 /);将-189 用 12 位二进制补码表示为: (| | | | 0 | 0 | 0 | 0 |)。
 - 6. (2分)6变量的逻辑函数,化为最简与或形式,最多可能含有(分2)个相或的与项。
 - 7、 (4分)有逻辑函数 $Y = (A \oplus C)(C + D)'(B \oplus D)$, (注: $m_{10} = AB'CD'$) 其最小项之和 (请填标号) 的形式是 $Y = \sum m(12$): 最大项之积 (请填标号) 的形式是: $Y = \prod M(0,1,2,3,4,5,6,7,8,9,10,11,15,19:15.16$
 - 8. (6分)自2的一位同学为了观测TTL门电路的输入负载特性,设计了如下图所示的测量 电路,在输入端加载激励,并通过通过电压表来观测输入/出的静态电压。请将这位同学 的测试数据表中的两行填写完整。注: 待测的TTL门电路的静态特性参见教材 118 页起 的 3.5.3 节。



$R_{p}(\Omega)$	V11 (V)	V12 (V)	Vo (V)
51Ω	3.4V	OV X	3.4V
51Ω	0.2V	OV 1	3.4V
20ΚΩ	3.4V	1.4V	0.2V
20ΚΩ	0.2V	1.4V-	3.4V

-300

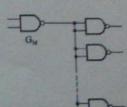
10、(5分) ①若左图中都采用TTL门电路实现,在 R_L 的取值合理的情况下,**在图中标出M** 点为逻辑高电平时,各支路电流的实际方向。



②若将G4, G5 和G6 换成TTL工艺的异或门,与①中 R, 的取值上限和下限相比较, 此时 R, 的取值上限(变小 不变 变大),取值下限(变小 不变 变大)。

取值下限 (变小 不变 变大)。

11、 $(4\, \mathcal{G})$ ① 右图中是由CMOS系列组成的电路,已知图中 G_M 后级至多能驱动 $10\, \mathcal{G}_M$ 包含物入与非门,现将 G_M 后级的与非门换成相同系列的 $4\,$ 输入或非门,则 G_M 能驱动的 (5) 个 $4\,$ 输入或非门。

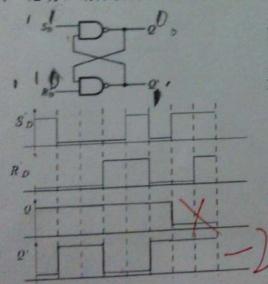


②若右图中的 G_M 采用的是TTL的 74 标准系列,而后级的与非门电路采用的是 CMOS 的 74AHC 系列,电路(能否)正常工作,原因是(TTL 系列的 V_{SHUMA})

12、 (4 分) 现有 $F(A,B,C,D) = \sum m(5,7,8,9,10,11,13,15)$, 请 化简成最简与-或逻辑式得:

F=(AB+BD); 若依照化简后的逻辑函数式直接进行电路实现,该电路存在固有的竞争-冒险现象; 若要可靠消除这个现象,可以在逻辑式中加入(AD); 若不通过修改逻辑式来消除该竞争-冒险, 也可通过在电路输出端加(个保小物流波)来消除。

13、(2分)请分析并画出下图中Q和Q'的波形。



14、(6分)一芯片公司生产出了一款单输入/单输出的器件。

为了测量该器件的电压传输特性:

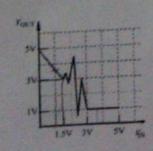
可在输入端加载:((多))

- ①10kHz, 0~5V的三角波:
- ②100Hz, -2.5V~2.5V的三角波;
- ③100Hz, 0~5V的三角波;

用示波器的(②)进行观测,得其电压传输特性见下。

①Y-T方式;

②X-Y方式

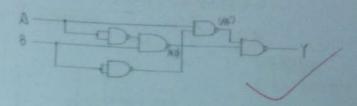


经公司技术部门商讨,欲把这一器件命名为"反相器一自 2 系列"推向市场,并商定 $V_{IL(max)} = 1.0V$, $V_{IH(min)} = 3V$; $V_{OL(max)} = (X)$, $V_{OH(min)} = (X)$, $v_$

三、设計(45分)

(5分)如果只用双端输入单端输出的与非门
→ 有() 个就能够实现 2

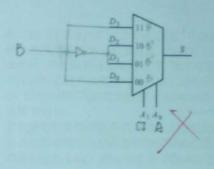
Y= AB+ A'B = (1AB) (AB)

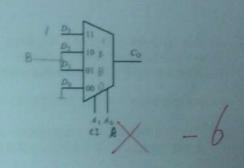


2、(6分)如下图所示,用两个 4 选 1 的MUX实现 1 位二进制全加器,如下图所示,见教材 194 页图 4.3.27b。若将两个加数 A, B 接到MUX 的地址输入端,请填写两个MUX数据输入端的 正确配置,标出相对应的输入端CI,输出端 S, CO。 A, P, D,

to to the th 195. 1 S= (148+(148+ CIAB)+ CIAB

A.B.C.I 高鮮酸 新y S.CO电影解酸 1 CO = 01'AB + C1A'B + C1AB'+C1AB = C1'A'-O + C1'AB + C1A'B + C1A-1



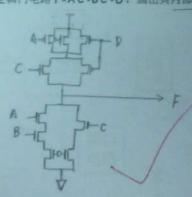


3、(6分)若以CMOS工艺实现逻辑门电路 F=A'C+B'C+D'。面出其内部实现图(不考虑缓冲级)。

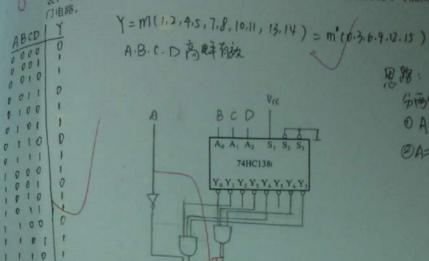
F=((A+c)(B+c)D)' = ((AB+c)D)'

= (ABD+cb)'

治上拉下拉设计



3. (10分) 基于下面一片 3 线-8 线译码器 74HC138 (逻辑框图见教材p178). 设计实现具有如下功能的电路: 若 4 位二进制数ABCD能被 3 整除,则输出 0; 否则,输出 1。请列出真值表、写出逻辑式并画出电路连接图,标出输入、输出。注:电路实现尽可能简洁,附加必要的



110

思路: 分两种情况: の A=0. BCDも 0.3.6时. V ®A=1. BCDも 1.4.7时 V

4、(18 分) 某化工厂有化学液体罐,在罐体上每隔 1 米间隔安装了 9 个液位检测传感器。该种液位检测传感器的工作原理是:液面高于传感器时,传感器输出逻辑高电平值:当液位低于传感器时,传感器输出逻辑低电平。请按照如下要求分别设计监测电路模块和报警接口电路模块。以便随时监测液面高度并完成液位超高报警。

① 监测电路选用的逻辑电路均采用CMOS工艺制造,工作电压为5V,其主要特性参见教材105页第 2~6 行。

②监测电路检测到液面高度后,实时地将高度显示在一位共阴极的七段显示数码管上。

③当液面高度超出最高检测传感器的位置 9m后,点亮发光二极管D报警。已知发光二极管的导通电压为 1.6V,正向电流 5~20mA时才能发光。

