

2013 年数电回忆题 B 卷

Automation

January 6, 2014

1 判断题

1. 基本 SR 锁存器通过正反馈来实现对 0 和 1 的存储 **正确**
2. 可擦写 ROM 和 RAM 功能相同，所以可以相互替换 **错误**
3. 脉冲触发和边沿触发的 JK 触发器的输出都是在时钟的边沿到达时改变的 **正确**
4. ROM 和 RAM 可以来实现任何数字逻辑电路 **正确**
5. 记不得了 **错误**

2 填空题

1. 同样是反馈 ADC，对于 8 位的数据，计数型最多需要多少个周期，逐次逼近型需要多少个周期。 第一问：2⁸？ 第二问：10
2. 书上的题目 10.23 压控多谐振荡器的图。问你是什么。低电平宽度多少（A 卷问高电平宽度多少）。
如果是积分器型的 V-F 变换器，则脉冲宽度 $t_w = C \ln(6.8 \times 10^3) + 3 \times 10^{-7} \text{ s}$
如果是定时器型的 V-F 变换器，则以课本 P424 为例，低电平时间为 $T_1 = R_T C_T \ln 3$ ，高电平时间为 $(I_o R_L / V_1 - 1) T_1$
3. 字线为 10，位线为 8 的 RAM，可以存储多少位的数据，拓展成 2048 × 16bit 需要多少块这样的芯片。拓展成 32 位则容量为多少。
第一问：1024 × 8 = 8192bit；第二问：4 块；第三问：8192 × 4 = 32768bit
4. 状态机 M_1 ，有 7 个状态，状态机 M_2 有 4 个状态，如果把 M_1 的输出作为 M_2 的输入，则组成了一个新的状态机，状态机，则有多少个状态，需要多少个触发器。
第一问：28 个状态；第二问：最少需要 5 个触发器

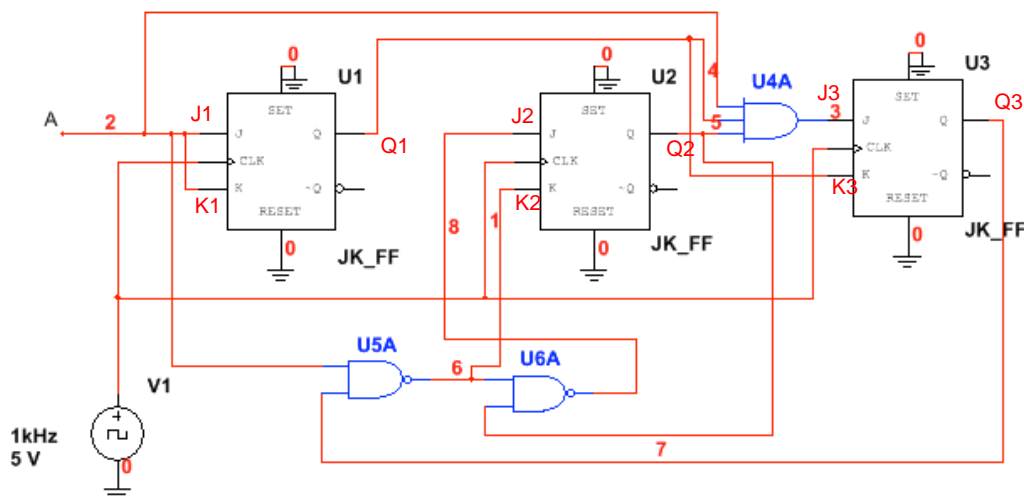
这里的字线指的是地址线吗？

3 函数波形发生器

ABCD 模块，和往年几乎一样，略。

这里是什么？

4 触发器动态特性



我给定的逻辑变量命名如上图：

给触发器的

这道题触发器的时间参数没有 T_{cd}

$$T_{pd} = 12ns, T_{setup} = 5ns, T_{hold} = 3ns$$

门电路的参数：

$$T_{pd} = 3ns, T_{cd} = 2ns$$

1. 求触发器的驱动方程，状态方程，输出方程。要求用最简与或形式。

2. 求电路的最小时钟周期 $T_{clk(min)}$ ，求 A 信号的 T_{setup}, T_{hold} 。

3. 电路是 Mealy 型还是 Moore 型，能否自启动。

第一问：

驱动方程

$$J1=A \quad K1=A$$

$$J2=AQ3+Q2' \quad K2=A'+Q3'$$

$$J3=AQ1Q3 \quad K3=Q1$$

状态方程

$$Q1^*=AQ1'+A'Q1$$

$$Q2^*=AQ3+Q2'$$

$$Q3^*=AQ1Q2Q3'+Q1'Q3$$

输出方程（暂时无法列写）

第二问：

A信号：

$$T_{setup} : 5+3+3=11ns$$

$$T_{hold} : 3ns$$

$$T_{clk(min)} : 12+3+3+5=23ns$$

第三问：

暂时无法判断该电路是什么类型的电路，因为不知道输出变量。Mealy型电路：输入变量直接影响输出变量；Moore型电路：状态机状态控制输出变量。

不是很懂这个电路的功能是什么，所以如何判断能否自启动？

5 设计一个可变进制计数器

设计一个可变进制计数器，当 M 为 1 时为 9 进制，当 M 为 0 时为 11 进制。

要求：这是课本的一道原题（改变）

1. 选用现有的中规模器件 选用器件74LS161

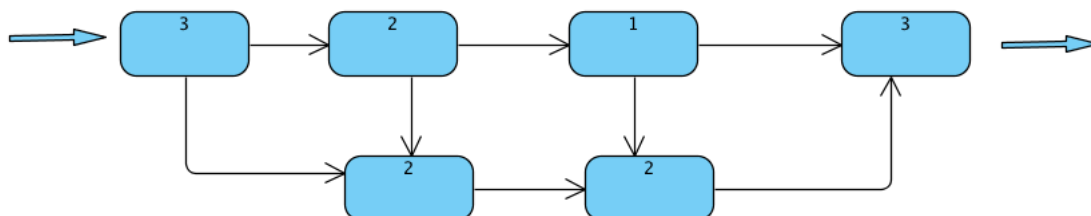
2. 标出进位信号和输入时钟 2、3、4问见“图5”

3. 进位信号宽度至少为 1 个时钟周期 这里直接使用LD端，如果用RD端的话，需要有脉冲展宽电路

4. 计数需要从 0 开始，可以附加门电路，电路尽量简洁。

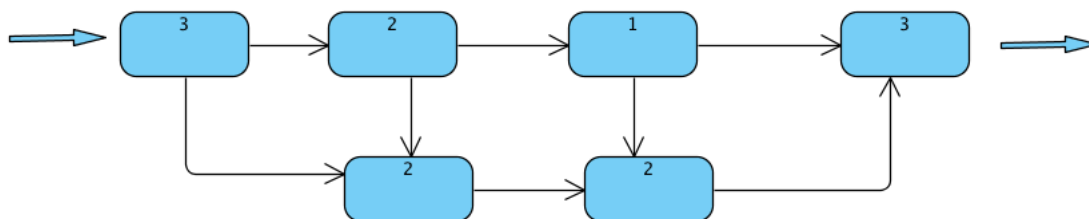
6 流水线设计

如图所示。



图中标出了每个模块的 tpd

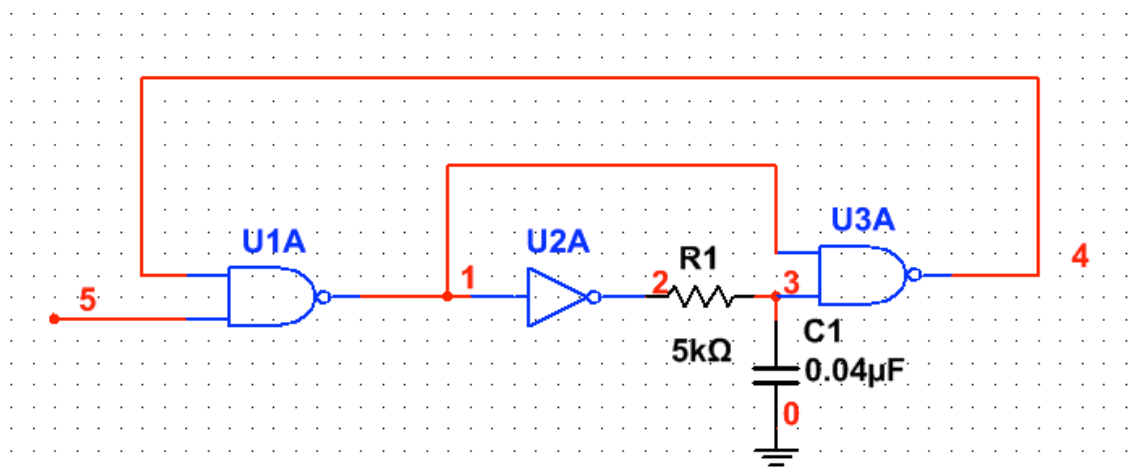
1. 计算 throughput 和 latency。 throughput : $1/12$
latency : 12
2. 添加 pipeline, 最大的 throughput 为多少, 此时的 latency 为多少, 需要多少个触发器
在不改变元件的情况下, throughput最大为 $1/3$, 此时latency最小为15, 此时对应需要最少11个触发器
(具体切法见“图6-1”)
3. 将原来的图复制一遍



重新添加 pipeline, 要求此时的 throughput 至少为 $1/5$, 但是要用最少的触发器, 问最少需要多少个触发器, 计算此时的 latency.

最少需要6个触发器, latency=15, 一共有两种切法:
详见“图6-2”

7 单稳态触发器的计算



假设：Voh=3.4V Vth=1.1V Vol=0

1. 根据这个电路画出几个关键点的电压波形（1，3，4）。
2. 计算一次窄脉冲触发之后的脉冲宽度。 $tw=R1 C \ln (Vol-Voh)/(Vol-Vth) = 2.2569 \times 10^{-4} s$

8 设计大题

设计一个状态机，能够实时地判断当前输入的数是否能被 3 整除。这个状态机有的输入为 0 或 1，有 1 个输出，当能被 3 整除时输出 1，否则输出 0。串行数据高位先入。

说明设计的思路并且画出状态转换图。不要求画出电路。

详见“图8”

9 免责声明

1. 对于上述回忆并不能保证百分之百的正确性，请谅解。
2. 请勿用作商业用途。
3. 请勿传播。