# Mục Lục

<i>1</i> .	Mô phỏng ALU	2
2.	Mô phỏng Register Files	4
<i>3</i> .	Cải tiến và mô phỏng ALU	6
4.	Thiết kế lại và mô phỏng Register Files	9

# BÁO CÁO THỰC HÀNH 02 – IT012.O21

Sinh viên thực hiện: Nguyễn Công Hậu – MSSV: 23520453

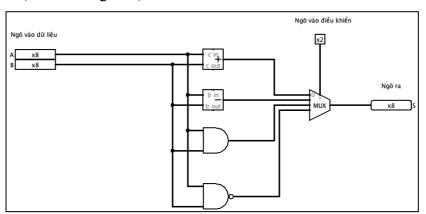
Giảng viên hướng dẫn thực hành: Nguyễn Thành Nhân

### 1. Mô phỏng ALU

- Bảng chân trị ALU:

C	F
00	A+B
01	A-B
10	A AND B
11	NOT (A AND B)

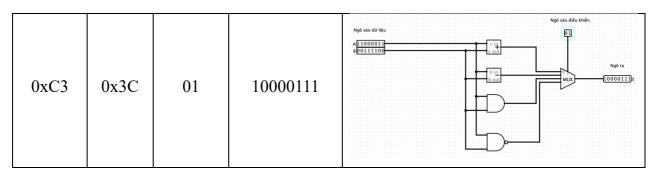
- Sơ đồ mạch (xuất từ Logisim):



- Bảng mô phỏng:

A	В	О	S	Logisim
0x00	0x00	00	00000000	Ngú vào dữ liệu A

0xFF	0xFF	10	11111111	Ngô vào di liệu khiến  Ngô vào di liệu khiến  13  11111111111111111111111111111111
0x0F	0xF0	00	11111111	Ngo vào di tiệu  A D0001111  B 1110000  Ngó vào diệu khiến
0xF0	0x0F	01	11100001	Ngô vào dió liệu  A[1110000] B[000111]  Ngô vào diểu khiến  Ngô vào diểu khiến  Ngô vào diễu khiến  Ngô vào diễu khiến  Ngô vào diễu khiến  Ngô vào diễu khiến
0x5A	0xA5	10	00000000	Ngô vào dữ liệu    Ngô vào dữ liệu   Ngô vào dữ liệu   Ngô vào dữ liệu   Ngô ra   N
0xA5	0x5A	11	11111111	Ngó vào di Riệu  A (10100101)  B (10101010)  Ngó ra  Liguri MXX (11111111)s
0x3C	0xC3	00	11111111	Ngô vào diệu khiến  Ngô vào diệu khiến  8 1000011



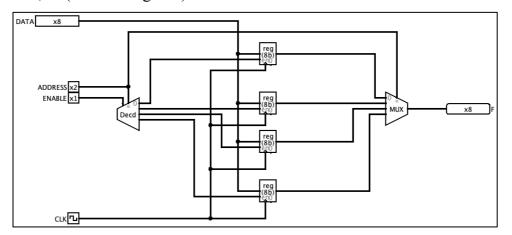
- <u>Nhận xét hoạt động</u>: Lần lượt cho giá trị A, B và giá trị O. Giá trị O sẽ đi vào cổng MUX để lựa chọn giá trị ra từ cổng Adder hoặc Subtractor hoặc AND hoặc NAND để cho giá trị ngõ ra S.

#### 2. Mô phỏng Register Files

- Bảng chân trị:

C	CLK	F*
0	0	F*
0	1	F*
1	0	F*
1	1	DATA

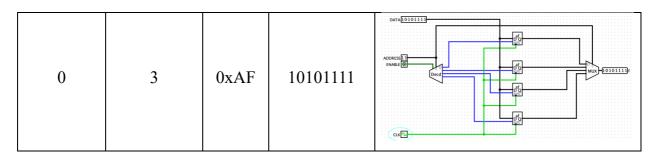
- Sơ đồ mạch (xuất từ Logisim):



- Bảng mô phỏng:

ENABLE	ADDRESS	DATA	RESULT	LOGISIM
1	0	0x5A	01011010	ADDRESS TO MILK BIOTION OF STATE OF STA

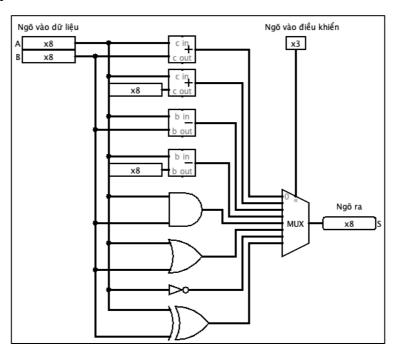
1	1	0xA5	10100101	ONTA[010010]  ADDRESS D  ENABLE 0  OCT   OCT   OCT    CLE T
1	2	0x3C	00111100	DATA BOILLIOU  ADDRESS TO THANK BOILLIOU  ENABLE BOILLIOU  CLATE
1	3	0xC3	11000011	ADDRESS DE LA CONTROL DE LA CO
0	0	0xCA	11001010	DATA TOO TO TO
0	1	0xAC	10101100	DATA[G10110]  ADDRESS[D]  EMAIL (8)  (COLUMN ACCOUNTS)  (CALUMN ACCOUN
0	2	0xFA	11111010	ADDRESS TO THE MIX HITTORY ADDRESS TO THE MIX HI



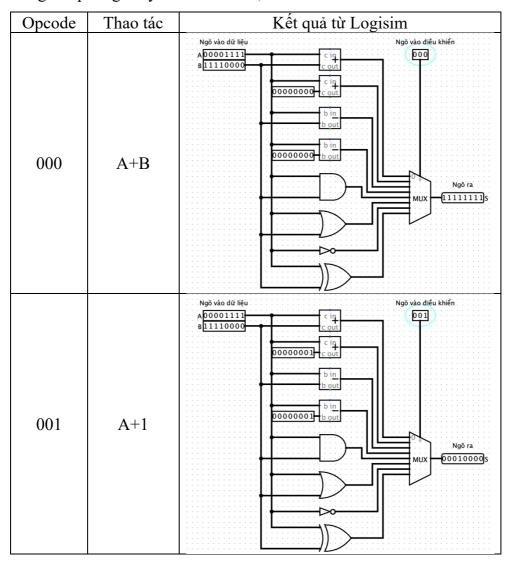
- Nhận xét hoạt động: Giá trị của Enable bằng 1, cổng Dec sẽ được kích hoạt để chọn thanh ghi và ghi dữ liệu, các thanh ghi còn lại vẫn lưu trữ dữ liệu. Nhưng với giá trị Enable bằng 0, cổng Dec không hoạt động để chọn thanh ghi từ tín hiệu Address nên các thanh ghi được lưu trữ giá trị đồng bộ với nhau.

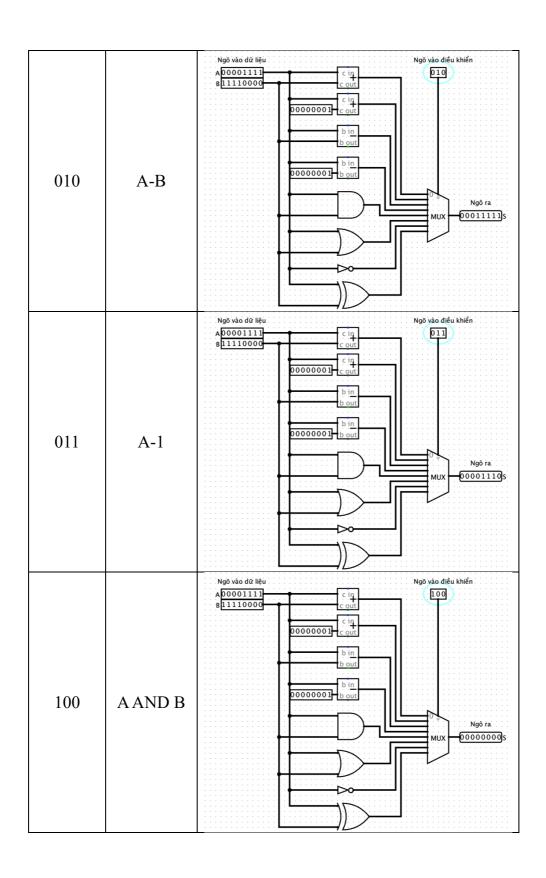
### 3. Cải tiến và mô phỏng ALU

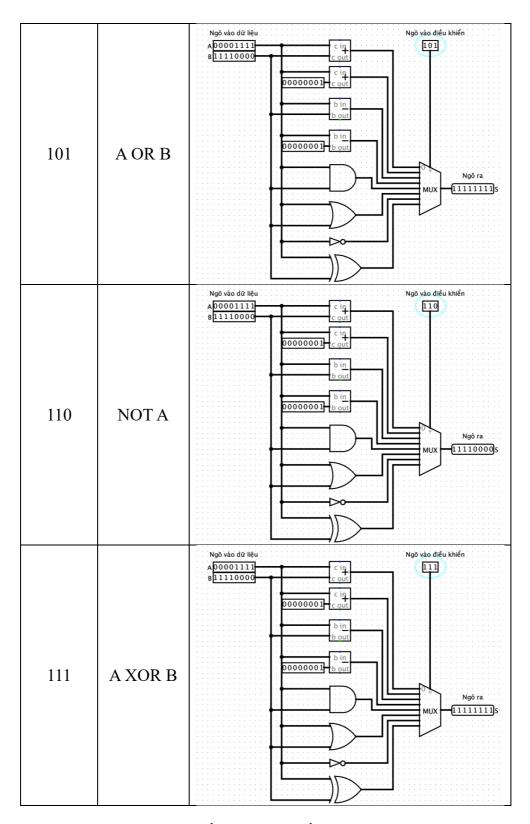
- Sơ đồ mạch



- Bảng mô phỏng: Lấy A = 00001111, B = 11110000



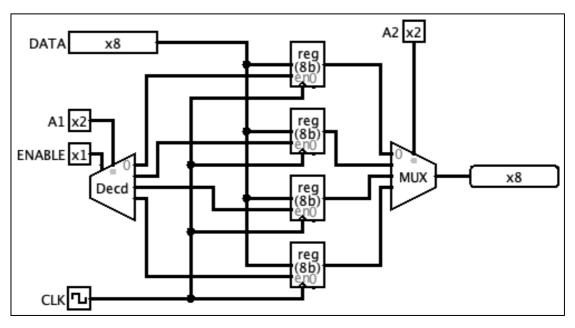




- Nhận xét hoạt động: Cơ chế hoạt động giống như ALU nhưng được thêm các phép tính và cổng logic

## 4. Thiết kế lại và mô phỏng Register Files

- Sơ đồ mạch:



## - Bảng mô phỏng:

ENABLE	READ ADDRESS	WRITE ADDRESS	DATA	LOGISIM
1	00	00	0x5A	DATA 01011010  A2 00  ENABLE 00  ENABLE 00  CLK 11
1	00	01	0x5A	DATA 01011010  A1 00  ENABLE 00  CLK 11
1	01	10	0x3C	DATA [0111100]  A2 [0]  A2 [0]  MUX 00000000  CLK [1]

1	11	10	0x3C	DATA 10111100 A2 10 A2 10 BC A
0	11	11	0xCA	DATA 11001010  A2 11  ENABLE
0	11	01	0xAC	DATA 10101100  A2 D1  A
0	10	11	0xFA	DATA 1111010  A2 11  ENABLE Decd  CLK 1
0	01	11	0xAF	DATA 101011111  A101  A101  A101  A211  A2

#### - Nhận xét hoạt động:

- + Khi Enable bằng 1: cổng DEC sẽ làm việc và chọn thanh ghi theo địa chỉ từ A1 để lưu Data. Cổng MUX sẽ chọn thanh ghi theo địa chỉ từ A2 để xuất dữ liệu.
- + Khi Enable bằng 2: cổng DEC sẽ không làm việc nhưng cổng MUX chọn thanh ghi từ A2. Nhưng do cổng DEC không làm việc nên, các thanh ghi đều ghi giá trị Data như nhau. Nên khi dù chọn thanh ghi nào thì tín hiệu ra luôn giống với DATA.

Do đó, Address ở cổng DEC và cổng MUX có thể tuỳ chỉnh để chọn các thanh ghi ghi và đọc dữ liệu riêng biệt với nhau