



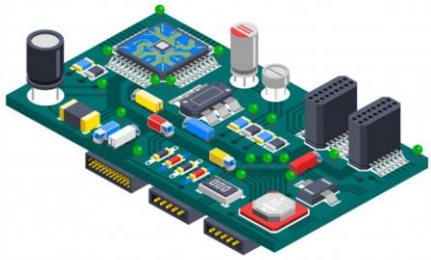
## Phần 3: Hệ logic tổ hợp

- 5. Phân tích hệ tổ hợp
- 6. Vi mạch tổ hợp



## 5. Phân tích hệ tổ hợp

- 5.1 Mạch logic tổ hợp cơ bản
- 5.2 Thực hiện mạch logic tổ hợp
- 5.3 Cổng NAND và NOR



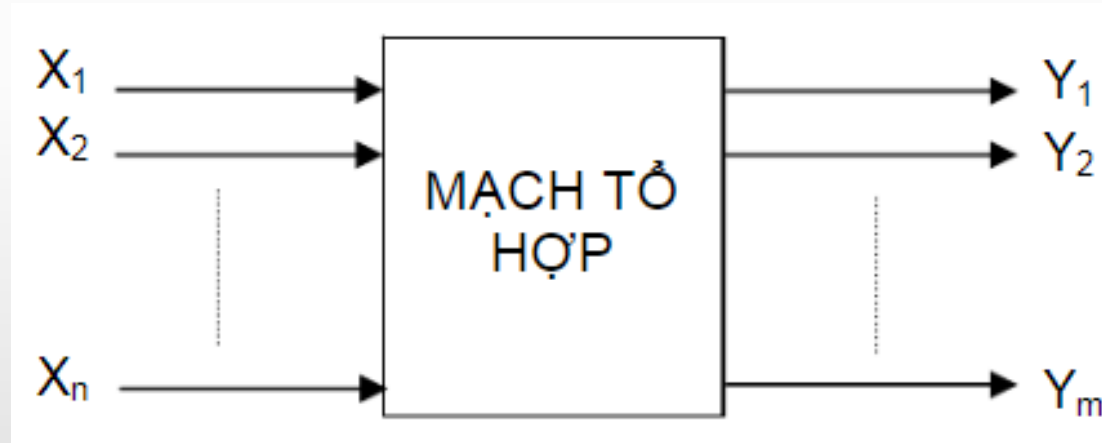
## 5.1 Mạch logic tổ hợp cơ bản

- **Đặc điểm cơ bản của mạch tổ hợp**
  - Giá trị của tín hiệu đầu ra chỉ phụ thuộc vào tổ hợp các giá trị tín hiệu đầu vào ở thời điểm đang xét
  - Cấu trúc gồm các phần tử logic
- **Phương pháp biểu diễn chức năng logic**
  - Các phương pháp thường dùng là hàm logic, bảng trạng thái, bìa Karnaugh, đôi khi là đồ thị thời gian dạng xung



## 5.1 Mạch logic tổ hợp cơ bản

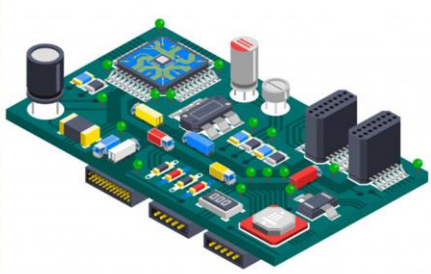
- Sơ đồ khối tổng quát của mạch logic tổ hợp
  - Có thể có  $n$  lối vào mà  $m$  lối ra
  - Mỗi lối ra là 1 hàm của các biến đầu vào





## 5.1 Mạch logic tổ hợp cơ bản

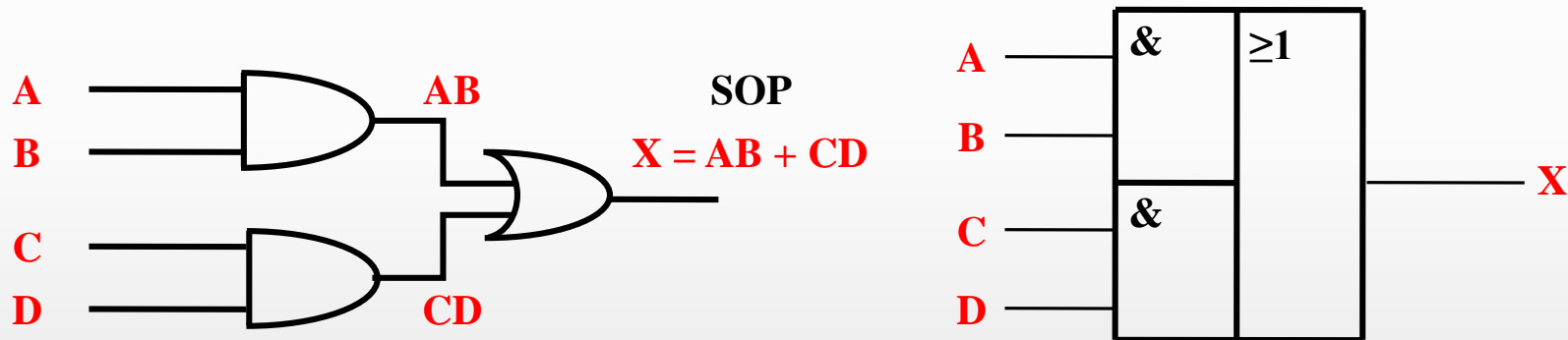
- Các bước thiết kế mạch logic tổ hợp
  - B1: Đặt các biến ngõ vào và ngõ ra
  - B2: Lập bảng sự thật
  - B3: Viết biểu thức hàm logic liên hệ ngõ vào và ngõ ra
  - B4: Rút gọn hàm logic theo Boole hoặc bìa Karnaugh
  - B5: Vẽ mạch



## 5.1 Mạch logic tổ hợp cơ bản

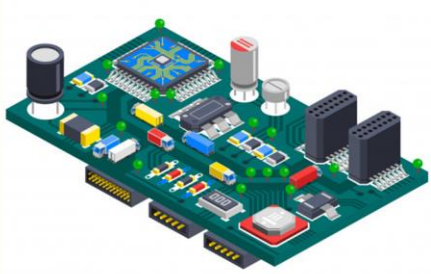
- Mạch logic AND-OR

Mạch logic AND-OR tạo ra biểu thức tổng các tích SOP.



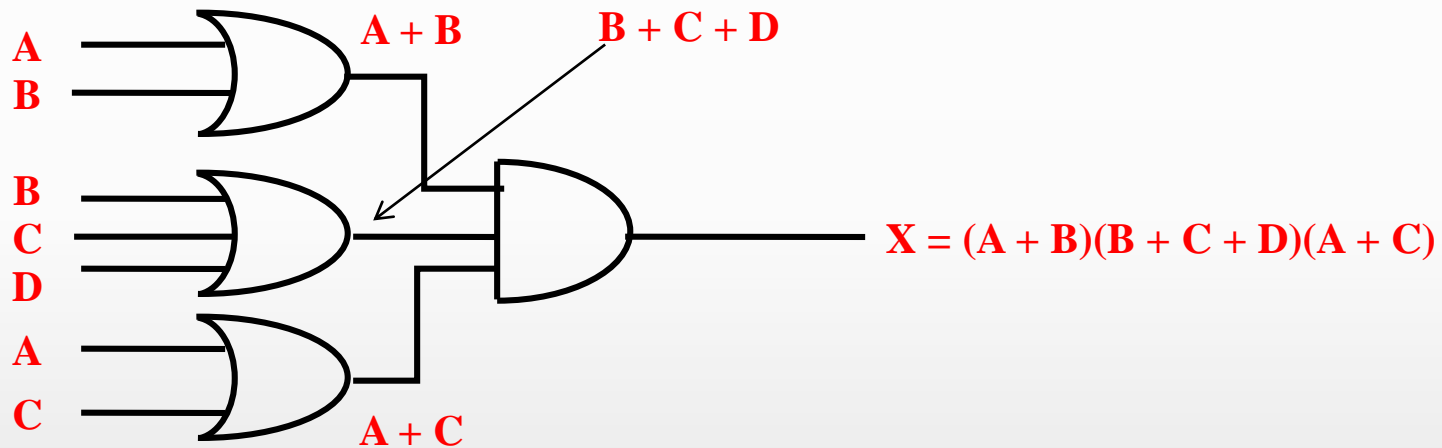
Trong trường hợp tổng quát, mạch AND-OR có thể có số cổng AND bất kỳ, mỗi cổng có số ngõ vào bất kỳ.

Ngõ vào dạng bù là hợp lệ.



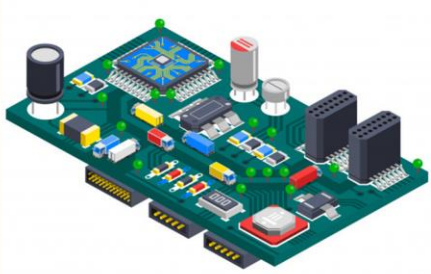
## 5.1 Mạch logic tổ hợp cơ bản

- Mạch logic OR-AND



Trong trường hợp tổng quát, mạch OR-AND có thể có số cổng OR bất kỳ, mỗi cổng có số ngõ vào bất kỳ.

Ngõ vào dạng bù là hợp lệ.



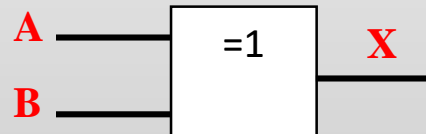
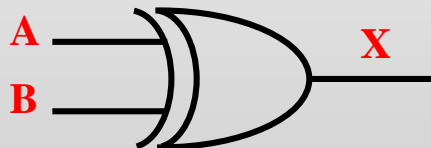
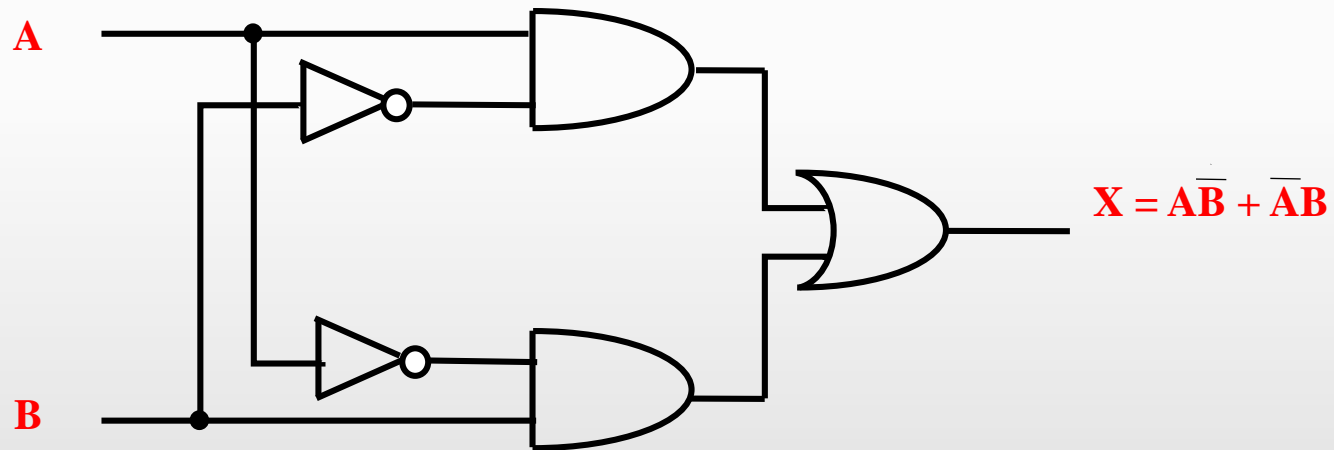
## 5.1 Mạch logic tổ hợp cơ bản

- Mạch logic XOR

$$X = A \oplus B$$

A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

Sơ đồ logic





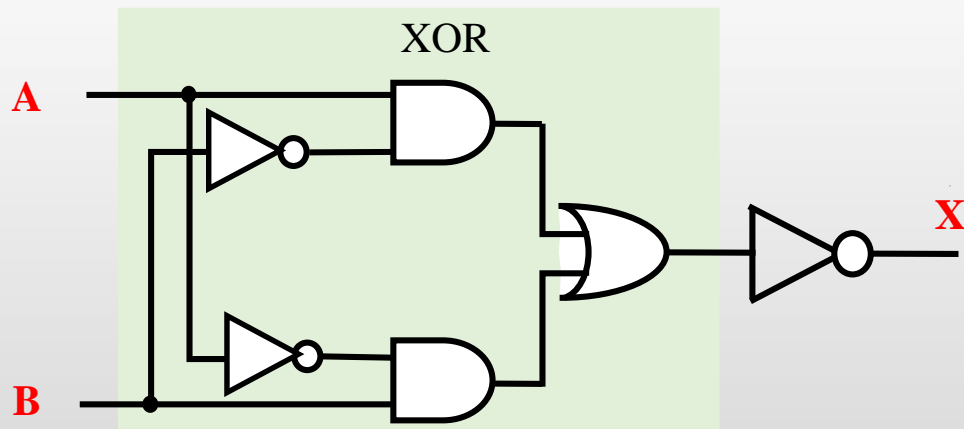


## 5.1 Mạch logic tổ hợp cơ bản

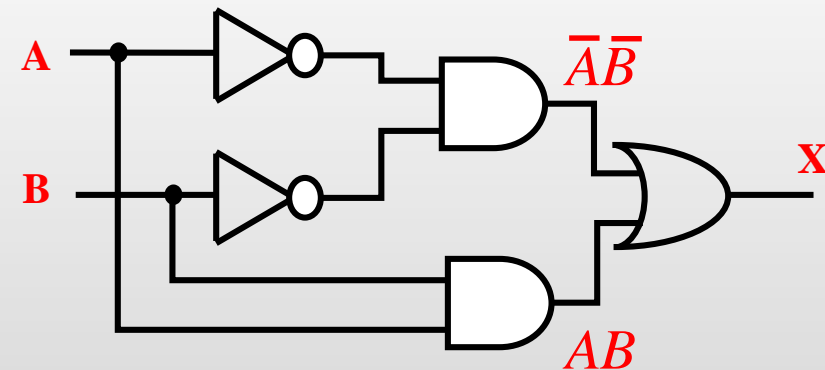
- Mạch logic XNOR

$$X = \overline{A \oplus B}$$

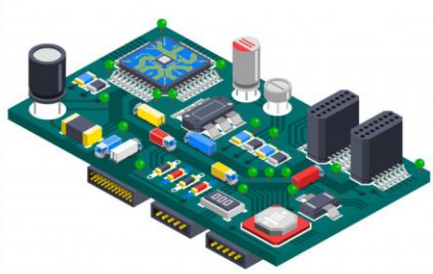
A	B	X
0	0	1
0	1	0
1	0	0
1	1	1



(a)  $X = \overline{A\overline{B} + \overline{A}B}$



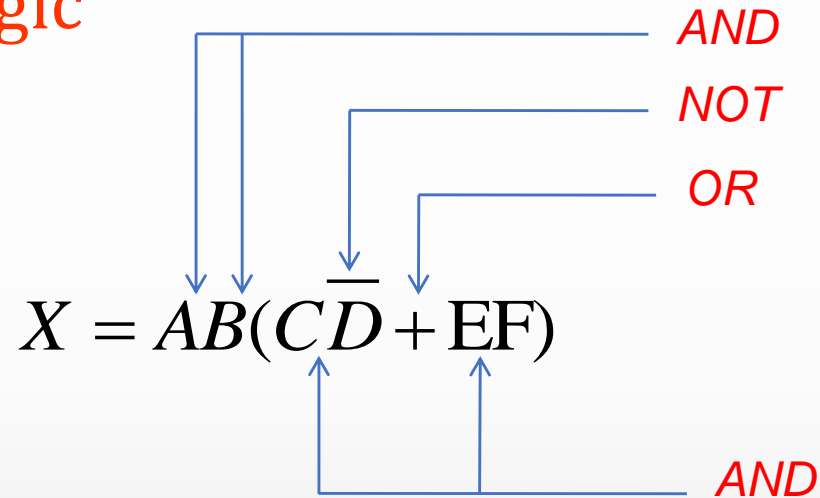
(b)  $X = \overline{A}\overline{B} + AB$



## 5.2 Thực hiện mạch logic tổ hợp

- Biểu thức logic  $\rightarrow$  mạch logic

$$X = AB(C\bar{D} + EF)$$



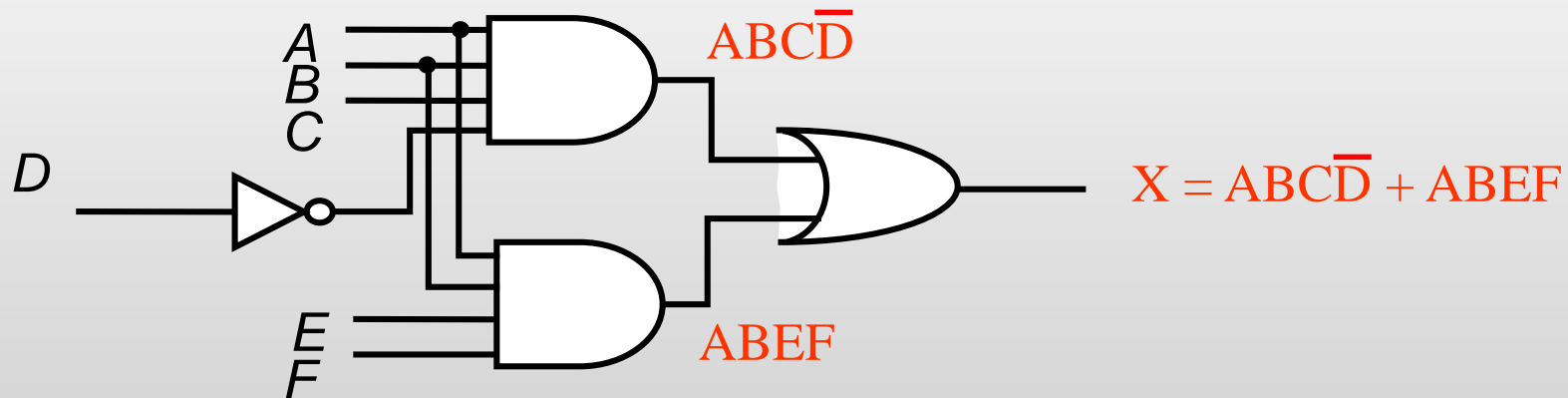
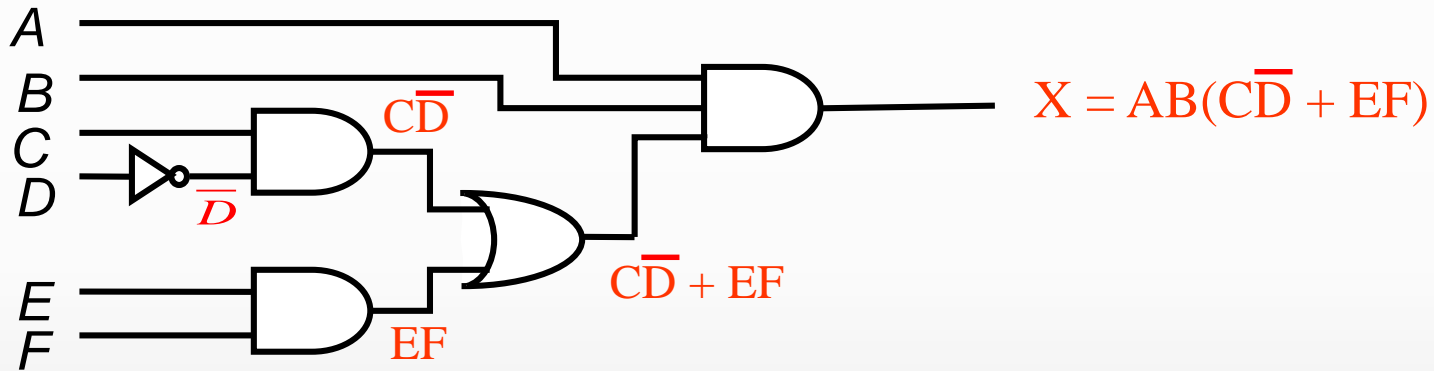
1. Một cổng đảo (inverter, NOT) để thực hiện  $\bar{D}$ .
2. Hai cổng AND 2-ngõ vào để thực hiện  $C.\bar{D}$  và  $E.F$ .
3. Một cổng OR 2-ngõ vào để thực hiện  $C.\bar{D} + E.F$
4. Một cổng AND 3-ngõ vào để thực hiện  $X$ .

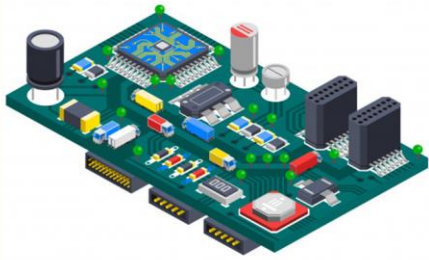


## 5.2 Thực hiện mạch logic tổ hợp

Thí dụ (tiếp)

$$AB(C\bar{D} + EF) = ABC\bar{D} + ABEF$$



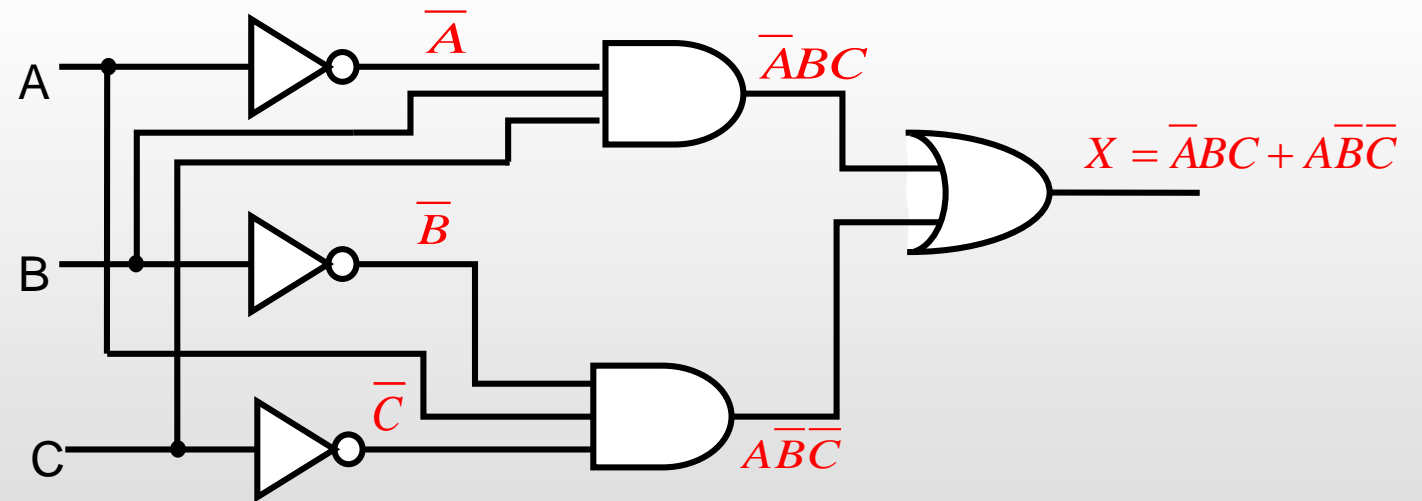


## 5.2 Thực hiện mạch logic tổ hợp

- Bảng sự thật  $\rightarrow$  mạch logic

CÁC NGÕ VÀO			NGÕ RA	THÀNH PHẦN TÍCH
A	B	C	X	
0	0	0	0	
0	0	1	0	
0	1	0	0	
0	1	1	1	$\bar{A}BC$
1	0	0	1	$A\bar{B}\bar{C}$
1	0	1	0	
1	1	0	0	
1	1	1	0	

$$X = \bar{A}BC + A\bar{B}\bar{C}$$



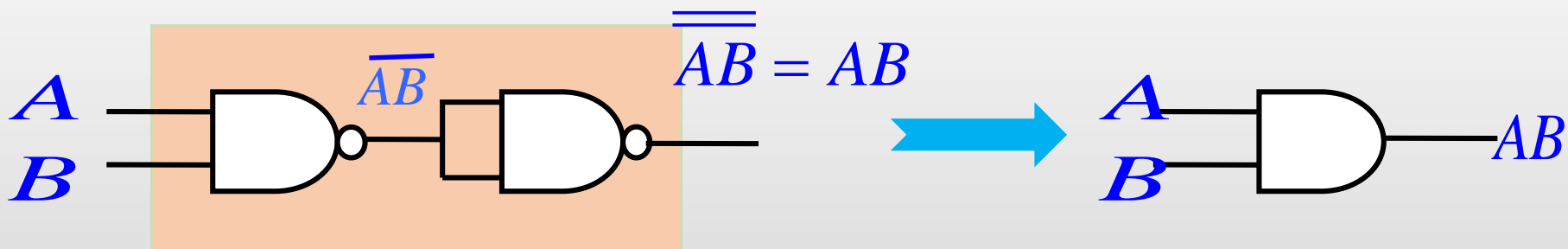


## 5.3 Cổng NAND và NOR

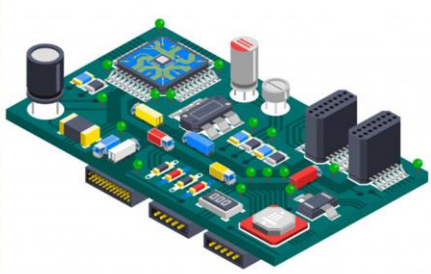
### Cổng NAND



(a) Cổng NAND sử dụng như cổng đảo (not)

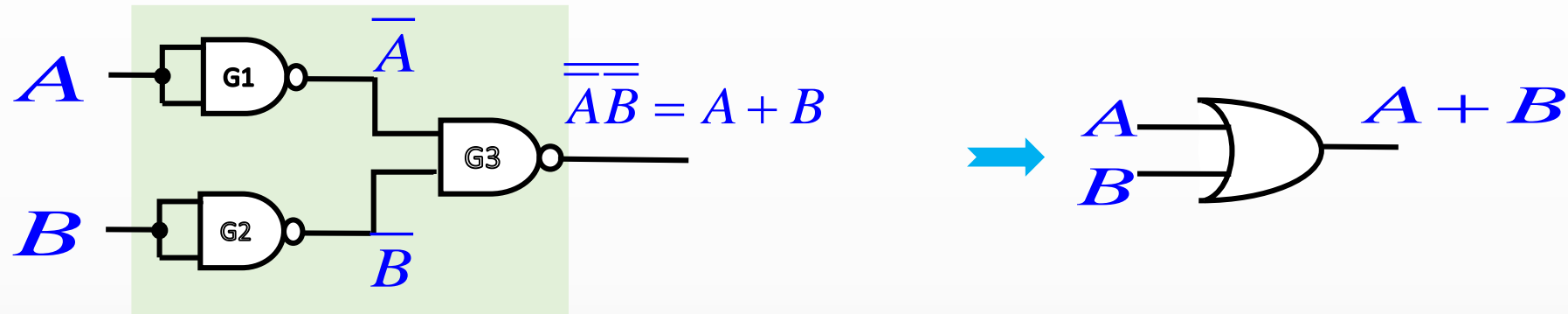


(b) Hai cổng NAND sử dụng như cổng AND

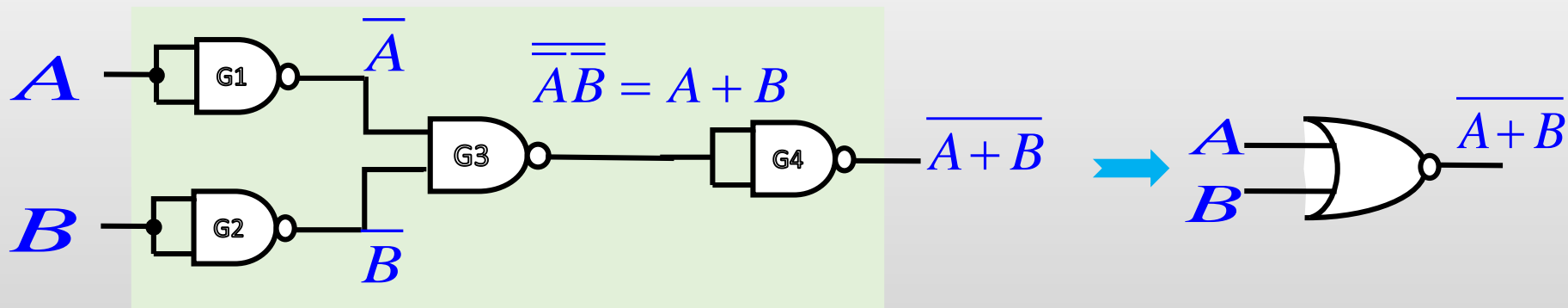


## 5.3 Cổng NAND và NOR

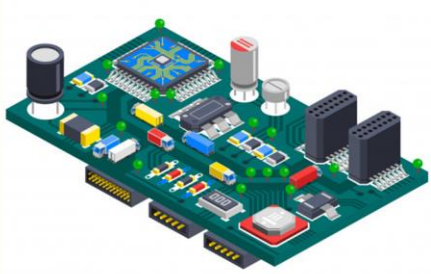
### Cổng NAND



(a) Ba cổng NAND sử dụng như cổng OR

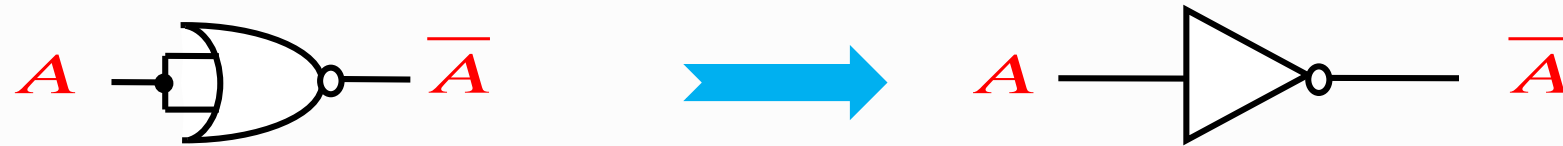


(b) Bốn cổng NAND sử dụng như cổng NOR



## 5.3 Cổng NAND và NOR

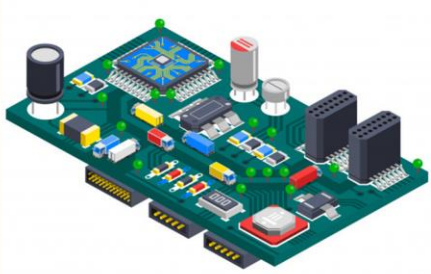
### Cổng NOR



(a) Cổng NOR sử dụng như cổng đảo (not)

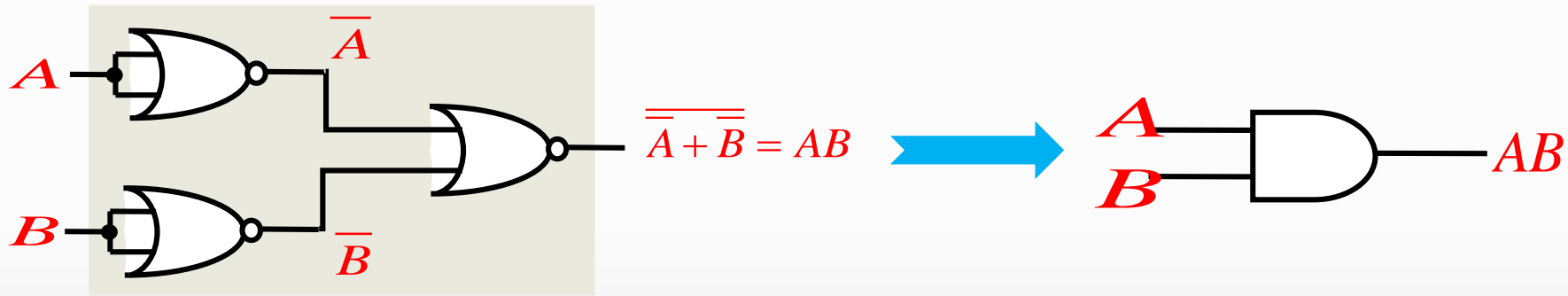


(b) Hai cổng NOR sử dụng như cổng OR

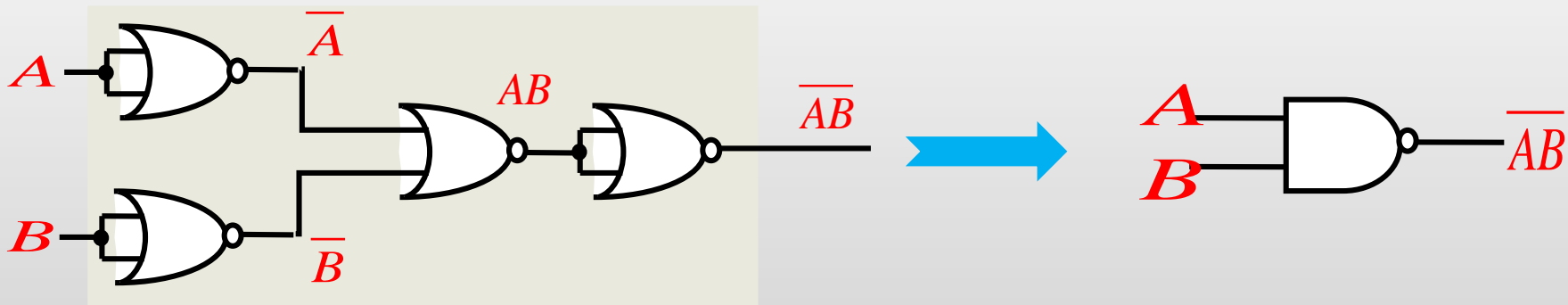


## 5.3 Cổng NAND và NOR

### Cổng NOR



(a) Ba cổng NOR sử dụng như cổng AND



(b) Bốn cổng NOR sử dụng như cổng NAND