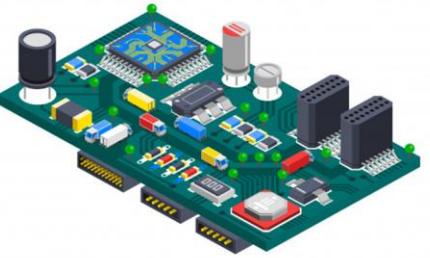


Phần 2: Đại số logic – Cổng logic – Hàm logic

- 3. Cổng logic cơ bản
- 4. Đại số logic – Hàm logic



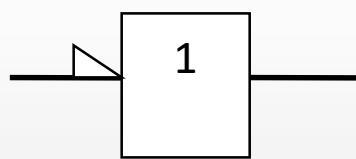
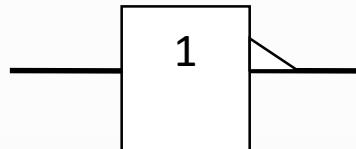
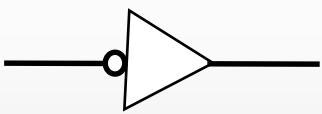
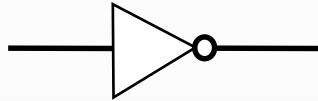
3. Cổng logic

- 3.1 Cổng đảo (NOT)
- 3.2 Cổng AND
- 3.3 Cổng OR
- 3.4 Cổng NAND
- 3.5 Cổng NOR
- 3.6 Cổng XOR và XNOR
- 3.7 Cổng đếm, cổng 3-trạng thái
- 3.8 Mạch logic lập trình được
- 3.9 Mạch logic chức năng cố định
- 3.10 Biểu diễn logic



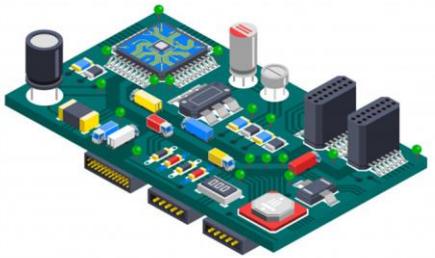
3.1 Cổng đảo (NOT)

- Ký hiệu



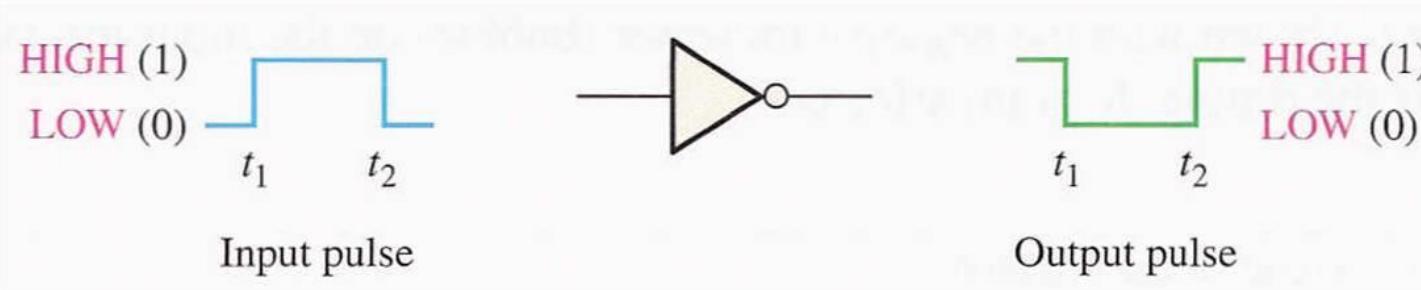
- Bảng sự thật (hay bảng giá trị) (truth table)

NGÕ VÀO	NGÕ RA
LOW(0)	HIGH(1)
HIGH(1)	LOW(0)



3.1 Cổng đảo

- Hoạt động



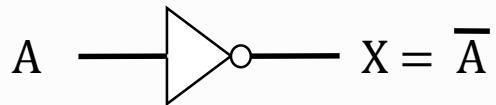
- Giản đồ thời gian (timing diagram)





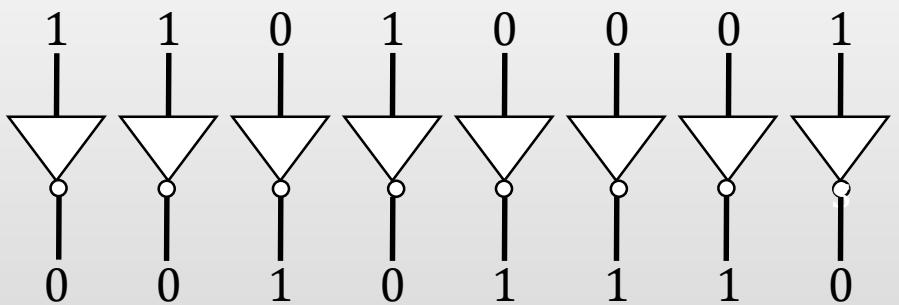
3.1 Cổng đảo

- Biểu thức logic



- Ứng dụng điển hình

Số nhị phân

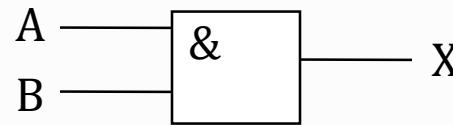
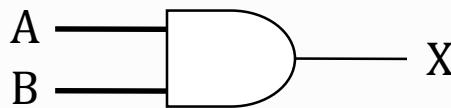


Bù-1

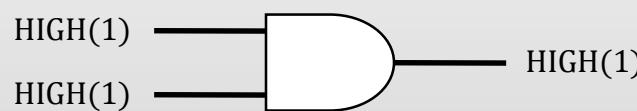
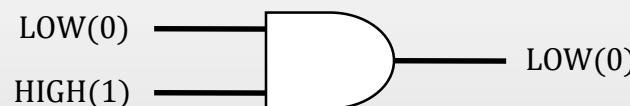
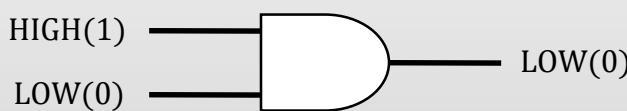


3.2 Cổng AND

- Ký hiệu (của AND 2-ngõ vào)



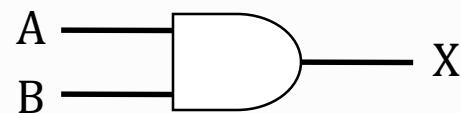
- Hoạt động (của AND 2-ngõ vào)





3.2 Cổng AND

- Bảng sự thật (của AND 2-ngõ vào)



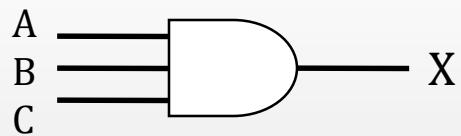
CÁC NGÕ VÀO		NGÕ RA
A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

1 = HIGH, 0 = LOW

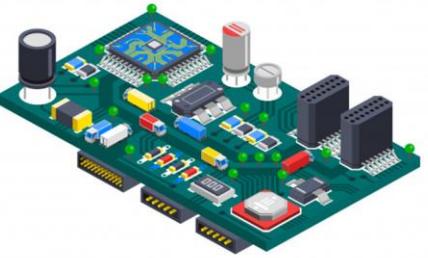


3.2 Cổng AND

- Bảng sự thật (của AND 3-ngõ vào)



CÁC NGÕ VÀO			NGÕ RA
A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1



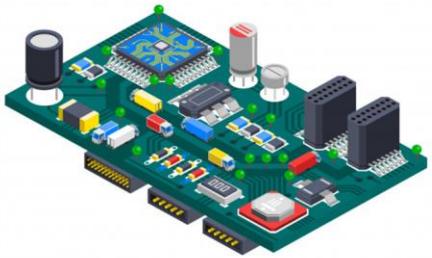
3.2 Cổng AND

- **Cổng AND n-ngõ vào**

Với cổng AND n-ngõ vào:

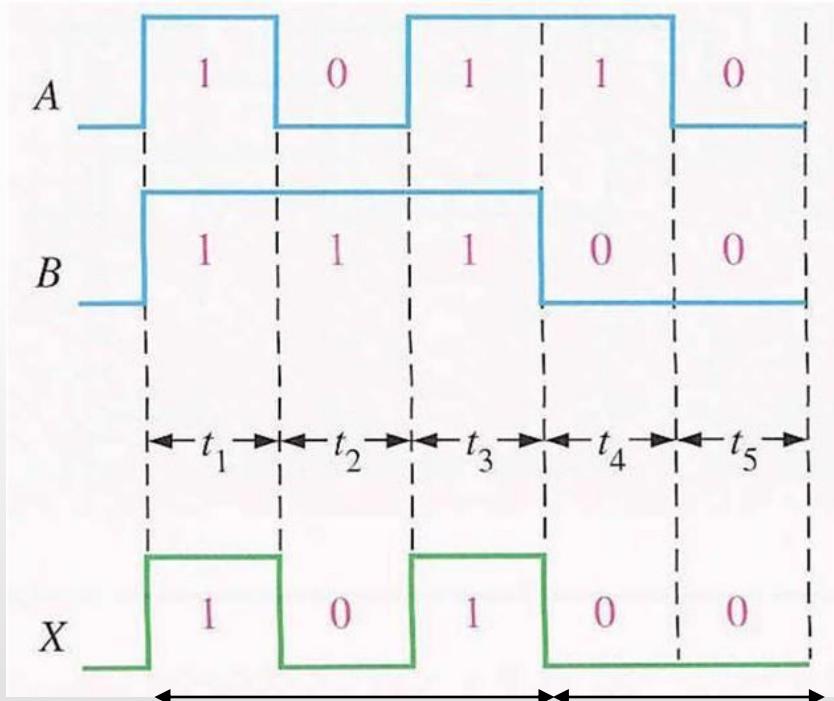
- Muốn ngõ ra ở logic 0, chỉ cần tồn tại một ngõ vào ở logic 0.
- Muốn ngõ ra ở logic 1, tất cả ngõ vào phải ở logic 1.

$$X = \begin{cases} 0 & \text{khi bất kỳ ngõ vào bằng 0.} \\ 1 & \text{khi tất cả ngõ vào bằng 1.} \end{cases}$$



3.2 Cổng AND

- Giản đồ thời gian



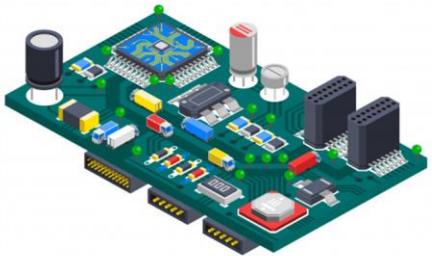
$B = 1, X = A$,
cổng mở cho
tín hiệu A qua.

$B = 0, X = 0$,
cổng đóng
không cho A
qua.

CÁC NGÕ VÀO		NGÕ RA
A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

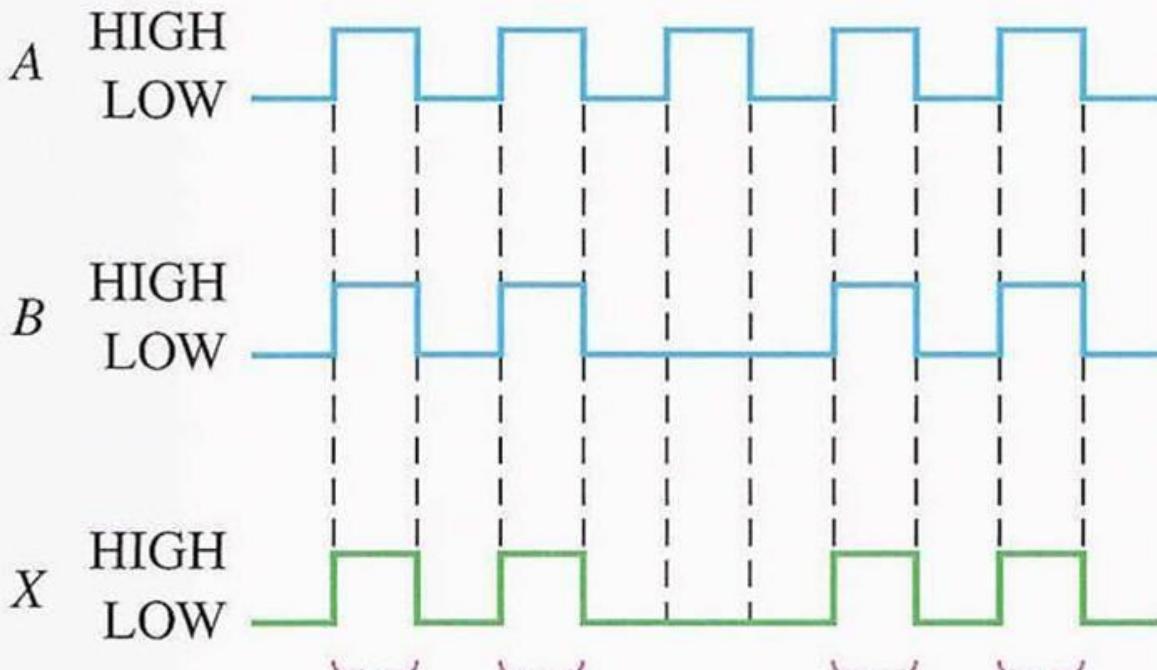
1 = HIGH, 0 = LOW

Thí dụ 1

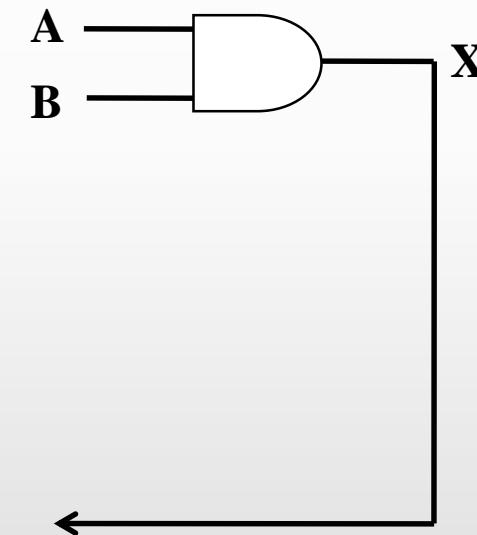


3.2 Cổng AND

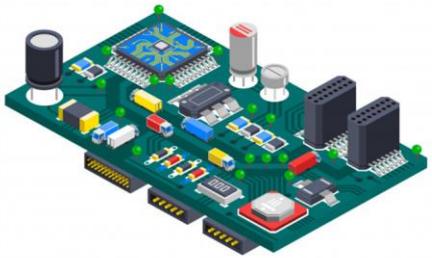
- Giản đồ thời gian



A và B đều ở mức cao HIGH trong 4 khoảng thời gian này. Do vậy, X ở mức cao HIGH

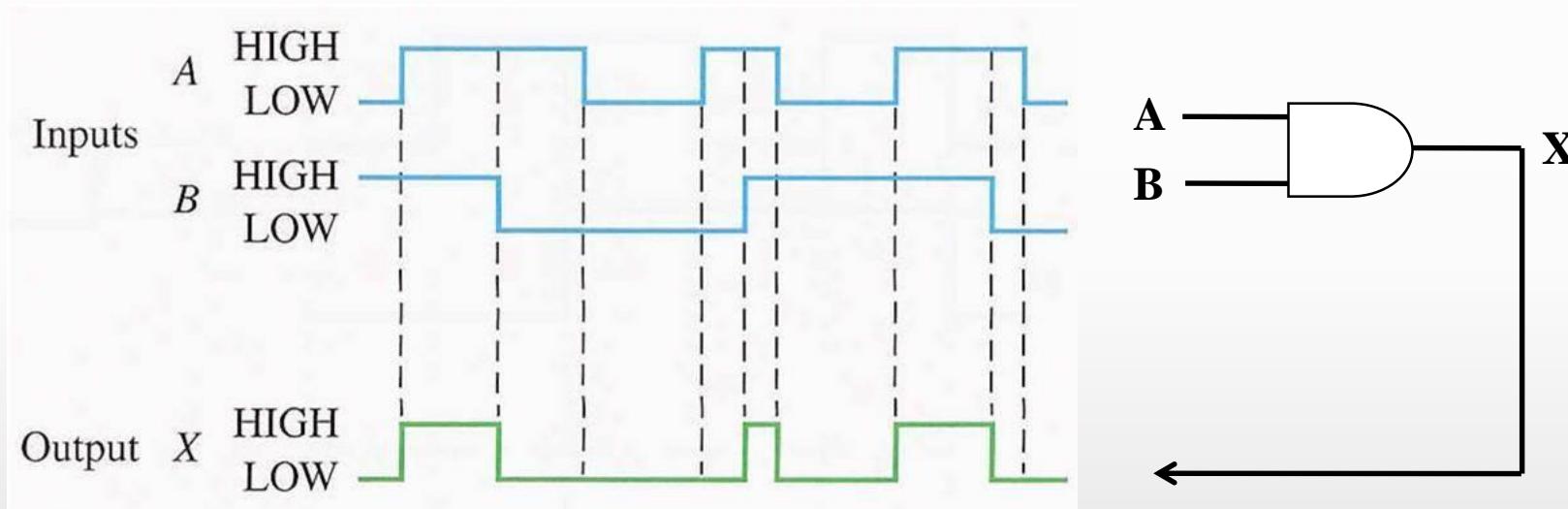


Thí dụ 2

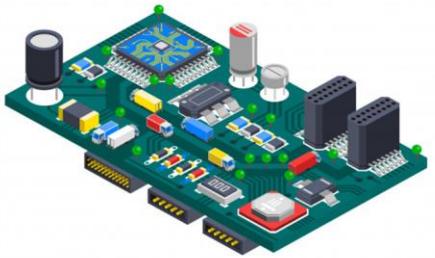


3.2 Cổng AND

- Giản đồ thời gian

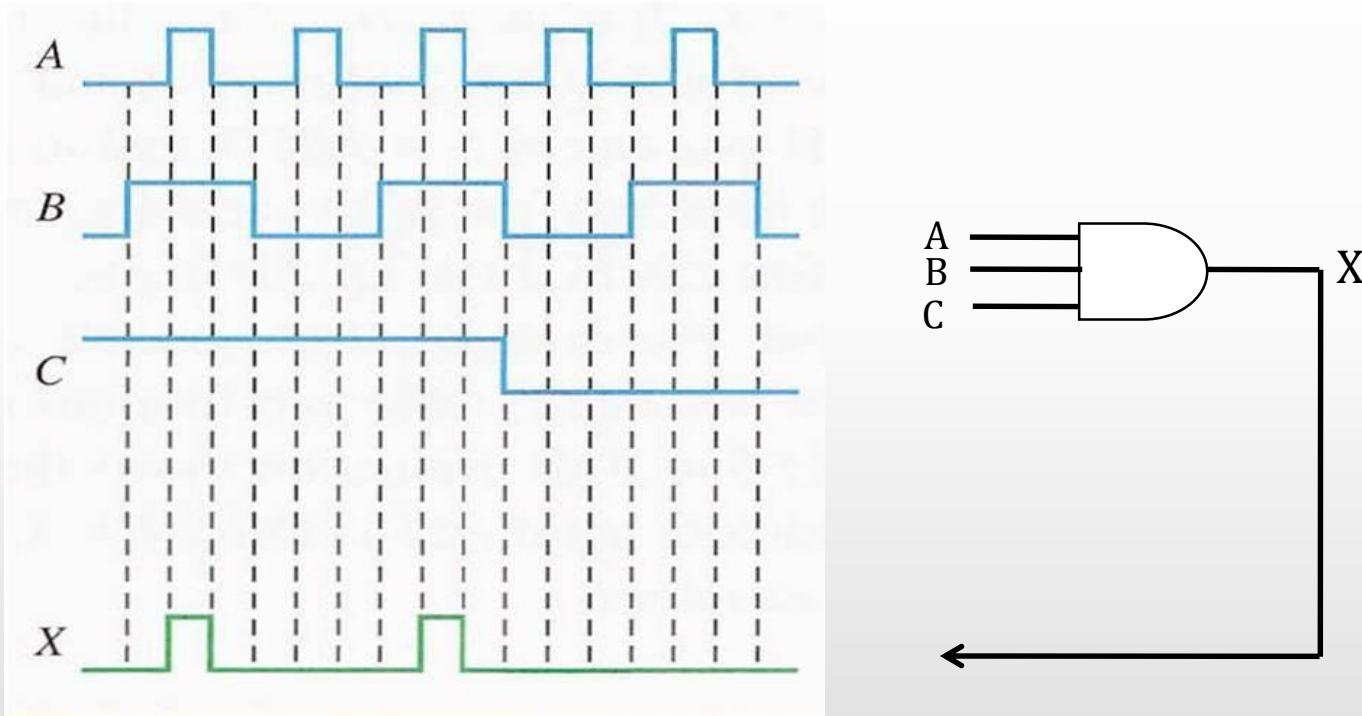


Thí dụ 3



3.2 Cổng AND

- Giản đồ thời gian

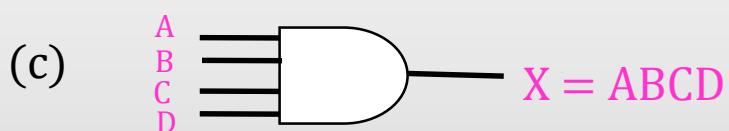
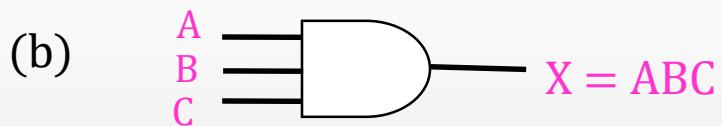
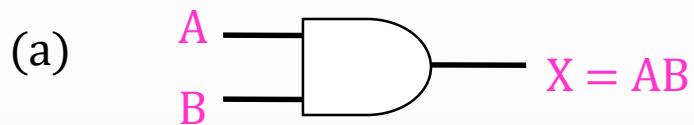


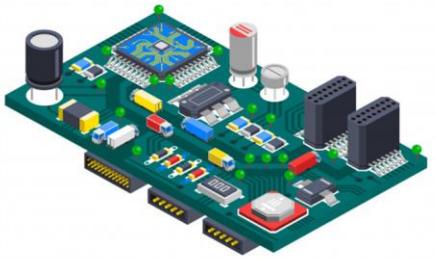
Thí dụ 4



3.2 Cổng AND

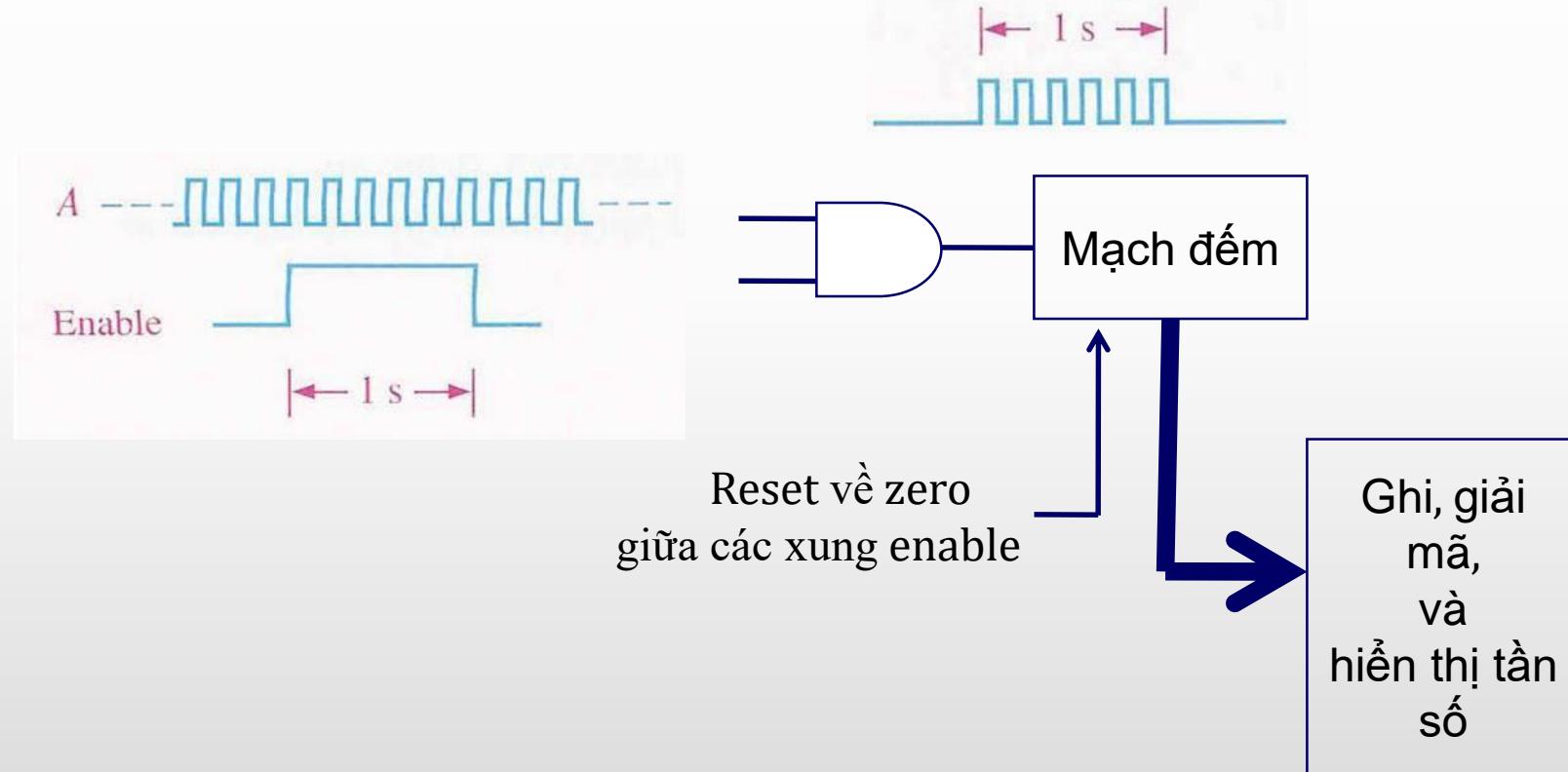
- Biểu thức logic





3.2 Cổng AND

- Ứng dụng điển hình



Cho phép hoặc cấm xung trong máy đếm tần số

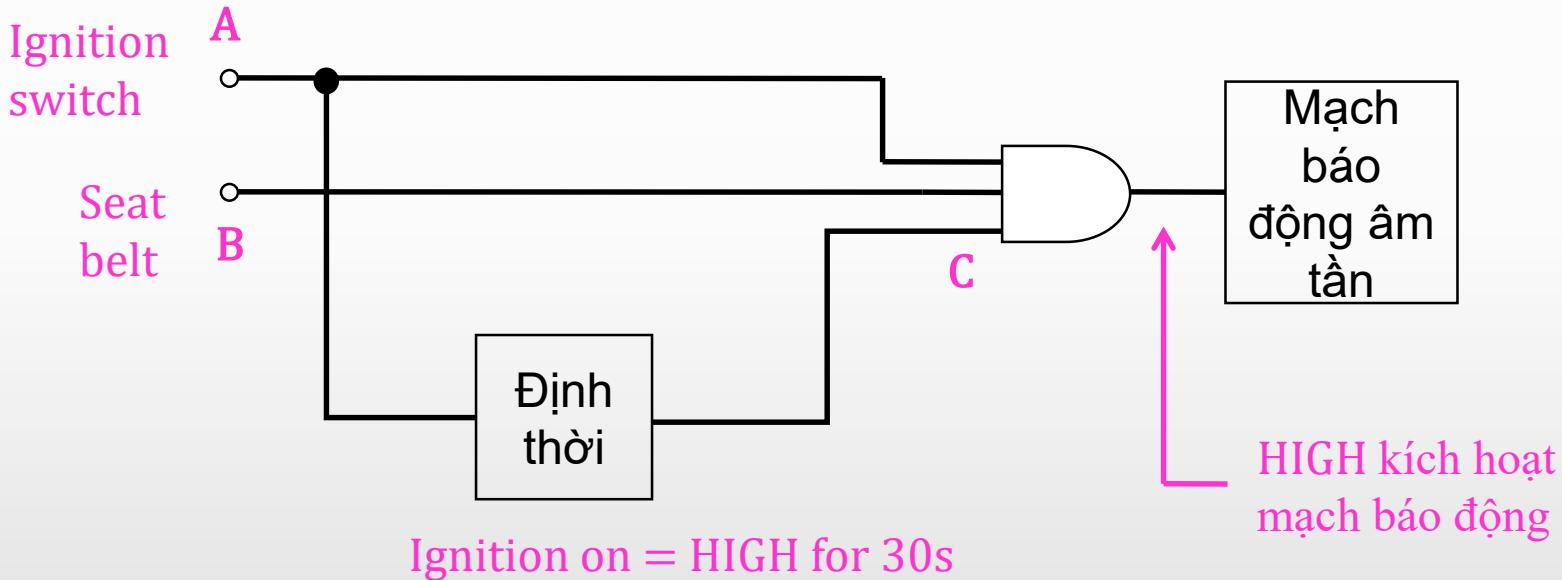


3.2 Cổng AND

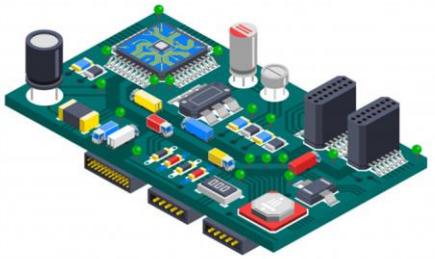
- Ứng dụng điển hình

HIGH = On
LOW = Off

HIGH = Unbuckled
LOW = Buckled

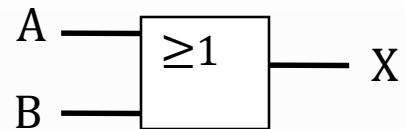
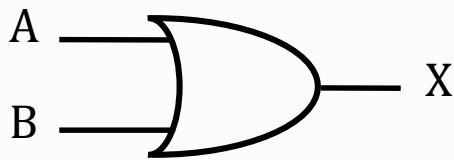


Mạch báo động đơn giản

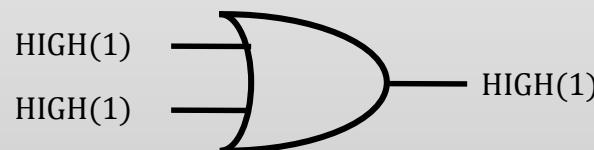
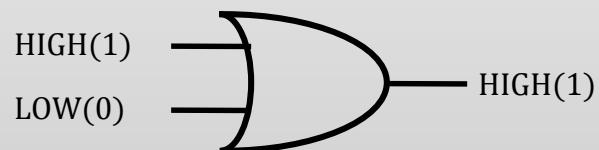
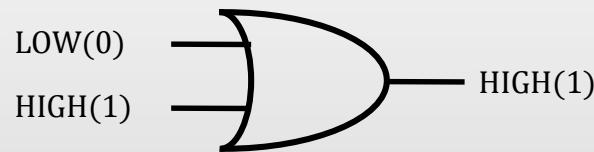
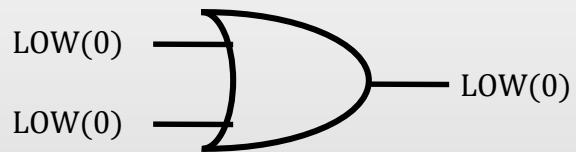


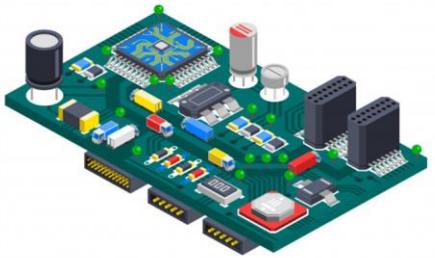
3.3 Cổng OR

- Ký hiệu (của OR 2-ngõ vào)



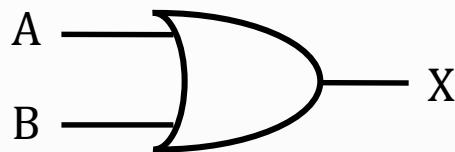
- Hoạt động (của OR 2/ngõ vào)





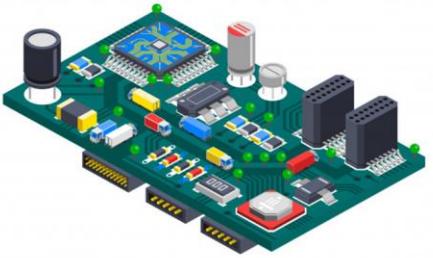
3.3 Cổng OR

- Bảng sự thật (của OR 2-ngõ vào)



CÁC NGÕ VÀO		NGÕ RA
A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

1 = HIGH, 0 = LOW



3.3 Cổng OR

- **Cổng OR n-ngõ vào**

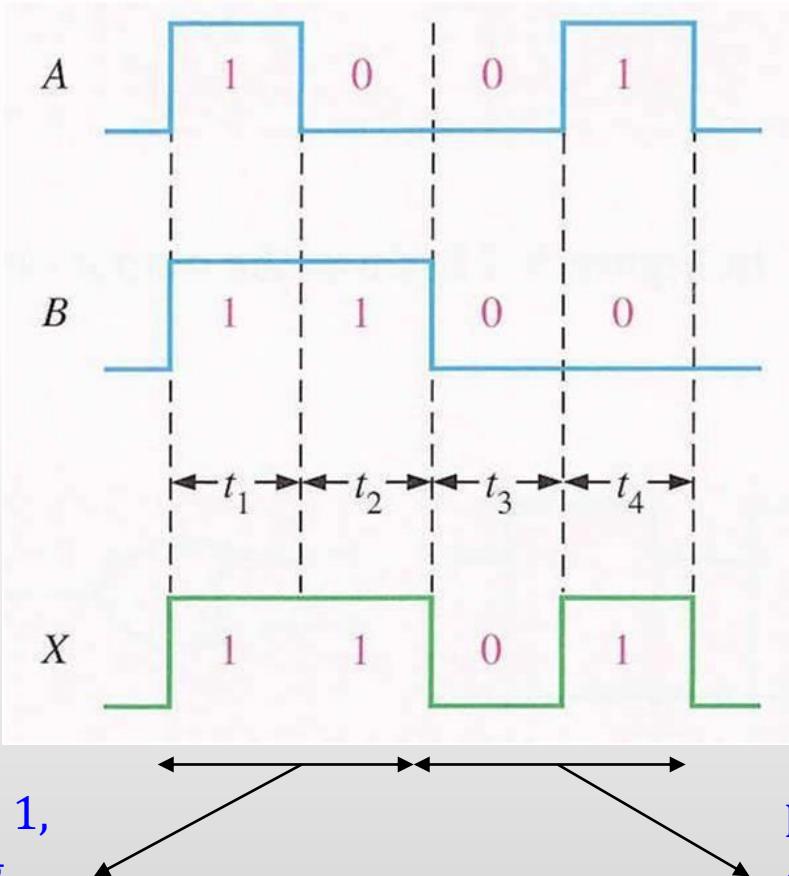
Với cổng OR n-ngõ vào:

- Muốn ngõ ra ở logic 1, chỉ cần tồn tại một ngõ vào ở logic 1.
- Muốn ngõ ra ở logic 0, tất cả ngõ vào phải ở logic 0.

$$X = \begin{cases} 1 & \text{khi 1 ngõ vào bằng 1.} \\ 0 & \text{khi tất cả ngõ vào bằng 0.} \end{cases}$$



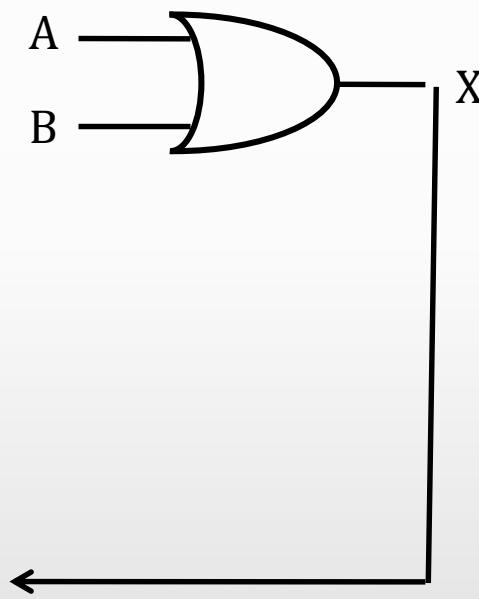
3.3 Cổng OR



$B = 1, X = 1$,
cổng đóng
không cho A
qua.

$B = 0, X = A$,
cổng mở cho
tín hiệu A qua.

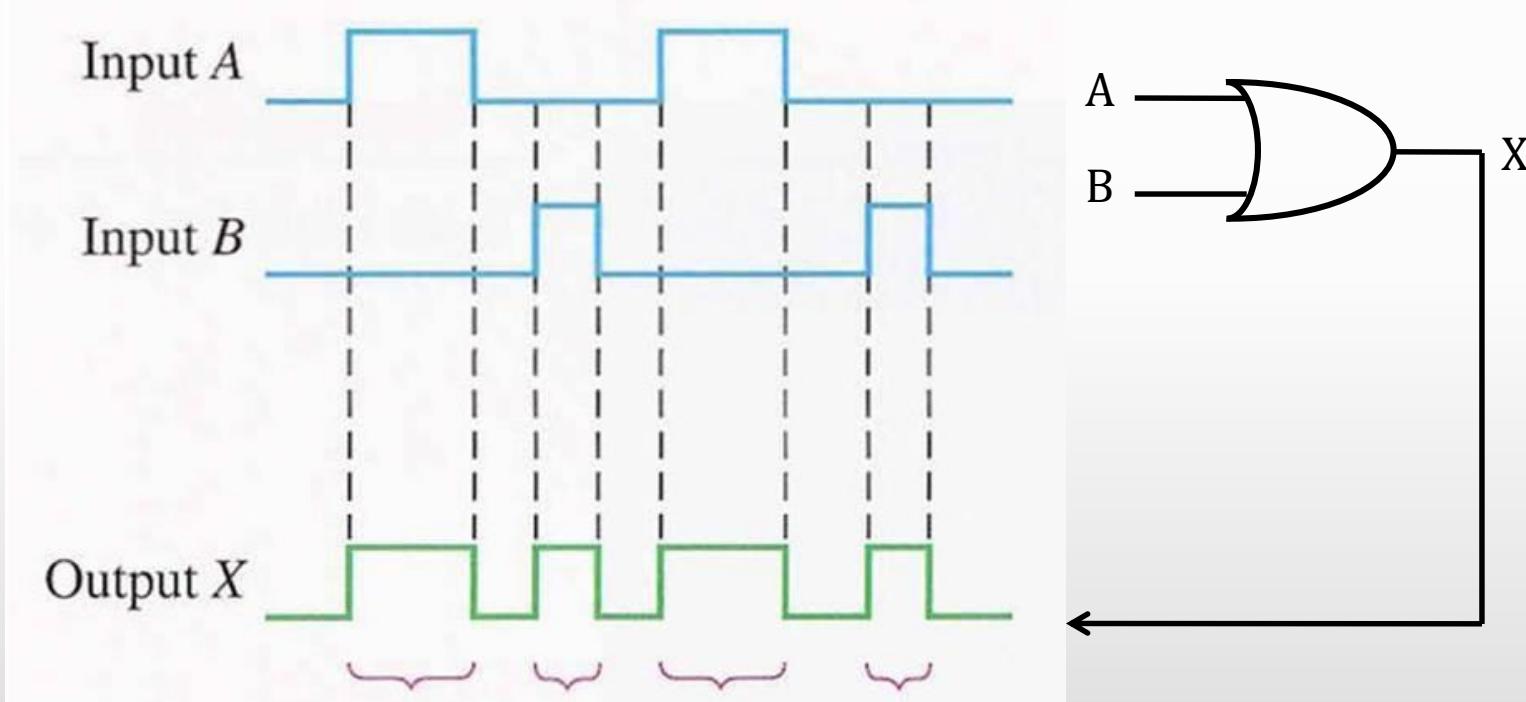
Thí dụ 1





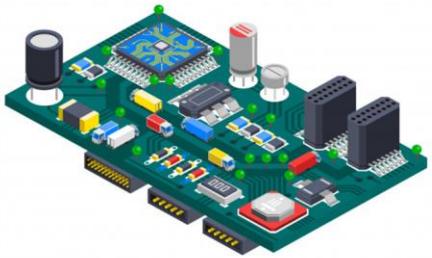
3.3 Cổng OR

- Giản đồ thời gian



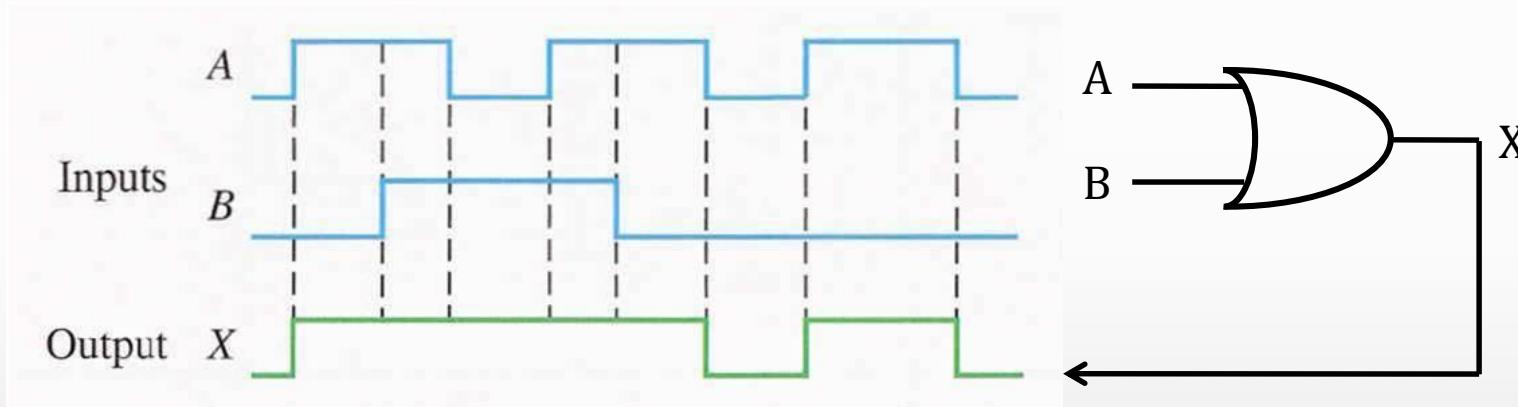
Khi một ngõ vào hoặc cả hai ngõ vào ở mức cao HIGH, ngõ ra ở mức cao HIGH

Thí dụ 2

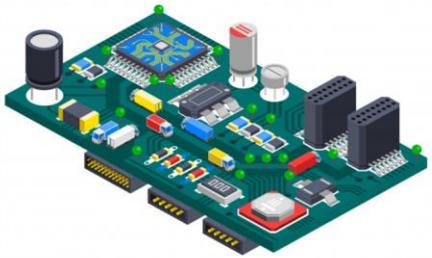


3.3 Cổng OR

- Giản đồ thời gian

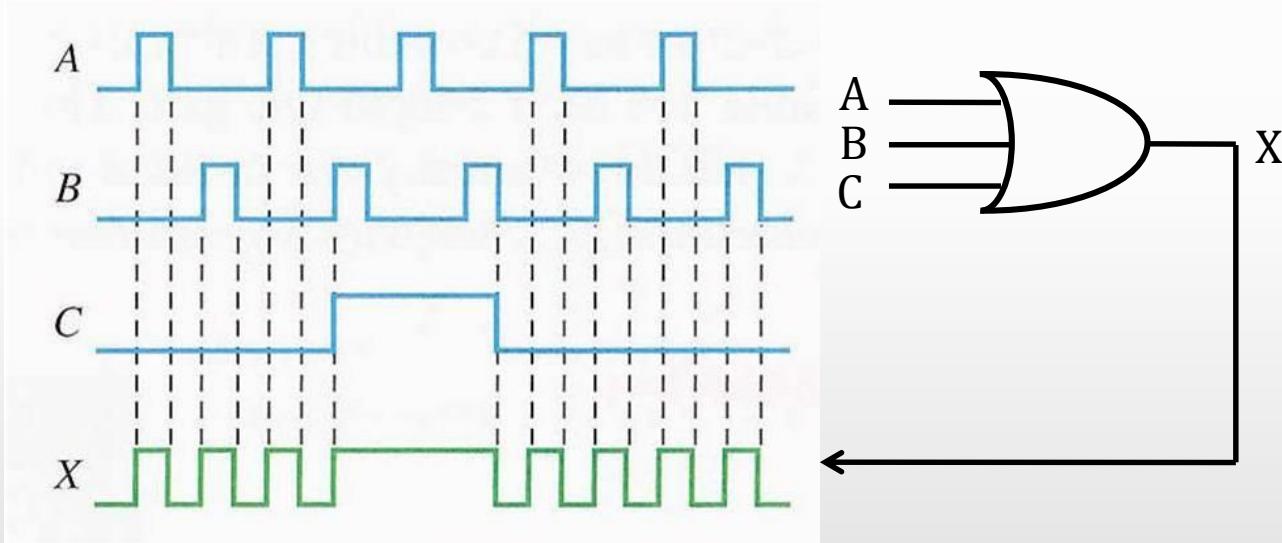


Thí dụ 3



3.3 Cổng OR

- Giản đồ thời gian

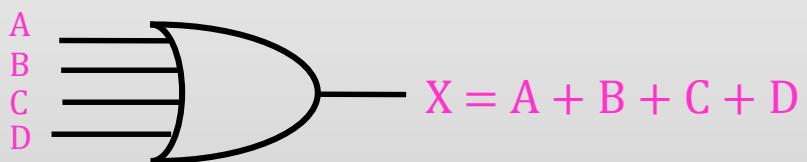
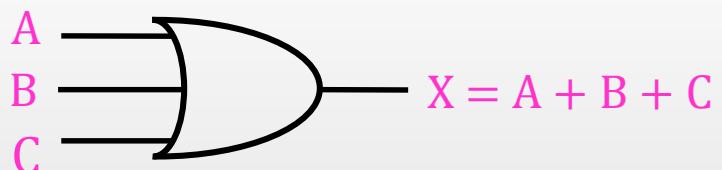
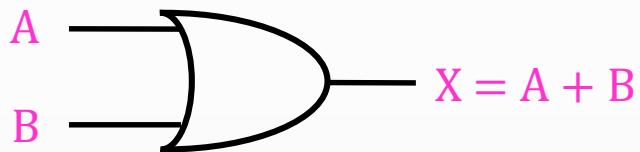


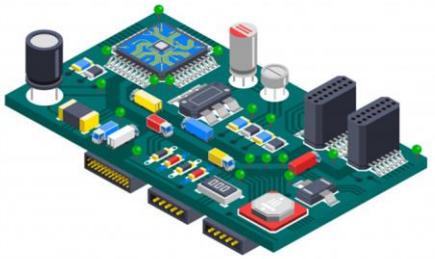
Thí dụ 4



3.3 Cổng OR

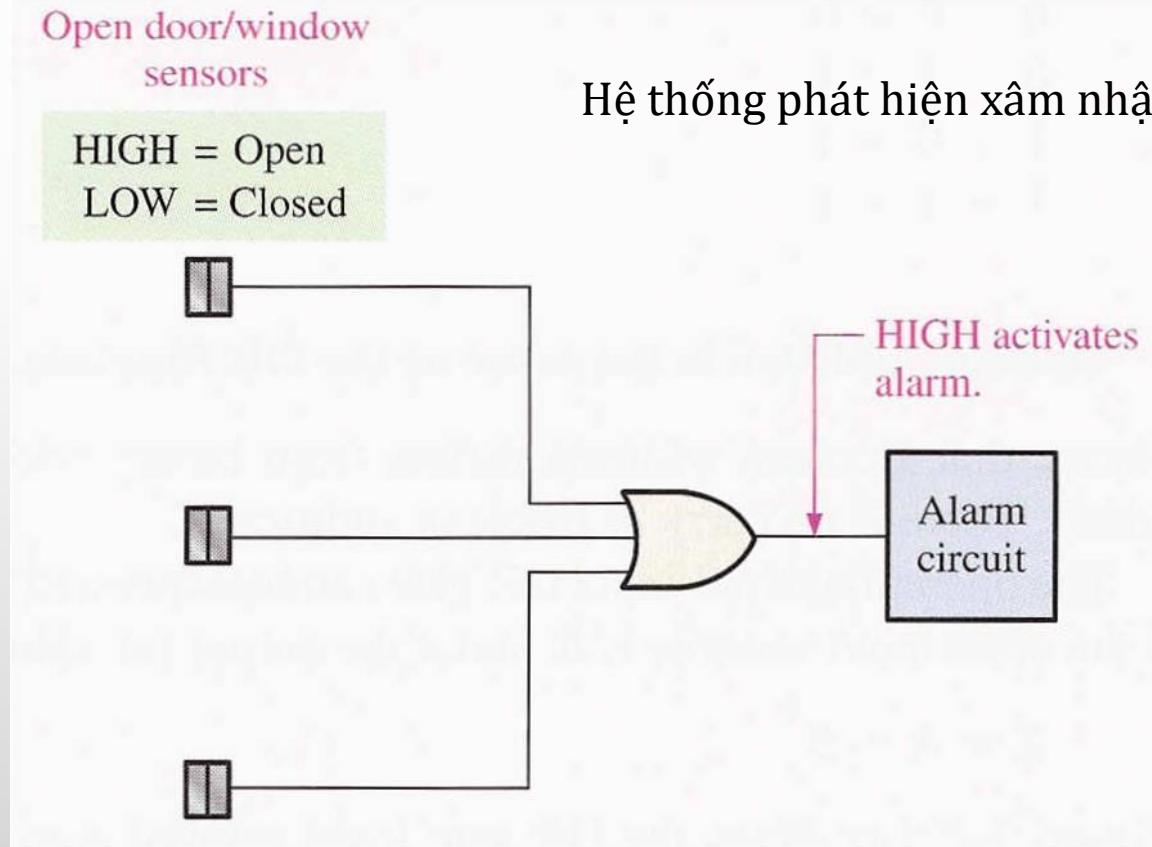
- Biểu thức logic





3.3 Cổng OR

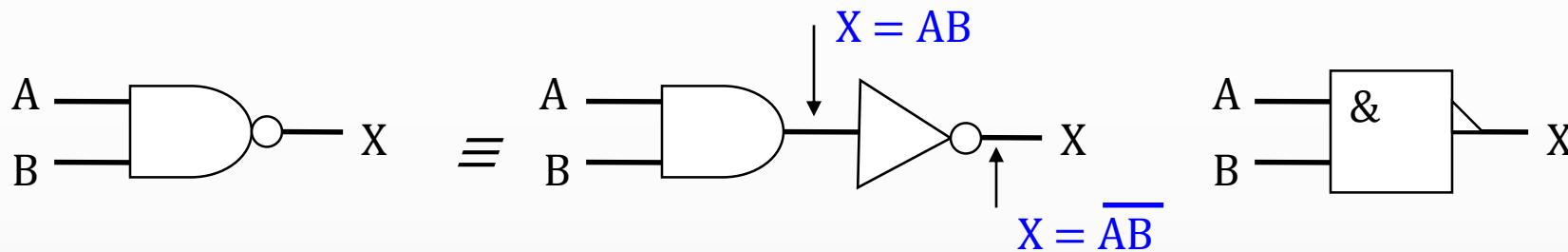
- Ứng dụng điển hình





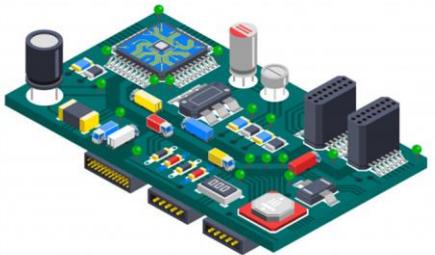
3.4 Cổng NAND

- Ký hiệu (của NAND 2-ngõ vào)



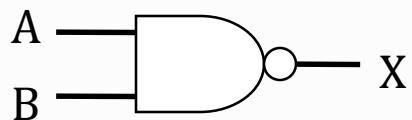
- Hoạt động (của NAND 2-ngõ vào)





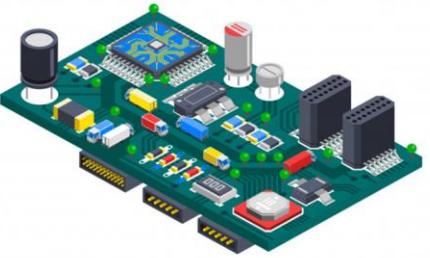
3.4 Cổng NAND

- Bảng sự thật (của NAND 2-ngoại vào)



CÁC NGÕ VÀO		NGÕ RA
A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

1 = HIGH, 0 = LOW



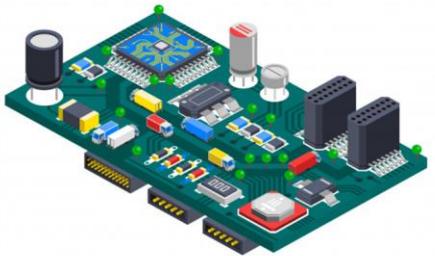
3.4 Cổng NAND

- **Cổng NAND n-ngõ vào**

Với cổng NAND n-ngõ vào:

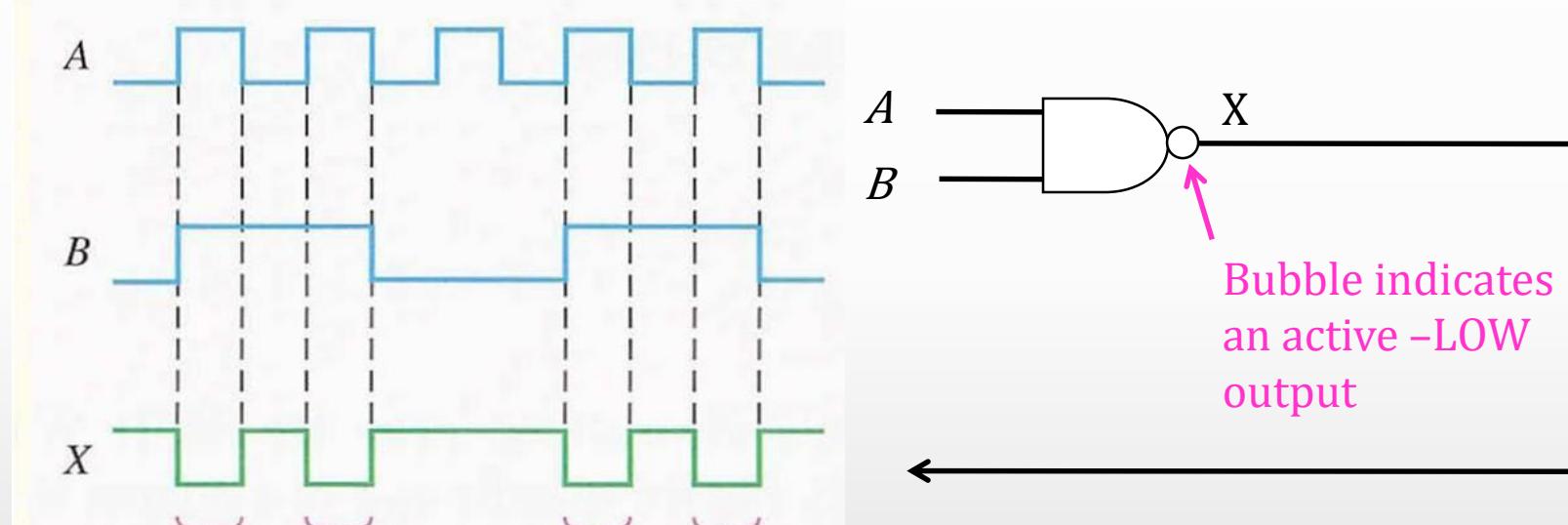
- Muốn ngõ ra ở logic 1, chỉ cần tồn tại một ngõ vào ở logic 0.
- Muốn ngõ ra ở logic 0, tất cả ngõ vào phải ở logic 1.

$$X = \begin{cases} 1 & \text{khi 1 ngõ vào bằng 0.} \\ 0 & \text{khi tất cả ngõ vào bằng 1.} \end{cases}$$



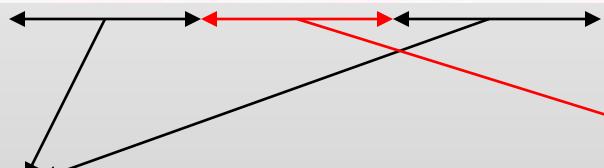
3.4 Cổng NAND

- Giản đồ thời gian

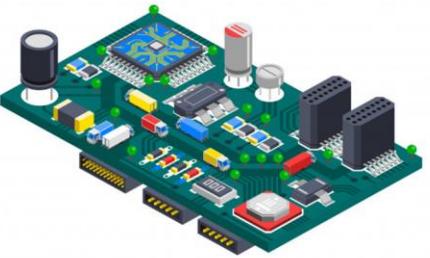


Thí dụ 1

$B = 1, X = \overline{A}$,
cổng mở cho
tín hiệu A qua
thành \overline{A} .

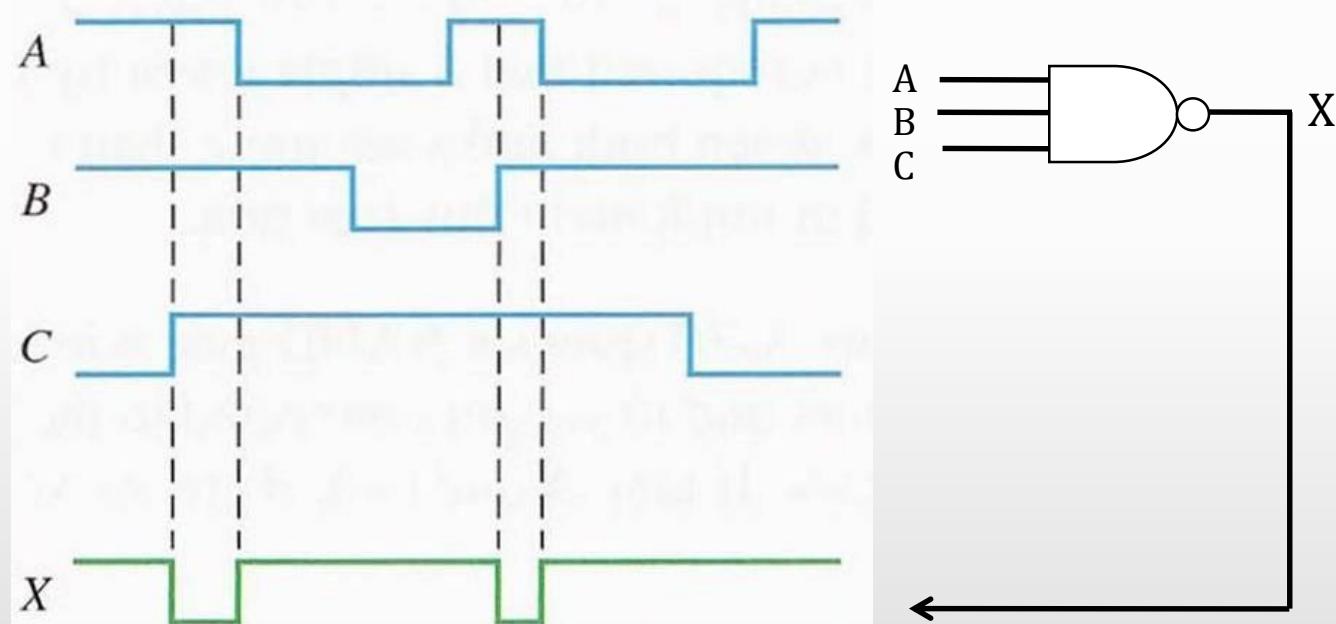


$B = 0, X = 1$,
cổng đóng
không cho A
qua.

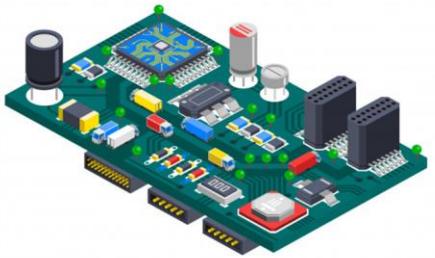


3.4 Cổng NAND

- Giản đồ thời gian



Thí dụ 2

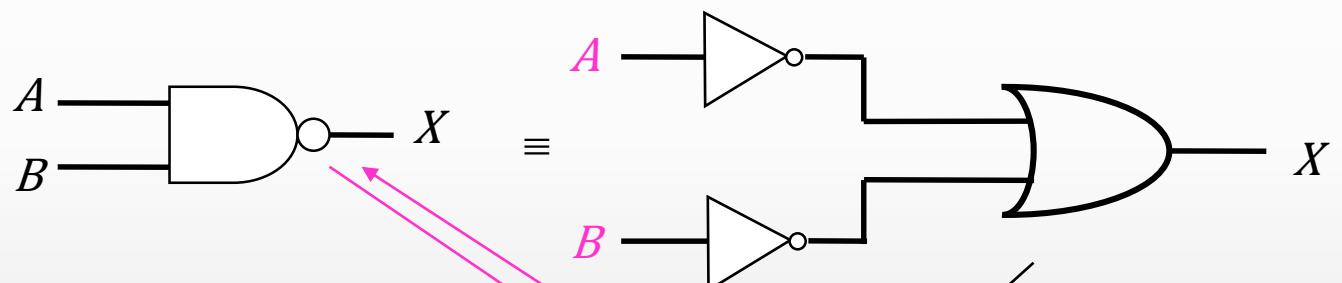


3.4 Cổng NAND

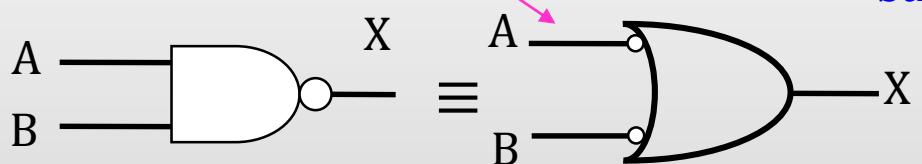
- Ký hiệu khác

$$X = \overline{AB} = \overline{A} + \overline{B}$$

Định lý DeMorgan



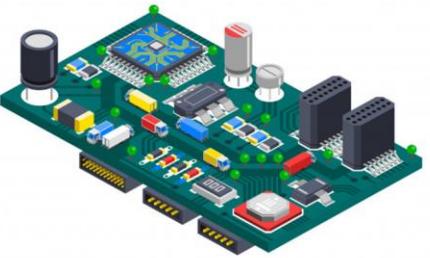
Di chuyển dấu tròn



NAND

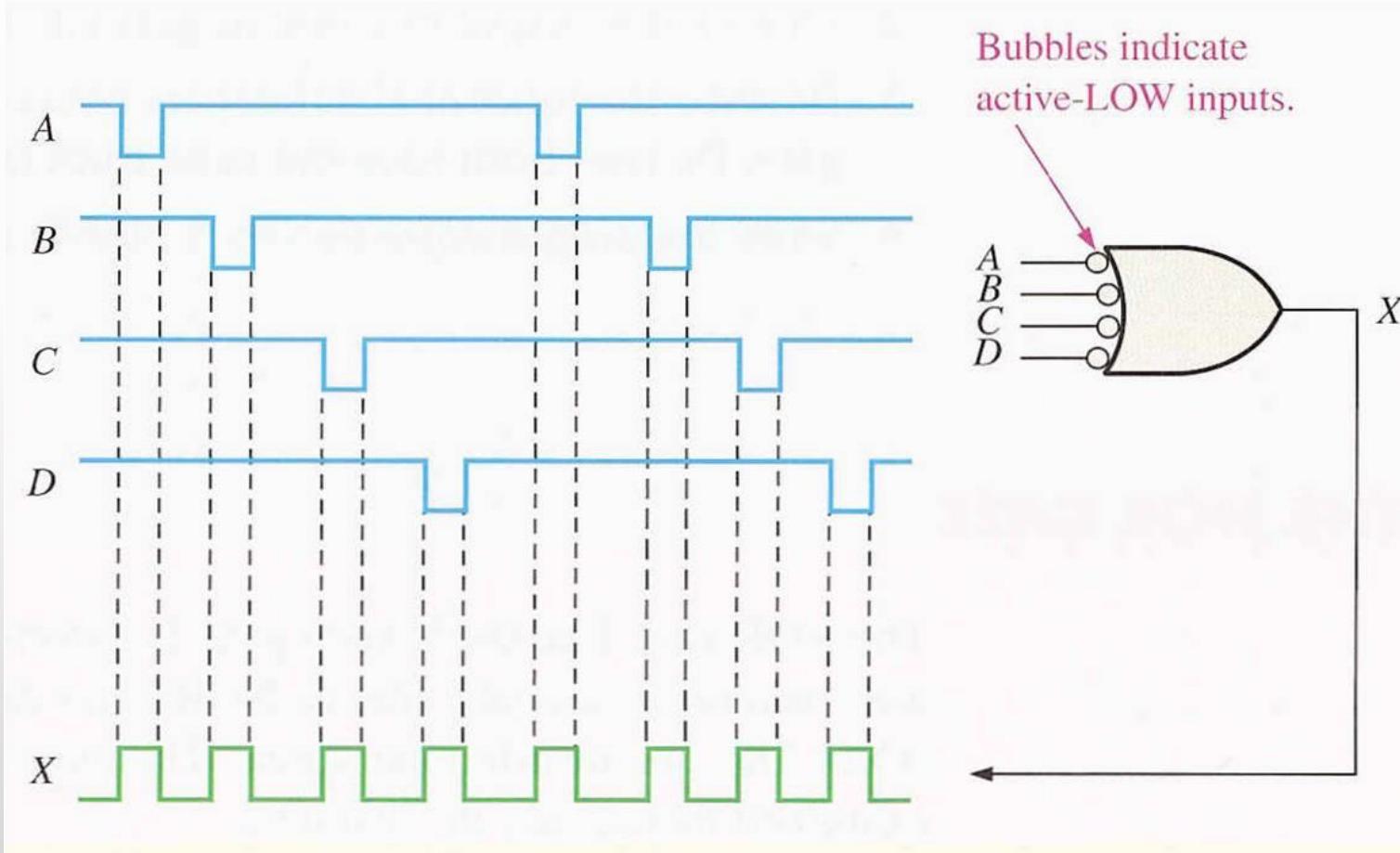
Thay cổng NOT
bằng dấu tròn

Negative-OR



3.4 Cổng NAND

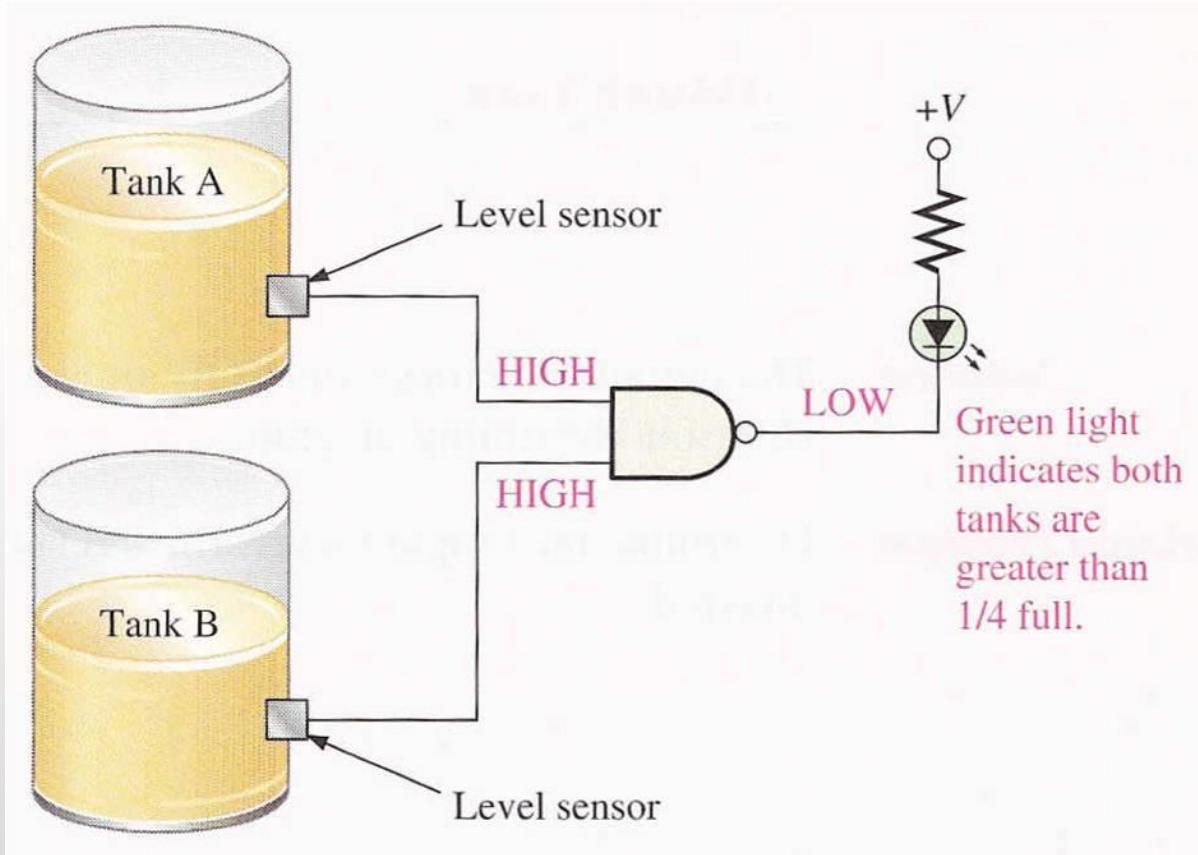
- Giản đồ thời gian



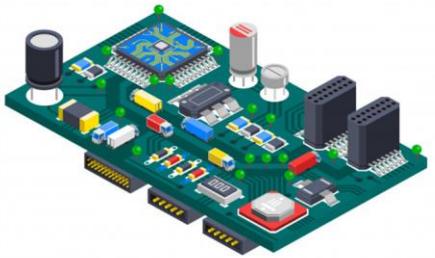


3.4 Cổng NAND

- Ứng dụng điển hình

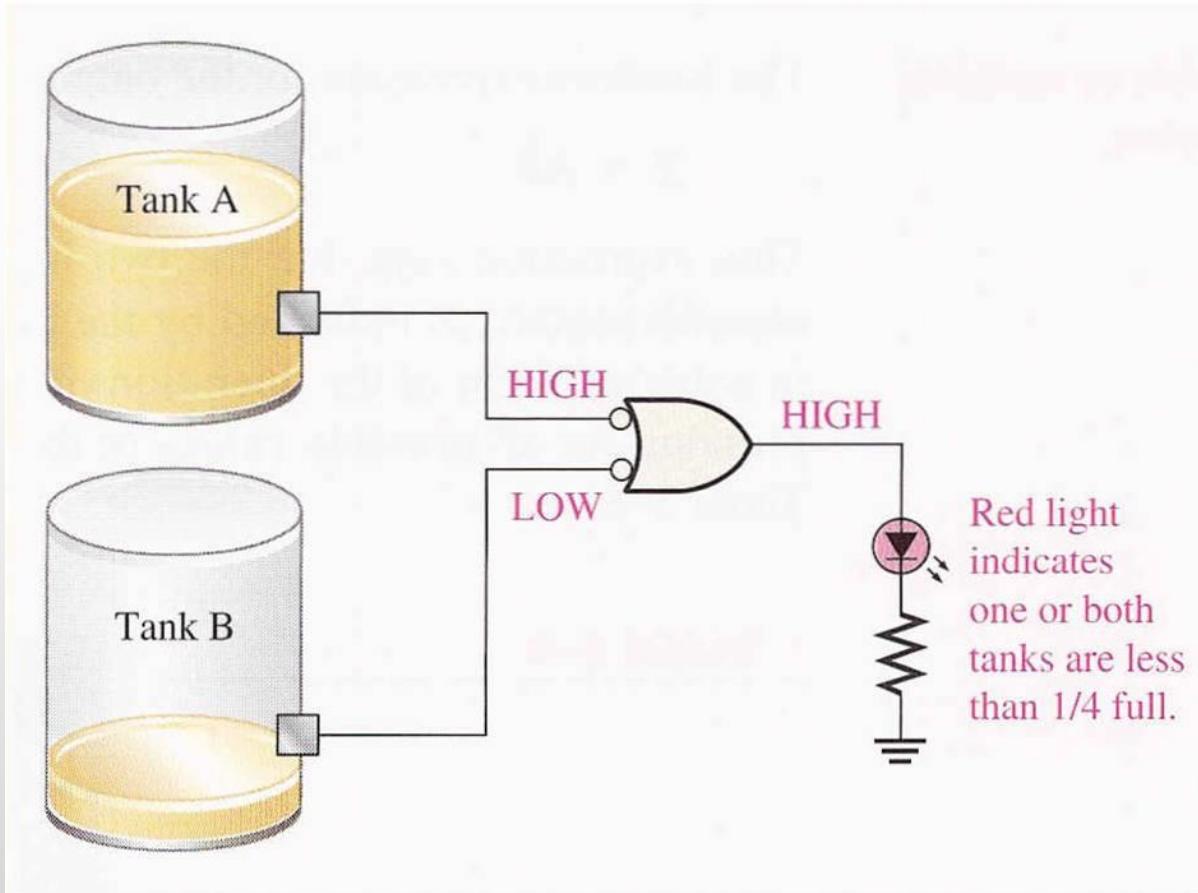


Nếu thùng A và thùng B có mức nước cao hơn 1/4 thùng, LED sáng.

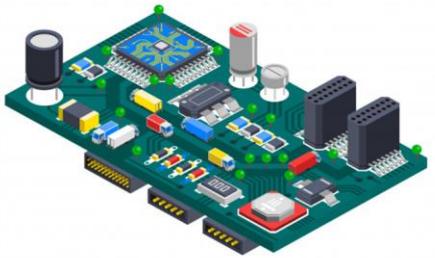


3.4 Cổng NAND

- Ứng dụng điển hình

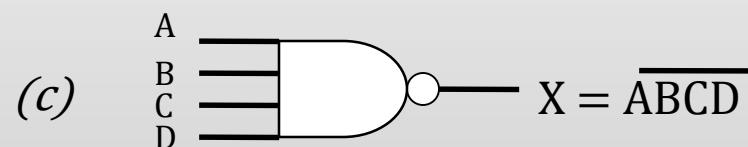
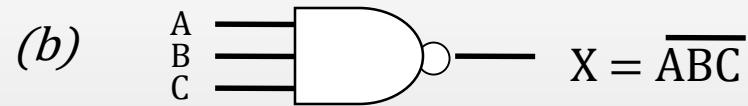
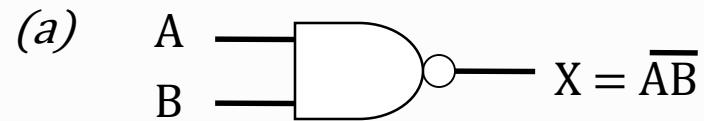


Nếu thùng A hoặc B hoặc cả hai có mức nước thấp hơn 1/4 thùng, LED sáng.



3.4 Cổng NAND

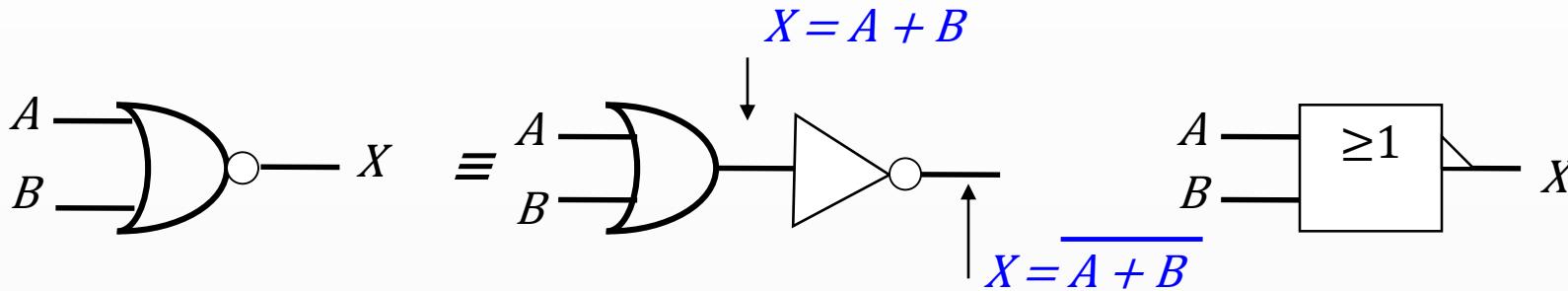
- Biểu thức logic



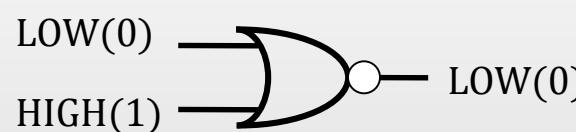
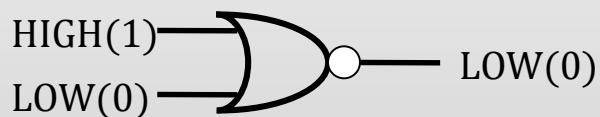
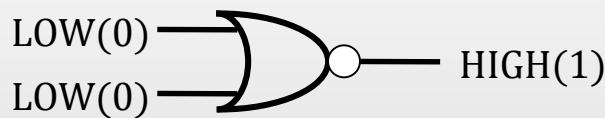


3.5 Cổng NOR

- Ký hiệu (của NOR 2-ngõ vào)



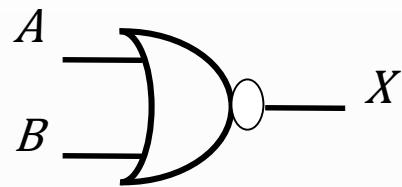
- Hoạt động (của NOR 2-ngõ vào)





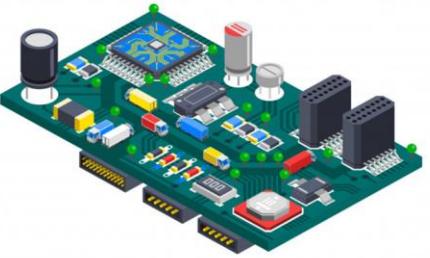
3.5 Cổng NOR

- Bảng sự thật (của NOR 2-ngõ vào)



CÁC NGÕ VÀO		NGÕ RA
A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

1 = HIGH, 0 = LOW



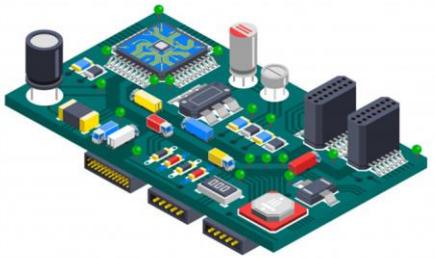
3.5 Cổng NOR

- **Cổng NOR n-ngõ vào**

Với cổng NOR n-ngõ vào:

- Muốn ngõ ra ở logic 0, chỉ cần tồn tại một ngõ vào ở logic 1.
- Muốn ngõ ra ở logic 1, tất cả ngõ vào phải ở logic 0.

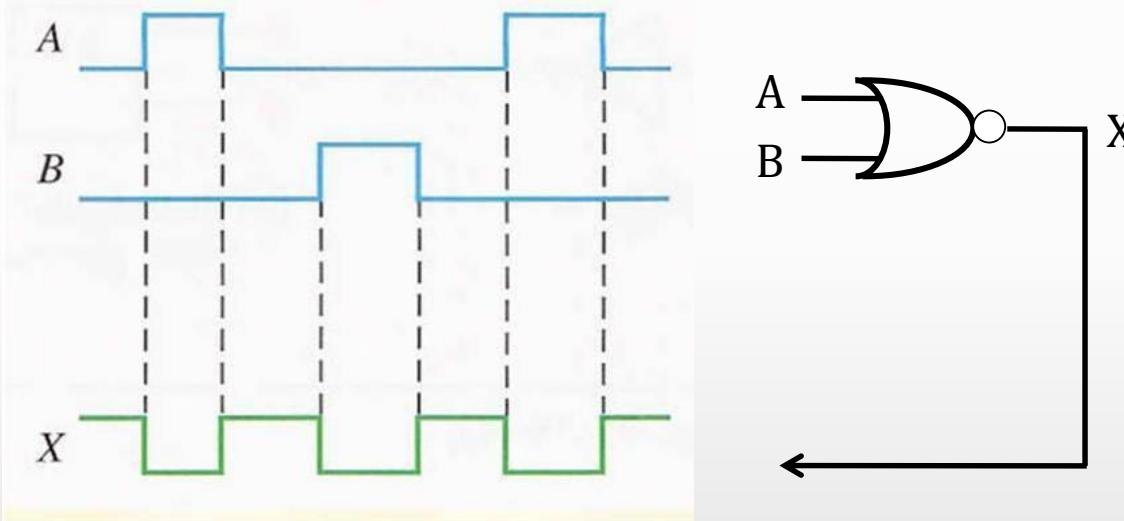
$$X = \begin{cases} 0 & \text{khi 1 ngõ vào bằng 1.} \\ 1 & \text{khi tất cả ngõ vào bằng 0.} \end{cases}$$



3.5 Cổng NOR

- Giản đồ thời gian

Thí dụ 1



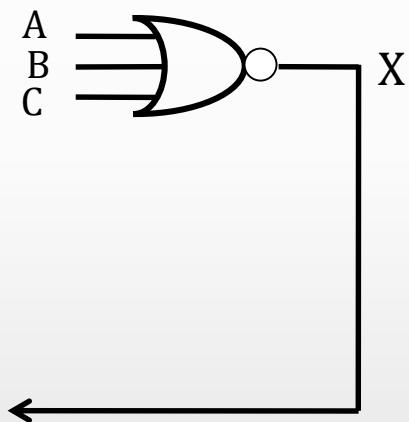
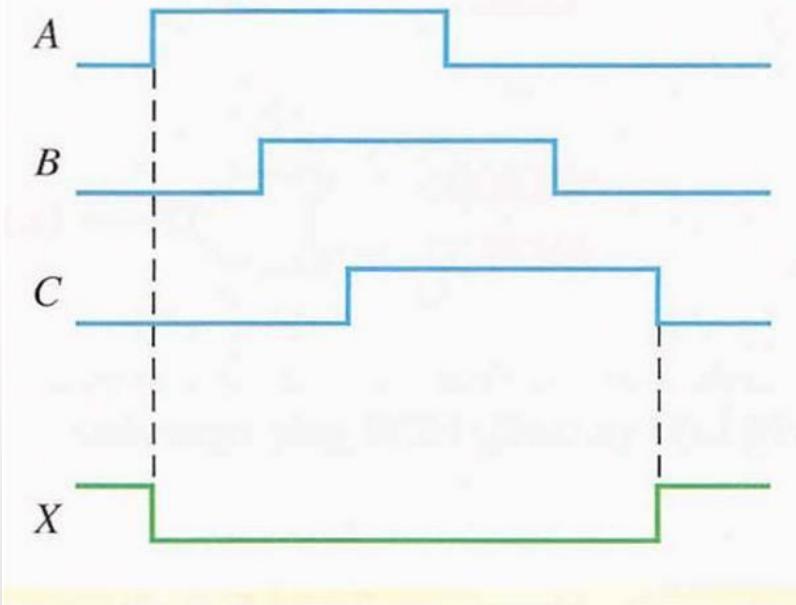
$B = 0, X = \bar{A}$,
cổng mở cho
tín hiệu \bar{A} qua
thành \bar{A} .

$B = 1, X = 0$,
cổng đóng
không cho A
qua.

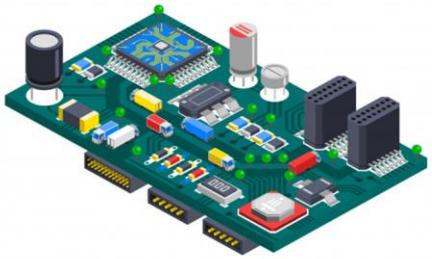


3.5 Cổng NOR

- Giản đồ thời gian



Thí dụ 2

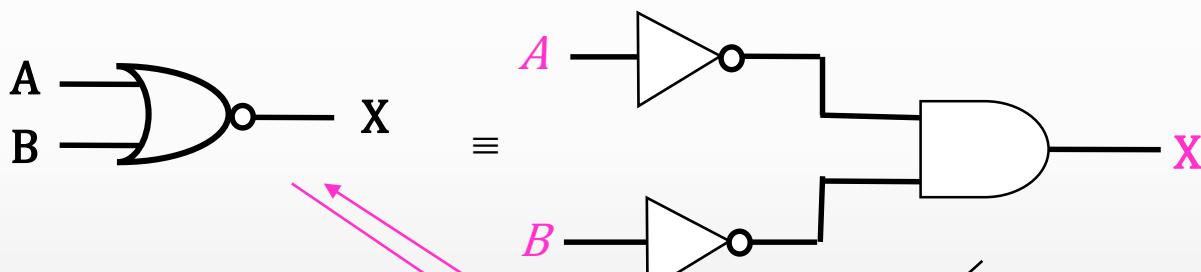


3.5 Cổng NOR

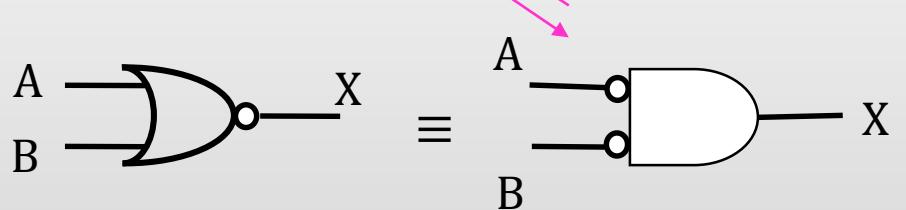
- Ký hiệu khác

$$X = \overline{A + B} = \overline{A} \cdot \overline{B}$$

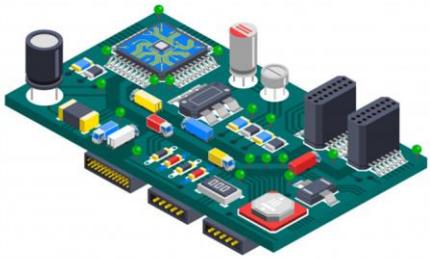
Định lý DeMorgan



Di chuyển dấu tròn

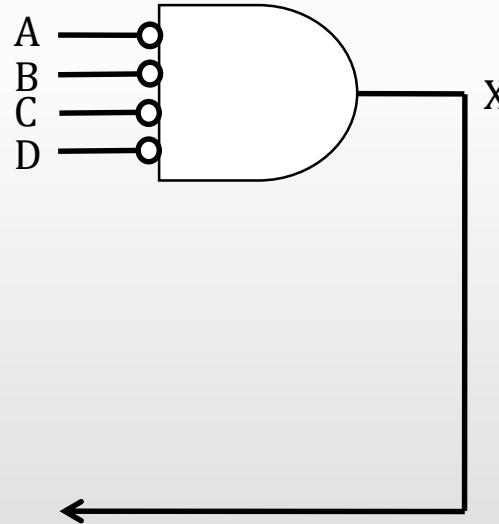
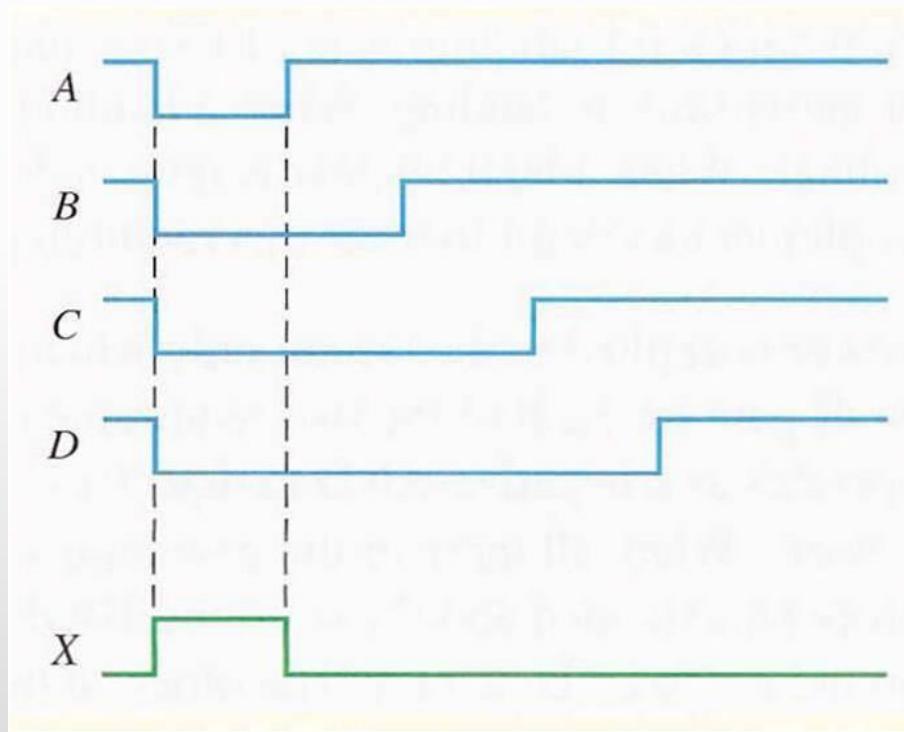


Thay cổng NOT
bằng dấu tròn

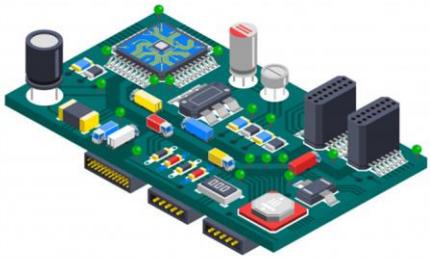


3.5 Cổng NOR

- Giản đồ thời gian

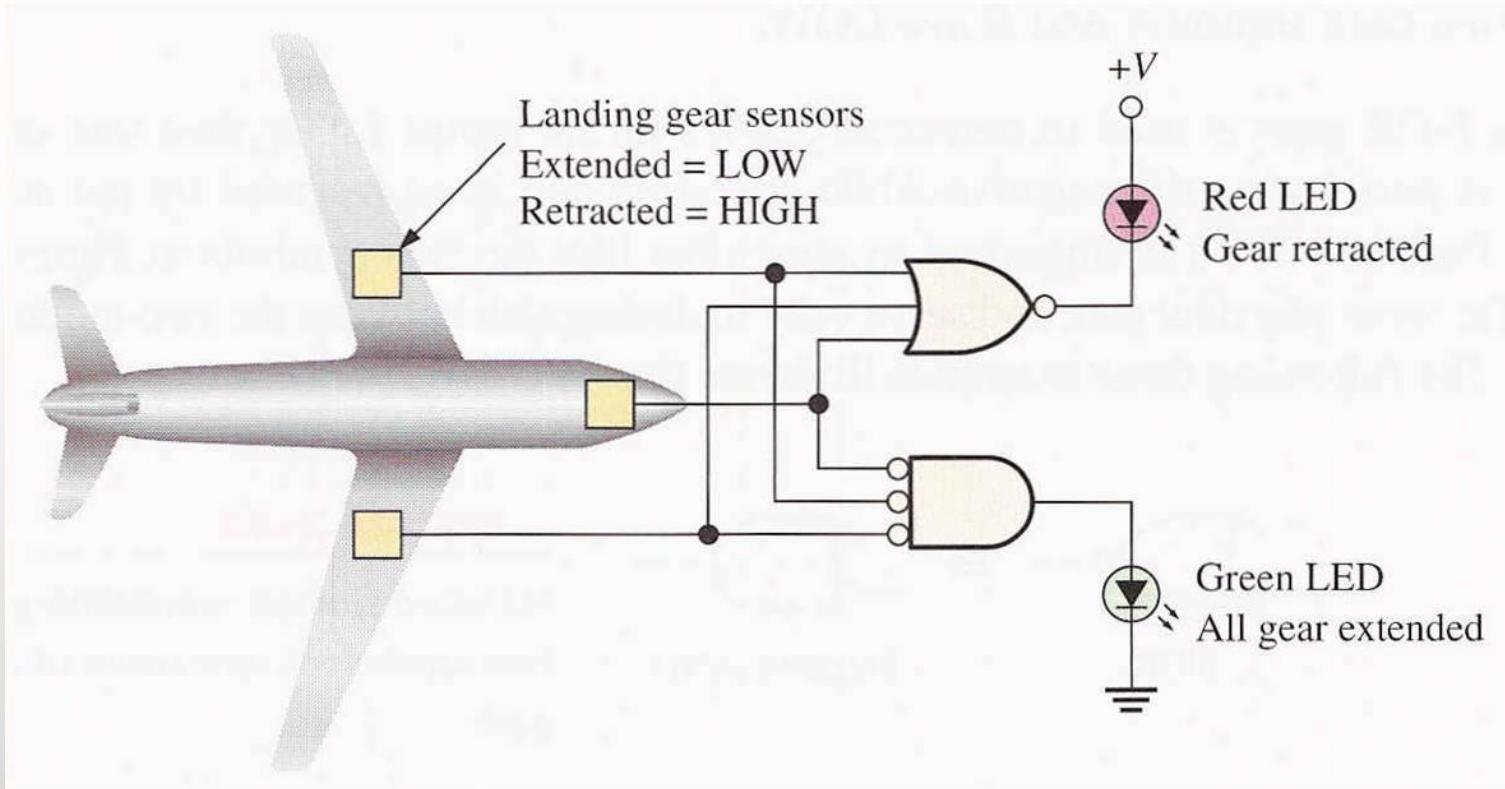


Thí dụ 3



3.5 Cổng NOR

- Ứng dụng điển hình

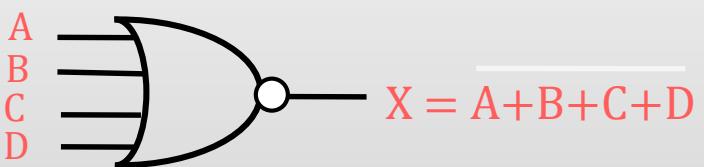
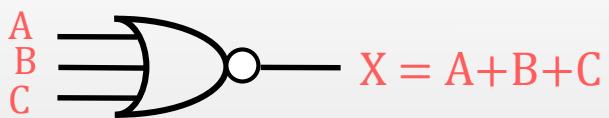
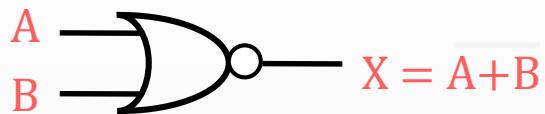


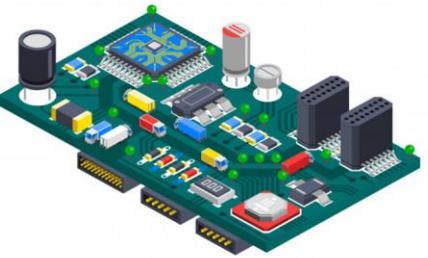
Khi một hoặc nhiều bộ phận hạ cánh thu vào, logic 1 từ sensor được phát hiện, LED sáng.



3.5 Cổng NOR

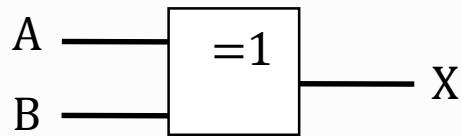
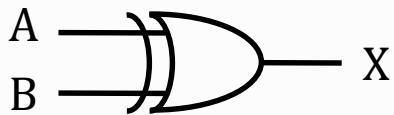
- Biểu thức logic



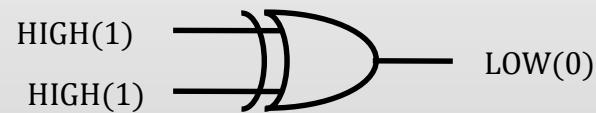


3.6 Cổng XOR và XNOR

- Ký hiệu (của XOR)



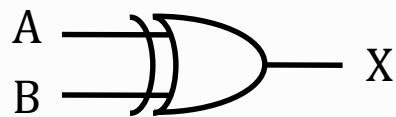
- Hoạt động (của XOR)





3.6 Cổng XOR và XNOR

- Bảng sự thật (của XOR)



CÁC NGÕ VÀO		NGÕ RA
A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

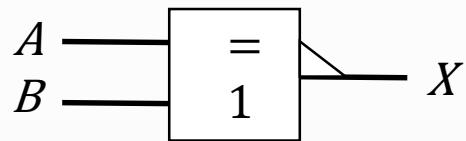
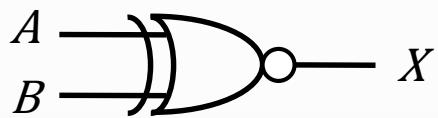
$$A = B, X = 0$$

$$A \neq B, X = 1$$



3.6 Cổng XOR và XNOR

- Ký hiệu (của XNOR)



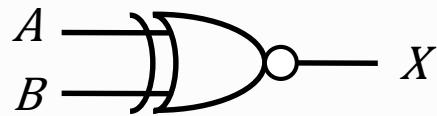
- Hoạt động (của XNOR)





3.6 Cổng XOR và XNOR

- Bảng sự thật (của XNOR)



CÁC NGÕ VÀO		NGÕ RA
A	B	X
0	0	1
0	1	0
1	0	0
1	1	1

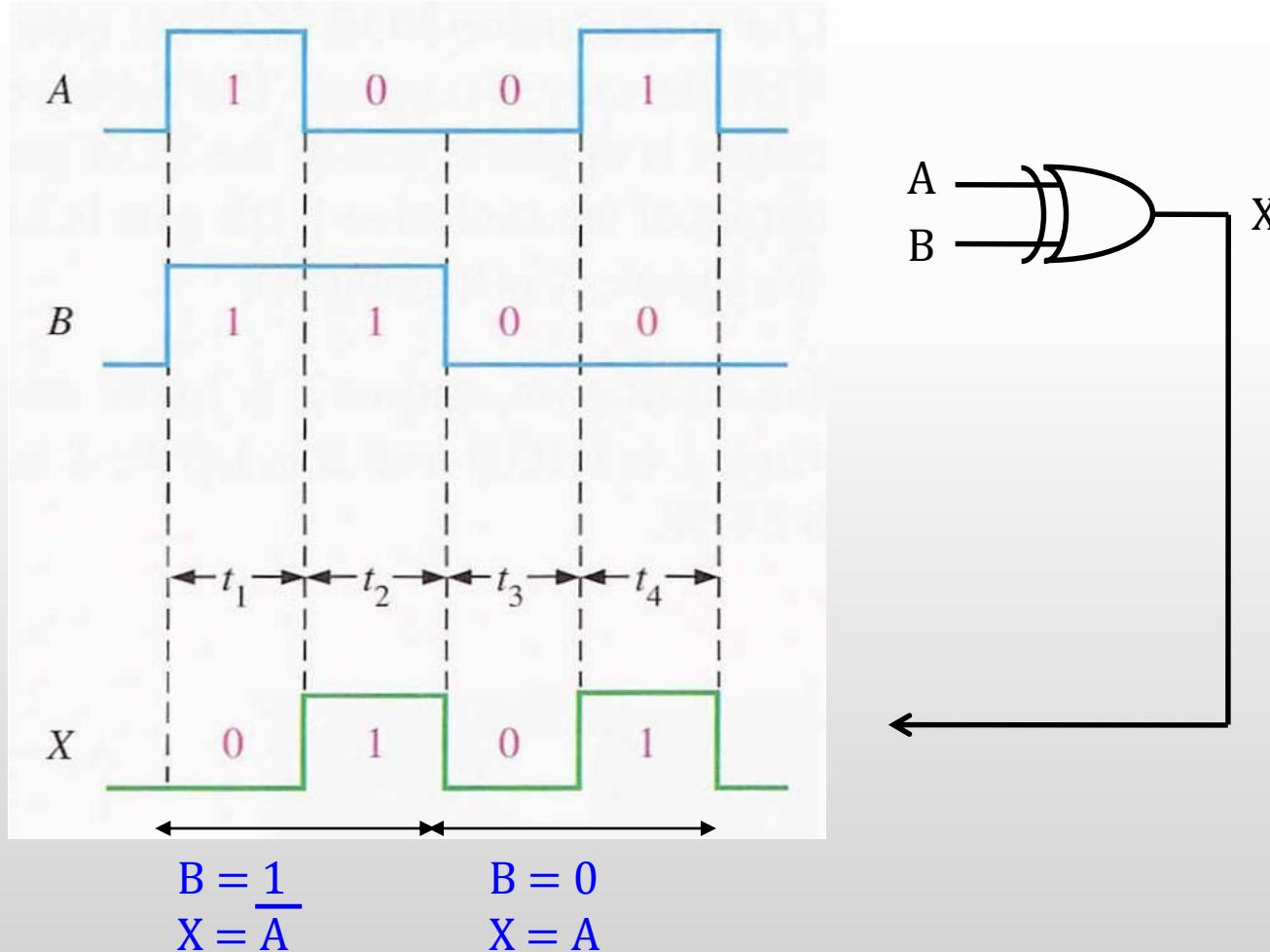
$$A = B, X = 1$$

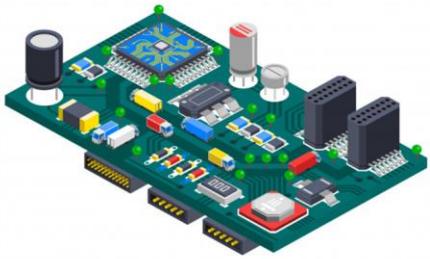
$$A \neq B, X = 0$$



3.6 Cổng XOR và XNOR

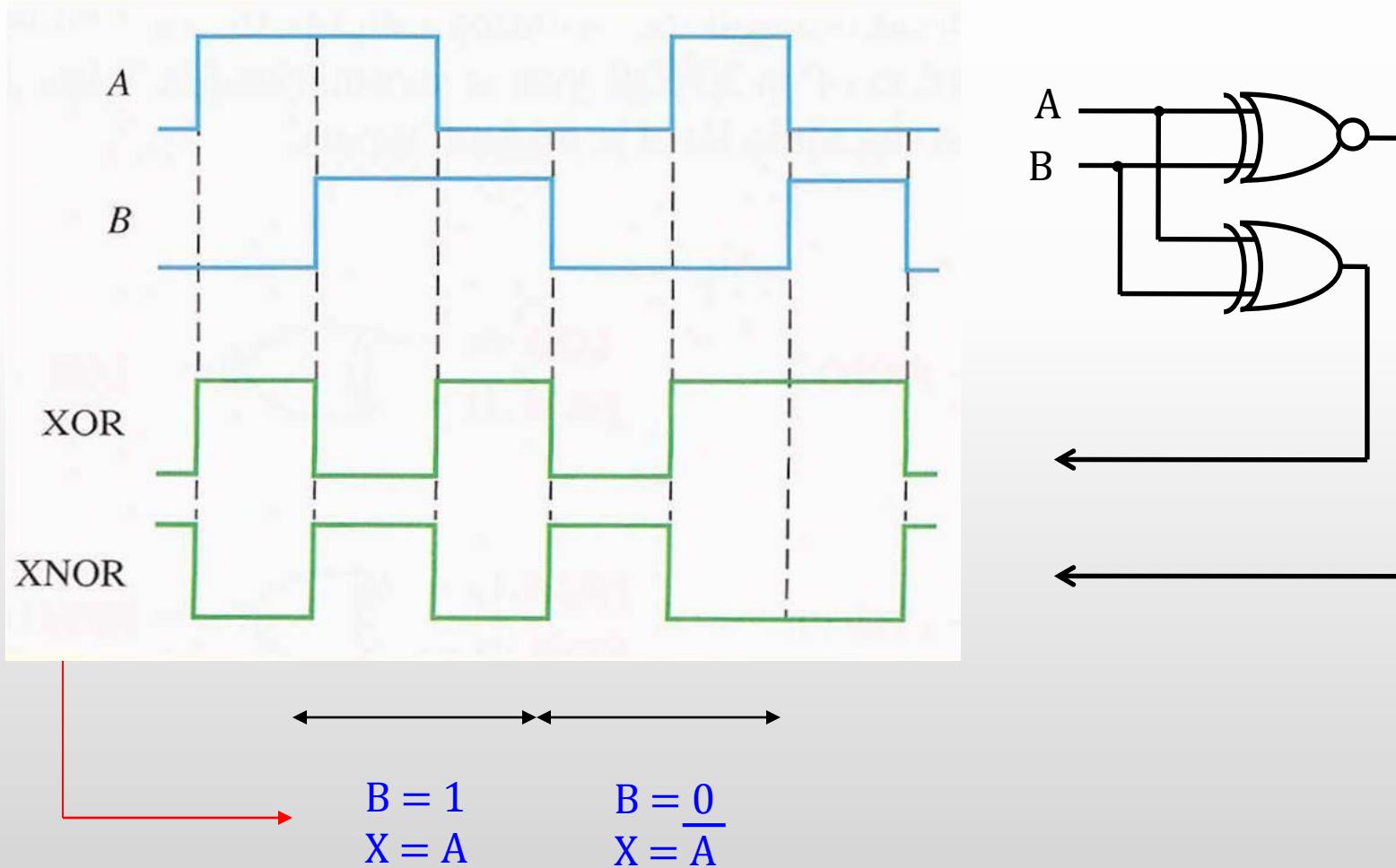
- Giản đồ thời gian

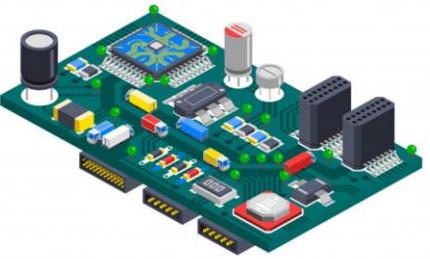




3.6 Cổng XOR và XNOR

- Giản đồ thời gian

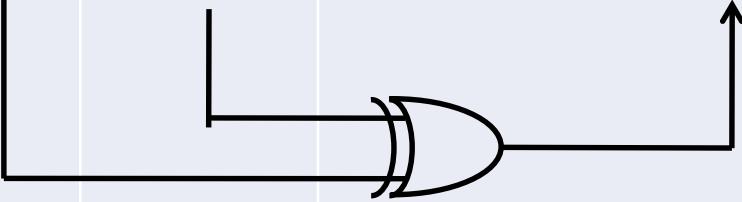




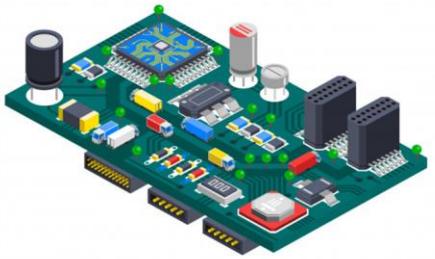
3.6 Cổng XOR và XNOR

- Ứng dụng điển hình

Bit ngo vào		Ngõ ra (tổng)
A	B	Σ
0	0	0
0	1	1
1	0	1
1	1	0 (không số nhớ 1)

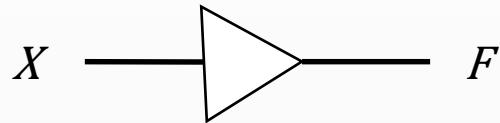


XOR dùng để cộng hai bit



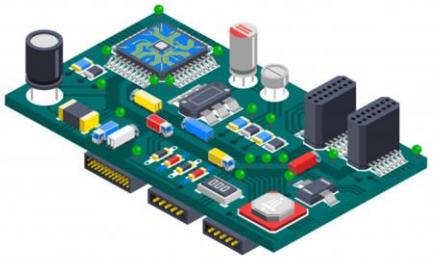
3.7 Cổng đệm, cổng 3-trạng thái

- Cổng đệm



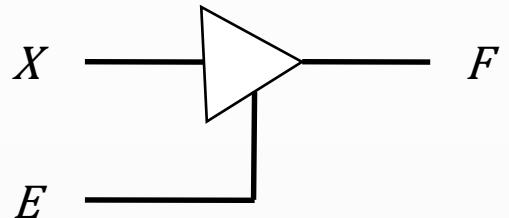
$$F = X$$

X		F
0		0
1		1



3.7 Cổng đệm, cổng 3-trạng thái

- Cổng 3-trạng thái



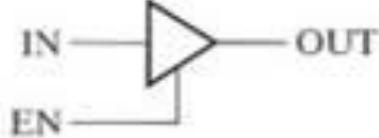
E	X	F
0	0	Hi-Z
0	1	Hi-Z
1	0	0
1	1	1

Ngõ ra F hở mạch về mặt điện, F không ở logic 0 cũng không ở logic 1.
HiZ: high impedance (tổng trở cao).



3.7 Cổng đệm, cổng 3-trạng thái

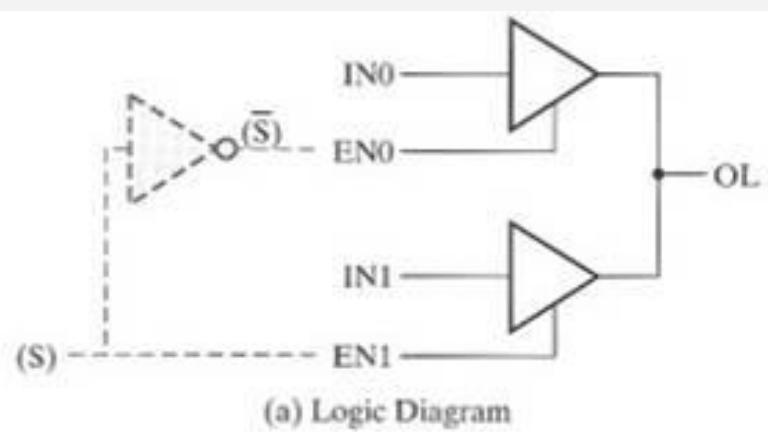
- Cổng 3-trạng thái



(a) Logic symbol

EN	IN	OUT
0	X	Hi-Z
1	0	0
1	1	1

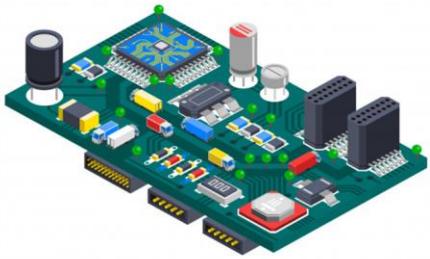
(b) Truth table



(a) Logic Diagram

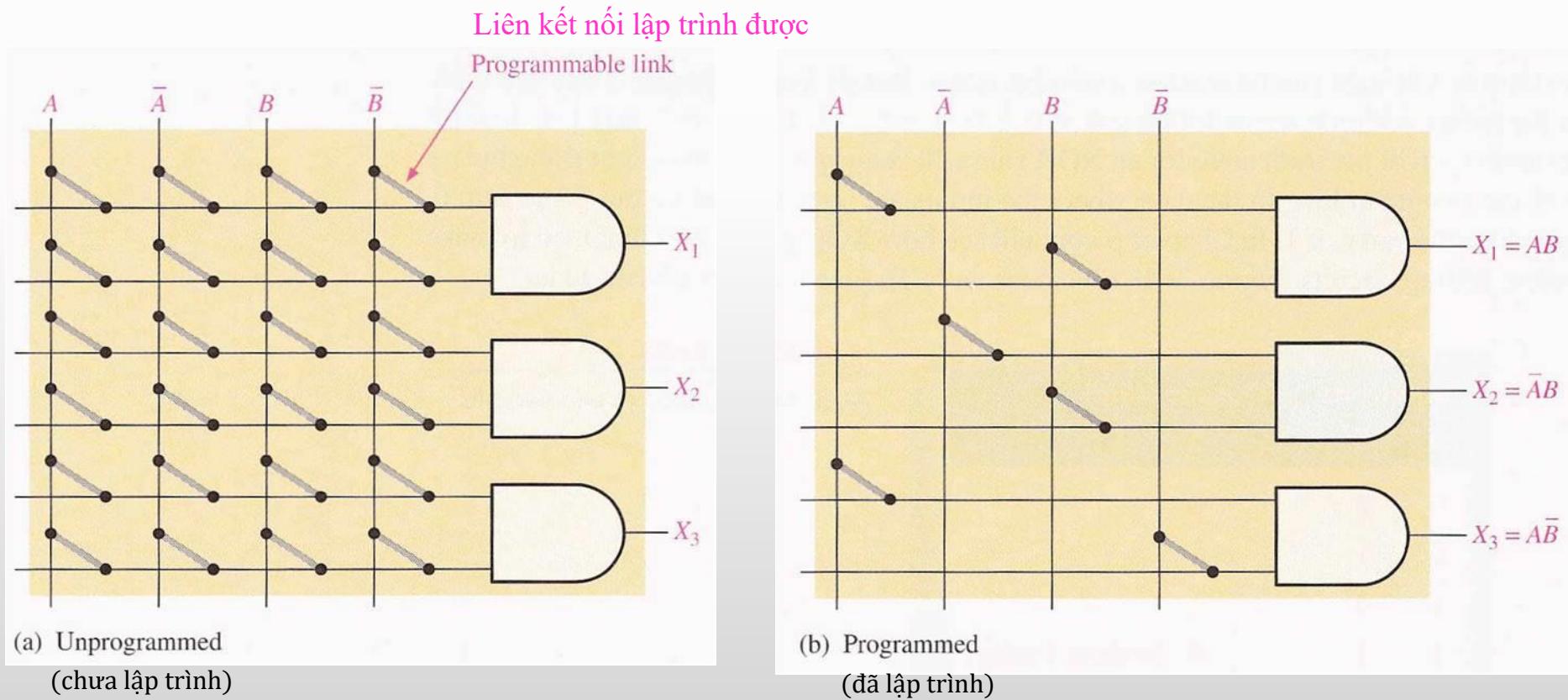
EN1	EN0	IN1	IN0	OL
0	0	X	X	Hi-Z
(S) 0	(S) 1	X	0	0
0	1	X	1	1
1	0	0	X	0
1	0	1	X	1
1	1	0	0	0
1	1	1	1	1
1	1	0	1	tranh chấp
1	1	1	0	

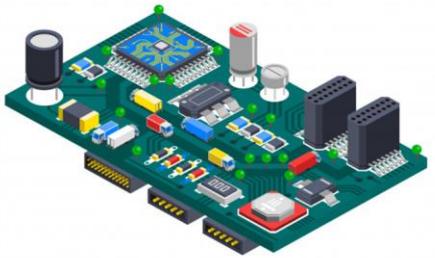
(b) Bảng sự thật



3.8 Mạch logic lập trình được

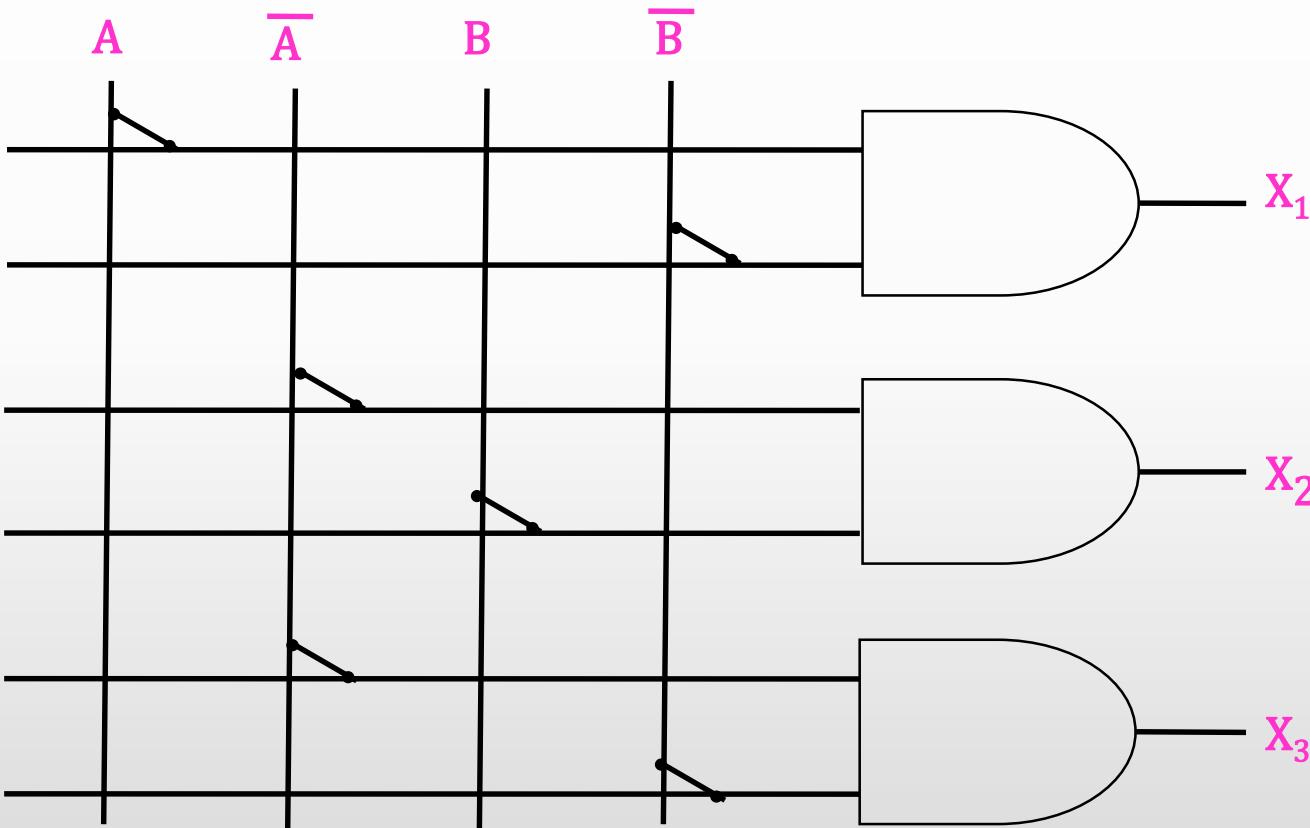
- Dải AND (AND array)





3.8 Mạch logic lập trình được

- Thí dụ

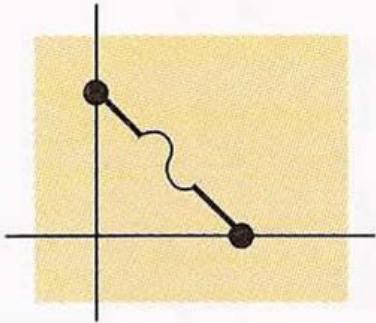


$$X_1 = A\bar{B}, X_2 = \bar{A}B, \text{ and } X_3 = \bar{A}\bar{B}$$

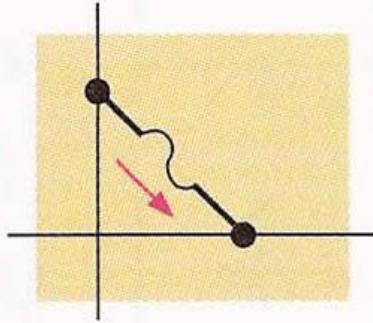


3.8 Mạch logic lập trình được

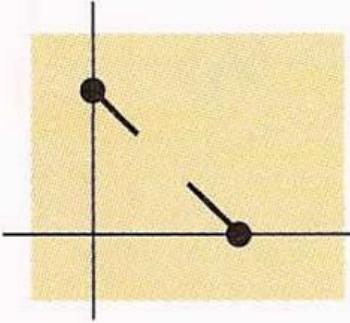
- Công nghệ cầu chì (fuse technology)



(a) Fuse intact before
programming



(b) Programming
current



(c) Fuse open after
programming

Cầu chì còn nguyên
trước khi lập trình

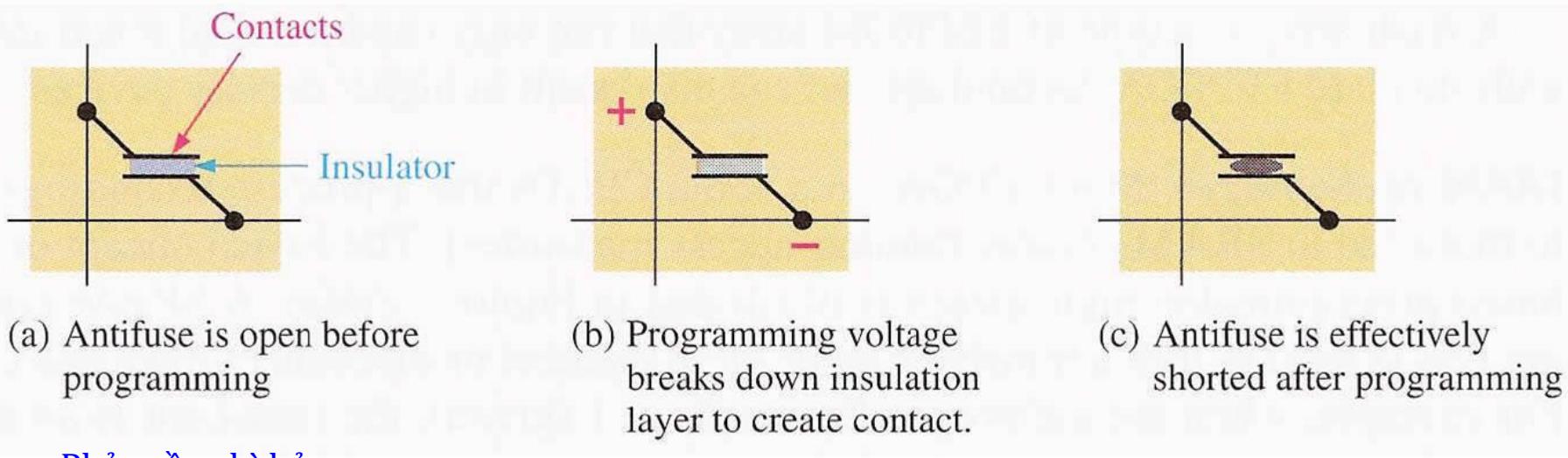
Dòng lập trình

Cầu chì hở sau khi
lập trình



3.8 Mạch logic lập trình được

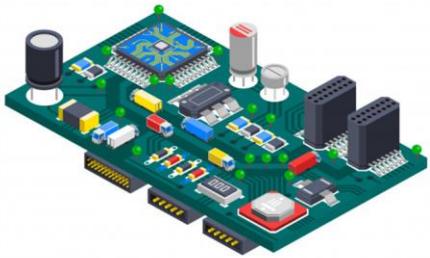
- Công nghệ phản cầu chì (antifuse technology)



Phản cầu chì hở
trước khi lập trình

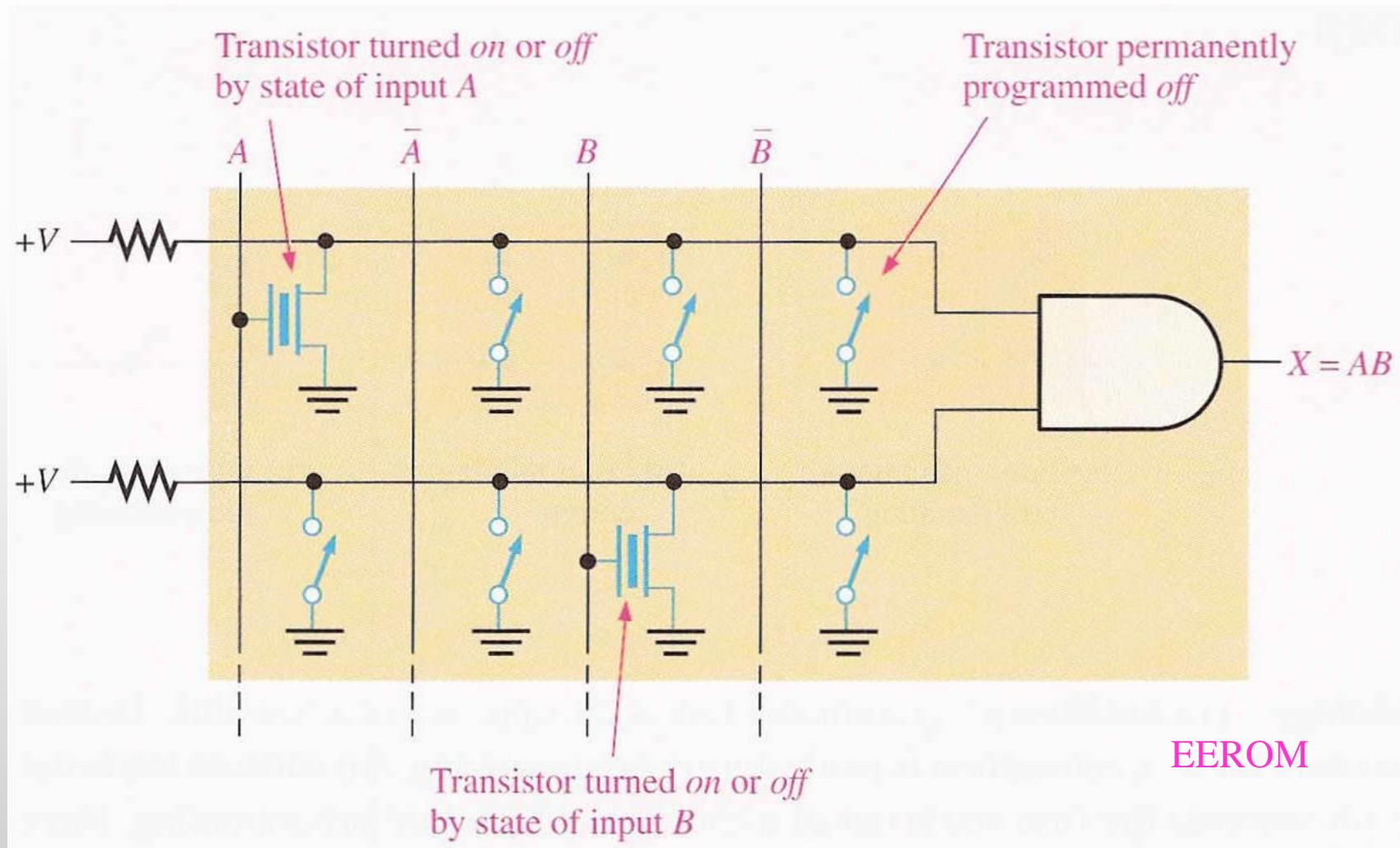
Điện áp lập trình đánh
thủng lớp cách điện để
tạo ra tiếp xúc.

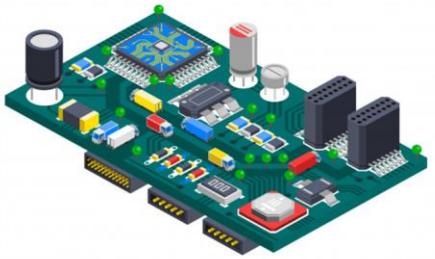
Phản cầu chì nối tắt sau
khi lập trình



3.8 Mạch logic lập trình được

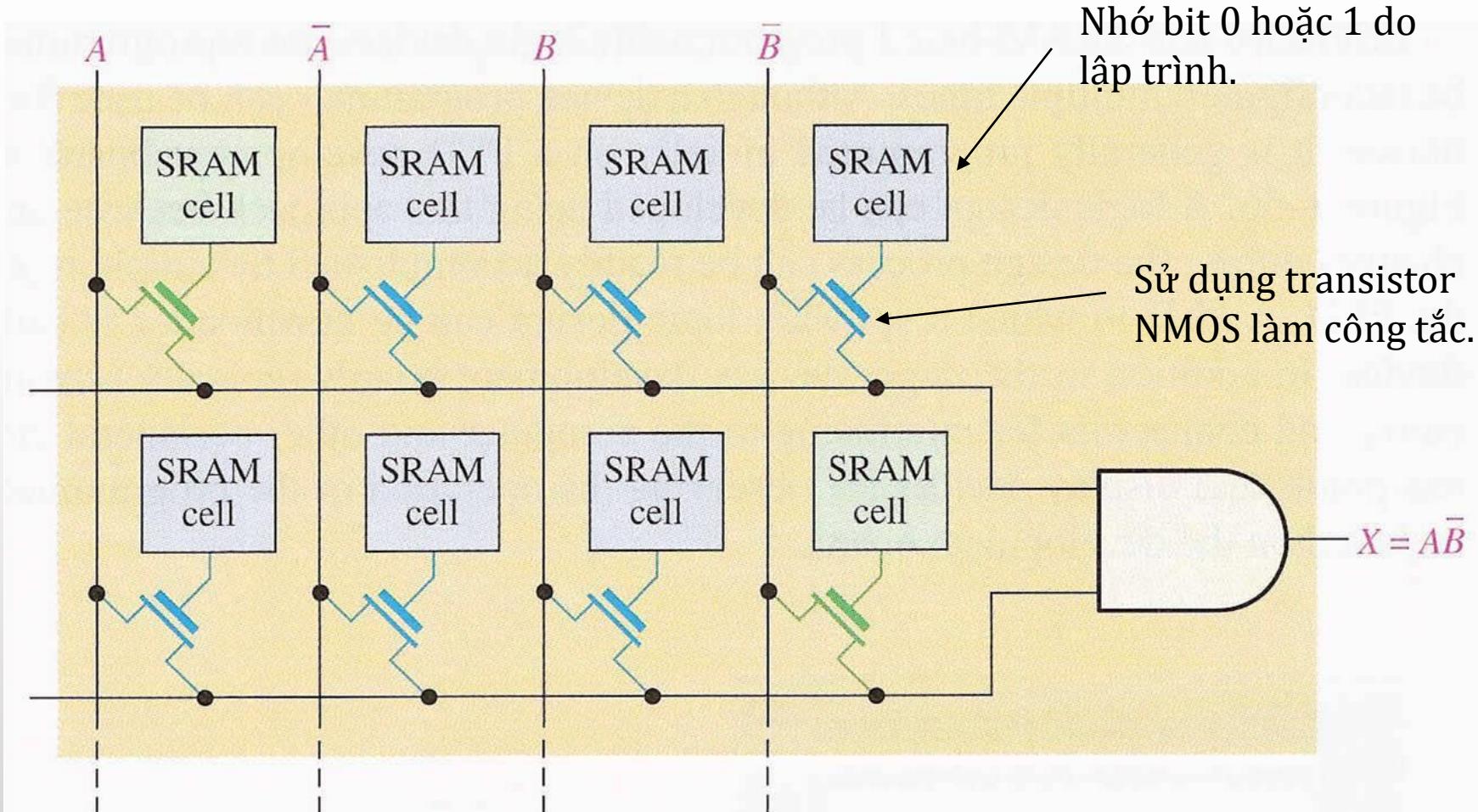
- Công nghệ EPROM và EEPROM



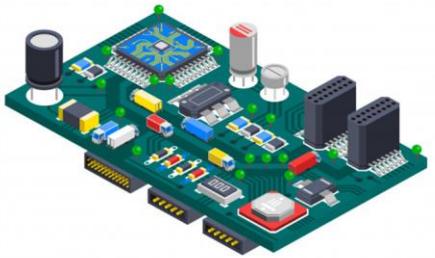


3.8 Mạch logic lập trình được

- Công nghệ SRAM

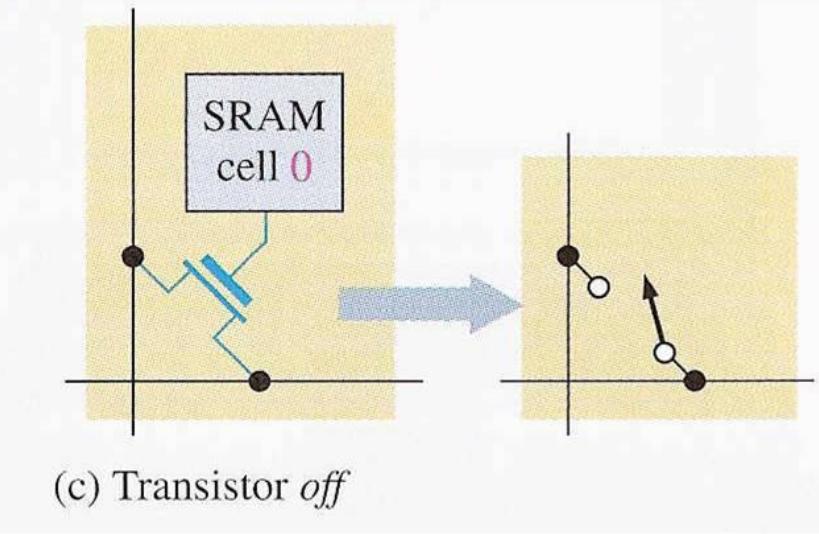
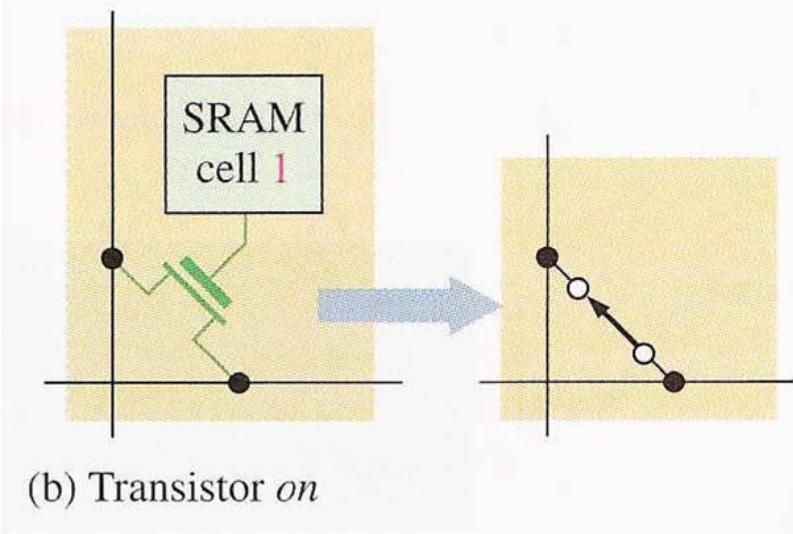


(a) SRAM-based programmable array



3.8 Mạch logic lập trình được

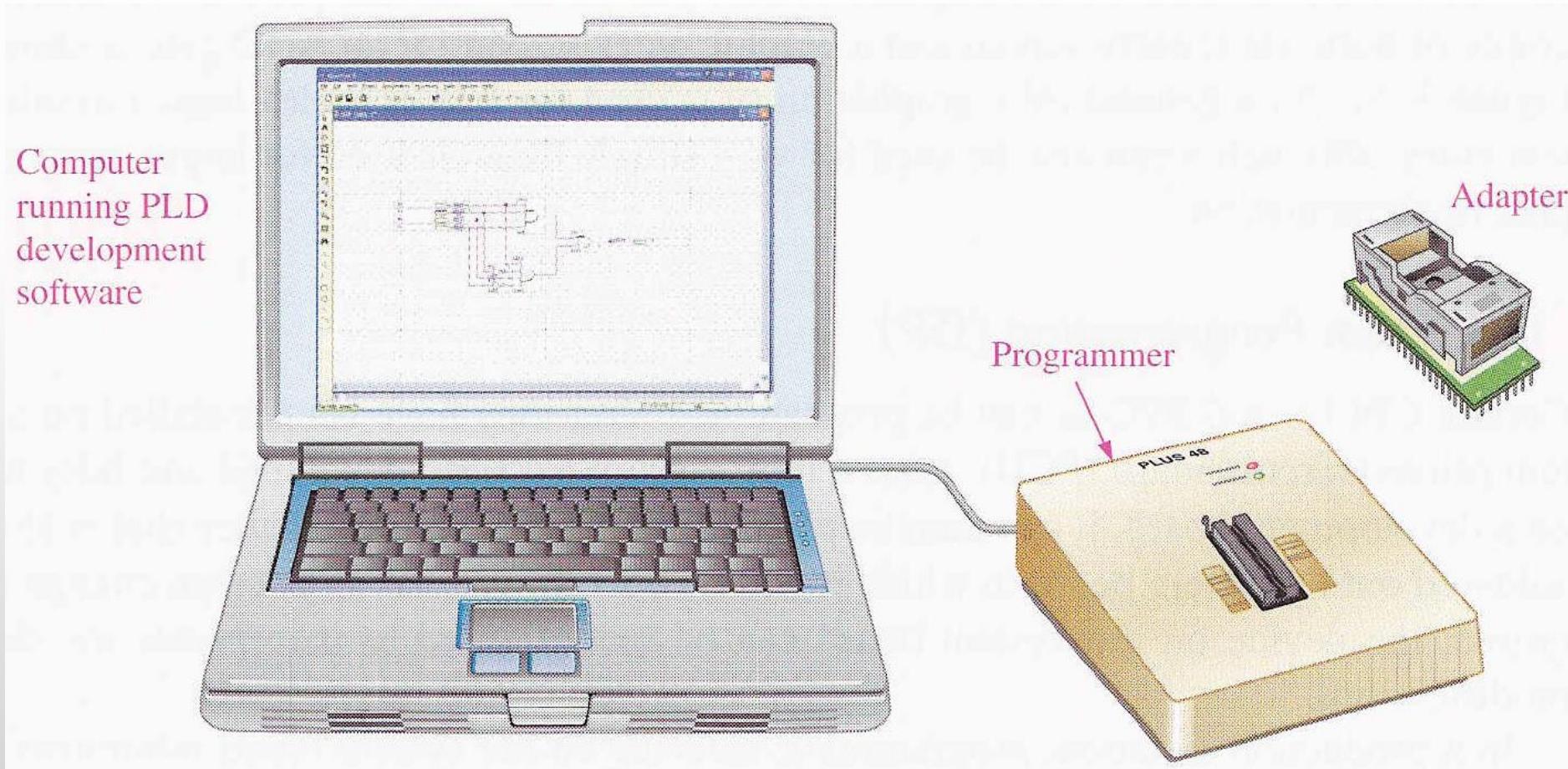
- Công nghệ SRAM (tiếp theo)

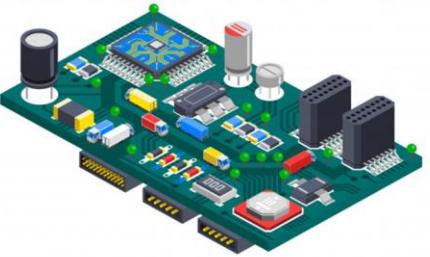




3.8 Mạch logic lập trình được

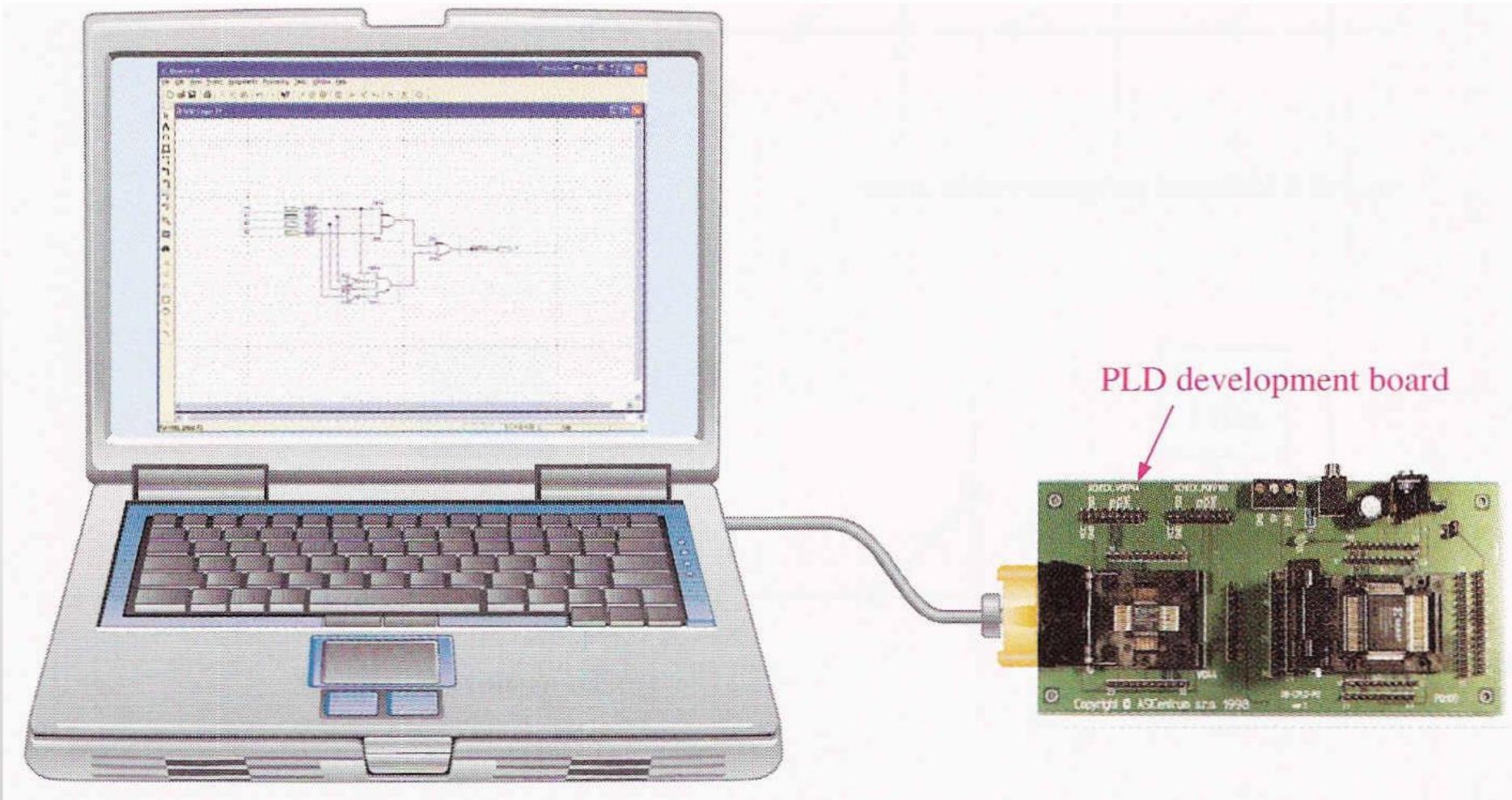
- Lập trình linh kiện PLD

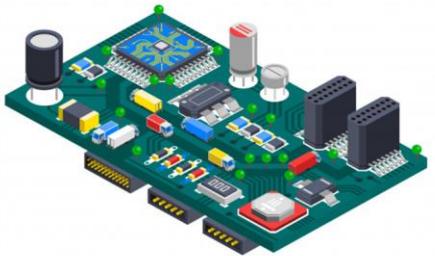




3.8 Mạch logic lập trình được

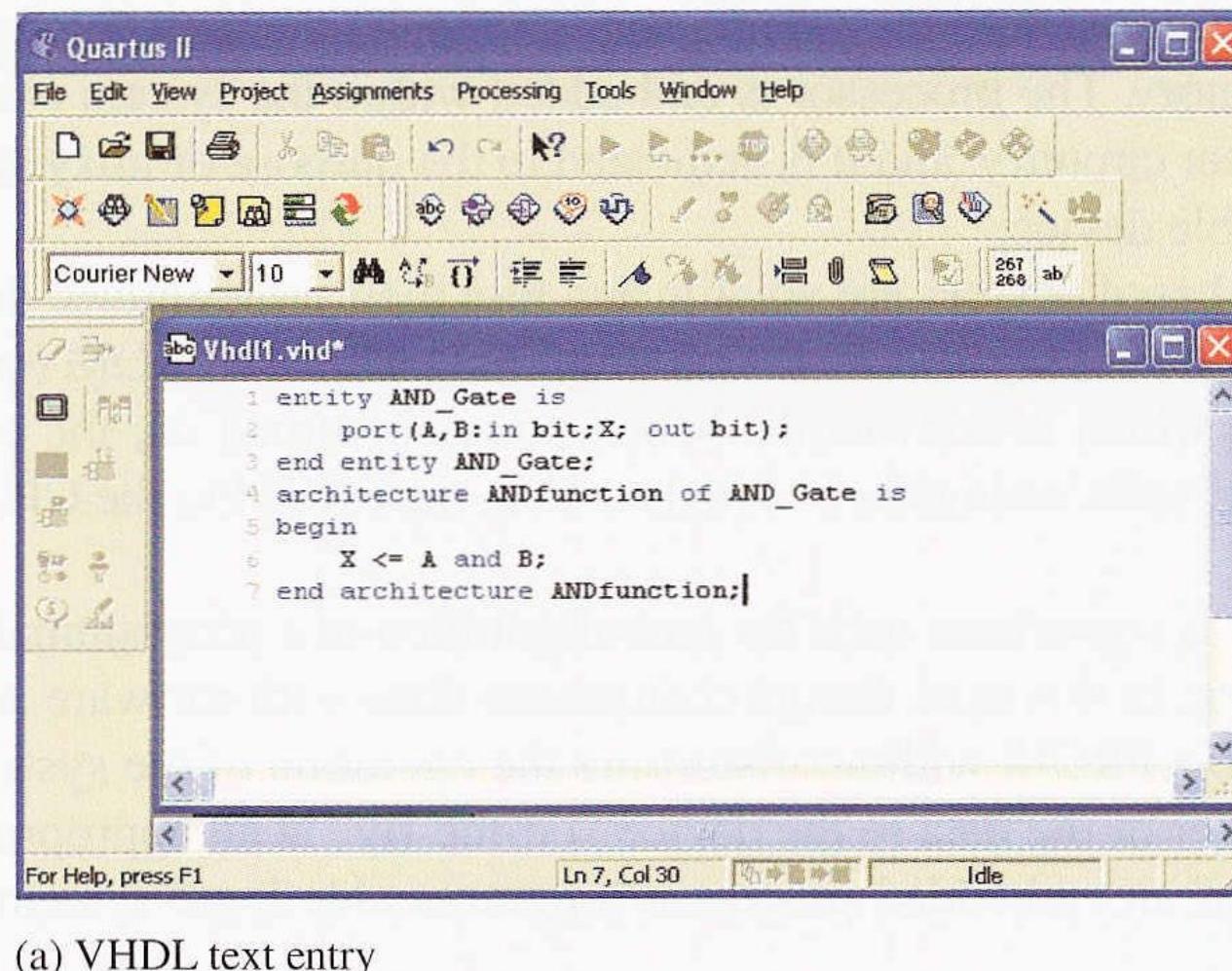
- Lập trình lại được linh kiện PLD





3.8 Mạch logic lập trình được

- Lập trình CPLD và FPGA

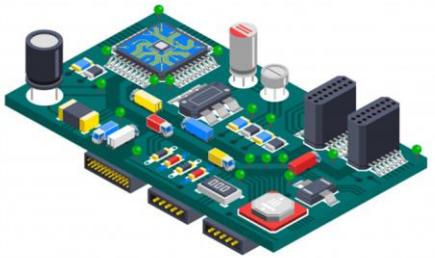


The screenshot shows the Quartus II software interface with the following details:

- Title Bar:** Quartus II
- Menu Bar:** File, Edit, View, Project, Assignments, Processing, Tools, Window, Help
- Toolbar:** Various icons for file operations, project management, and design tools.
- Font and Style Bar:** Courier New, 10pt, bold, italic, underline, etc.
- Code Editor:** The main window displays VHDL code for an AND gate:

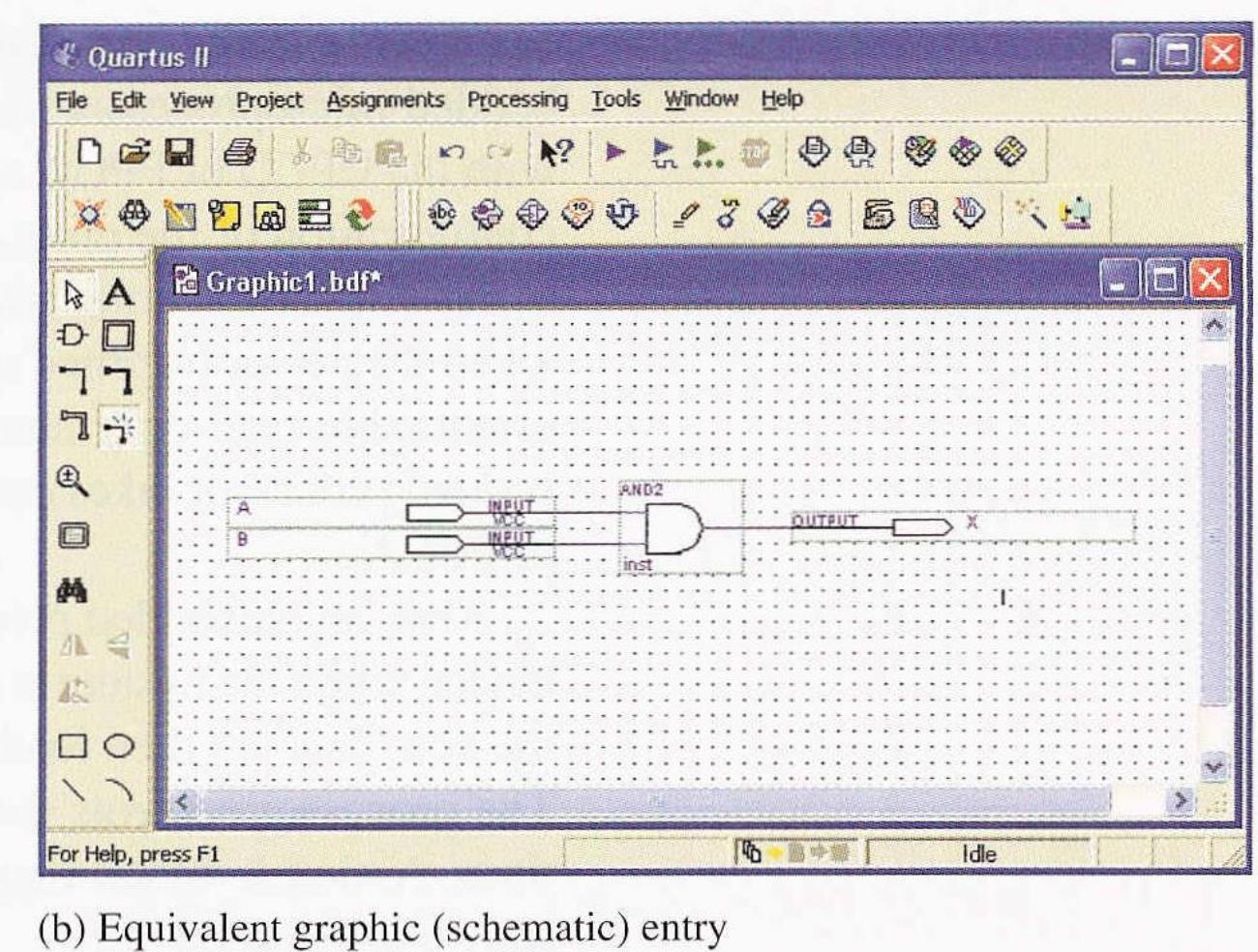
```
entity AND_Gate is
    port(A,B:in bit; Z: out bit);
end entity AND_Gate;
architecture ANDfunction of AND_Gate is
begin
    Z <= A and B;
end architecture ANDfunction;
```
- Status Bar:** For Help, press F1, Ln 7, Col 30, Idle

(a) VHDL text entry

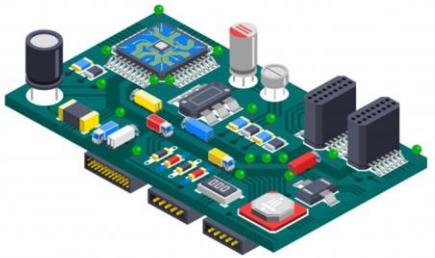


3.8 Mạch logic lập trình được

- Lập trình CPLD và FPGA (tiếp theo)

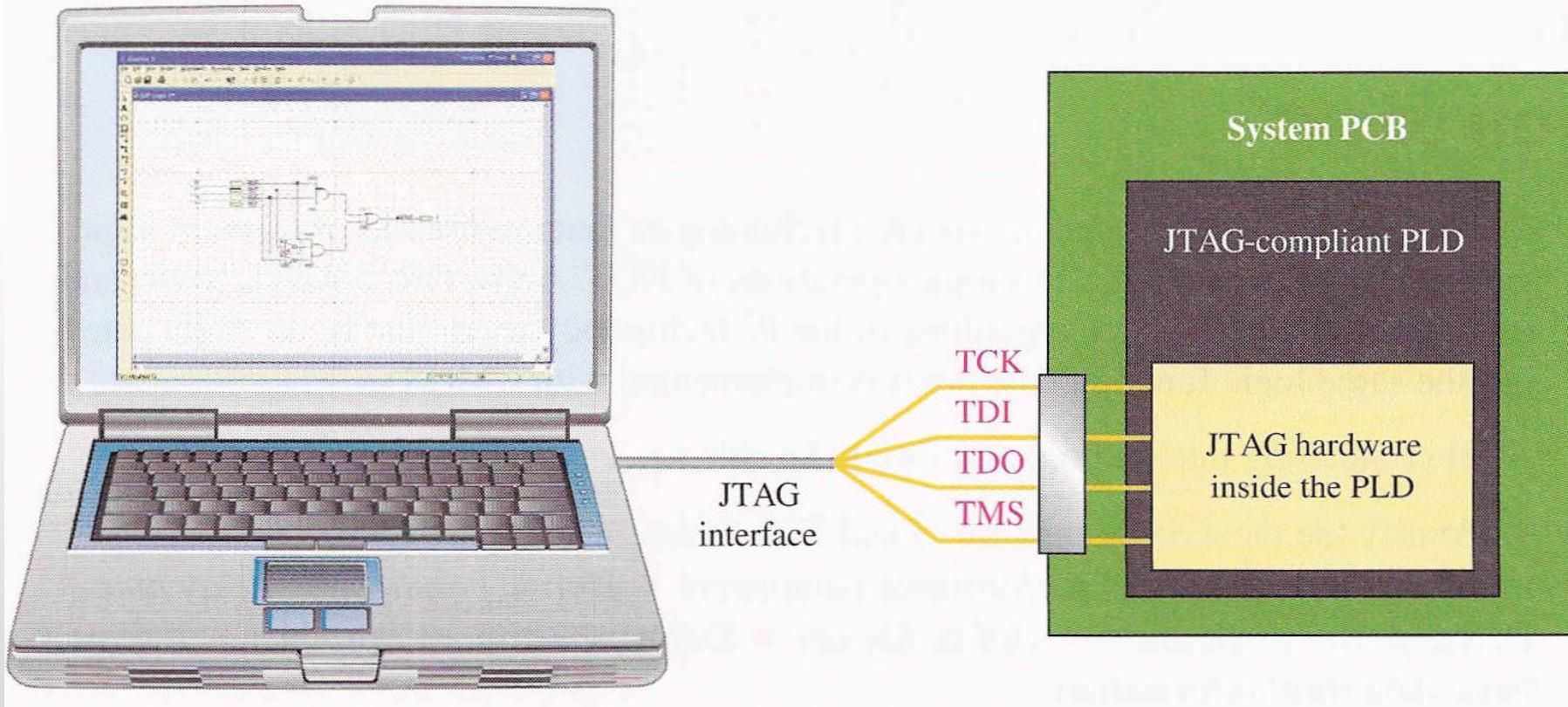


(b) Equivalent graphic (schematic) entry



3.8 Mạch logic lập trình được

- Lập trình trên hệ thống (ISP) thông qua JTAG

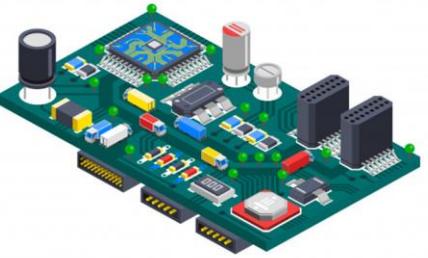




3.9 Mạch logic chức năng cố định

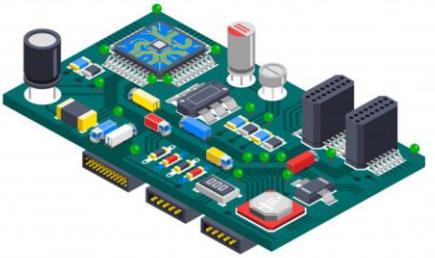
- **Họ CMOS**

- CMOS 5V, CMOS 3.3V, CMOS 2.5V, CMOS 1.8V.
- Nhiều họ khác nhau, thí dụ 74, 54, 4000, ...
 - 74HC and 74HCT—High-speed CMOS (the “T” indicates TTL compatibility)
 - 74AC and 74ACT—Advanced CMOS
 - 74AHC and 74AHCT—Advanced High-speed CMOS
 - 74LV—Low-voltage CMOS
 - 74LVC—Low-voltage CMOS
 - 74ALVC—Advanced Low-voltage CMOS



3.9 Mạch logic chức năng cố định

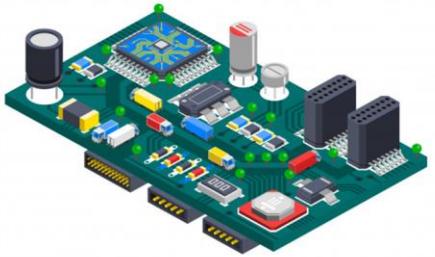
- 74BCT—BiCMOS
- 74ABT—Advanced BiCMOS
- 74LVT—Low-voltage BiCMOS
- 74ALB—Advanced Low-voltage BiCMOS



3.9 Mạch logic chức năng cố định

- Họ TTL

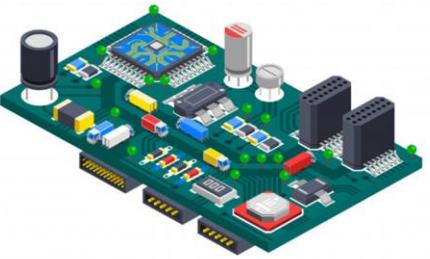
- 74—standard TTL (no letter)
- 74S—Schottky TTL
- 74AS—Advanced Schottky TTL
- 74LS—Low-power Schottky TTL
- 74ALS—Advanced Low-power Schottky TTL
- 74F—Fast TTL



3.9 Mạch logic chức năng cố định

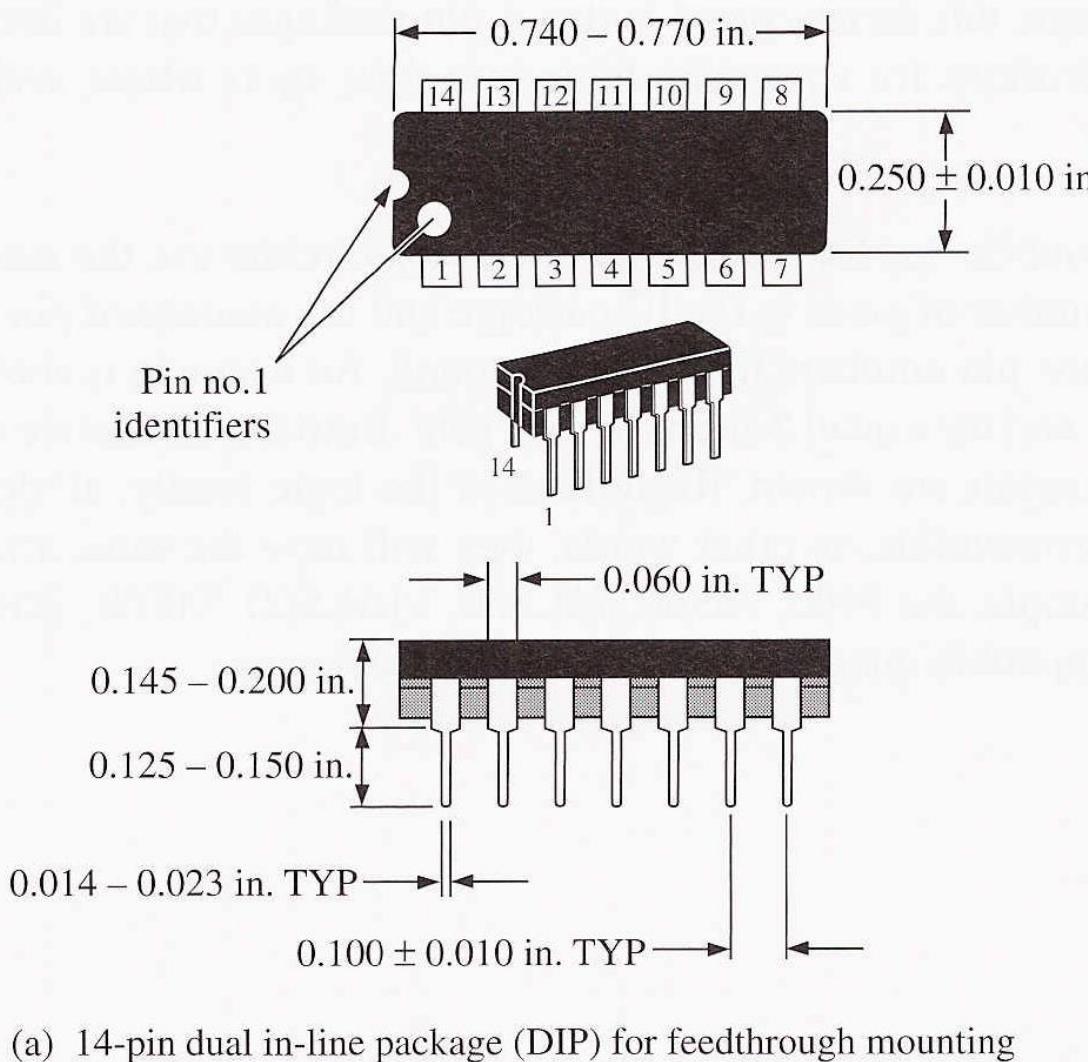
- **Các cổng chức năng cố định thông dụng**

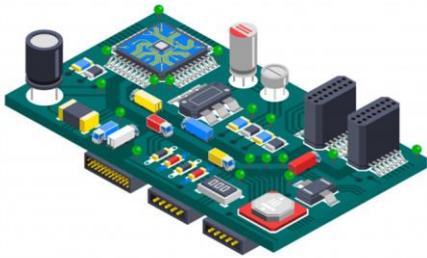
- | | |
|----------------------------------|----------------------------------|
| ■ Quad 2-input NAND— 00 | ■ Dual 4-input NAND— 20 |
| ■ Quad 2-input NOR— 02 | ■ Dual 2-input AND— 21 |
| ■ Hex inverter— 04 | ■ Triple 3-input NOR— 27 |
| ■ Quad 2-input AND— 08 | ■ Single 8-input NAND— 30 |
| ■ Triple 3-input NAND— 10 | ■ Quad 2-input OR— 32 |
| ■ Triple 3-input AND— 11 | ■ Quad XOR— 86 |
| | ■ Quad XNOR— 266 |



3.9 Mạch logic chức năng cố định

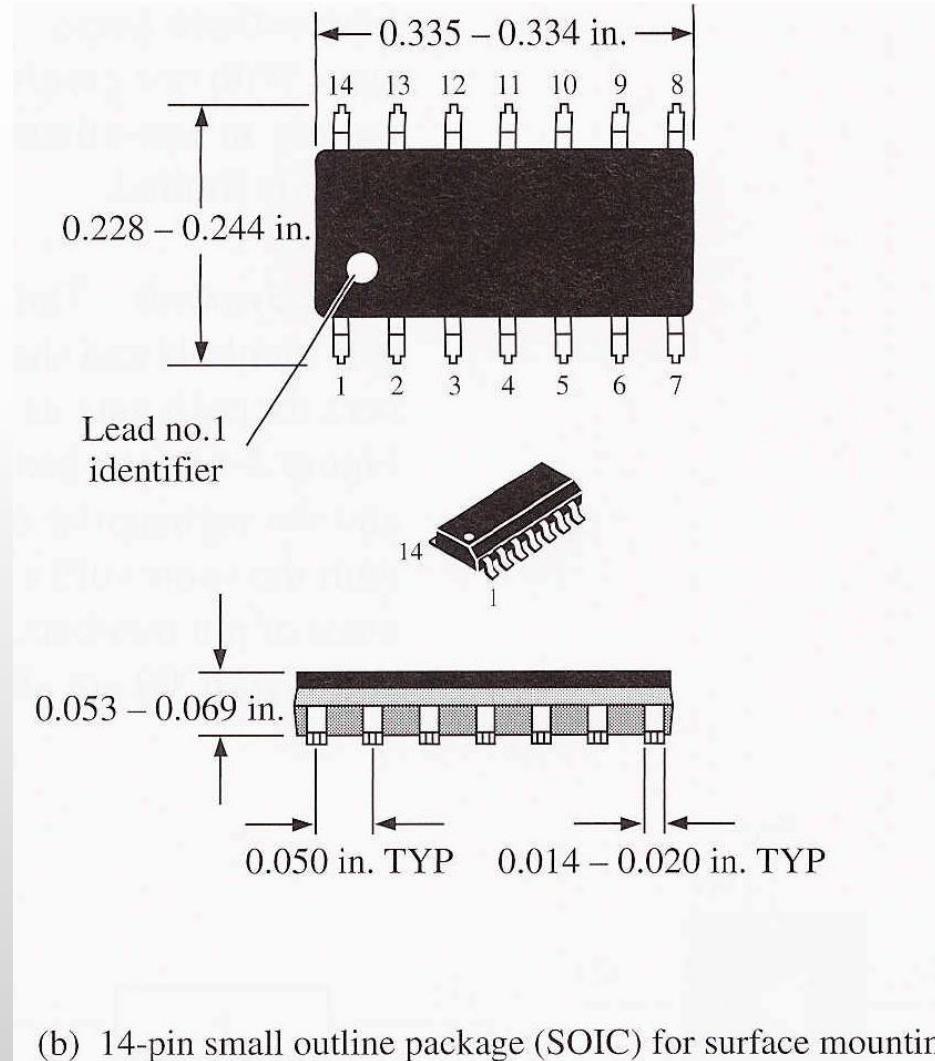
Sơ đồ chân điện
hình của cỗng
logic.

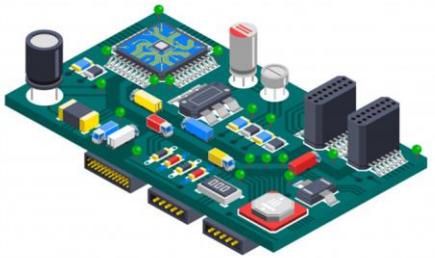




3.9 Mạch logic chức năng cố định

Sơ đồ chân điện
hình của cỗng
logic.





3.10 Biểu diễn logic

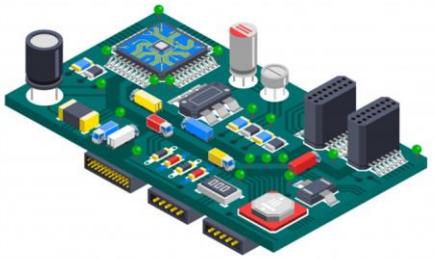
- Các định nghĩa

Logic states

Logic variables

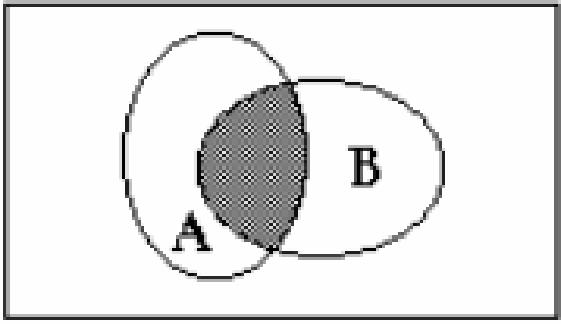
Logic functions

A	:	B	Y=f(A,B)
0 (hở)		0 (hở)	0 (tắt)
0 (hở)		1 (đóng)	0 (tắt)
1 (đóng)		0 (hở)	0 (tắt)
1 (đóng)		1 (đóng)	1 (cháy)



3.10 Biểu diễn logic

- Các cách biểu diễn logic



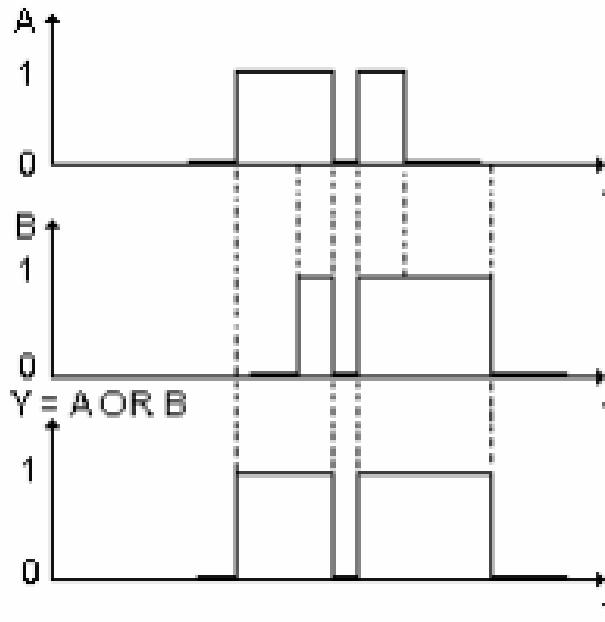
Biểu đồ Venn

A	B	$f(A,B) = A \text{ OR } B$
0	0	0
0	1	1
1	0	1
1	1	1

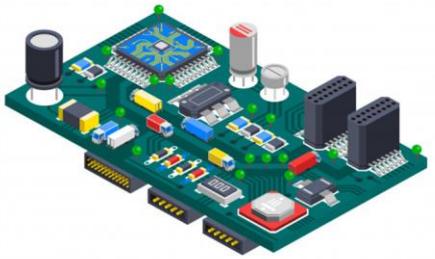
Bảng chân lý

$A \setminus B$	0	1
0	0	1
1	1	1

Bảng Karnaugh

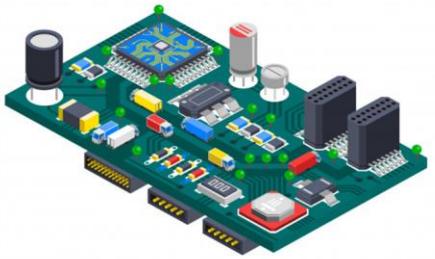


Biểu đồ thời gian



4. Đại số logic – Hàm logic

- 4.1 Các định đề của Huntington (postulate)
- 4.2 Các định lý cơ bản (theorem)
- 4.3 Biểu thức logic
- 4.4 Hàm logic
- 4.5 Biểu diễn hàm logic
- 4.6 Rút gọn hàm logic bằng phương pháp đại số
- 4.7 Rút gọn hàm logic bằng phương pháp bìa K
- 4.8 Rút gọn hàm logic có dấu tuỳ định
- 4.9 Rút gọn nhiều hàm



4.1 Các định đề của Huntington

- **1. Tính chất đóng** (closure property):

- a) *Định đề 1a (P1a)*: Nếu X và Y ở trong cùng một miền, miền này chỉ lấy giá trị $\{0, 1\}$ thì $(X + Y)$ cũng ở trong miền này.
- b) *Định đề 1b (P1b)*: Nếu X và Y ở trong cùng một miền, miền này chỉ lấy giá trị $\{0, 1\}$ thì $(X \cdot Y)$ cũng ở trong miền này.

- **2. Tính chất đồng nhất** (identity property):

Tồn tại các hằng 0 và 1 sao cho:

- a) *Định đề 2a (P2a)*: $X + 0 = X$
- b) *Định đề 2b (P2b)*: $X \cdot 1 = X$

- **3. Tính chất giao hoán** (commutative property):

- a) *Định đề 3a (P3a)*: $X + Y = Y + X$
- b) *Định đề 3b (P3b)*: $X \cdot Y = Y \cdot X$



4.1 Các định đề của Huntington

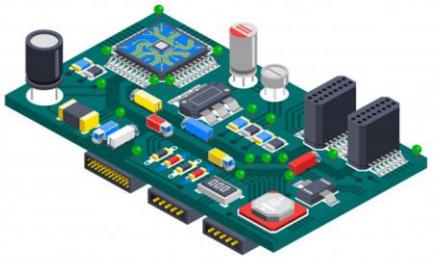
- **4. Tính chất phân bố** (distributive property):
 - a) *Định đề 4a (P4a)*: $X + (Y \cdot Z) = (X + Y) \cdot (X + Z)$
 - b) *Định đề 4b (P4b)*: $X \cdot (Y + Z) = (X \cdot Y) + (X \cdot Z)$
- **5. Tính chất bù** (complement property):
Tồn tại phần tử bù ký hiệu là \bar{X} của X sao cho:
 - a) *Định đề 5a (P5a)*: $X + \bar{X} = 1$
 - b) *Định đề 5b (P5b)*: $X \cdot \bar{X} = 0$

Mười (10) định đề trên định nghĩa nền tảng cho toàn bộ lý thuyết về đại số logic!



4.1 Các định đề của Huntington

- Cho một tập hợp B có số phần tử hữu hạn $B = \{X, Y, Z, \dots\}$ và các phần tử của B chỉ lấy giá trị trong tập $\{0, 1\}$. Ta trang bị cho B hai phép toán ký hiệu là “+” và “.”. Nếu mọi phần tử X, Y, Z, \dots thuộc B đều thỏa 10 định đề của Huntington, $\langle B, +, ., -, 0, 1 \rangle$ sẽ hình thành một cấu trúc **đại số logic**. Ký hiệu “-” biểu thị phép toán bù (đảo của các phần tử).
- Những ký hiệu X, Y, Z, \dots biểu thị các biến của **đại số logic** (gọi tắt là **biến logic**), những biến này chỉ lấy giá trị 0 hoặc 1. Ba ký hiệu “.”, “+” và “-” biểu thị các phép toán của **đại số logic** (gọi tắt là **phép toán logic** (logic operation)), đây là những toán tử của **đại số logic** (gọi tắt là **toán tử logic** (logic operator)).



4.1 Các định đề của Huntington

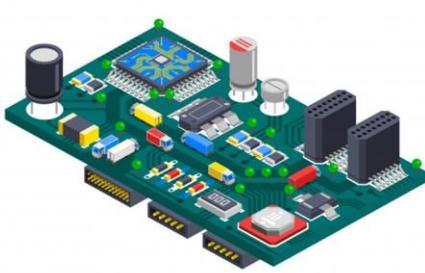
- Nguyên tắc đổi ngẫu phát biểu như sau:

Bất kỳ định đề hay định lý nào trong đại số logic đều có định đề hay định lý (đổi ngẫu) kết hợp, được tạo ra bằng cách thực hiện các thao tác sau:

- (1) hoán đổi 0 và 1 (0 được đổi thành 1 và 1 được đổi thành 0).
- (2) hoán đổi các toán tử $+$ và \cdot ($\text{toán tử } +$ được đổi thành $\text{toán tử } \cdot$ và $\text{toán tử } \cdot$ được đổi thành $\text{toán tử } +$).

Thí dụ:

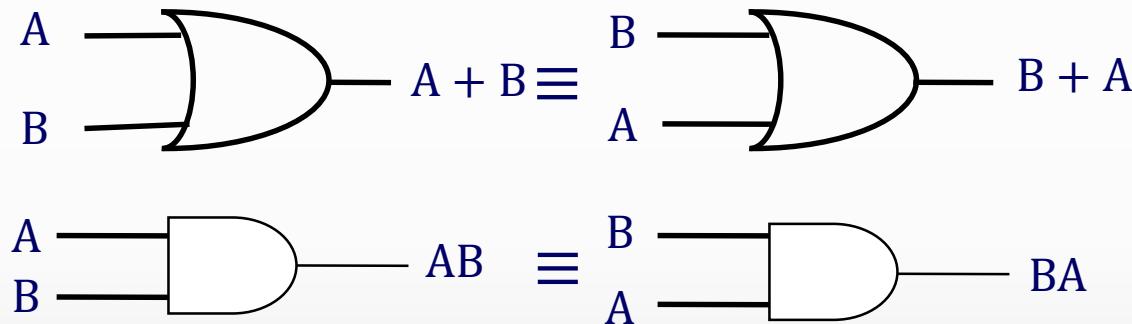
- a) *Định đề 5a (P5a):* $X + \overline{X} = 1$] Cặp mệnh đề đổi ngẫu.
b) *Định đề 5b (P5b):* $X \cdot \overline{X} = 0$



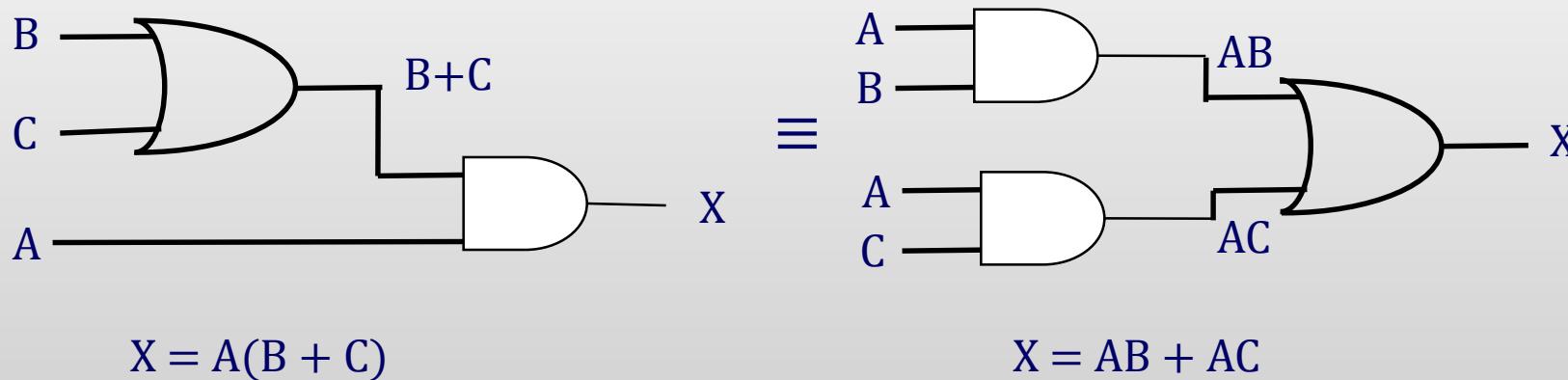
4.1 Các định đê của Huntington

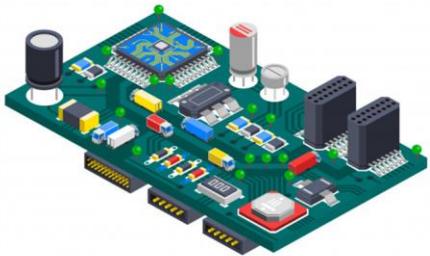
- Áp dụng của các định đê

Giao hoán



Phân bố

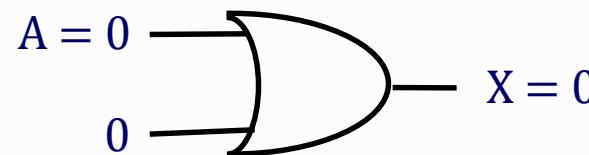
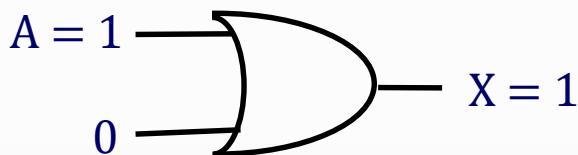




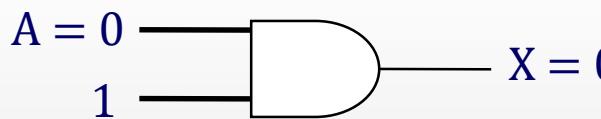
4.1 Các định đê của Huntington

- Áp dụng của các định đê

Đồng nhất

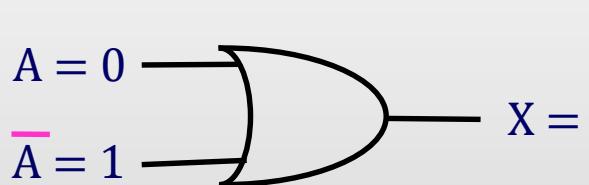
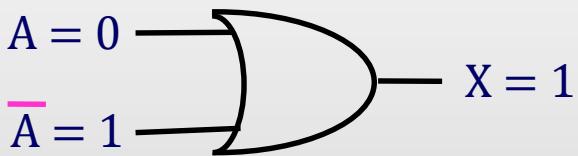


$$X = A + 0 = A$$



$$X = A \cdot 1 = A$$

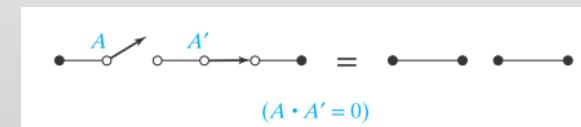
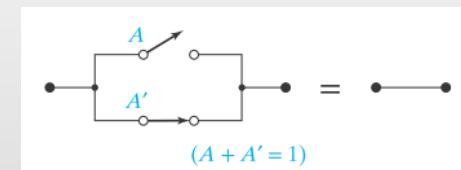
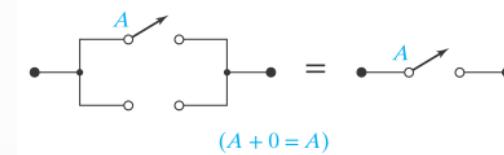
Bù



$$X = A + \bar{A} = 1$$



$$X = A \cdot \bar{A} = 0$$





4.2 Các định lý cơ bản

- 1. **Định lý lấy bù 2 lần** (involution theorem)

Định lý 1 (T1): $X = \overline{\overline{X}}$

- 2. **Định lý đồng nhất** (identity theorem)

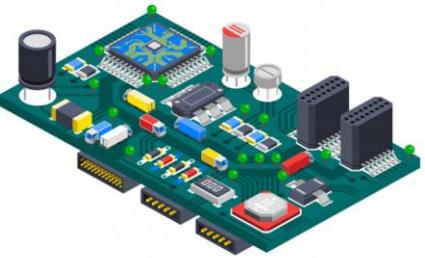
Định lý 2a (T2a): $X + 1 = 1$

Định lý 2b (T2b): $X \cdot 0 = 0$

- 3. **Định lý không thay đổi** (idempotency theorem)

Định lý 3a (T3a): $X + X = X$

Định lý 3b (T3b): $X \cdot X = X$



4.2 Các định lý cơ bản

- 4. **Định lý kết hợp** (associative theorem)

Định lý 4a (T4a): $X + (Y + Z) = (X + Y) + Z$

Định lý 4b (T4b): $X \cdot (Y \cdot Z) = (X \cdot Y) \cdot Z$

- 5. **Định lý DeMorgan** (DeMorgan's theorem)

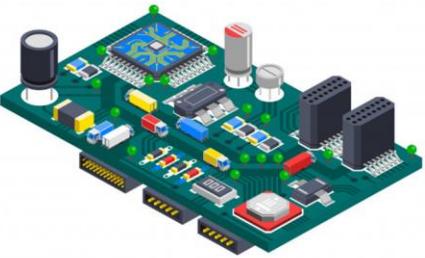
Định lý 5a (T5a): $\overline{X + Y} = \overline{X} \cdot \overline{Y}$

Định lý 5b (T5b): $\overline{X \cdot Y} = \overline{X} + \overline{Y}$

- 6. **Định lý liền kề** (adjacency theorem)(uniting theorem)

Định lý 6a (T6a): $X \cdot Y + X \cdot \overline{Y} = X$

Định lý 6b (T6b): $(X + Y) \cdot (X + \overline{Y}) = X$



4.2 Các định lý cơ bản

- **7. Định lý hấp thụ** (absorption theorem)

Định lý 7a (T7a): $X + X \cdot Y = X$

Định lý 7b (T7b): $X \cdot (X + Y) = X$

- **8. Định lý đơn giản hóa** (elimination theorem)

Định lý 8a (T8a): $X + \overline{X} \cdot Y = X + Y$

Định lý 8b (T8b): $X \cdot \overline{(X + Y)} = X \cdot Y$

- **9. Định lý liên ứng** (consensus theorem)

Định lý 9a (T9a): $X \cdot Y + \overline{X} \cdot Z + Y \cdot Z = X \cdot Y + X \cdot \overline{Z}$

Định lý 9b (T9b): $(X + Y) \cdot \overline{(X + Z)} \cdot (Y + Z) = (X + Y) \cdot (\overline{X} + Z)$



4.2 Các định lý cơ bản

- **10. Định lý bù của hằng**

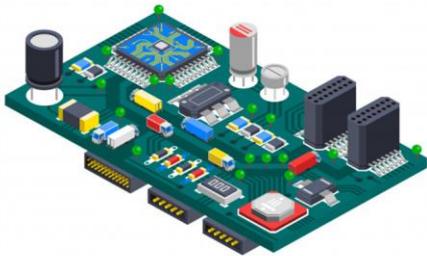
Định lý 10a (T10a): $0 \overline{=} 1$

Định lý 10b (T10b): $1 \overline{=} 0$

- **11. Suy từ định đẽ phân bố**

Định lý 11a (T11a): $(X + Y).(X + Z) = X + Y.Z$

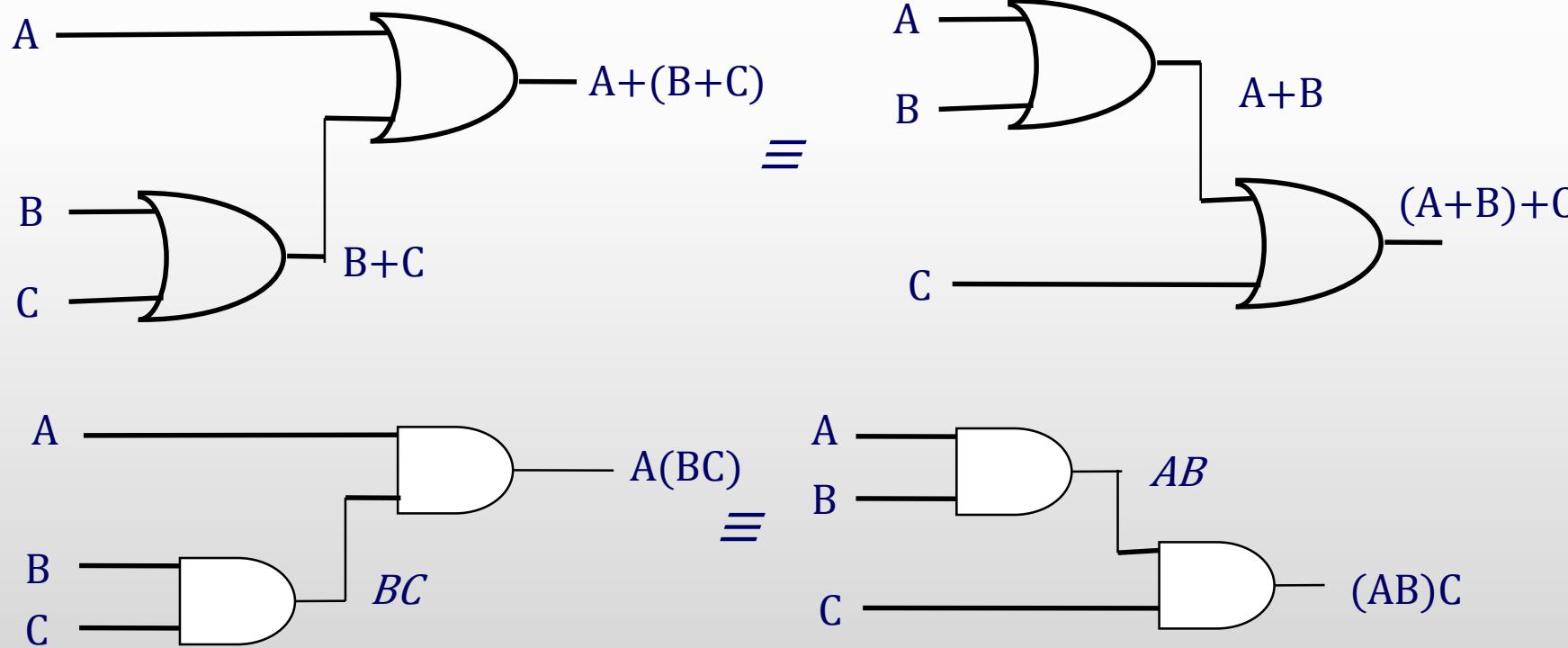
Định lý 11b (T11b): $(X.Y) + (X.Z) = X(Y + Z)$

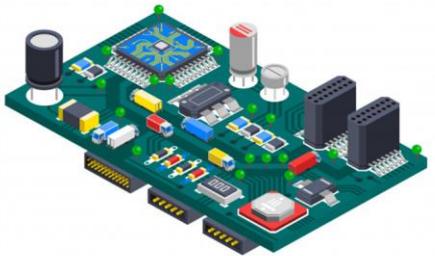


4.2 Các định lý cơ bản

- Áp dụng của các định lý

Kết hợp

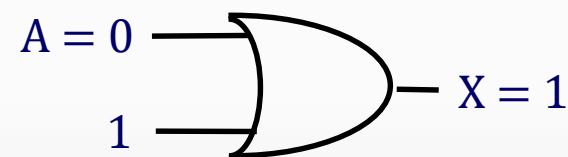
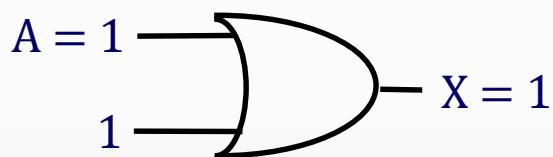




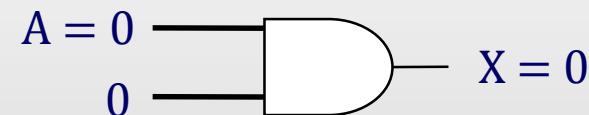
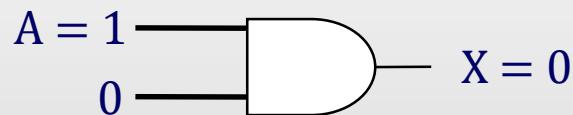
4.2 Các định lý cơ bản

- Áp dụng của các định lý

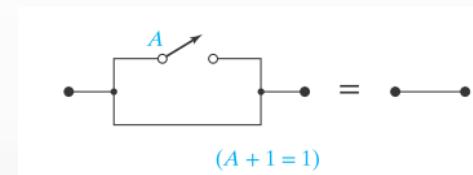
Đồng nhất

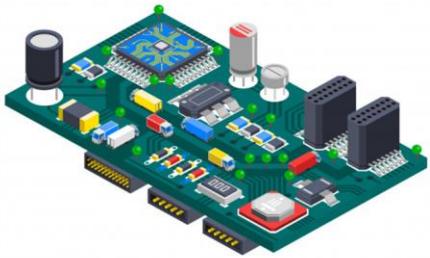


$$X = 1 + A = 1$$



$$X = 0 \cdot A = 0$$

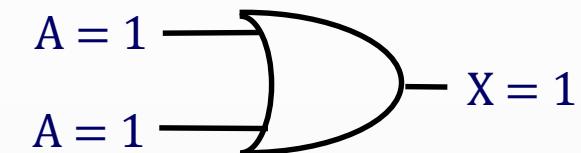
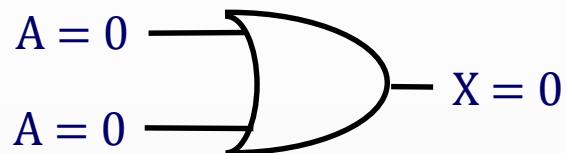




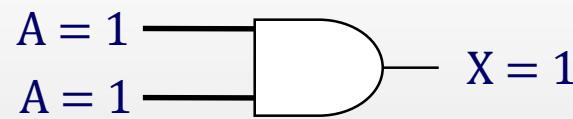
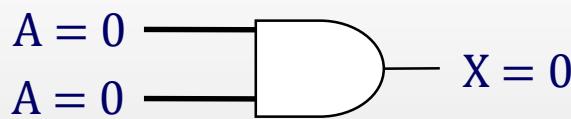
4.2 Các định lý cơ bản

- Áp dụng của các định lý

Không thay đổi

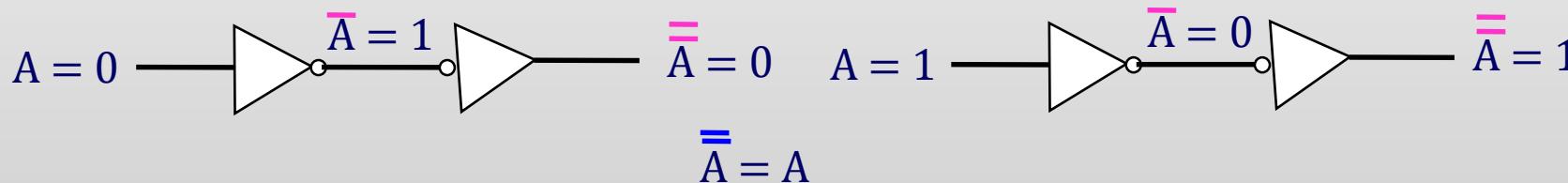


$$X = A + A = A$$



$$X = A \cdot A = A$$

Lấy bù hai lần





4.2 Các định lý cơ bản

- Áp dụng của các định lý

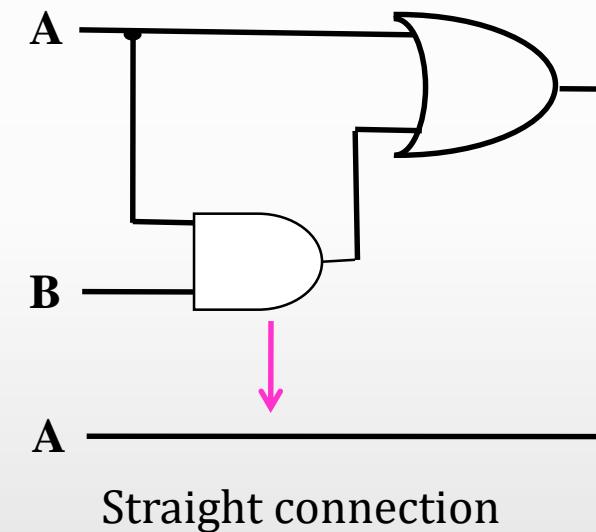
Hấp thụ (absorption)

A	B	AB	$A+AB$
0	0	0	0
0	1	0	0
1	0	0	1
1	1	1	1

↑ ↑
equal

$$A + A \cdot B = A$$

$$A \cdot (A + B) = A$$





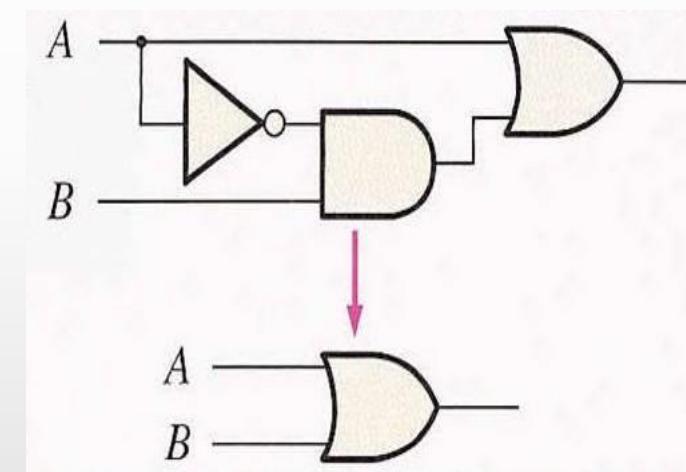
4.2 Các định lý cơ bản

- Áp dụng của các định lý

Đơn giản hóa

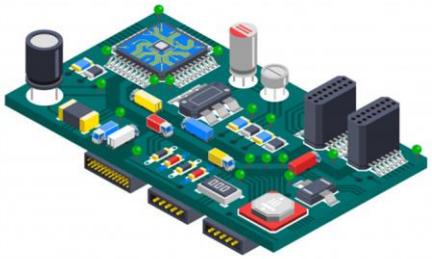
A	B	\overline{AB}	$A + \overline{AB}$	$A + B$
0	0	0	0	0
0	1	1	1	1
1	0	0	1	1
1	1	0	1	1

↑ equal ↑



$$A + \overline{A} \cdot B = A + B$$

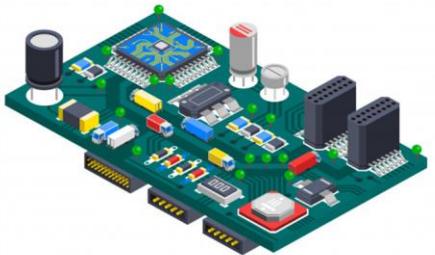
$$A(\overline{A} + B) = A \cdot B$$



4.2 Các định lý cơ bản

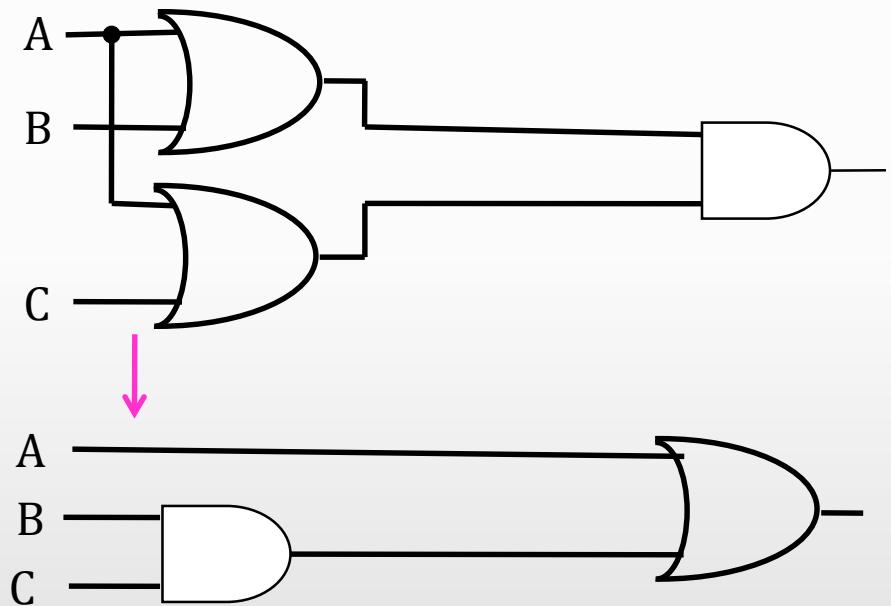
- #### • Áp dụng của các định lý

$$(A + B).(A + C) = A + B.C$$



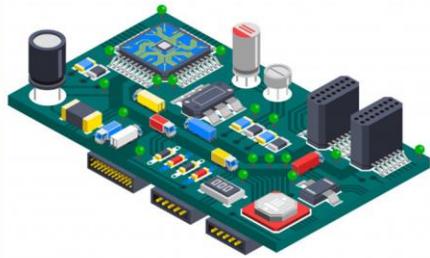
4.2 Các định lý cơ bản

□ Áp dụng của các định lý



$$(A + B).(A + C) = A + B.C$$

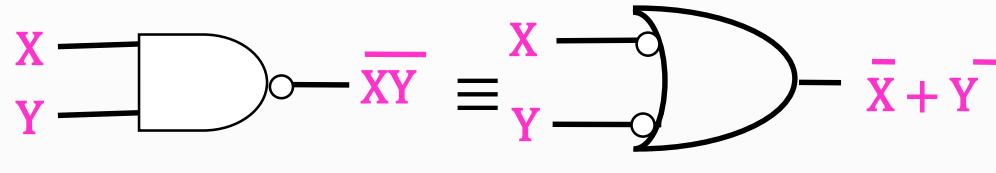
$$(A.B) + (A.C) = A.(B + C)$$



4.2 Các định lý cơ bản

- Áp dụng của các định lý

$$\text{DeMorgan} \quad \overline{XY} = \overline{X} + \overline{Y}$$

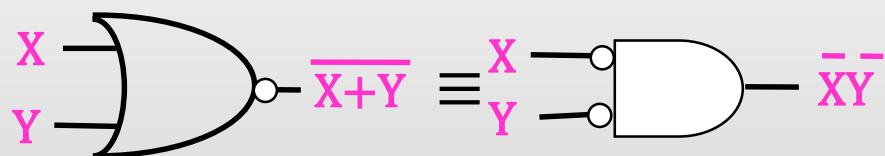


NAND

Negative-OR

INPUTS		OUTPUT	
X	Y	\overline{XY}	$\overline{X} + \overline{Y}$
0	0	1	1
0	1	1	1
1	0	1	1
1	1	0	0

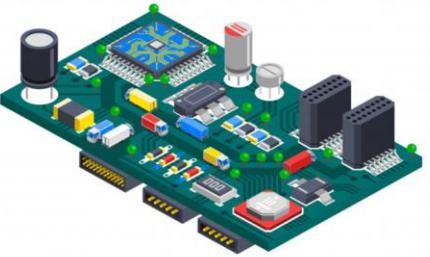
$$\overline{X+Y} = \overline{XY}$$



NOR

Negative-AND

INPUTS		OUTPUT	
X	Y	$\overline{X+Y}$	$\overline{\overline{X} \cdot \overline{Y}}$
0	0	1	1
0	1	0	0
1	0	0	0
1	1	0	0



4.3 Biểu thức logic

Thuật ngữ

Biểu thức logic

Định nghĩa

Dạng công thức toán học bao gồm các (Logic expression) toán tử logic và các biến logic.

Toán tử logic
(Logic operator)

Cho trước một tập các ngõ vào, toán tử logic có chức năng tạo ra giá trị ngõ ra tương ứng với các qui luật đã biết, phù hợp với các định đền Huntington định nghĩa đại số logic.

Biến logic
(Logic variable)

Ký hiệu biểu diễn hai giá trị của đại số logic là 0 và 1.

Chữ số logic
(Logic literal)

Các giá trị 0 và 1, biến logic hoặc bù của biến logic.

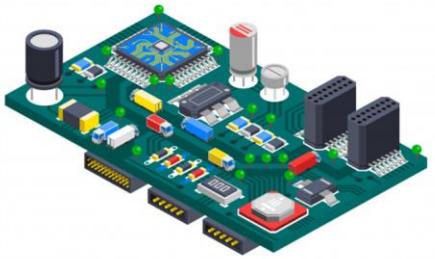


4.3 Biểu thức logic

- Dạng chính tắc 1

Hàng #	A B C	Hàm đa số (MAJORITY)	Minterm	Kí hiệu của minterm
0	0 0 0	0		
1	0 0 1	0		
2	0 1 0	0		
3	0 1 1	1	$\bar{A} \cdot B \cdot C$	m_3
4	1 0 0	0		
5	1 0 1	1	$A \cdot \bar{B} \cdot C$	m_5
6	1 1 0	1	$A \cdot B \cdot \bar{C}$	m_6
7	1 1 1	1	$A \cdot B \cdot C$	m_7

Mỗi tổ hợp giá trị ngõ vào làm cho ngõ ra bằng 1 sẽ tạo ra một minterm, các biến bằng 0 sẽ xuất hiện ở dạng bù trong minterm kết hợp và các biến bằng 1 sẽ xuất hiện ở dạng thật (không bù) trong minterm kết hợp.

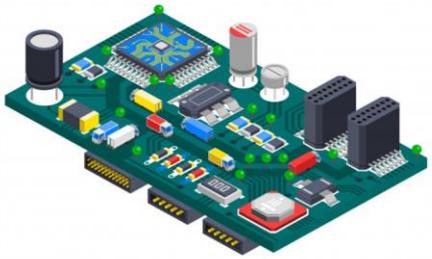


4.3 Biểu thức logic

- Dạng chính tắc 1

$$\begin{aligned}\text{MAJORITY} &= m_3 + m_5 + m_6 + m_7 \\ &= \sum m(3, 5, 6, 7) \\ &= (\overline{A} \cdot B \cdot C) + (A \cdot \overline{B} \cdot C) + (A \cdot B \cdot \overline{C}) + (A \cdot B \cdot C)\end{aligned}$$

Dạng chính tắc 1 còn gọi là dạng tổng các tích chuẩn hay dạng chuẩn 1.

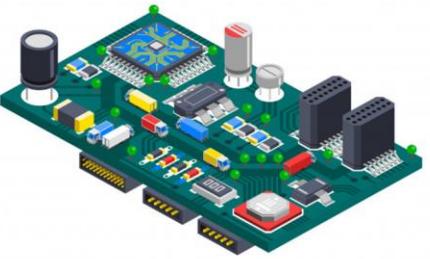


4.3 Biểu thức logic

- Dạng chính tắc 2

Hàng #	A B C	Hàm đa số (MAJORITY)	Maxterm	Kí hiệu của Maxterm
A'b'C' (CT1) = A+B+C	0 0 0	0	A+B+C	M ₀
A'B'C (CT1) = A+B+C'	0 0 1	0	A+B+ \bar{C}	M ₁
	0 1 0	0	A+ \bar{B} +C	M ₂
	0 1 1	1		
	1 0 0	0	\bar{A} +B+C	M ₄
	1 0 1	1		
	1 1 0	1		
	1 1 1	1		

Mỗi tổ hợp giá trị ngõ vào làm cho ngõ ra bằng 0 sẽ tạo ra một maxterm, các biến bằng 0 sẽ xuất hiện ở dạng thật (không bù) trong maxterm kết hợp và các biến bằng 1 sẽ xuất hiện ở dạng bù trong maxterm kết hợp.

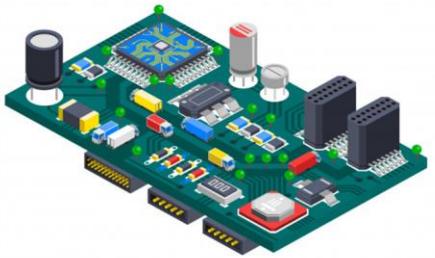


4.3 Biểu thức logic

- Dạng chính tắc 2

$$\begin{aligned}\text{MAJORITY} &= M_0 \cdot M_1 \cdot M_2 \cdot M_4 \\ &= \prod M(0, 1, 2, 4) \\ &= (A + B + C) \cdot (A + B + \bar{C}) \cdot (A + \bar{B} + C) \cdot (\bar{A} + B + C)\end{aligned}$$

Dạng chính tắc 2 còn gọi là dạng tích các tổng chuẩn hay dạng chuẩn 2.

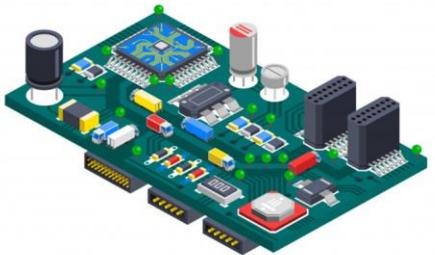


4.3 Biểu thức logic

- Dạng chính tắc của XOR

Hàng #	A B	Hàm XOR $A \oplus B$	Minterm	Maxterm
0	0 0	0		$A + B$
1	0 1	1	$\bar{A} \cdot B$	
2	1 0	1	$A \cdot \bar{B}$	
3	1 1	0		$\bar{A} + \bar{B}$

$$\begin{aligned}
 A \oplus B &= (\bar{A} \cdot B) + (A \cdot \bar{B}) && \text{dạng chính tắc 1} \\
 &= (A + B) \cdot (\bar{A} + \bar{B}) && \text{dạng chính tắc 2}
 \end{aligned}$$

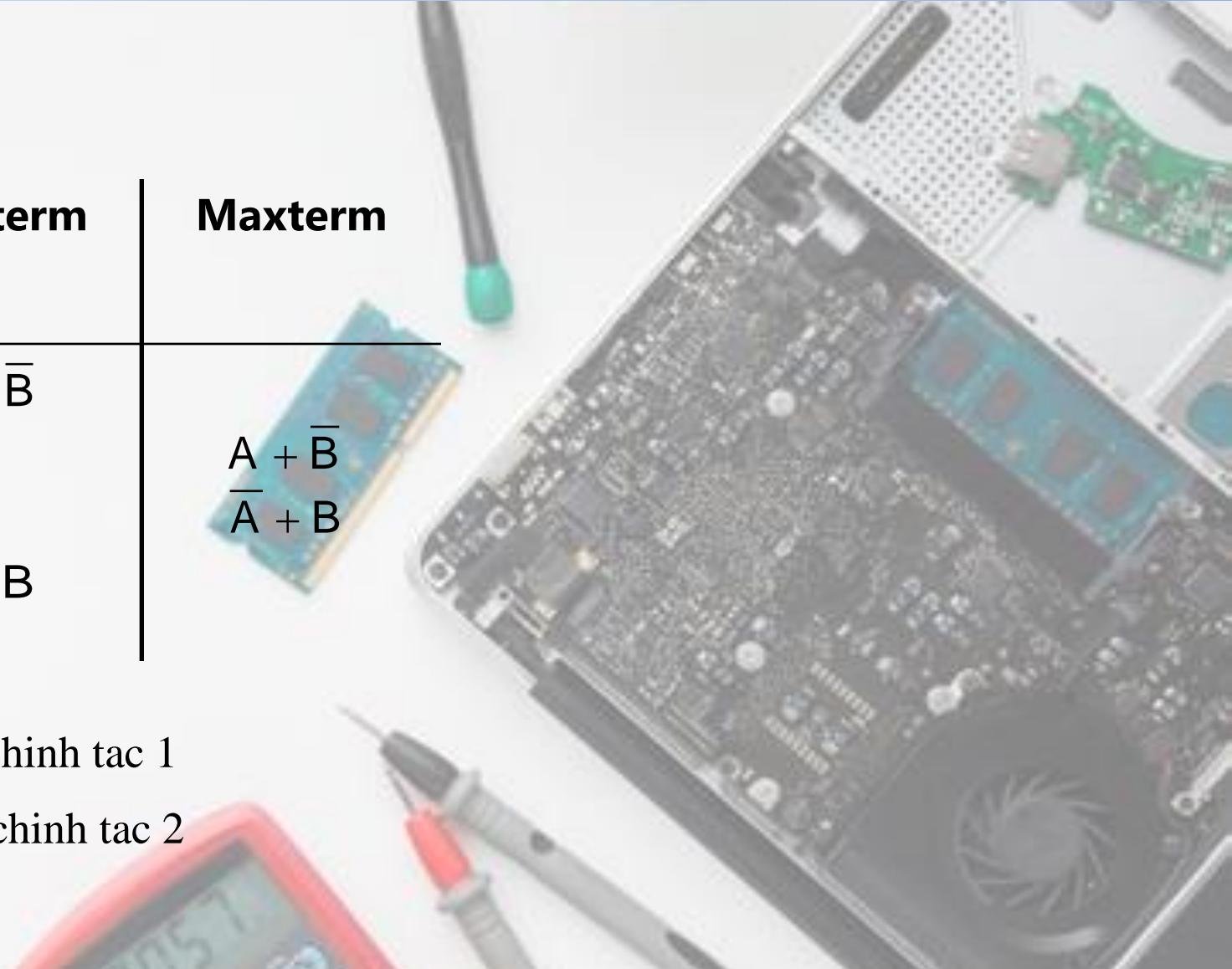


4.3 Biểu thức logic

- Dạng chính tắc của XNOR

Hàng #	A B	Hàm XNOR $\overline{A \oplus B}$	Minterm	Maxterm
0	0 0	1	$\overline{A} \cdot \overline{B}$	
1	0 1	0		$A + \overline{B}$
2	1 0	0		$\overline{A} + B$
3	1 1	1	$A \cdot B$	

$$\begin{aligned}\overline{A \oplus B} &= (\overline{A} \cdot \overline{B}) + (A \cdot B) && \text{dạng chính tắc 1} \\ &= (A + \overline{B}) \cdot (\overline{A} + B) && \text{dạng chính tắc 2}\end{aligned}$$





4.4 Hàm logic

- $\langle B, +, ., -, 0, 1 \rangle$ là một cấu trúc đại số logic.

Mỗi phần tử trong tập hợp B được gọi là một biến logic. Hàm logic theo n biến logic được viết dưới dạng $f(X_1, X_2, \dots, X_n)$, hàm này chỉ có thể có giá trị 0 hoặc 1. Hàm logic được định nghĩa như sau.

- **Định nghĩa**

X_1, X_2, \dots, X_n là các biến logic của tập hợp B. Phép ánh xạ $f: B^n \rightarrow B$ được gọi là hàm logic n- biến nếu được cấu tạo theo các nguyên tắc sau:

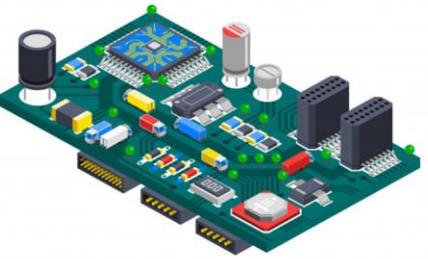
- a. Các hàm hằng $f(X_1, X_2, \dots, X_n) = 0$ hoặc 1 , hàm $f(X_1, X_2, \dots, X_n) = X_n$ cũng là các hàm logic.
- b. Nếu $f(X_1, X_2, \dots, X_n)$ là một hàm logic thì $f(X_1, X_2, \dots, \neg X_n)$ cũng là một hàm logic.
- c. Nếu f_1 và f_2 là các hàm logic thì $f_1 + f_2$ và $f_1 \cdot f_2$ cũng là hàm logic.



4.4 Hàm logic

- Miền xác định của hàm là tập các tổ hợp giá trị của các biến. Miền giá trị của hàm chính là tập hợp $\{0, 1\}$. Với hàm theo n biến, ta sẽ có 2^n tổ hợp khác nhau của giá trị các biến. Mặt khác như ta đã biết ở mục 4.3, một miền n -biến có thể xác định hàm khác nhau.
- 2^{2^n}
- Thí dụ, với 1 biến X ta có thể thành lập được 4 hàm như sau:

Hàm	Biến X		Hàm $f(X)$		Teân của hàm
$f_0(X)$	0	1	0	0	$f_0(X) = 0.$
$f_1(X)$	0	1	0	1	$f_1(X) = X$
$f_2(X)$	0	1	1	0	$f_2(X) = \bar{X}$
$f_3(X)$	0	1	1	1	$f_3(X) = 1$



4.4 Hàm logic

- **Bảng giá trị (bảng sự thật) của hàm logic**

Cho hàm logic theo n-biến $f(X_1, X_2, \dots, X_n)$, khi ta thay thế các X_i bằng giá trị 0 hay 1, ta sẽ có một giá trị của hàm logic.

Thí dụ: Hàm logic theo 3 biến $f(X_1, X_2, X_3) = X_1 + X_2 \cdot X_3$.

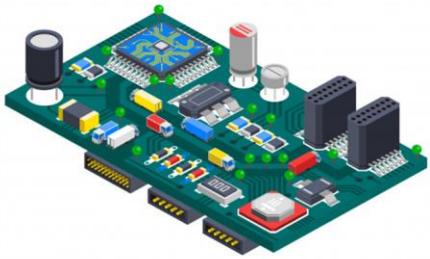
$$f(0, 0, 1) = 0 + 0 \cdot 1 = 0$$

$$f(0, 1, 1) = 0 + 1 \cdot 1 = 1$$

$$f(1, 0, 0) = 1 + 0 \cdot 0 = 1$$

Lưu ý việc áp dụng các định đẽ và định lý của đại số logic để tính nhanh giá trị của f .

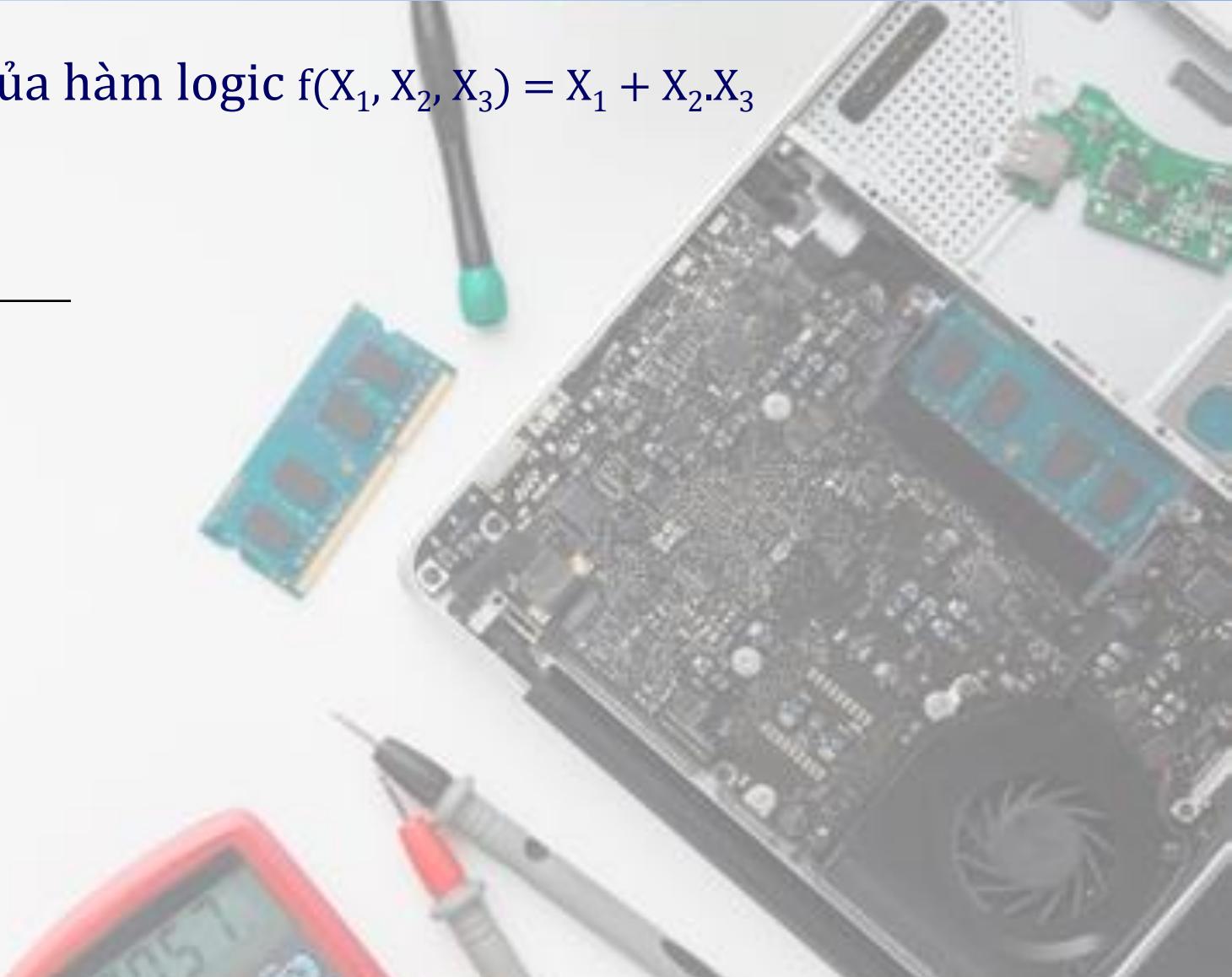
- Với 3 biến, ta có 8 tổ hợp giá trị các biến. Thống kê tất cả giá trị của f ứng với 8 tổ hợp giá trị các biến vào một bảng, ta có bảng giá trị (bảng sự thật) của hàm logic f .

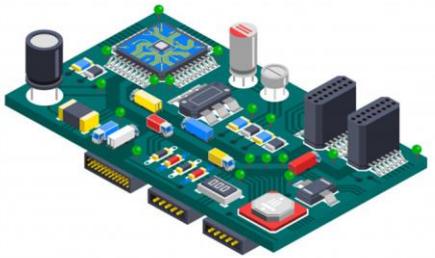


4.4 Hàm logic

- Thí dụ bảng giá trị (bảng sự thật) của hàm logic $f(X_1, X_2, X_3) = X_1 + X_2 \cdot X_3$ như sau:

X_1	X_2	X_3	$f(X_1, X_2, X_3)$
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1



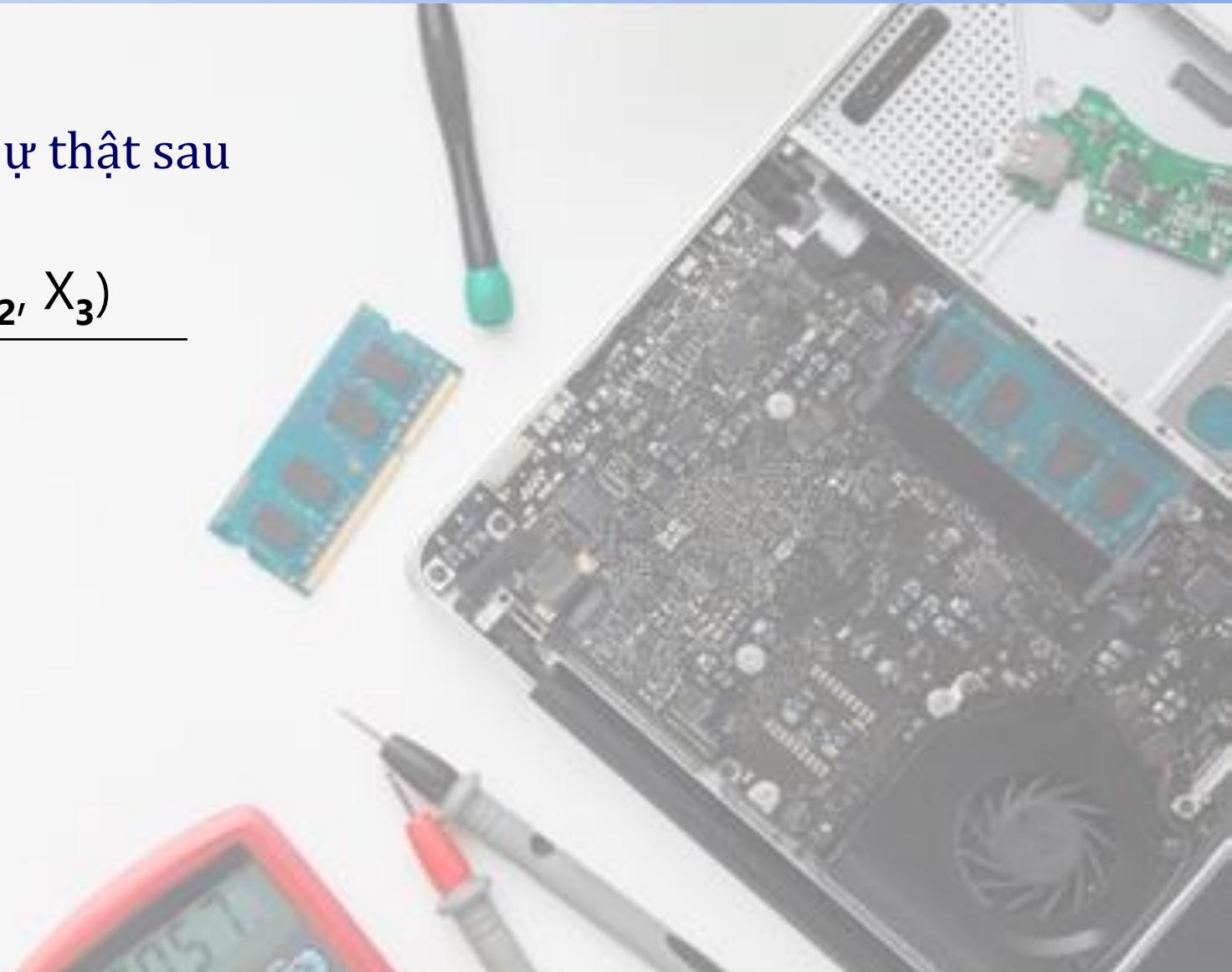


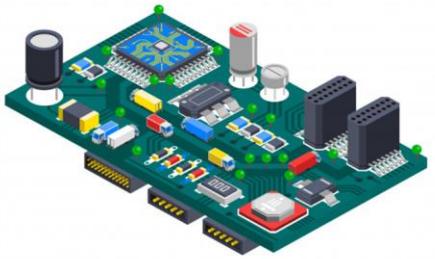
4.5 Biểu diễn hàm logic

- Phương pháp đại số

Thí dụ: Cho hàm logic có bảng sự thật sau

Thập phân	X_1^4	X_2^2	X_3^1	$f(X_1, X_2, X_3)$
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	1
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1





4.5 Biểu diễn hàm logic

Dạng chính tắc 1

Bước 1: Liệt kê các tổ hợp giá trị các biến làm cho $f = 1$. Ở thí dụ trên, ta có 5 tổ hợp: 011, 100, 101, 110, 111.

Bước 2: Thay 0 bằng \bar{x} và 1 bằng x. Với thí dụ trên ta có:

$$011 \rightarrow \bar{X}_1 \underline{X}_2 \underline{X}_3$$

$$100 \rightarrow X_1 \underline{X}_2 \underline{X}_3$$

$$101 \rightarrow X_1 X_2 \underline{X}_3$$

$$110 \rightarrow X_1 X_2 \bar{X}_3$$

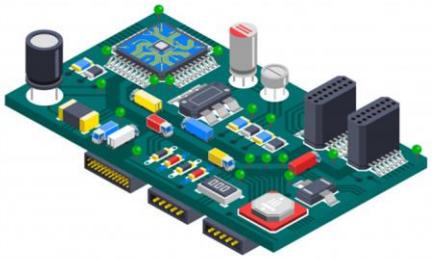
$$111 \rightarrow X_1 X_2 X_3$$

Mỗi số hạng là một tích hay một minterm.

Bước 3: Dạng chính tắc 1 sẽ liệt kê f dưới dạng tổng của các số hạng trên (nghĩa là liệt kê các minterm). Ở thí dụ trên ta có 5 minterm.

$$f(X_1, X_2, X_3) = \bar{X}_1 \cdot X_2 \cdot X_3 + X_1 \cdot \bar{X}_2 \cdot \bar{X}_3 + X_1 \cdot \bar{X}_2 \cdot X_3 + X_1 \cdot X_2 \cdot \bar{X}_3 + X_1 \cdot X_2 \cdot X_3$$

$$f(X_1, X_2, X_3) = m_3 + m_4 + m_5 + m_6 + m_7 = \sum m(3, 4, 5, 6, 7)$$



4.5 Biểu diễn hàm logic

Dạng chính tắc 2

Bước 1: Liệt kê các tổ hợp giá trị các biến làm cho $f = 0$. Ở thí dụ trên, ta có 3 tổ hợp: 000, 001, 010.

Bước 2: Thay 0 bằng x và 1 bằng \bar{x} . Với thí dụ trên ta có:

$$000 \rightarrow X_1 + X_2 + X_3$$

$$001 \rightarrow X_1 + X_2 + \bar{X}_3$$

Mỗi số hạng là một tổng hay một maxterm.

$$010 \rightarrow X_1 + \bar{X}_2 + X_3$$

Bước 3: Dạng chính tắc 2 sẽ liệt kê f dưới dạng tích của các số hạng trên (nghĩa là liệt kê các maxterm). Ở thí dụ trên ta có 3 maxterm.

$$f(X_1, X_2, X_3) = (X_1 + X_2 + X_3) \cdot (X_1 + X_2 + \bar{X}_3) \cdot (X_1 + \bar{X}_2 + X_3)$$

$$f(X_1, X_2, X_3) = M_0 \cdot M_1 \cdot M_2 = \prod M(0, 1, 2)$$



4.5 Biểu diễn hàm logic

INPUTS			OUTPUT	PRODUCT TERM
A	B	C	X	
0	0	0	0	
0	0	1	1	$\overline{A}\overline{B}C$
0	1	0	0	
0	1	1	0	
1	0	0	1	$A\overline{B}\overline{C}$
1	0	1	0	
1	1	0	0	
1	1	1	1	ABC

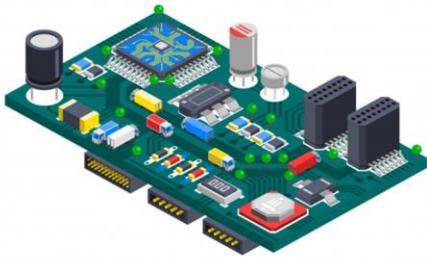
$$X = \overline{A}\overline{B}C + A\overline{B}\overline{C} + A.B.C$$



4.5 Biểu diễn hàm logic

INPUTS			OUTPUT	SUM TERM
A	B	C	X	
0	0	0	0	(A+B+C)
0	0	1	1	
0	1	0	0	(A+ \bar{B} +C)
0	1	1	0	(A+ \bar{B} + \bar{C})
1	0	0	1	
1	0	1	0	(\bar{A} +B+ \bar{C})
1	1	0	0	(\bar{A} + \bar{B} +C)
1	1	1	1	

$$X = (A + B + C) (A + \overline{B} + C) (A + \overline{B} + \overline{C}) (\overline{A} + B + C) (\overline{A} + \overline{B} + C)$$



4.5 Biểu diễn hàm logic

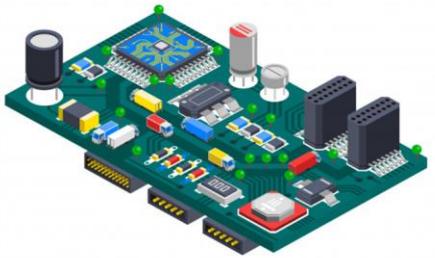
INPUTS			OUTPUT
A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

$$\begin{aligned} 011 &\longrightarrow \overline{A}BC \\ 100 &\longrightarrow A\overline{B}\overline{C} \\ 110 &\longrightarrow AB\overline{C} \\ 111 &\longrightarrow ABC \end{aligned}$$

$$\begin{aligned} 000 &\longrightarrow A + B + C \\ 001 &\longrightarrow A + B + \overline{C} \\ 010 &\longrightarrow A + \overline{B} + C \\ 101 &\longrightarrow \overline{A} + B + \overline{C} \end{aligned}$$

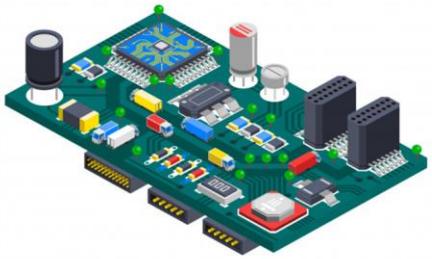
$$X = \overline{A}BC + A\overline{B}\overline{C} + AB\overline{C} + ABC$$

$$X = (A + B + C)(A + B + \overline{C})(A + \overline{B} + C)(\overline{A} + B + \overline{C})$$



VD1

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1



VD2

(a)

A	B	Y
0	0	1
0	1	0
1	0	1
1	1	1

(b)

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

(c)

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

(d)

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	0



4.5 Biểu diễn hàm logic

- Phương pháp bìa K (Karnaugh)

Bìa K của một hàm logic n-biến sẽ có 2^n ô. Mỗi ô ứng với một tổ hợp giá trị các biến. Thí dụ với $n = 3$, bìa K có $2^3 = 8$ ô:

$F(A, B, C)$

	C	0	1
AB	00		
	01		
	11		
	10		

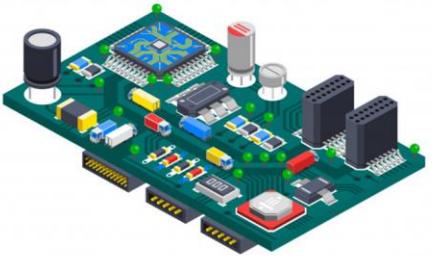
(a)

	C	0	1
AB	00	$\bar{A}\bar{B}\bar{C}$	$\bar{A}\bar{B}C$
	01	$\bar{A}B\bar{C}$	$\bar{A}BC$
	11	$A\bar{B}\bar{C}$	ABC
	10	$A\bar{B}\bar{C}$	$A\bar{B}C$

(b)

001

111



4.5 Biểu diễn hàm logic

Với $n = 2$ (hàm 2 biến)

X \ Y	m ₀	m ₁
m ₂	m ₀	m ₁
m ₃	m ₂	m ₃

(a)

X \ Y	0	1
0	$\bar{X}\bar{Y}$	$\bar{X}Y$
1	$X\bar{Y}$	XY

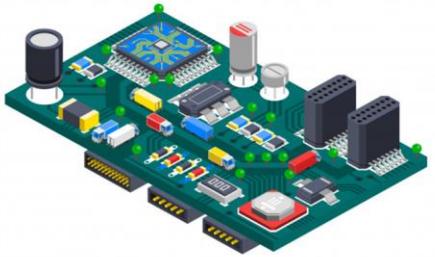
(b)

X \ Y	0	1
0	0	0
1	0	1

(a) XY

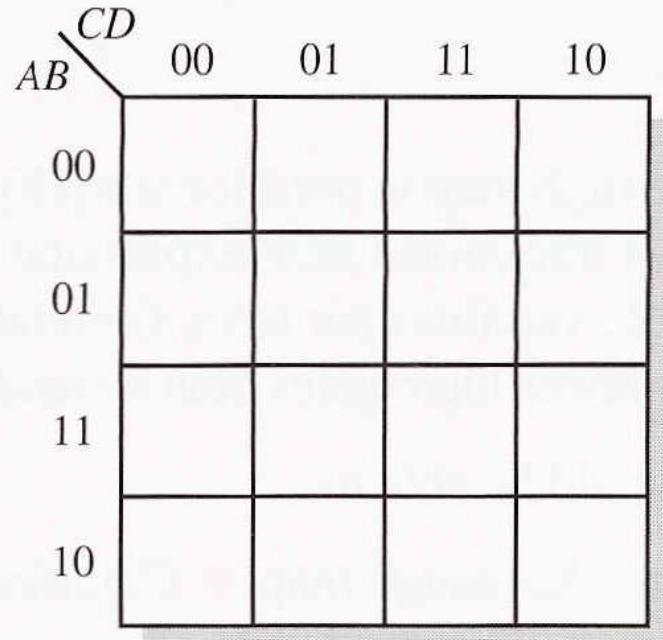
X \ Y	0	1
0	0	1
1	1	1

(b) X + Y



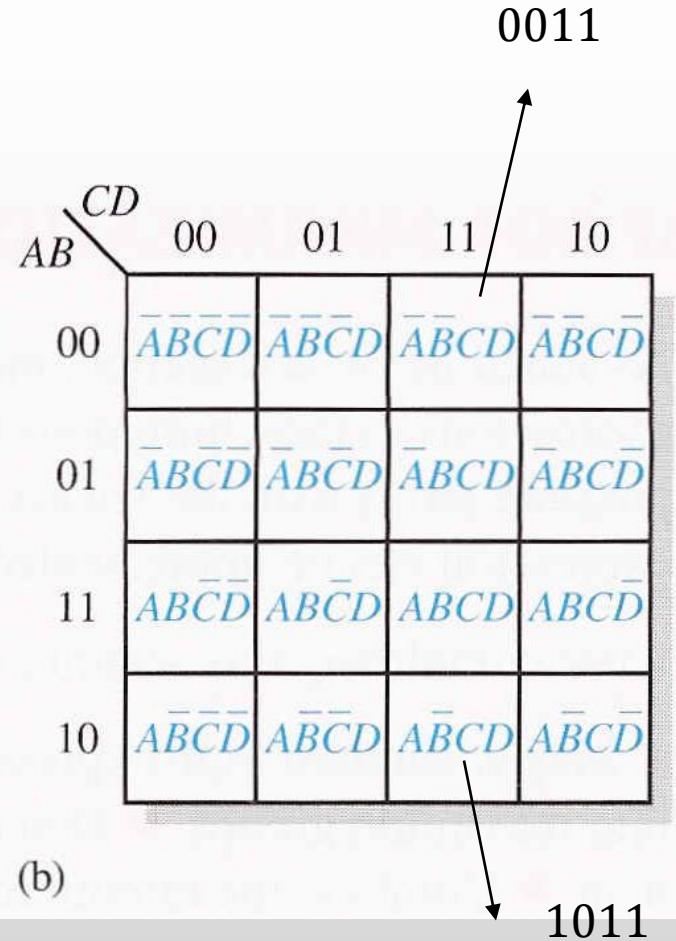
4.5 Biểu diễn hàm logic

Với $n = 4$ (hàm 4 biến)



(a)

$F(A, B, C, D)$



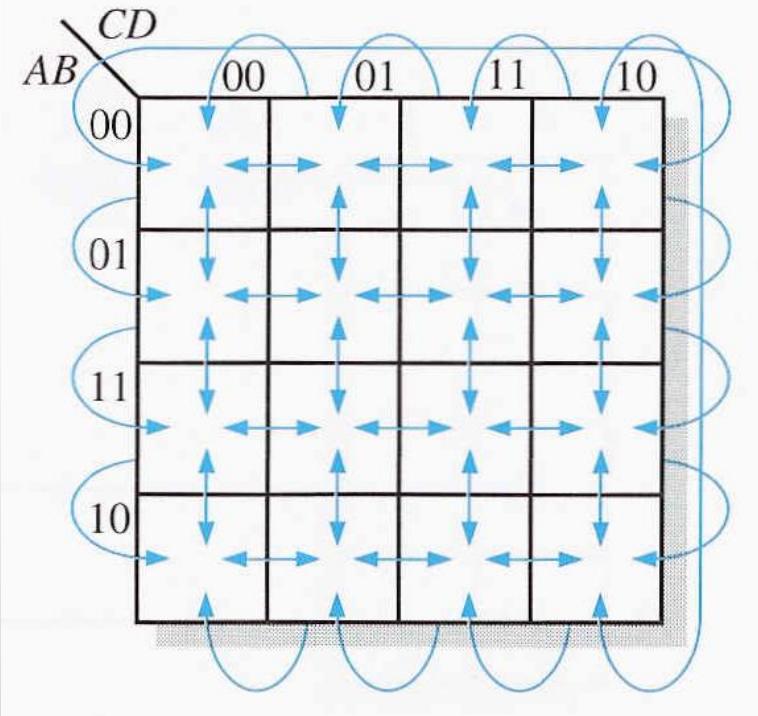
(b)

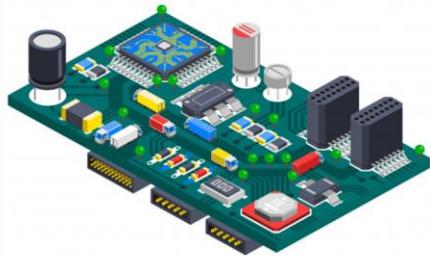
1011



4.5 Biểu diễn hàm logic

Ô kế cận (hay ô kề nhau)

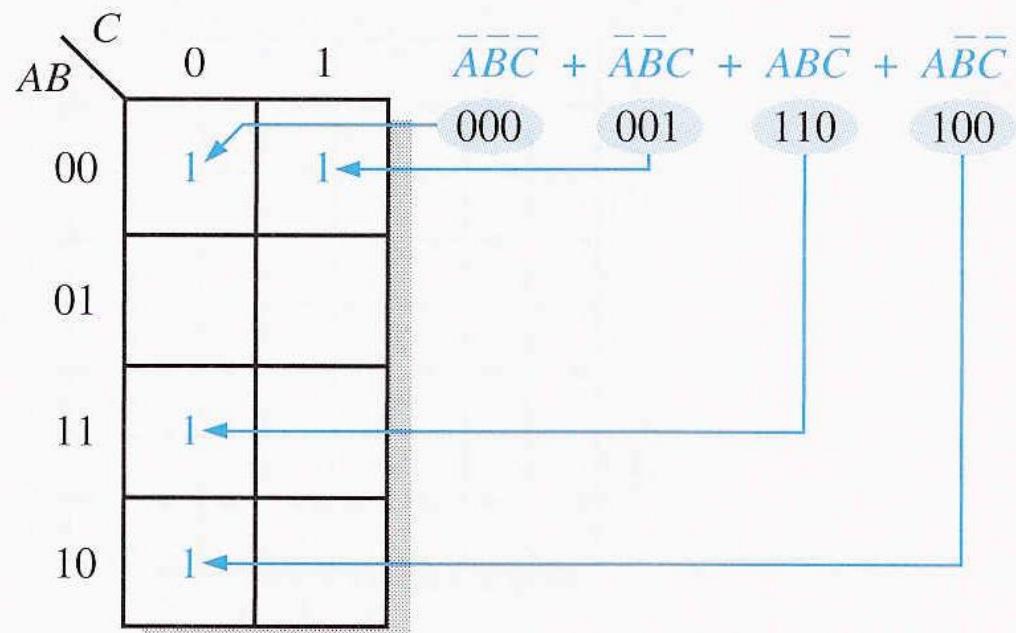




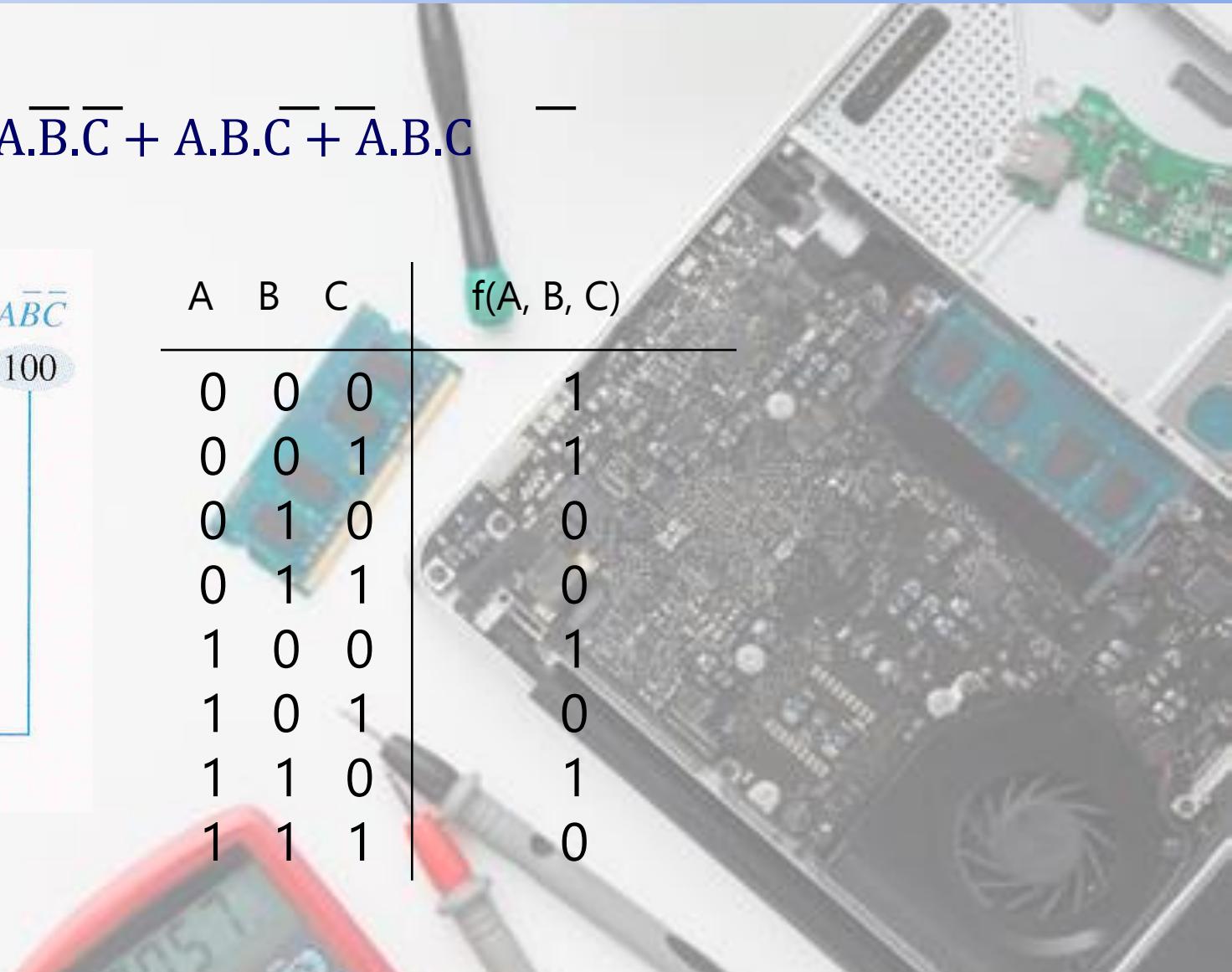
4.5 Biểu diễn hàm logic

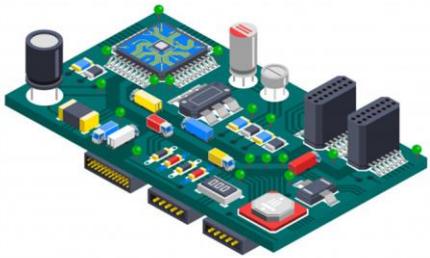
Dạng chính tắc 1

Thí dụ: Hàm $f(A, B, C) = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C + A\bar{B}\bar{C} + A\bar{B}C$



A	B	C	$f(A, B, C)$
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

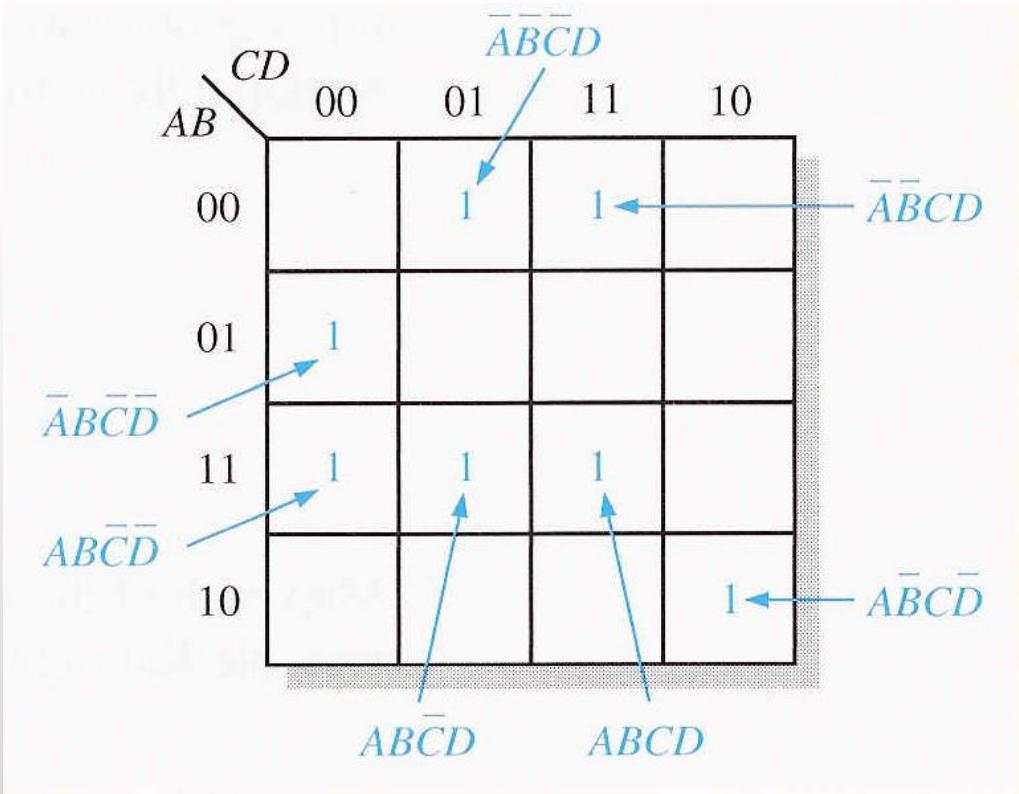




4.5 Biểu diễn hàm logic

Thí dụ:

$$\text{Hàm } f(A, B, C, D) = \overline{A} \overline{B} C D + \overline{A} B \overline{C} \overline{D} + A B \overline{C} D + A B C D + A B \overline{C} \overline{D} + \overline{A} \overline{B} \overline{C} D + A \overline{B} C \overline{D}$$





4.5 Biểu diễn hàm logic

Thí dụ:

Cho hàm $f(A, B, C) =$

$$\bar{A} + A\bar{B} + A\bar{B}\bar{C}$$

$$\begin{array}{ccc} \bar{A} & + & A\bar{B} & + & A\bar{B}\bar{C} \\ 000 & & 100 & & 110 \\ 001 & & 101 & & \\ 010 & & & & \\ 011 & & & & \end{array}$$

$AB \backslash C$	0	1
00	1	1
01	1	1
11	1	
10	1	1

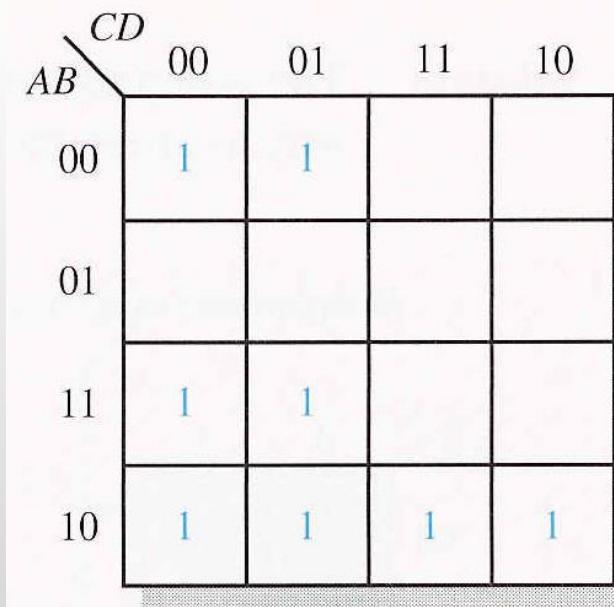


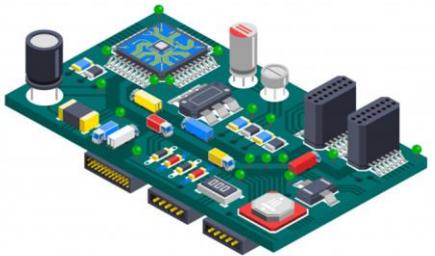
4.5 Biểu diễn hàm logic

Thí dụ:

Cho hàm $f(A, B, C, D) = \overline{B}\overline{C} + A\overline{B} + AB\overline{C} + A\overline{B}CD + \overline{A}\overline{B}\overline{C}D + A\overline{B}CD$

$\overline{B}\overline{C}$	$A\overline{B}$	$+ A\overline{B}\overline{C}$	$+ A\overline{B}CD$	$+ \overline{A}\overline{B}\overline{C}D$	$+ A\overline{B}CD$
0000	1000	1100	1010	0001	1011
0001	1001	1101			
1000	1010				
1001	1011				



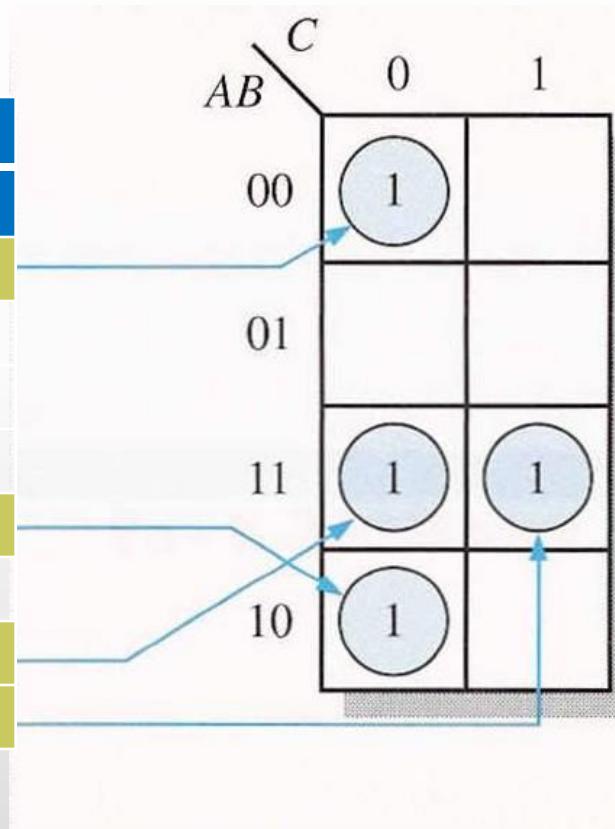


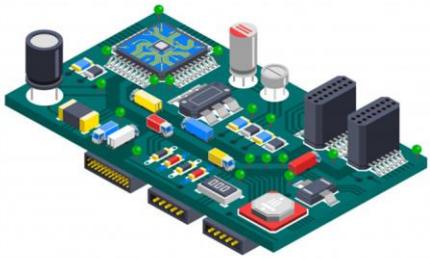
4.5 Biểu diễn hàm logic

Thí dụ:

$$X = \bar{A}\bar{B}\bar{C} + A\bar{B}\bar{C} + AB\bar{C} + ABC$$

INPUTS			OUTPUT
A	B	C	X
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

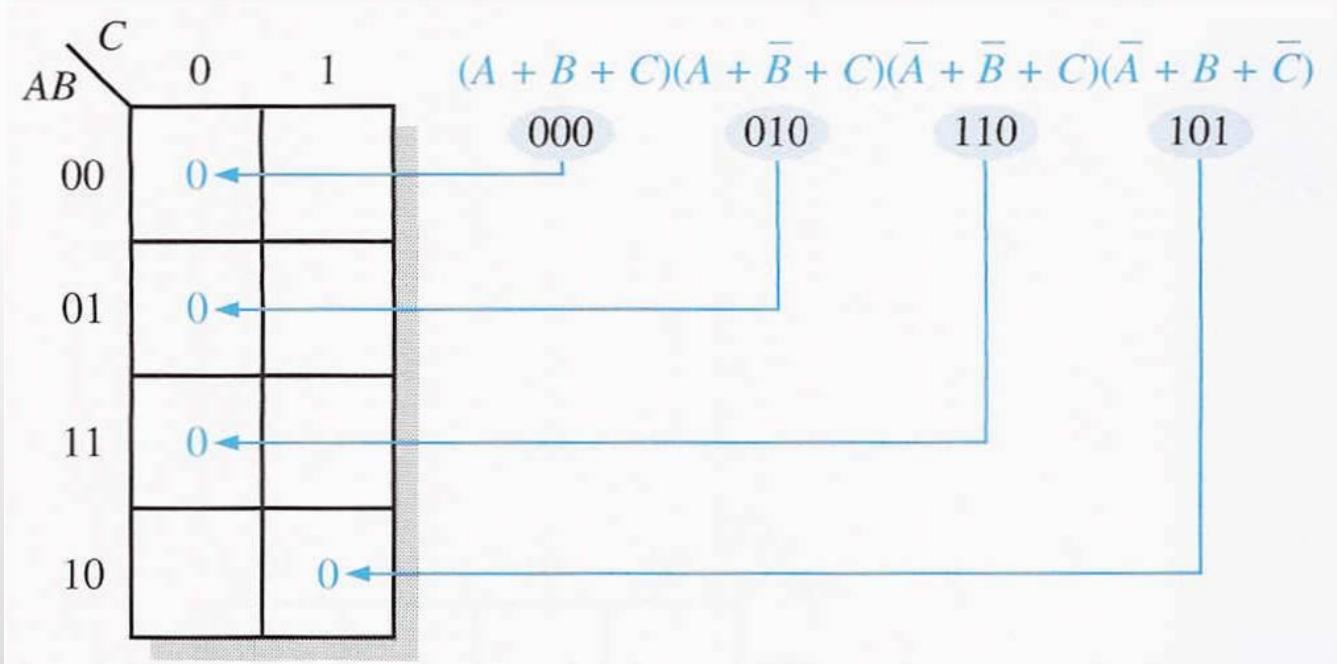


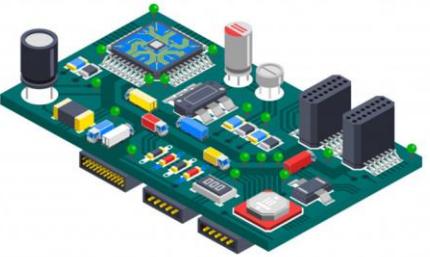


4.5 Biểu diễn hàm logic

Dạng chính tắc 2

Thí dụ hàm $f(A, B, C) = (A + B + C)(A + \bar{B} + C)(\bar{A} + \bar{B} + C)(\bar{A} + B + \bar{C})$





4.6 Rút gọn hàm logic

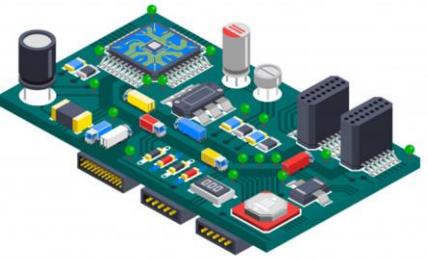
- Rút gọn bằng phương pháp đại số

Example 3.1. Simplify the Boolean function $F=AB + BC + B'C$.

Solution.
$$\begin{aligned} F &= AB + BC + B'C \\ &= AB + C(B + B') \\ &= AB + C \end{aligned}$$

Example 3.2. Simplify the Boolean function $F= A + A'B$.

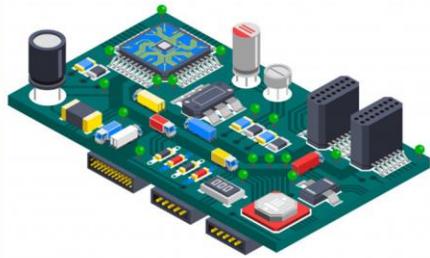
Solution.
$$\begin{aligned} F &= A + A'B \\ &= (A + A')(A + B) \\ &= A + B \end{aligned}$$



4.6 Rút gọn hàm logic

Dạng chính tắc 2

$$\begin{aligned}f(A, B, C) &= (A + B + C) \overline{(A + B + C)} \overline{(A + B)} \overline{C} \\&= (A + B + \overline{C} \cdot C)(A + C + \overline{B} \cdot B) \\&= (A + B + 0)(A + C + 0) \\&= (A + B)(A + C) \\&= A + BC\end{aligned}$$

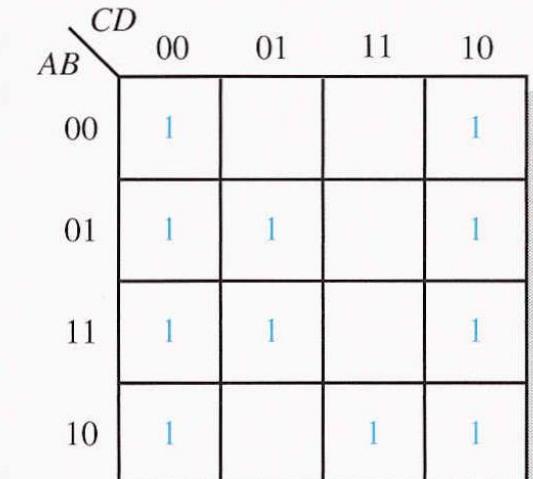
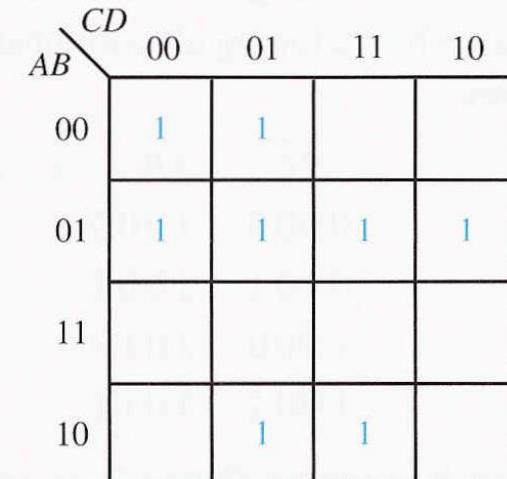
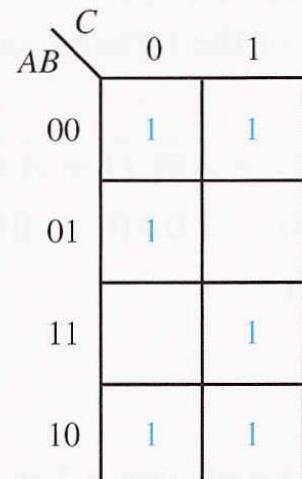
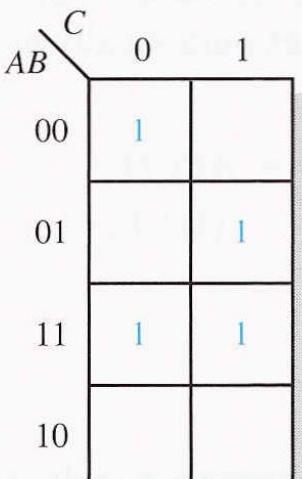


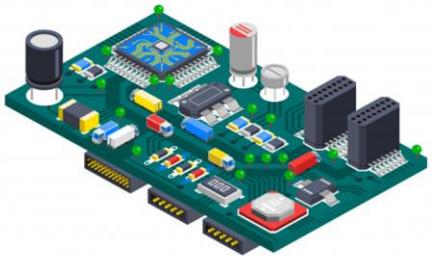
4.7 Rút gọn hàm logic

- Phương pháp bìa K

Nhóm các ô kề cận = 2^i ô, với $i = 0, 1, 2, 3, \dots$ nghĩa là nhóm các ô kề cận sẽ có 1, 2, 4, 8, ... ô.

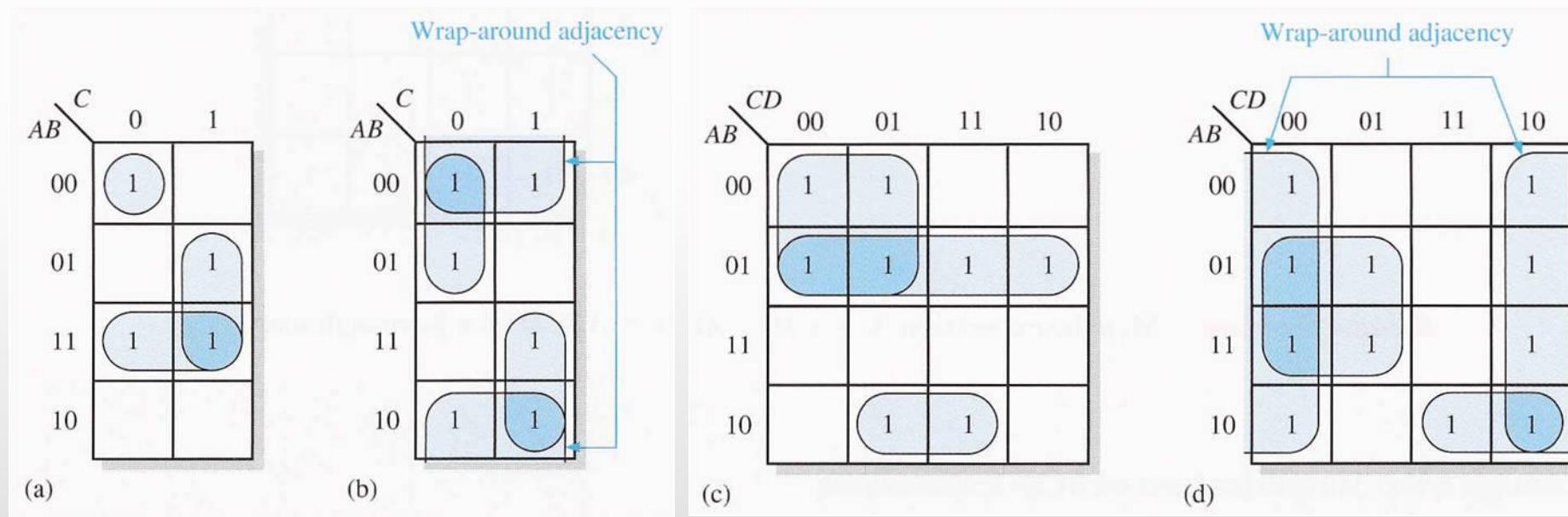
Tìm nhóm các ô kề cận

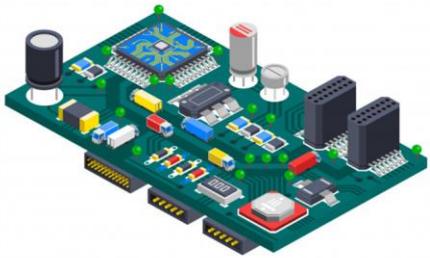




4.7 Rút gọn hàm logic

Tìm nhóm các ô kế cận





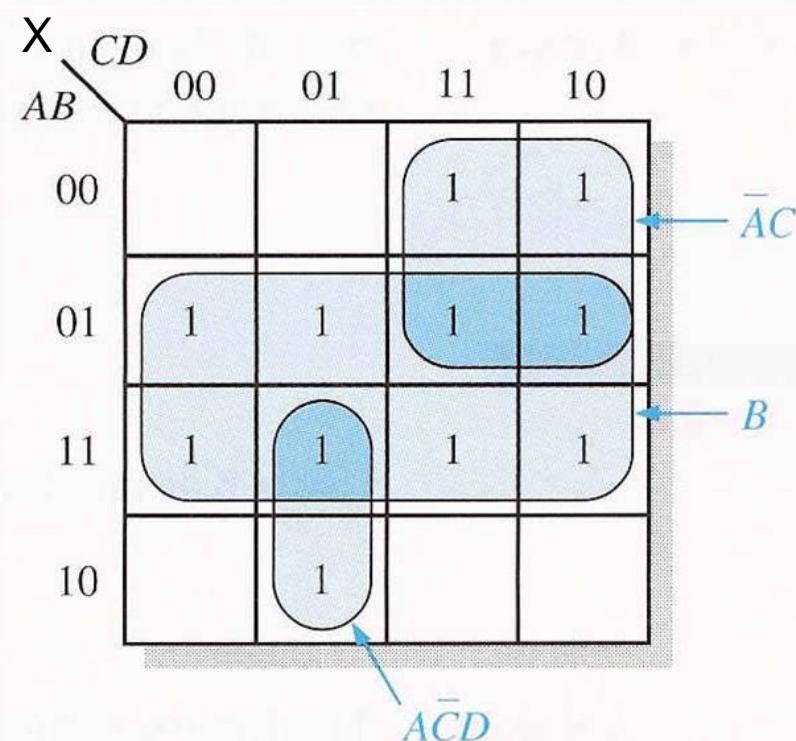
4.7 Rút gọn hàm logic

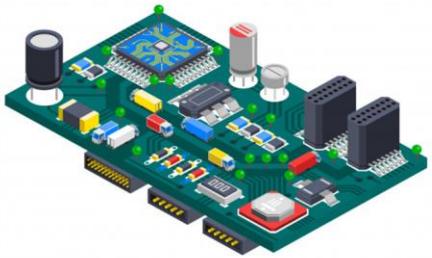
Rút gọn

Hàm sau khi rút gọn cần có số số hạng ít nhất, mỗi số hạng có ít số biến nhất.

Dạng chính tắc 1

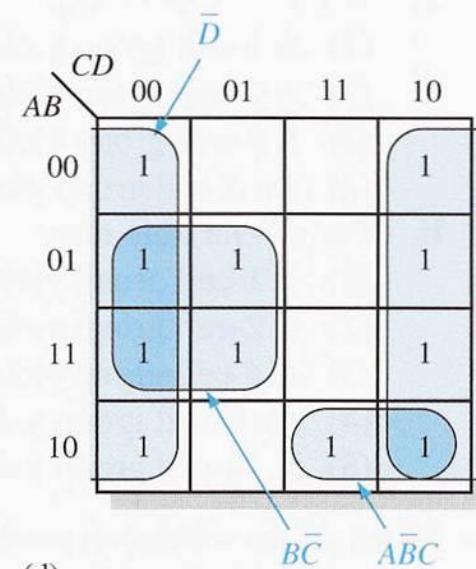
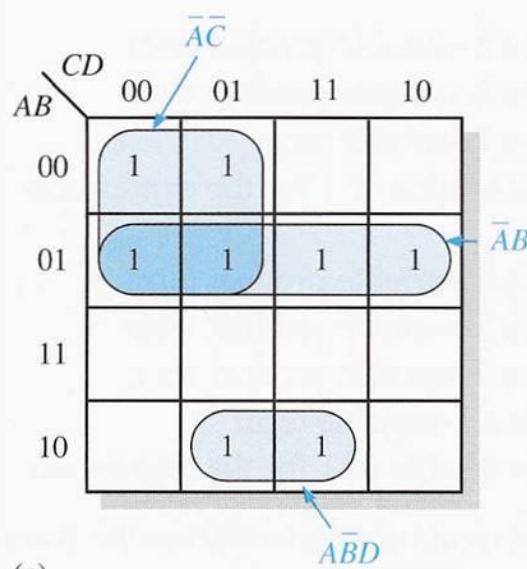
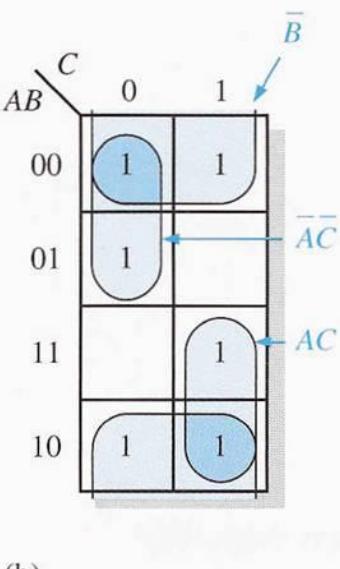
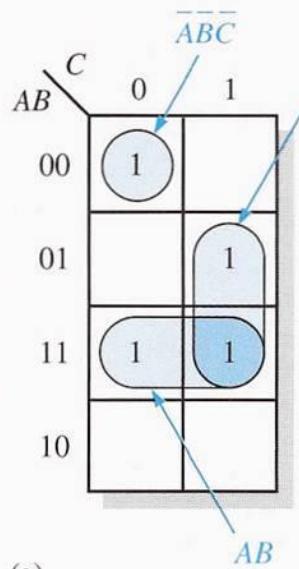
$$X = B + \bar{A}C + A\bar{C}\bar{D}$$



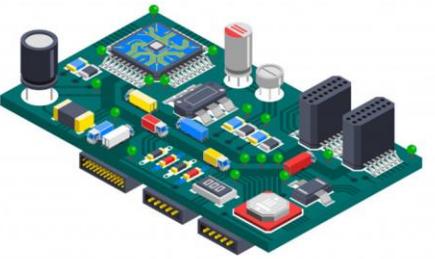


4.7 Rút gọn hàm logic

Thí dụ:

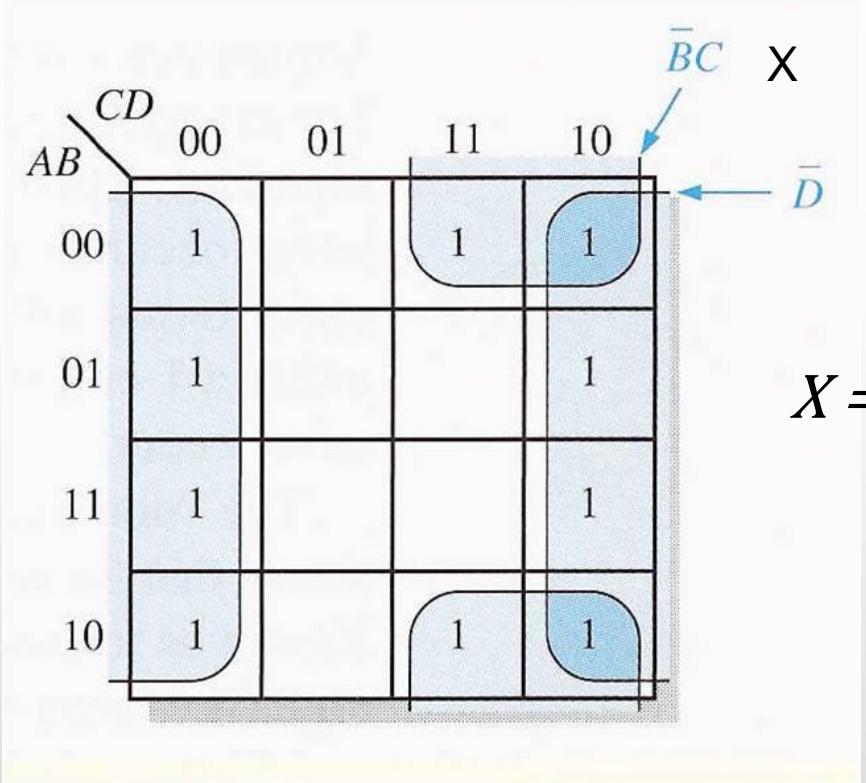


- a) $X = A \cdot B + B \cdot C + \bar{A} \cdot \bar{B} \cdot \bar{C}'$
- b) $X = \bar{B} + \bar{A} \cdot \bar{C} + A \cdot C$
- c) $X = \bar{A} \cdot B + \bar{A} \cdot C + A \cdot B \cdot \bar{D}$
- d) $X = \bar{D} + B \cdot \bar{C} + A \cdot \bar{B} \cdot \bar{C}$

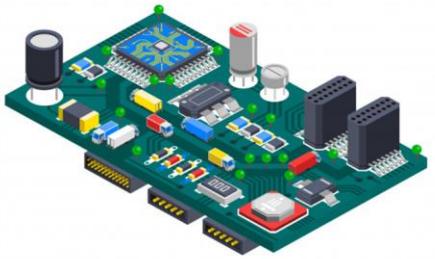


4.7 Rút gọn hàm logic

Thí dụ:



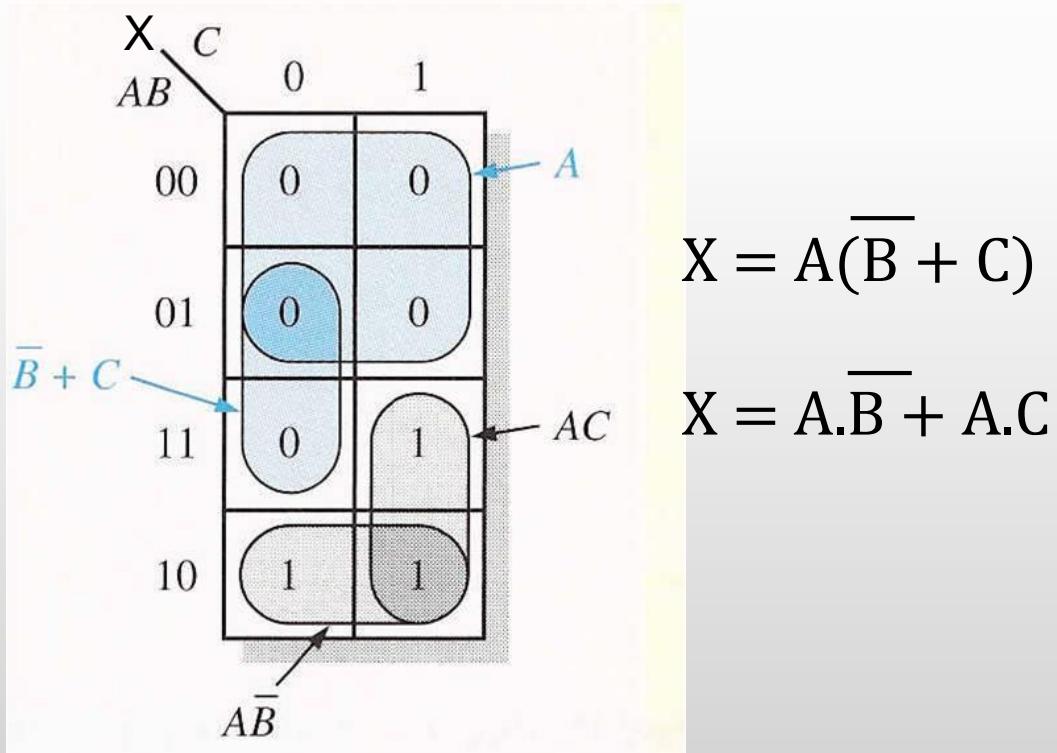
$$X = \overline{D} + \overline{B}.\overline{C}$$



4.7 Rút gọn hàm logic

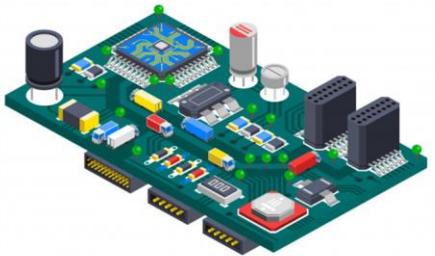
Dạng chính tắc 2

$$X = (A + B + C)(A + B + \bar{C})(A + \bar{B} + C)(A + \bar{B} + \bar{C})(\bar{A} + \bar{B} + C)$$



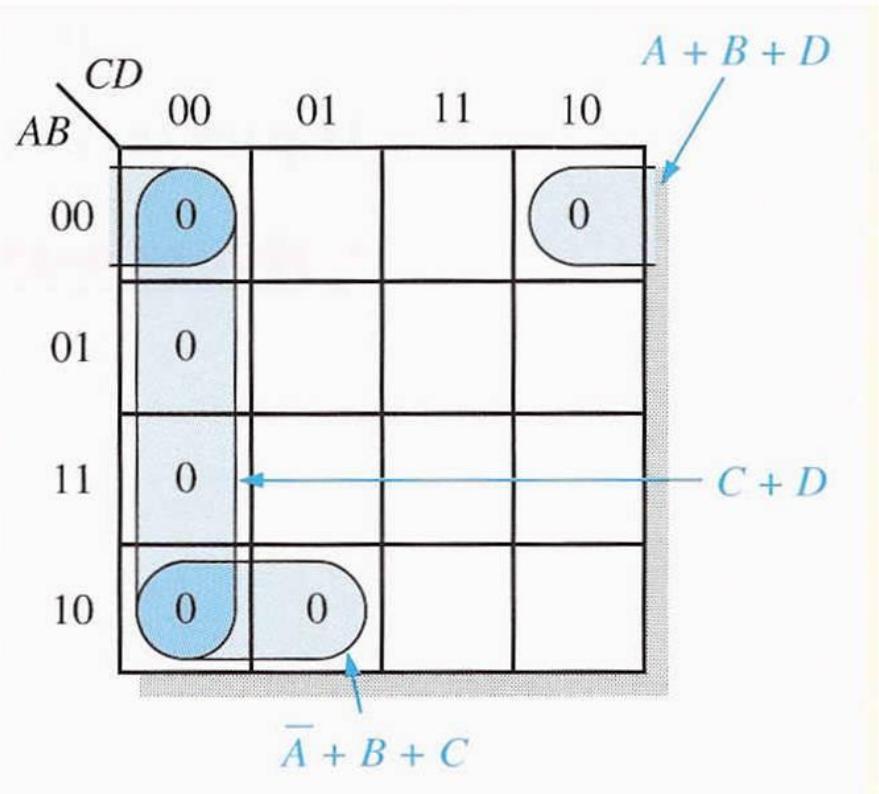
$$X = A(\bar{B} + C)$$

$$X = A\bar{B} + A.C$$

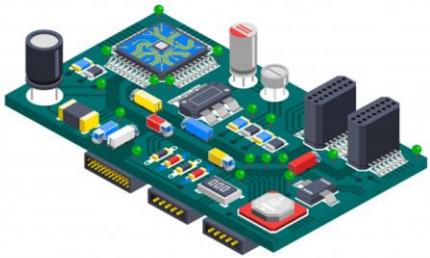


4.7 Rút gọn hàm logic

Thí dụ:

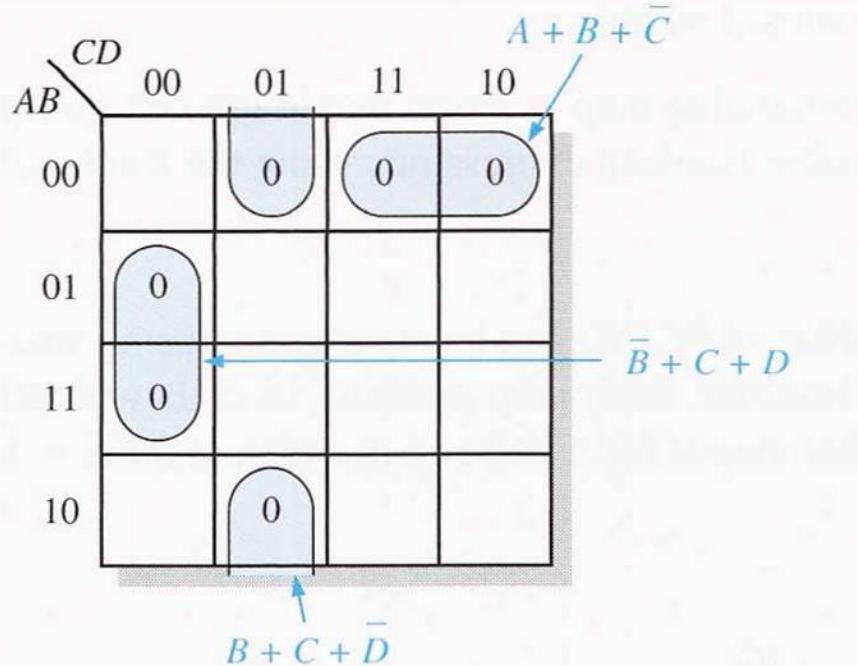


$$X = (C + D)(A + B + D)(\bar{A} + B + C)$$

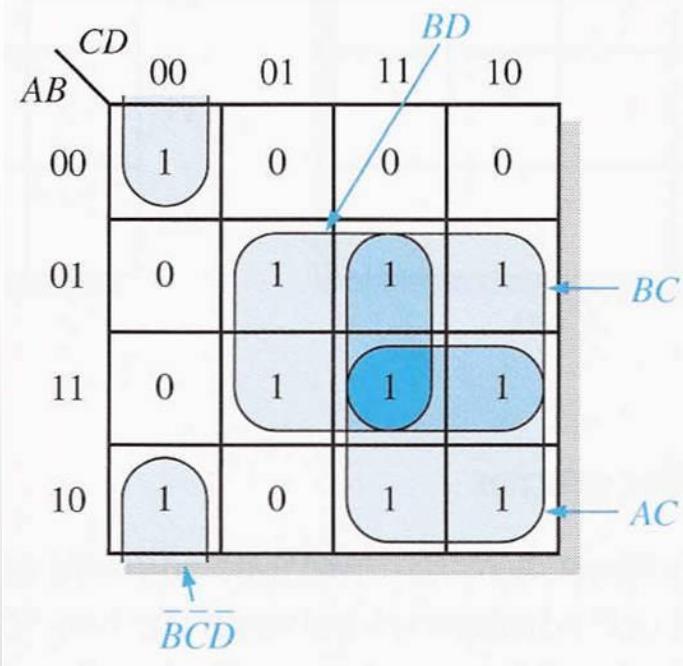


4.7 Rút gọn hàm logic

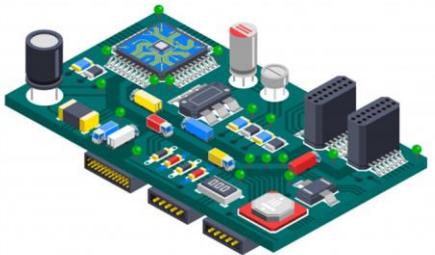
Thí dụ:



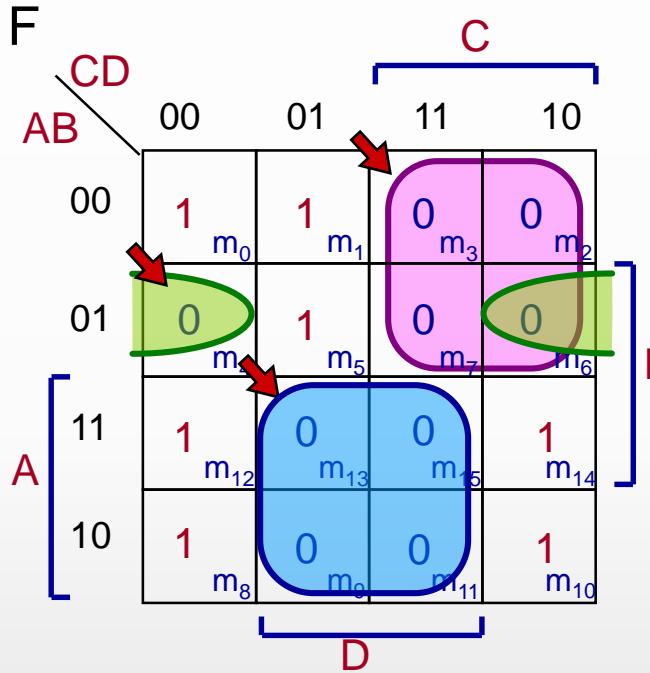
(a) Minimum POS: $(A + B + C)(\bar{B} + \bar{C} + D)(B + C + \bar{D})$



(c) Minimum SOP: $AC + BC + BD + \bar{BC}\bar{D}$



4.7 Rút gọn hàm logic



$$F(A,B,C,D) = \sum m(0,1,5,8,10,12,14)$$

$$F' = \overline{A} \cdot C + \overline{A} \cdot B \cdot \overline{D} + A \cdot D$$

$$\underline{F = \overline{A} \cdot C + \overline{A} \cdot B \cdot \overline{D} + A \cdot D}$$

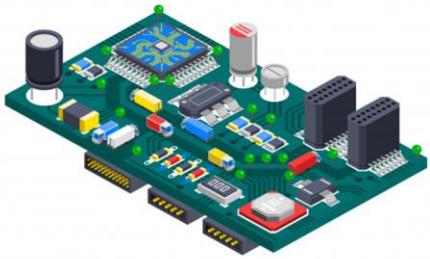
$$F = (A + \overline{C})(A + \overline{B} + D)(\overline{A} + \overline{D})$$

DeMorgan

Tích của các tổng

- Gom các bit 1 cho ta dạng S.O.P. của F
 - Lấy bù S.O.P. của F ta có P.O.S. của F'
- Gom các bit 0 cho ta dạng S.O.P. của \overline{F}
 - Lấy bù S.O.P. của \overline{F} ta được P.O.S. for F

Ta có thể gom các bit 0 để tìm dạng tổng các tích của hàm bù.



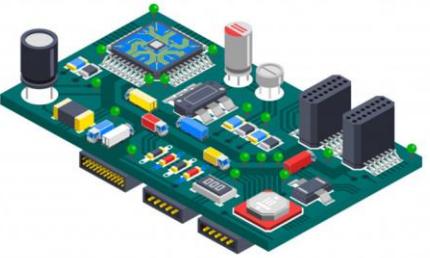
4.8 Rút gọn hàm logic có giá trị tùy định

- Xét hàm logic sau:

A	B	C	D	f
0	0	0	0	x
0	0	0	1	1
0	0	1	0	x
0	0	1	1	1
0	1	0	0	0
0	1	0	1	x
0	1	1	0	0
0	1	1	1	1

A	B	C	D	f
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

Hàm trên có 3 tổ hợp giá trị các biến làm cho $f = x$ (tùy định), nghĩa là 0 hay 1 đều đúng. Có hai khả năng: hoặc những tổ hợp giá trị các biến này không xảy ra hoặc giá trị của f không được sử dụng.



4.8 Rút gọn hàm logic có giá trị tùy định

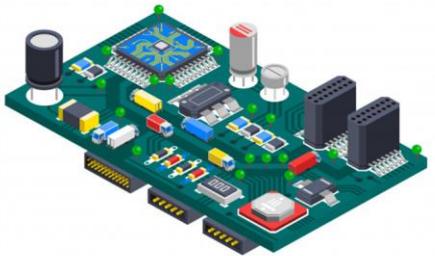
- Biểu diễn dạng đại số

- 5 tổ hợp giá trị các biến làm cho f bằng 1.

$$f(A, B, C, D) = \sum m(1, 3, 7, 11, 15) + d(0, 2, 5)$$

- 8 tổ hợp giá trị các biến làm cho f bằng 0.

$$f(A, B, C, D) = \prod M(4, 6, 8, 9, 10, 12, 13, 14).D(0, 2, 5)$$



4.8 Rút gọn hàm logic có giá trị tùy định

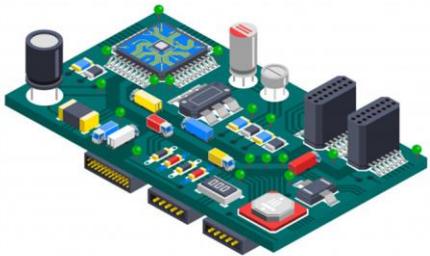
- Biểu diễn bằng bìa K

		CD		C		
		00	01	11	10	
AB		00	X	1	1	X
01	01	X	1			
	11			1		
10	00				1	
	11					

Dạng chính tắc 1

		CD		C		
		00	01	11	10	
AB		00	X		X	
01	01	0	X		0	
	11	0	0		0	
10	00	0	0		0	
	11					

Dạng chính tắc 2



4.8 Rút gọn hàm logic có giá trị tùy định

- Rút gọn hàm logic có giá trị tùy định

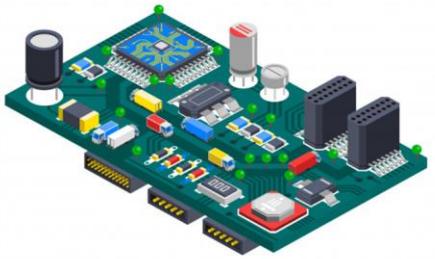
		CD		C		
		00	01	11	10	
AB		00	X	1	1	X
A	11	00	0	X	1	0
	10	01	0	0	1	0
		D		B		

$$(a) F = CD + \bar{A} \bar{B}$$

		CD		C		
		00	01	11	10	
AB		00	X	1	1	X
A	11	01	0	X	1	0
	10	11	0	0	1	0
		D		B		

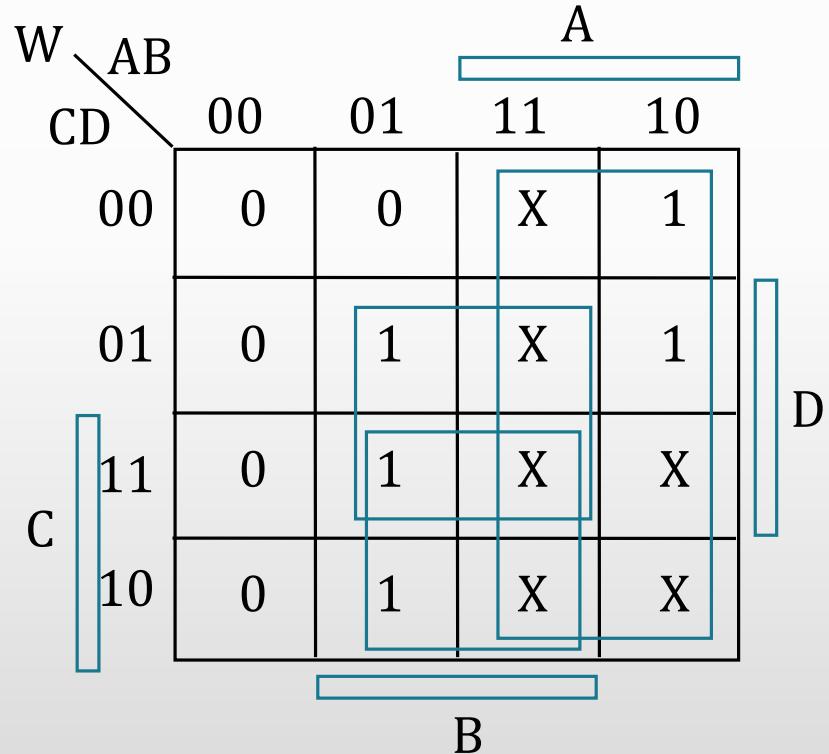
$$(b) F = CD + \bar{A}D$$

Hai kết quả đều đúng.



4.8 Rút gọn hàm logic có giá trị tùy định

- Rút gọn hàm logic



$$W(A, B, C, D) = A + BD + BC$$



4.8 Rút gọn hàm logic có giá trị tùy định

		AB		A	
		00	01	11	10
CD		00	01	X	0
C	00	0	0	X	0
	01	1	1	X	1
	11	1	1	0	0
	10	0	X	0	0

B

Dạng PoS : $F = D (\bar{A} + \bar{C})$

$$F(A,B,C,D) = \Sigma m(1,3,5,7,9) + d(6,12,13)$$

$$F = \bar{A}D + \bar{B}\bar{C}D \text{ không sử dụng } x$$

$$F = \bar{C}D + \bar{A}D \text{ sử dụng } x$$

		AB		A	
		00	01	11	10
CD		00	01	X	0
C	00	0	0	X	0
	01	1	1	X	1
	11	1	1	0	0
	10	0	X	0	0

B