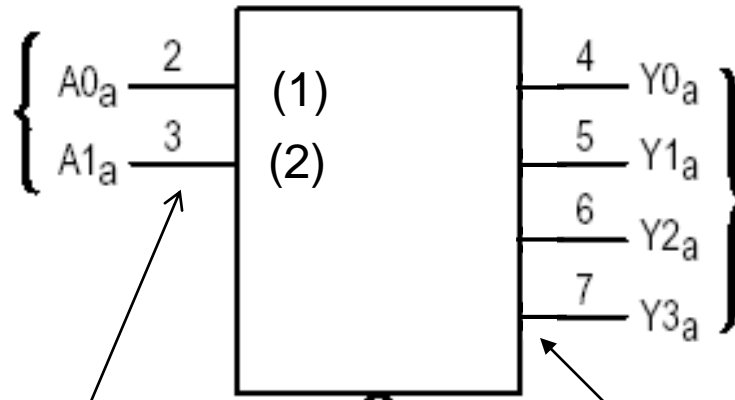


6.5 Mạch giải mã

- Mạch giải mã $n \rightarrow 2^n$

- Ở một thời điểm chỉ có một ngõ ra tích cực (logic 0 hoặc logic 1), các ngõ ra còn lại không tích cực (thụ động).
- Ngõ ra tích cực có chỉ số bằng với mã nhị phân n-bit của các ngõ vào.



Các ngõ vào
địa chỉ

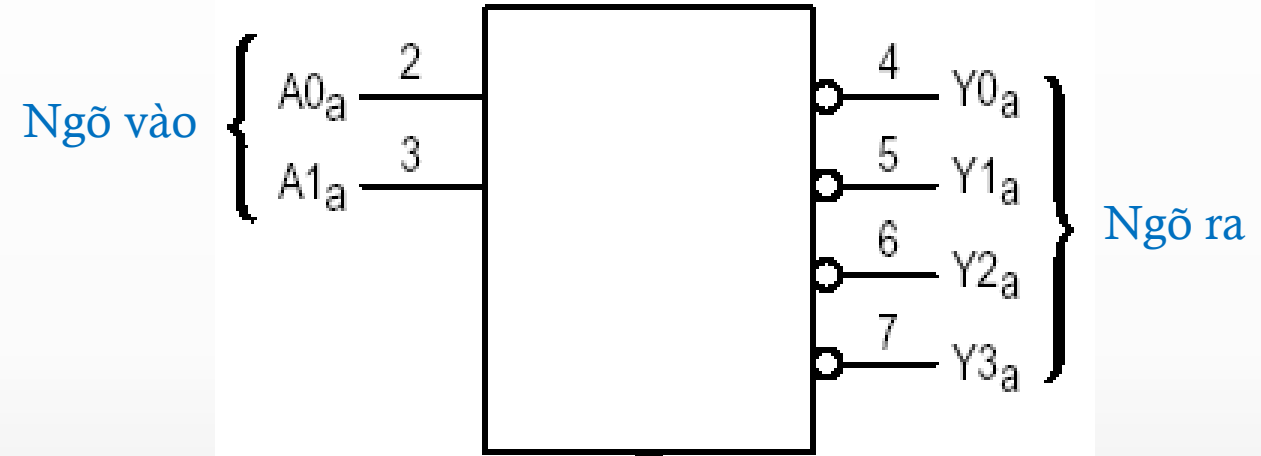
A1	A0	Y0	Y1	Y2	Y3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

Ngõ ra tích cực logic 1



6.5 Mạch giải mã

- Mạch giải mã $2 \rightarrow 4$



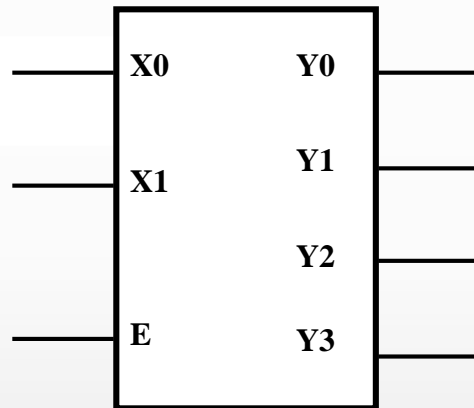
Ngõ ra tích cực
logic 0.

A1	A0	Y0	Y1	Y2	Y3
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0



6.5 Mạch giải mã

• Mạch giải mã $2 \rightarrow 4$



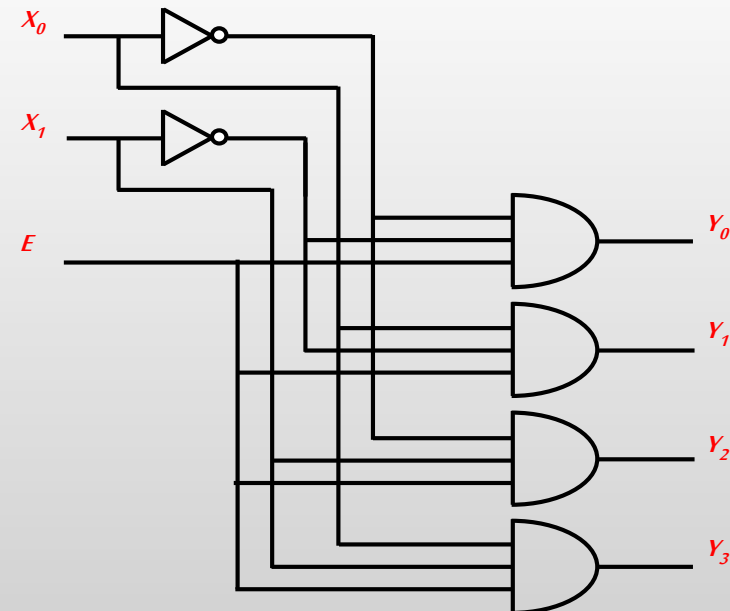
$$Y_0 = E X_1 \overline{X_0}$$

$$Y_1 = E X_1 X_0$$

$$Y_2 = E \overline{X_1} \overline{X_0}$$

$$Y_3 = E \overline{X_1} X_0$$

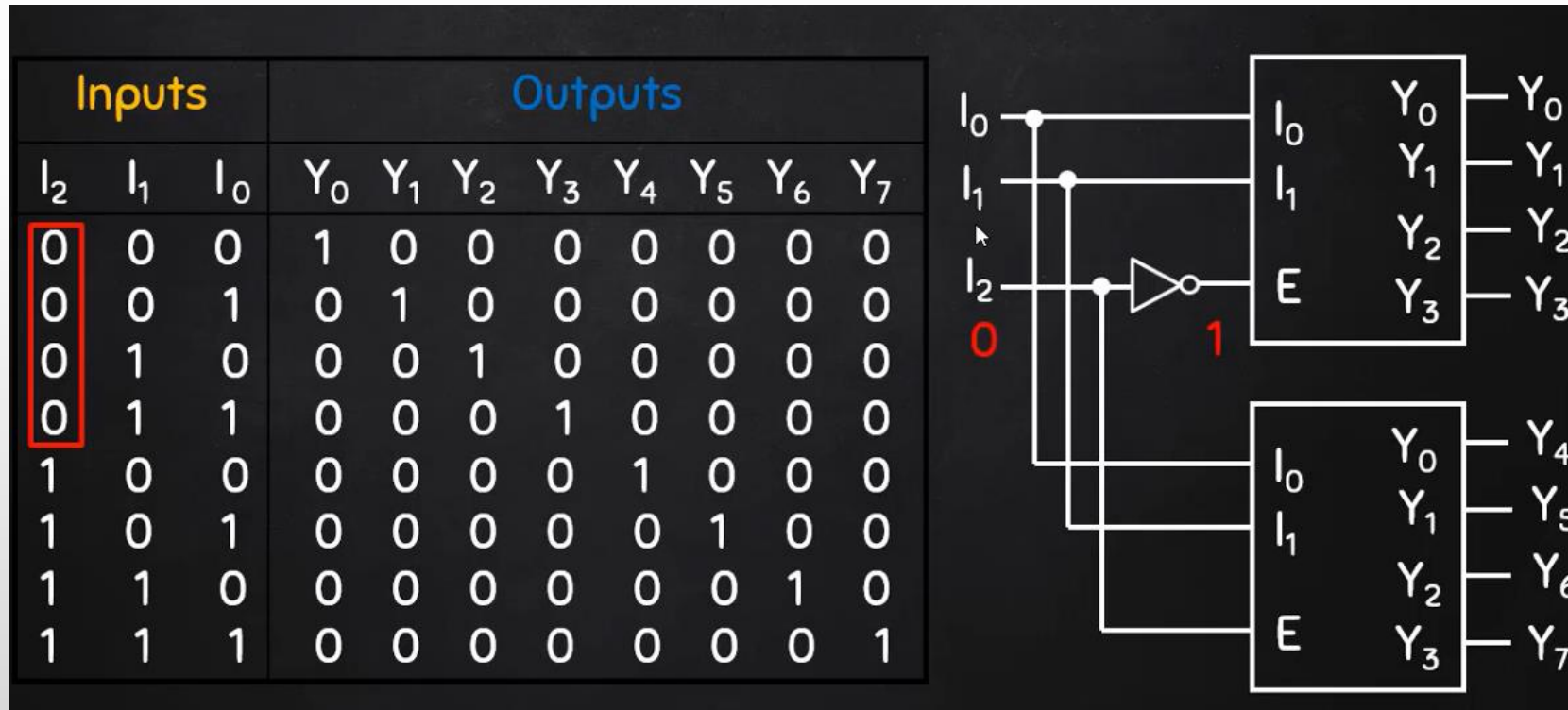
E	X1	X0	Y0	Y1	Y2	Y3
0	X	X	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1





6.6 Mạch giải mã

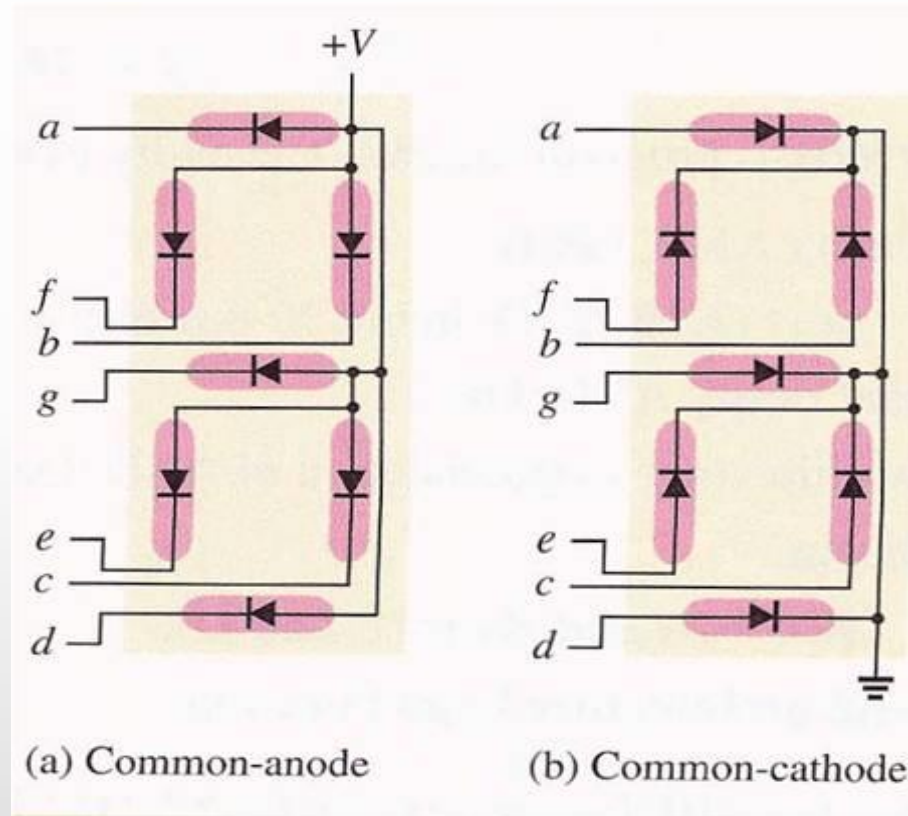
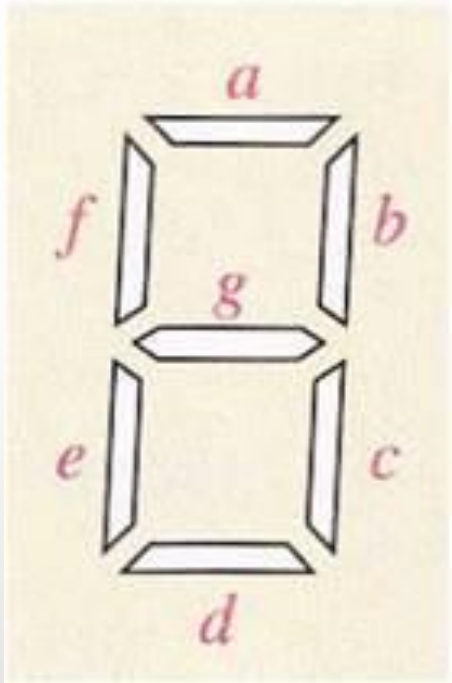
Ví dụ: Thiết kế mạch giải mã $3 \rightarrow 8$ sử dụng 2 mạch giải mã $2 \rightarrow 4$

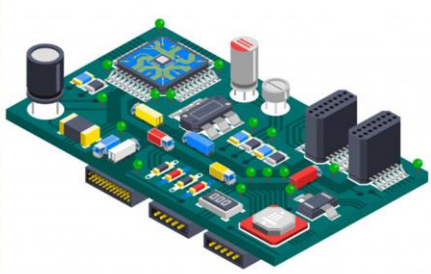




6.5 Mạch giải mã

Đèn LED 7-đoạn

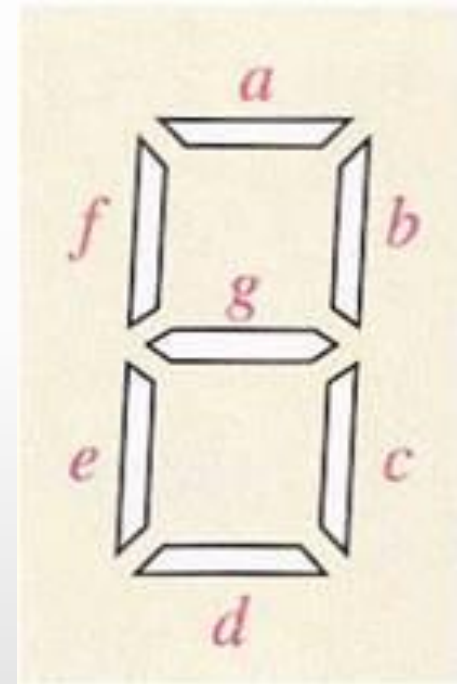


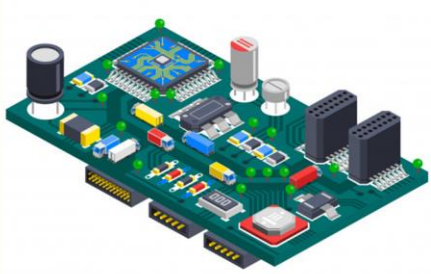


6.5 Mạch giải mã

Mạch giải mã BCD \rightarrow 7 đoạn

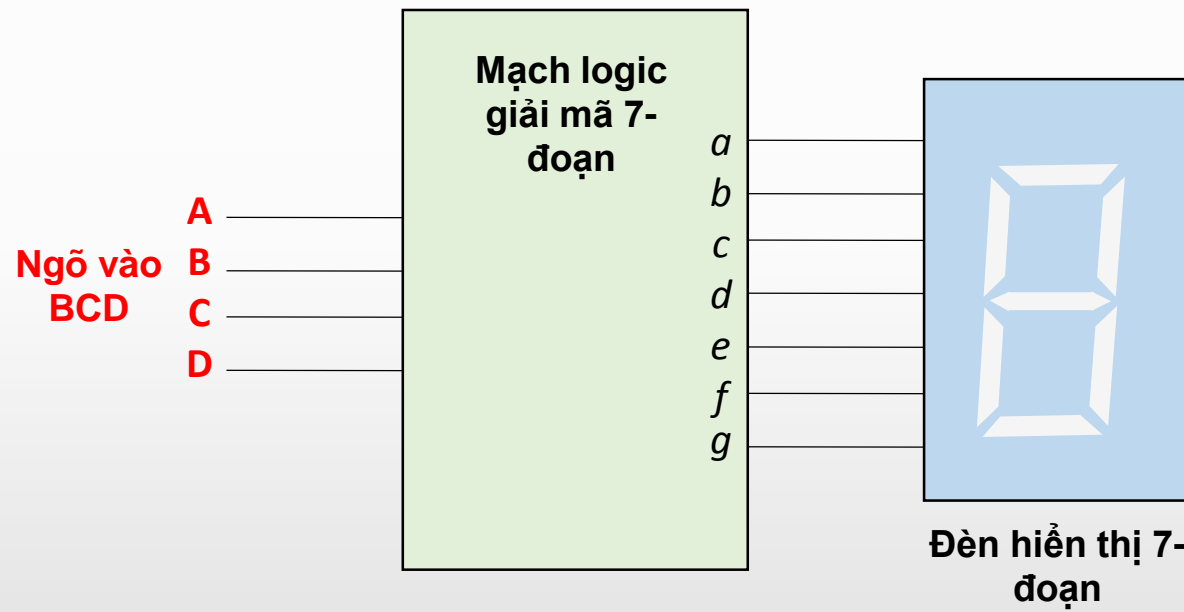
Số	Các đoạn được kích hoạt
0	a, b, c, d, e, f
1	b, c
2	a, b, d, e, g
3	a, b, c, d, g
4	b, c, f, g
5	a, c, d, f, g
6	a, c, d, e, f, g
7	a, b, c
8	a, b, c, d, e, f, g
9	a, b, c, d, f, g

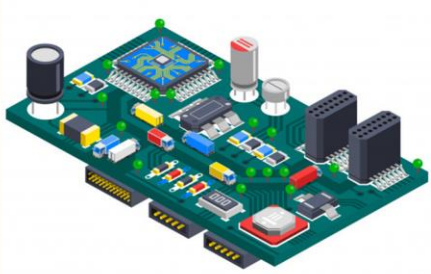




6.5 Mạch giải mã

Mạch giải mã BCD \rightarrow 7 đoạn

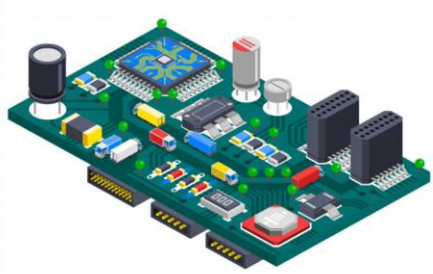




6.5 Mạch giải mã

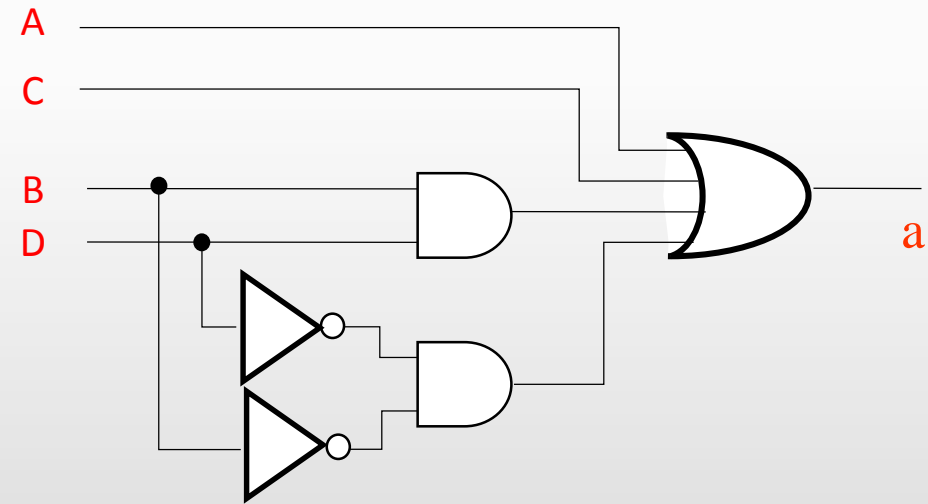
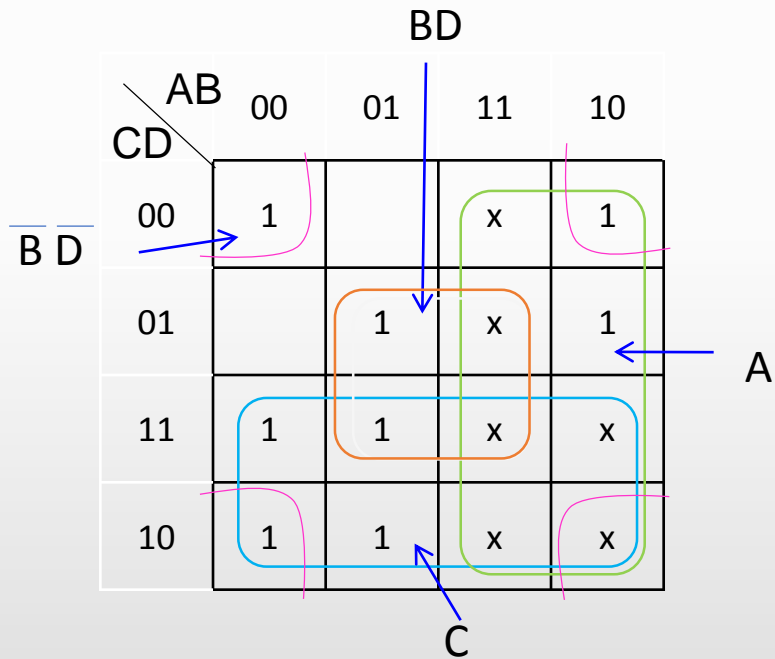
Mạch giải mã
BCD \rightarrow 7 đoạn

SỐ THẬP	CÁC NGÕ VÀO				CÁC NGÕ RA ĐOẠN						
PHÂN	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1
10	1	0	1	0	X	X	X	X	X	X	X
11	1	0	1	1	X	X	X	X	X	X	X
12	1	1	0	0	X	X	X	X	X	X	X
13	1	1	0	1	X	X	X	X	X	X	X
14	1	1	1	0	X	X	X	X	X	X	X
15	1	1	1	1	X	X	X	X	X	X	X



6.5 Mạch giải mã

Mạch giải mã BCD \rightarrow 7 đoạn

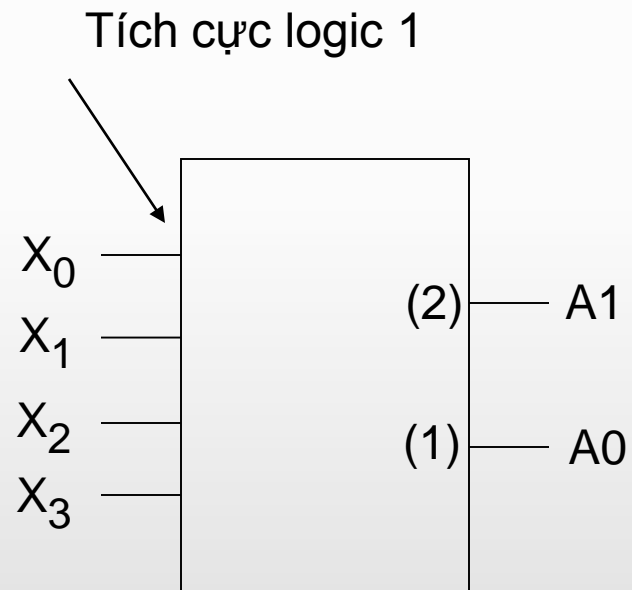


Tương tự cho b, c, d, e, f, g.



6.6 Mạch mã hóa

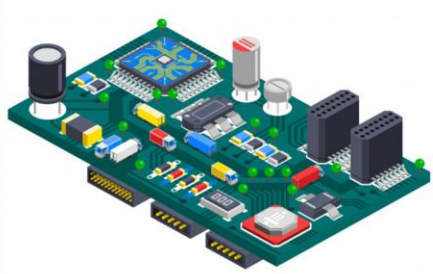
- Mạch mã hóa $2^n \rightarrow n$
- Mạch mã hóa $4 \rightarrow 2$



n ngõ ra là mã nhị phân n -bit, có giá trị thập phân bằng với chỉ số của ngõ vào tích cực. Ở một thời điểm chỉ có một ngõ vào ở logic tích cực, các ngõ vào còn lại ở logic không tích cực.

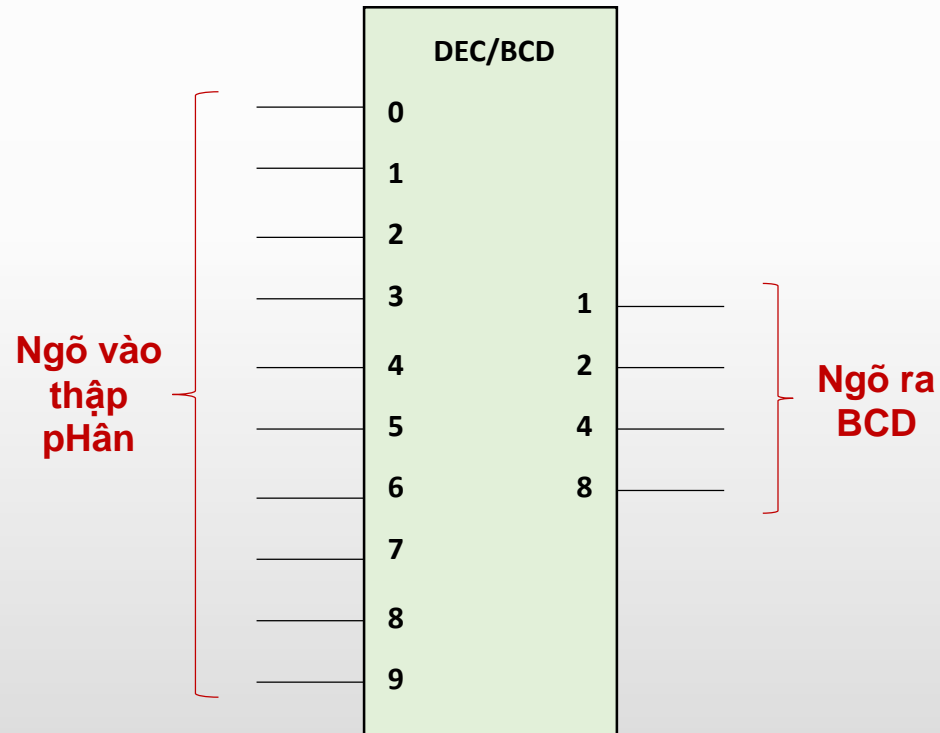
X0	X1	X2	X3	A1	A0
1	0	0	0	0	0
0	1	0	0	0	1
0	0	1	0	1	0
0	0	0	1	1	1

$$A_1 = X_2 + X_3 ; A_0 = X_1 + X_3$$



6.6 Mạch mã hóa

- Mạch mã hóa thập phân \rightarrow BCD





6.6 Mạch mã hóa

- Mạch mã hóa thập phân \rightarrow BCD

SỐ THẬP PHÂN	MÃ BCD			
	A_3	A_2	A_1	A_0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1



6.6 Mạch mã hóa

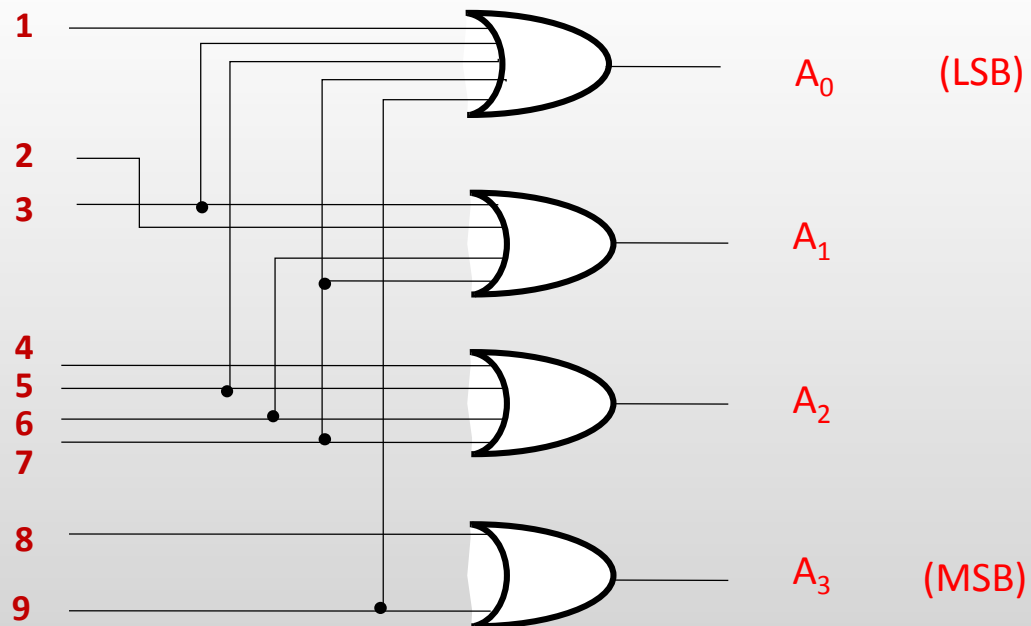
- Mạch mã hóa thập phân \rightarrow BCD

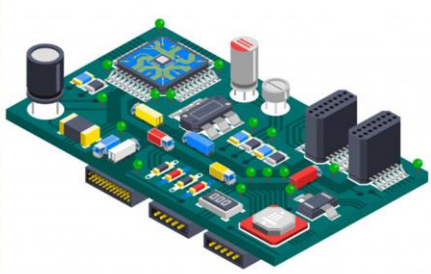
$$A_3 = 8 + 9$$

$$A_1 = 2 + 3 + 6 + 7$$

$$A_2 = 4 + 5 + 6 + 7$$

$$A_0 = 1 + 3 + 5 + 7 + 9$$





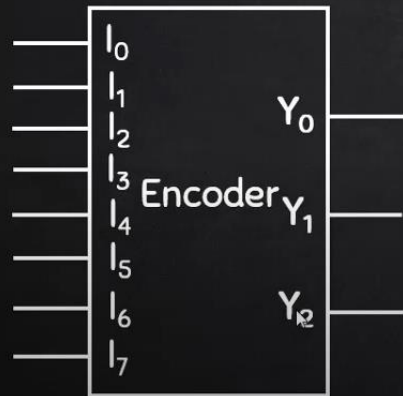
6.6 Mạch mã hóa

Ví dụ: Thiết kế mạch mã hóa $8 \rightarrow 3$

Mạch mã hóa 8 đường sang 3 đường (ngõ vào và ngõ ra tác động mức cao)

▪ Bảng trạng thái

▪ Sơ đồ khối



Inputs								Outputs		
I_0	I_1	I_2	I_3	I_4	I_5	I_6	I_7	Y_2	Y_1	Y_0
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1