

Cấu trúc 8088/86

- Địa chỉ logic có dạng:
 Địa chỉ đoạn (16 bit): offset (16 bit)
- Địa chỉ vật lý (20 bit) = địa chỉ đoạn * 10h + offset
- Ví dụ:
 Có địa chỉ logic 1234h:0076h
 - \Rightarrow địa chỉ vật lý = 1234h * 10h + 0076h = 123B6h
- Người lập trình chỉ lập trình với địa chỉ logic, còn việc chuyển sang địa chỉ vật lý là do bộ vi xử lý thực hiện.

- Chương trình hợp ngữ gồm các dòng lệnh, mỗi lệnh viết trên một dòng, không phân biệt chữ hoa, chữ thường.
- Khi dịch thành mã máy thì chỉ có các lệnh của bộ vi xử lý mới được dịch

Cấu trúc của một dòng lệnh:

Tên Thao tác Toán hạng Chú thích

(Name Operation Operand Comment)

- Giữa các trường phải có ít nhất một dấu cách (hoặc TAB)
- Ví dụ:

MAIN PROC

BAT_DAU: MOV CX, 50; khoi tao bo dem

- Hợp ngữ cho phép biểu diễn dữ liệu dưới dạng:
 - Số nhị phân: 1011b, 1011B, ...
 - Số thập phân: 35, 35d, 35D, ...
 - Số Hexa: 4Ah, 0ABCDh, 0FFFFH, ...
 - Kí tự: "A", 'HELLO', "Bach Khoa", ...
- Tất cả các kiểu dữ liệu trên sau đó đều được trình dịch Assembler dịch ra mã nhị phân.
- Mỗi kí tự được dịch thành mã ASCII tương ứng
 - Chương trình không phân biệt 'A' với 41h hay 65

Chỉ thị	Biểu diễn
DB	Định nghĩa byte
DW	Định nghĩa word (2 byte)
DD	Định nghĩa double word (4 byte)
DQ	Định nghĩa quadword (8 byte liên tiếp)
DT	Định nghĩa tenbyte (10 byte liên tiếp)

- Biến Byte:
 - Khai báo:

Ten_bien DB Gia_tri_khoi_dau
Ten_bien DB ?

• Ví dụ:

Age DB 25; Khởi tạo giá trị ban đầu Age = 25 Alpha DB?; Ban đầu Alpha không xác định

Biến Word:

```
Khai báo:
```

```
Ten_bien DW Gia_tri_khoi_dau
Ten_bien DW ?
```

Ví dụ:

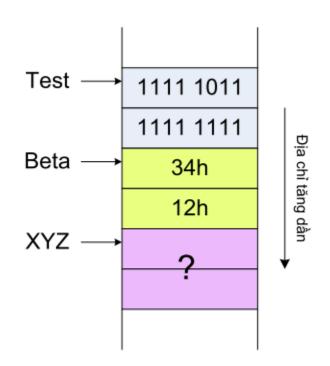
Beta DW 1234h ; 1234h = 0001001000110100b

XYZ DW ?

Khoảng xác định của biến Word:

Số không dấu: [0, 65535]

Số có dấu: [-32768, 32767]



- Biến mảng:
 - Mång Byte:

MangB DB 10h, 20h, 30h, 40h

Buffer DB 100 dup (?)

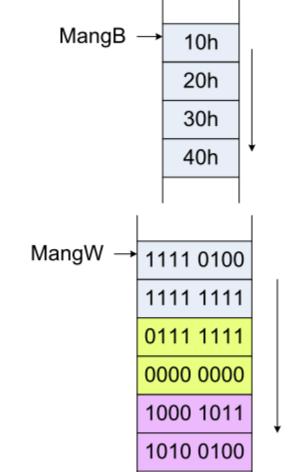
• Mång Word:

MangW DW -12, 127, 0A48Bh

- Mång kí tự:
 - Thực chất là mảng Byte
 - Ví dụ: 2 cách viết sau là tương đương

M DB 'ABC'

M DB 41h, 42h, 43h



- Chương trình mã máy khi được thực thi sẽ chiếm 3 vùng nhớ cơ bản trong bộ nhớ chính:
 - Vùng nhớ lệnh (Code)
 - Vùng dữ liệu (Data)
 - Vùng ngăn xếp (Stack)
- Chương trình hợp ngữ cũng được tổ chức tương tự như vậy.

Cấu trúc chương trình hợp ngữ:

- .Model Small
- .Stack 100h
- .Data
- ; khai báo biến, hằng ở đây
- .Code
- Main Proc
- ; các lệnh của chương trình chính ở đây
 - Main EndP
- ; các chương trình con khác ở đây
- End Main

```
Small
.Model
.Stack
          100h
.Data
  ; khai báo biến và hẳng ở đây
. Code
Main Proc
     mov ax, @Data
                      ; khởi tạo DS trỏ đến đoạn Data
     mov ds, ax
                      ; bỏ dấu ; để khởi tạo ES = DS
     mov es, ax
     thân chương trình
         ah, 4Ch ; hàm thoát về DOS
     mov
     int 21h
     EndP
Main
           Main
     End
```

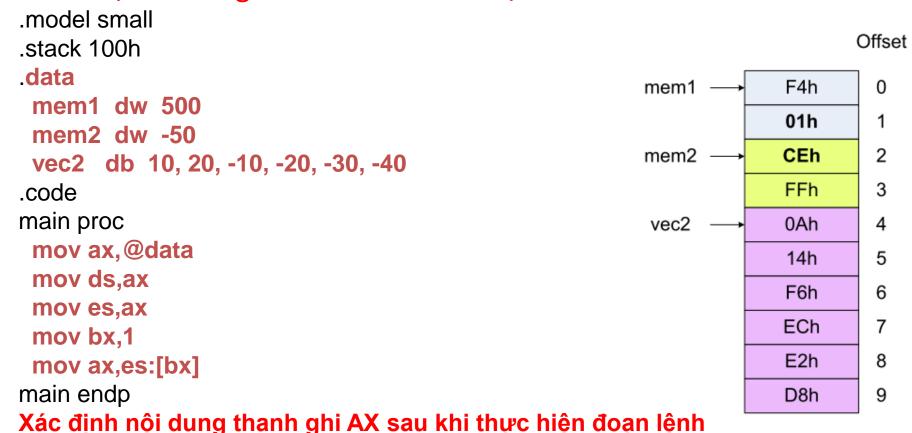
- Cho phép:
 - Viết mã hợp ngữ
 - Mô phỏng/Debug





Ví dụ 01

Cho đoạn chương trình khai báo dữ liệu như sau:



a) 01F4

b) 0A14

c) F4FF

d) 14F6

e) CE01

0

3

5



mov ax,@data

mov cx, [bx+2]

mov bx,OFFSET vec2

vec2 dw 20,-10,-20,-30,-40

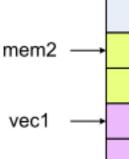
mov ds,ax

main endp



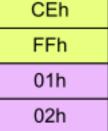
1. Xác định nội dung thanh ghi CX sau khi thực hiện đoạn lệnh

2. Kết quả thay đổi thế nào khi khai báo:



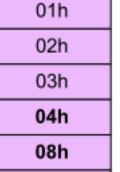
mem1

vec2



F4h

01h



	ı
04h	
08h	
07h	
14h	
F6h	

ECh

E2h

D8h

8	
(
1	
E	
1	

9
Α
В
С
D

Ε

Một số bài tập

Bài 1: Cho đoạn lệnh thực hiện bằng hợp ngữ như sau:

```
MOV AX,00H
```

MOV CX,08H

K1: INC AX

PUSH AX

LOOP K1

MOV CX,04H

K2: POP AX

MOV BX,AX

ADD DX,AX

LOOP K2

POP DX

POP CX

POP AX

Xác định nội dung các thanh ghi AX, BX, CX, DX sau khi thực hiện đoạn lệnh trên

1) AX: 0005 BX:0005 CX:0000 DX:001A

2) AX:

Bài 2: Cho đoạn lệnh thực hiện bằng hợp ngữ như sau, hãy xác định nội dung các thanh ghi AX, BX, CX, DX sau khi thực hiện đoạn lệnh

MOV AX,100(0064H)

MOV BX,200(00C8H)

MOV CX,300(012C)

PUSH AX

PUSH BX

PUSH CX

POP BX

POP CX

POP DX

AND AX,123

PUSH AX

OR BX,456

PUSH BX

POP CX

POP DX

Bài tập: Cho đoạn chương trình với các lệnh trong bộ nhớ như sau. Hãy mô tả trình tự thực hiện chương trình và nội dung của bộ nhớ

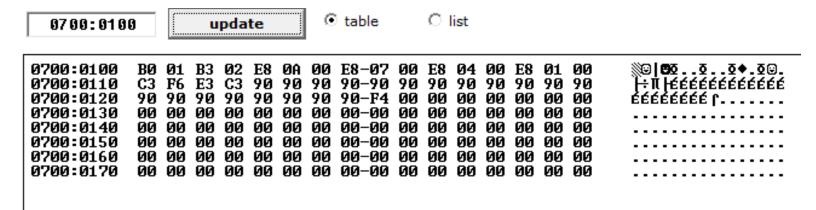
ngăn xếp.

LOC:	MACHINE CODE	SOURCE
:	E8 04 00	ORG 100h CALL m1
0103: : 0106:	B8 02 00	MOV AX, 2
0107: 010A: 010D:	E8 09 00 BB 05 00 E8 03 00 03 C3	m1 PROC CALL m2 MOV BX, 5 CALL m2 ADD AX,BX RET m1 ENDP
0113: 0113: 0116:	BB 02 00	m2 PROC MOV BX,2 RET m2 ENDP

Bài tập: Cho đoạn chương trình với các lệnh trong bộ nhớ như sau. Hãy mô tả trình tự thực hiện chương trình và nội dung của bộ nhớ ngăn xếp.

LOC: MACHINE CODE	SOURCE	:=====================================	
:	ORG	100h	
: 0100: B0 01 0102: B3 02	MOV MOV	AL, 1 BL, 2	
: 0104: E8 0A 00 0107: E8 07 00 010A: E8 04 00 010D: E8 01 00	CALL CALL CALL CALL	m2 m2 m2	
0110: c3	RET		; return to operating system.
0111: 0111: F6 E3 0113: C3	m2 MUL RET m2 END	PROC BL ENDP	; AX = AL * BL. ; return to caller.

Bài tập: Một vùng trong bộ nhớ RAM có nội dung như sau



Xác định nội dung của các thanh ghi AX, BX, CX, DX và bộ nhớ thay đổi thế nào khi thực hiện các lệnh sau:

MOV BX,0111h

MOV AX,[BX]

PUSH AX

AND AX,BX

MOV CX,AX

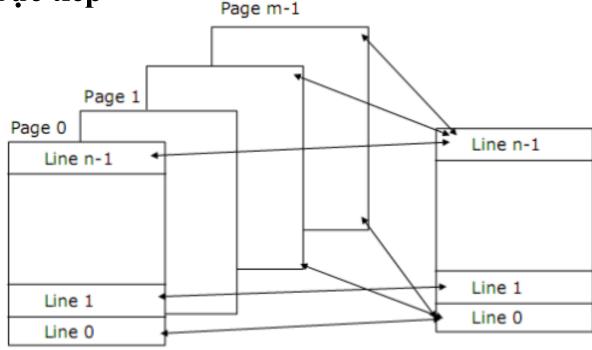
POP DX

MOV [BX],AX

Hệ thống máy tính có bộ nhớ RAM dung lượng 8GB với t_{ac} =80ns, bộ nhớ Cache dung lượng 2MB với t_{ac} =4ns, kích thước line của bộ nhớ cache là 32bytes. Hãy xác định số bit trong các trường của địa chỉ dữ liệu trong các trường hợp:

- a) Bộ nhớ cache ánh xạ trực tiếp
- b) Bộ nhớ cache ánh xạ kết hợp đầy đủ
- c) Bộ nhớ cache ánh xạ tập kết hợp (với 4 ways)
- d) Xác định thời gian truy cập trung bình của hệ thống nhớ khi có 1000000 truy xuất, với tỉ lệ cache hit là 96%.

a) Cache ánh xạ trực tiếp



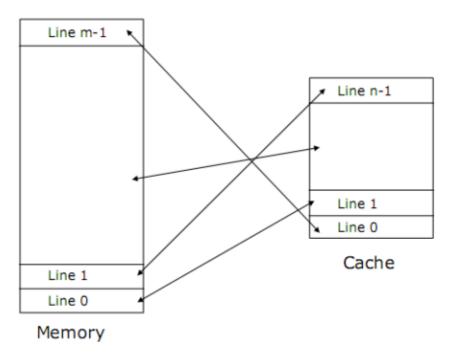
Memory

Cache

- Tag (bit): là địa chỉ của trang trong bộ nhớ
- Line (bit): là địa chỉ của line trong cache
- Word (bit): là địa chỉ của word trong line



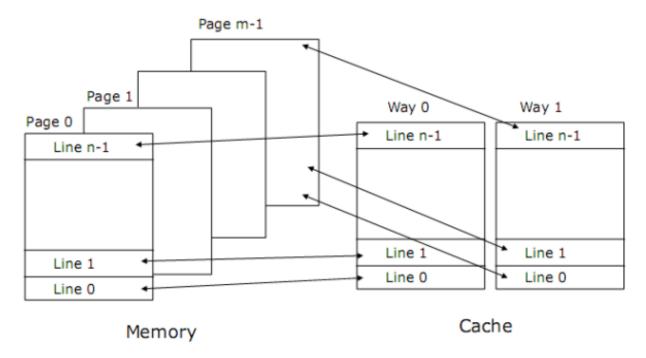
b) Cache ánh xạ kết hợp đầy đủ



Tag Word

- ■Tag (bit) là địa chỉ của line trong bộ nhớ (page =1)
- ■Word (bit) là địa chỉ của từ trong line

c) Cache ánh xạ tập kết hợp



Tag Set Word

Tag (bit): là địa chỉ của trang trong bộ nhớ Set (bit): là địa chỉ của line trong way của cache Word (bit): là địa chỉ của word trong line

d) Thời gian truy suất trung bình

```
taccess = tcache + (1 - H) * (tmemory)
T_{tb} = [T_1 * hit_rate + (T_1 + T_2) * miss_rate] / số lần truy cập
```

```
T<sub>1</sub>=4ns; T<sub>2</sub>=80ns;
Số truy cập = 1000000
H=0.96
```

Bài 1:

Một hệ thống máy tính với bộ nhớ chính có kích thước **320MB**. Hệ thống sử dụng địa chỉ logic **48** bit. Kích thước trang được sử dụng là **8KB**. Yêu cầu xác định các thông số sau:

- a. Cho biết số bit dùng cho địa chỉ offset.
- b. Số khung trang vật lý.
- c. Số trang logic trong không gian tiến trình.
- d. Cho địa chỉ logic 20030, yêu cầu đổi sang dạng <p, d>.

a) Số bit dùng cho địa chỉ offset?

Là số bit cần dùng để mô tả tất cả các địa chỉ trong một trang

Kích thước một trang: $8KB = 2^3 \cdot 2^{10}B = 8192B = 2^{13}B \implies Số bit cần dùng là 13 bit.$

<u>Bài 1:</u>

Một hệ thống máy tính với bộ nhớ chính có kích thước **320MB**. Hệ thống sử dụng địa chỉ logic **48** bit. Kích thước trang được sử dụng là **8KB**. Yêu cầu xác định các thông số sau:

- a. Cho biết số bit dùng cho địa chỉ offset.
- b. Số khung trang vật lý.
- c. Số trang logic trong không gian tiến trình.
- d. Cho địa chỉ logic 20030, yêu cầu đổi sang dạng <p, d>.

b) Số khung trang vật lý

$$\frac{\text{Kích thước bộ nhớ vật lý}}{\text{Kích thước trang}} = \frac{320 \text{ MB}}{8 \text{ KB/}_{\text{trang}}} = \frac{320 * 2^{20} \text{ B}}{8 * 2^{10 \text{ B/}_{\text{trang}}}} = 40 * 2^{10} = \frac{40960 \text{ trang}}{40960 \text{ trang}}$$

Bài 1:

Một hệ thống máy tính với bộ nhớ chính có kích thước 320MB. Hệ thống sử dụng địa chỉ logic 48 bit. Kích thước trang được sử dụng là 8KB. Yêu cầu xác định các thông số sau:

- a. Cho biết số bit dùng cho địa chỉ offset.
- b. Số khung trang vật lý.
- c. Số trang logic trong không gian tiến trình.
- d. Cho địa chỉ logic 20030, yêu cầu đổi sang dạng <p, d>.

c) Số trang logic trong không gian tiến trình

Kích thước không gian tiến trình	_	$2^{48} B$	_	$2^{48} B$	_ ′	35 tranc
Kích thước trang	_	$8 ^{\mathrm{KB}} /_{\mathrm{trang}}$	_	2^{13} B/trang	_ 4	2 trang

<u>Bài 1:</u>

Một hệ thống máy tính với bộ nhớ chính có kích thước **320MB**. Hệ thống sử dụng địa chỉ logic **48** bit. Kích thước trang được sử dụng là **8KB**. Yêu cầu xác định các thông số sau:

- a. Cho biết số bit dùng cho địa chỉ offset.
- b. Số khung trang vật lý.
- c. Số trang logic trong không gian tiến trình.
- d. Cho địa chỉ logic 20030, yêu cầu đổi sang dạng <p, d>.

Do kích thước trang là 8192, lấy 20030 chia cho 8192 được 2 dư 3646.

20030 được đổi thành .

Bài 2:

Một máy tính sử dụng địa chỉ logic 64bit có dung lượng bộ nhớ 64MB. Hệ điều hành sử dụng 12 bit để làm địa chỉ offset. Yêu cầu tính:

- a) Số trang logic
- b) Số trang vật lý
- c) Kích thước trang.

Bài 3:

Một hệ thống máy tính với bộ nhớ chính có kích thước 800MB. Hệ thống sử dụng địa chỉ logic 32 bit. Kích thước trang được sử dụng là 16KB. Yêu cầu xác định các thông số sau:

- a) Cho biết số bit dùng cho địa chỉ offset.
- b) Số khung trang vật lý.
- c) Số trang logic trong không gian tiến trình.
- d) Cho địa chỉ logic 203030, yêu cầu đổi sang dạng <p, d>.

Bài 4:

Cho một hệ thống máy tính sử dụng bộ nhớ ảo với cơ chế toàn cục (nghĩa là khi chọn trang nạn nhân, hệ thống có thể chọn trang của một tiến trình khác). Hệ thống có 3 khung trang, kích thước của mỗi trang là 1024 bytes. Hệ thống sử dụng địa chỉ logic 16 bit. :

- a) Cho biết số bít dùng cho địa chỉ offset và số trang logic tối đa trong không gian tiến trình
- b) Cho địa chỉ logic 263168, yêu cầu đổi sang dạng <p,d>, nêu nhận xét về tính hợp lệ của địa chỉ logic trên.

Bài 5:

Cho một hệ thống máy tính sử dụng bộ nhớ ảo với cơ chế toàn cục (nghĩa là khi chọn trang nạn nhân, hệ thống có thể chọn trang của một tiến trình khác). Hệ thống có 3 khung trang, kích thước của mỗi trang là 1024 bytes. Hệ thống sử dụng địa chỉ logic 16 bit:

- a) Cho biết số bít dùng cho địa chỉ offset và số trang logic tối đa trong không gian tiến trình
- b) Cho địa chỉ logic 263168, yêu cầu đổi sang dạng <p,d>, nêu nhận xét về tính hợp lệ của địa chỉ logic trên.

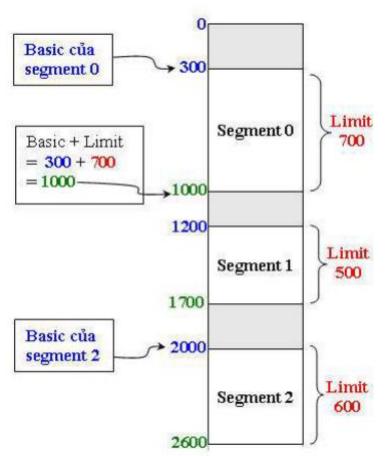
Bài 6:

Giả sử trong quá trình quản lý bộ nhớ ảo dạng phân đoạn, HĐH duy trì bảng phân đoạn (Segment Table) như sau:

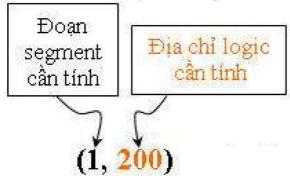
Segment	Base	Limit
0	300	700
1	1200	500
2	2000	600

Hãy tính địa chỉ vật lý cho mỗi địa chỉ logic sau: (1,200), (1,0), (0,700), (2,0), (2,600)

1) Vẽ vùng bộ nhớ vật lý dạng các đoạn segment:



2. Cách tính địa chỉ logic



===>
$$(1,200) = 1200 + 200 = 1400$$
 (hợp lệ vì < 1700)
+ $(1,0) = 1200 + 0 = 1200$ (hợp lệ)
+ $(0,700) = 300 + 700 = 1000$ (hợp lệ)
+ $(2,0) = 2000 + 0 = 2000$ (hợp lệ)
+ $(2,600) = 2000 + 600 = 2600$ (hợp lệ)

Bài 7:

Giả sử có bảng đoạn sau:

Segment	Base	Limit
0	219	600
1	2300	14
2	90	100
3	1327	580
4	1952	96

Hãy tính địa chỉ vật lý cho mỗi địa chỉ lôgic sau:

- a) (0,430)
- b) (1,010)
- c) (2,500)
- d) (3,400)
- e) (4,112)

Bài 8:

Xét bảng phân đoạn sau đây:

Segment	Base	Length
0	219	600
1	2300	14
2	90	100
3	1327	580
4	1952	96

Cho biết địa chỉ vật lý tương ứng với các địa chỉ logic sau đây:

- a) 0,430
- b) 1, 10
- c) 2,500
- d) 3,400
- e) 4, 112