

Chương 1: Giới Thiệu Chung

Câu 1: Trình tự xử lý thông tin của máy tính điện tử là?

- A. CPU -> Đĩa cứng -> Màn hình
- B. Nhận thông tin - > Xử lý thông tin - > Xuất thông tin**
- C. CPU -> Bàn phím -> Màn hình
- D. Màn hình - > Máy in -> Đĩa mềm

Câu 2: Các chức năng cơ bản của máy tính:

- A. Lưu trữ dữ liệu, Chạy chương trình, Nối ghép với TBNV, Truy nhập bộ nhớ.
- B. Trao đổi dữ liệu, Điều khiển, Thực hiện lệnh, Xử lý dữ liệu.
- C. Lưu dữ liệu, Xử lý dữ liệu, Trao đổi dữ liệu, Điều khiển.**
- D. Điều khiển, Lưu trữ dữ liệu, Thực hiện phép toán, Kết nối Internet.

Câu 3: Các thành phần cơ bản của máy tính?

- A. RAM, CPU, ổ đĩa cứng, Bus liên kết
- B. Hệ thống nhớ, Bus liên kết, ROM, Bàn phím
- C. Hệ thống nhớ, Bộ xử lý, Màn hình, Chuột.
- D. Hệ thống nhớ, Bộ xử lý, Hệ thống vào ra, Bus liên kết**

Câu 4: Bộ xử lý gồm các thành phần (không kể Bus bên trong)?

- A. Khối điều khiển, Các thanh ghi, Cổng vào/ra
- B. Khối điều khiển, ALU, Các thanh ghi**
- C. Các thanh ghi, DAC, Khối điều khiển
- D. ALU, Các thanh ghi, Cổng vào/ra.

Câu 5: Hệ thống nhớ của máy tính bao gồm?

- A. Cache, Bộ nhớ ngoài
- B. Bộ nhớ ngoài, ROM
- C. Đĩa quang, Bộ nhớ trong
- D. Bộ nhớ trong, Bộ nhớ ngoài**

Câu 6: Hệ thống vào/ra của máy tính không bao gồm đồng thời các thiết bị sau?

- A. Đĩa từ, Loa, Đĩa CD-ROM
- B. Màn hình, RAM, Máy in
- C. CPU, Chuột, Máy quét ảnh
- D. ROM, RAM, Các thanh ghi**

Câu 7: Trong máy tính, có các loại BUS liên kết hệ thống như sau?

- A. Chỉ dẫn, Chức năng, Điều khiển B. Điều khiển, Dữ liệu, Địa chỉ
C. Dữ liệu, Phụ thuộc, Điều khiển D. Dữ liệu, Điều khiển, Phụ trợ

Câu 8: Các hoạt động của máy tính gồm?

- A. Ngắt, Giải mã lệnh, Vào/ra
B. Xử lý số liệu, Ngắt, Thực hiện chương trình
C. Thực hiện chương trình, Ngắt, Vào/ra
D. Tính toán kết quả, Lưu dữ liệu, Vào/ra

Câu 9: Bộ đếm chương trình của máy tính không phải là?

- A. Thanh ghi chứa địa chỉ lệnh
B. Thanh ghi chứa lệnh sắp thực hiện
C. Thanh ghi chứa địa chỉ lệnh sắp thực hiện
D. Thanh ghi

Câu 10: Có các loại ngắt sau trong máy tính?

- A. Ngắt cứng, ngắt mềm, ngắt trung gian
B. Ngắt ngoại lệ, ngắt cứng, ngắt INTR
C. Ngắt mềm, ngắt NMI, ngắt cứng
D. Ngắt cứng, ngắt mềm, ngắt ngoại lệ

Câu 11: Hệ thống nhớ của máy tính bao gồm?

- A. Ngắt ngoại lệ không chặn được B. Ngắt mềm không chặn được
C. Ngắt cứng không chặn được D. Ngắt mềm chặn được

Câu 12: Khi Bộ xử lý đang thực hiện chương trình, nếu có ngắt (không bị cấm) gửi đến, thì nó?

- A. Thực hiện xong chương trình rồi thực hiện ngắt
B. Từ chối ngắt, không phục vụ
C. Phục vụ ngắt ngay, sau đó thực hiện chương trình
D. Thực hiện xong lệnh hiện tại, rồi phục vụ ngắt, cuối cùng quay lại thực hiện tiếp chương trình

Câu 13: Máy tính Von Newmann là máy tính?

- A. Chỉ có 01 bộ xử lý, thực hiện các lệnh tuần tự
- B. Có thể thực hiện nhiều lệnh cùng một lúc (song song)
- C. Thực hiện theo chương trình nằm sẵn trong bộ nhớ
- D. Cả a và c

Câu 14: Máy tính ENIAC là máy tính?

- A. Do bộ giáo dục Mỹ đặt hàng
- B. Là máy tính ra đời vào những năm 1970
- C. Dùng vi mạch cỡ nhỏ và cỡ vừa
- D. Là máy tính đầu tiên trên thế giới

Câu 15: Đối với các tín hiệu điều khiển, phát biểu nào sau đây là sai?

- A. MEMR là tín hiệu đọc lệnh (dữ liệu) từ bộ nhớ
- B. MEMW là tín hiệu đọc lệnh từ bộ nhớ
- C. IOR là tín hiệu đọc dữ liệu từ cổng vào ra
- D. IOR là tín hiệu ghi dữ liệu ra cổng vào ra

Câu 16: Phát biểu nào sau đây là đúng?

- A. INTR là tín hiệu cứng chặn được
- B. INTR là tín hiệu ngắt mềm
- C. INTR là tín hiệu ngắt cứng không chặn được
- D. INTR là một tín hiệu ngắt ngoại lệ

Câu 17: Phát biểu sau đây là sai?

- A. INTA là tín hiệu CPU trả lời đồng ý chấp nhận ngắt
- B. INTA là tín hiệu gửi từ bộ xử lý ra ngoài
- C. INTA là tín hiệu bên ngoài yêu cầu ngắt CPU
- D. Cả a và b đều đúng

Câu 18: Phát biểu nào sau đây là đúng?

- A. HOLD là tín hiệu CPU trả lời ra bên ngoài
- B. HOLD không phải là tín hiệu điều khiển
- C. HOLD là tín hiệu điều khiển xin ngắt
- D. HOLD là tín hiệu từ bên ngoài xin CPU nhường Bus

Câu 19: Phát biểu nào sau đây là đúng?

- A. HLDA là tín hiệu CPU chấp nhận nhường Bus
- B. HLDA là tín hiệu CPU không chấp nhận nhường bus
- C. HLDA là tín hiệu yêu cầu CPU nhường bus
- D. HLDA là một ngắt mềm

Câu 20: Cho đến nay, máy tính đã phát triển qua?

- A. 5 thế hệ
- B. 4 thế hệ
- C. 3 thế hệ
- D. 2 thế hệ

Câu 21: Trong các giai đoạn phát triển của máy tính, phát biểu nào sau đây là đúng?

- A. Thế hệ thứ nhất dùng Transistor
- B. Thế hệ thứ ba dùng Transistor
- C. Thế hệ thứ nhất dùng đèn điện tử chân không

Câu 36: Với tín hiệu điều khiển INTR, phát biểu nào sau đây là sai?

- A. Là tín hiệu điều khiển từ bên ngoài gửi đến CPU
- B. Là tín hiệu điều khiển do CPU phát ra
- C. Là tín hiệu yêu cầu ngắt
- D. Là tín hiệu ngắt chặn được

Câu 37: Với tín hiệu điều khiển INTA, phát biểu nào sau đây là sai?

- A. Là tín hiệu chấp nhận ngắt
- B. Là tín hiệu điều khiển do CPU phát ra
- C. Là tín hiệu điều khiển ghi công vào/ra
- D. Là tín hiệu điều khiển xử lý ngắt

Câu 38: Với tín hiệu điều khiển NMI, phát biểu nào sau đây là sai?

- A. Là tín hiệu từ bên ngoài gửi đến CPU
- B. Là tín hiệu ngắt chặn được
- C. Là tín hiệu ngắt không chặn được
- D. CPU không thể từ chối tín hiệu này

Câu 39: Với tín hiệu điều khiển HOLD, phát biểu nào sau đây là sai?

- A. Là tín hiệu do CPU phát ra**
- B. Là tín hiệu từ bên ngoài gửi đến CPU
- C. Là tín hiệu xin nhường bus
- D. Không phải là tín hiệu đọc cổng vào/ra

Câu 40: Với tín hiệu điều khiển HLDA, phát biểu nào sau đây là sai?

- A. Là tín hiệu trả lời của CPU
- B. Là tín hiệu đồng ý nhường bus
- C. Là tín hiệu từ bên ngoài gửi đến CPU xin ngắt**
- D. Không phải là tín hiệu xin ngắt từ bên ngoài

Câu 41: Theo cách phân loại truyền thống, có các loại máy tính sau đây?

- A. Bộ vi điều khiển, máy tính cá nhân, máy tính lớn, siêu máy tính, máy vi tính
- B. Máy tính xách tay, máy tính lớn, máy tính để máy vi tính, siêu máy tính
- C. Máy tính xách tay, máy tính mini, máy tính lớn, siêu máy tính, máy chủ
- D. Bộ vi điều khiển, máy vi tính, máy tính mini, máy tính lớn, siêu máy tính**

Câu 42: Theo cách phân loại hiện đại, có các loại máy tính sau đây?

- A. Máy tính để bàn, máy tính lớn, máy tính nhúng
- B. Máy tính để bàn, máy chủ, máy tính nhúng**
- C. Máy chủ, máy tính mini, máy tính lớn
- D. Máy tính mini, máy tính nhúng, siêu máy tính

Chương 2: Biểu Diễn Dữ Liệu Và Số Học Máy Tính

Câu 1: Đối với số nguyên không dấu, 8 bit, giá trị biểu diễn số 261 là?

- A. 1001 0001
- B. 1010 1011
- C. 1000 0111
- D. không biểu diễn được

Câu 2: Đối với số nguyên không dấu, 8 bit, giá trị biểu diễn số 132 là?

- A. 1001 0001
- B. 1000 0100
- C. 1000 0111
- D. Không biểu diễn được

Câu 3: Đối với số nguyên có dấu, 8 bit, giá trị biểu diễn số 129 là?

- A. 1001 0001
- B. 1010 1011
- C. 1000 0111
- D. không biểu diễn được

Câu 4: Đối với số nguyên có dấu, 8 bit, giá trị biểu diễn số 124 là?

- A. 0111 1100
- B. 0101 1011
- C. 0100 0111
- D. Không biểu diễn được

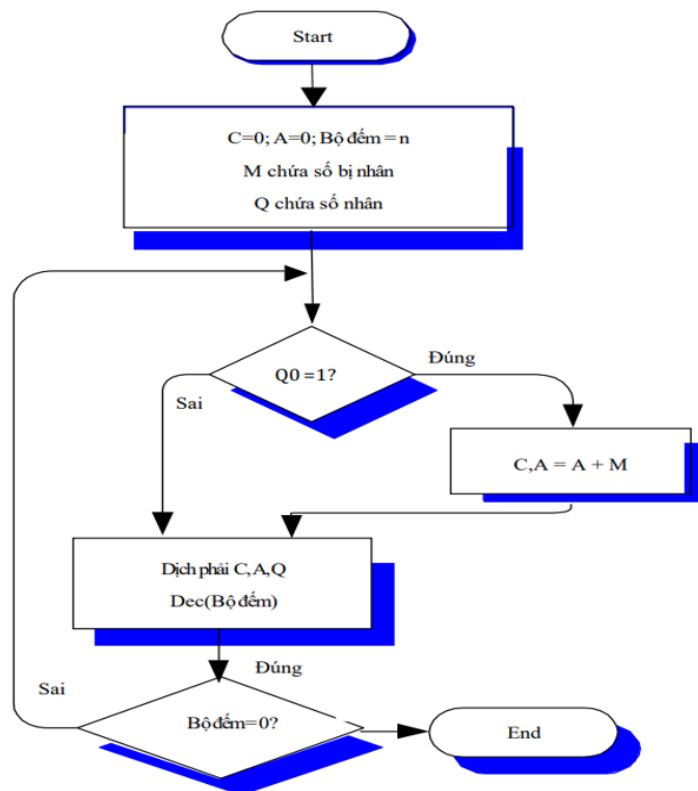
Câu 5: Dải biểu diễn số nguyên không dấu, n bit trong máy tính là?

- A. $0 \rightarrow 2.n$
- B. $0 \rightarrow 2.n - 1$
- C. $0 \rightarrow 2^n - 1$
- D. $0 \rightarrow 2^n$

Câu 6: Dải biểu diễn số nguyên có dấu, n bit trong máy tính là?

- A. $-2(n - 1) \rightarrow 2(n - 1)$
- B. $-2.n - 1 \rightarrow 2.n + 1$
- C. $-2^{n-1} - 1 \rightarrow 2^{n-1} - 1$
- D. $-2^{n-1} \rightarrow 2^{n-1} - 1$

Câu 7: Dải biểu diễn số nguyên có dấu, n bit trong máy tính là?



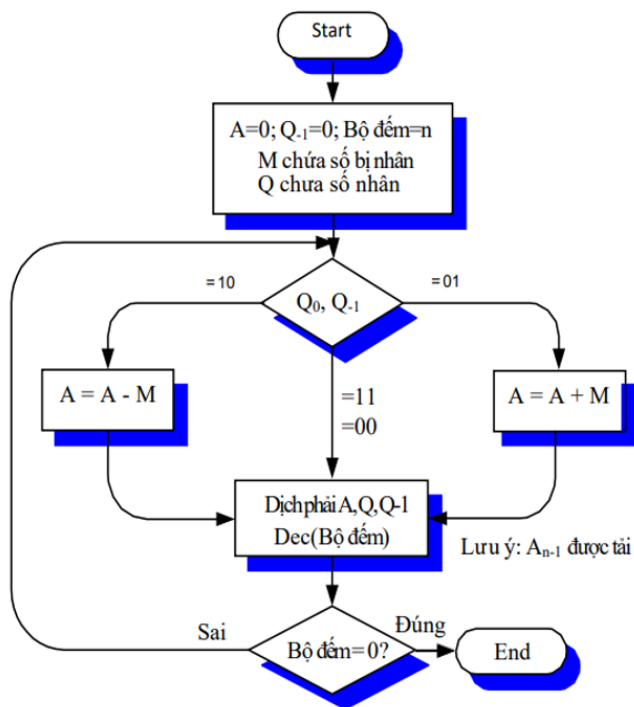
A. Phép chia số nguyên không dấu

B. Phép nhân số nguyên không dấu

C. Phép nhân số nguyên có dấu

D. Phép chia số nguyên có dấu

Câu 8: Sơ đồ dưới đây là thuật toán thực hiện?



A. Phép nhân số nguyên không dấu

B. Phép nhân số nguyên có dấu

C. Phép chia số nguyên không dấu

D. Phép chia số nguyên có dấu

Câu 9: Đối với số nguyên có dấu, 8 bit, dùng phương pháp “Dấu và độ lớn”, giá trị biểu

diễn số - 60 là?

A. 0000 1101

B. 0000 1101

C. 0000 1101

D. 1100 1101

Câu 10: Đối với số nguyên có dấu, 8 bit, dùng phương pháp “Dấu và độ lớn”, giá trị biểu diễn số - 256 là?

A. 1100 1110

B. 1010 1110

C. 1100 1100

D. không biểu diễn được

Câu 11: Đối với số nguyên có dấu, 8 bit, dùng phương pháp “Mã bù 2”, giá trị biểu diễn số 101 là?

A. 0110 0101

B. 0000 1100

C. 0000 1110

D. 0100 1010

Câu 12: Đối với số nguyên có dấu, 8 bit, dùng phương pháp “Mã bù 2”, giá trị biểu diễn số - 29 là?

A. 1000 0000

B. 1110 0011

C. 1111 0000

D. 1000 1111

Câu 13: Có biểu diễn “1110 0010” đối với số nguyên có dấu, 8 bit, dùng phương pháp “Dấu và độ lớn”, giá trị của nó là?

A. 136

B. 30

C. - 30

D. - 136

Câu 14: Có biểu diễn “1100 1000” đối với số nguyên có dấu, 8 bit, dùng phương pháp “Mã bù 2”, giá trị của nó là?

A. Không tồn tại

B. - 56

C. 56

D. 200

Câu 15: Bảng dưới đây mô tả quá trình thực hiện phép tính?

A	Q	Q-1	M	
0000	0011	0	1001	Giá trị khởi tạo
0111	0011	0	1001	$A \leftarrow A - M$
0011	1001	1	1001	SHR A, Q, Q ₋₁
0001	1100	1	1001	SHR A, Q, Q ₋₁
1010	1100	1	1001	$A \leftarrow A + M$
1101	0110	0	1001	SHR A, Q, Q ₋₁
1110	1011	1	1001	SHR A, Q, Q ₋₁

A. $3 \times 9 = 27$

B. $15 \times 9 = 135$

C. $(-7) \times 3 = -21$

D. $5 \times 27 = 135$

Câu 16: Có biểu diễn “0000 0000 0010 0101” (dùng mã bù 2, có dấu), giá trị của chúng là?

A. -37

B. 37

C. -21

D. 21

Câu 17: Bảng dưới đây mô tả quá trình thực hiện phép tính?

A	Q	M = 0011
1111	0101	Khởi tạo giá trị (số chia và bị chia khác dấu)
1110	1010	Dịch trái 1 bit A, Q
0001		M khác dấu A $\rightarrow A := A + M$
1110	1010	A khác dấu sau khi cộng $\rightarrow Q_0 = 0$ và phục hồi A
1101	0100	Dịch trái 1 bit A, Q
0000		M khác dấu A $\rightarrow A := A + M$
1101	0100	A khác dấu sau khi cộng $\rightarrow Q_0 = 0$ và phục hồi A
1010	1000	Dịch trái 1 bit A, Q
1101		M khác dấu A $\rightarrow A := A + M$
1101	1001	A cùng dấu sau khi cộng $\rightarrow Q_0 = 1$
1011	0010	Dịch trái 1 bit A, Q
1110		M khác dấu A $\rightarrow A := A + M$
1110	0011	A cùng dấu sau khi cộng $\rightarrow Q_0 = 1$.

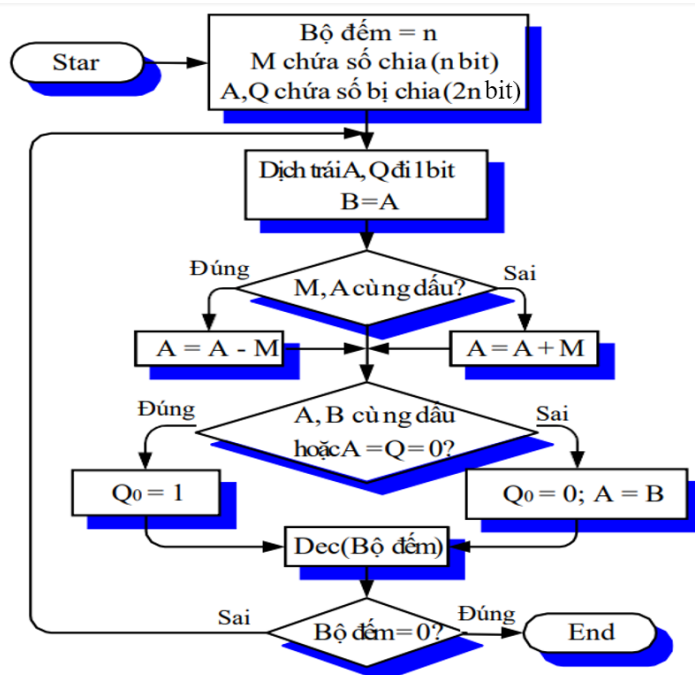
A. $245 : 3 = 81, \text{ dư } 2$

B. $59 : 15 = 3, \text{ dư } 14$

C. $11 : 3 = 3, \text{ dư } 2$

D. $(-11) : 3 = (-3), \text{ dư } (-2)$

Câu 18: Sơ đồ dưới đây là thuật toán thực hiện?



A. Phép nhân số nguyên không dấu

B. Phép nhân số nguyên có dấu

C. Phép chia số nguyên không dấu

D. Phép chia số nguyên có dấu

Câu 19: Bảng dưới đây mô tả quá trình thực hiện phép tính?

C	A	Q	M	
0	0000	1011	1100	Giá trị khởi tạo
0	1100	1011	1100	C, A \leftarrow A+M SHR C, A, Q
0	0110	0101	1100	
1	0010	0101	1100	C, A \leftarrow A+M SHR C, A, Q
0	1001	0010	1100	
0	0100	1001	1100	SHR C, A, Q
1	0000	1001	1100	C, A \leftarrow A+M SHR C, A, Q
0	1000	0100	1100	

A. $4 \times 19 = 76$

B. $11 \times 12 = 132$

C. $-4 \times 31 = -124$

D. $6 \times 22 = 132$

Câu 20: Đối với các số 8 bit, không dấu. Hãy cho biết kết quả khi thực hiện phép cộng:

0100 0111 + 0101 1111?

A. - 65,25

B. - 56,25

C. - 65,52

D. - 56,52

Câu 45: Cho biểu diễn dưới dạng IEEE 754/85 như sau: C2 BF 00 00 H. Giá trị thập phân của nó là?

A. - 95,25

B. - 95,5

C. - 59,5

D. - 59,25

Câu 46: Cho biểu diễn dưới dạng IEEE 754/85 như sau: 42 15 00 00 H. Giá trị thập phân của nó là?

A. 37,52

B. 73,25

C. 37,25

D. 73,52

Câu 47: Cho biểu diễn dưới dạng IEEE 754/85 như sau: 42 22 80 00 H. Giá trị thập phân của nó là?

A. - 40,25

B. 40,25

C. - 40,625

D. 40,625

Câu 48: Với bộ mã Unicode để mã hoá ký tự, phát biểu nào sau đây là sai?

A. Là bộ mã 16 bit

B. Là bộ mã đa ngôn ngữ

C. Chỉ mã hóa được 256 ký tự

D. Có hỗ trợ các ký tự Tiếng Việt

Câu 49: Với bộ mã ASCII để mã hoá ký tự, phát biểu nào sau đây là sai?

A. Do ANSI thiết kế

B. Là bộ mã 8 bit

C. Có chứa các ký tự điều khiển truyền tin

D. Không hỗ trợ các ký tự điều khiển máy in

Câu 50: Với bộ mã ASCII, phát biểu nào sau đây là sai?

A. Chứa các ký tự điều khiển màn hình

B. Mã của các ký tự “&”, “%”, “@”, “#” thuộc phần mã mở rộng

C. Mã 30 H → 39 H là mã của các chữ số

D. Có chứa các ký tự kẻ khung

Câu 51: Theo chuẩn IEEE 754/85, số thực X biểu diễn dạng đơn (single) là?

A. $X = (-1)^S \cdot 1, M.R^E$

B. $X = (-1)^S \cdot 1, M.R.(E-127)$

C. $X = (-1)^S \cdot 1, M.R^{E-127}$

D. $X = (-1)^S \cdot 1, M.E^{R-127}$

Câu 52: Theo chuẩn IEEE 754/85, số thực X biểu diễn dạng kép (double) là?

A. $X = (-1).S.1, M.R^E$

B. $X = (-1)^S.1, M.R.(E-1023)$

C. $X = (-1)^S.1, M.E^{R-1023}$

D. $X = (-1)^S.1, M.R^{E-1023}$

Câu 53: Theo chuẩn IEEE 754/85, số thực X biểu diễn dạng kép mở rộng (double-extended) là?

A. $X = (-1)^S.1, M.R^{E-16383}$

B. $X = (-1).S.1, M.R^E$

C. $X = (-1)^S.1, M.R.(E-16383)$

D. $X = (-1)^S.1, M.E^{R-16383}$

Câu 54: Dạng biểu diễn IEEE 754/85 của số thực 31/64 là:

A. E3 F8 00 00 H

B. 3E F8 00 00 H

C. 3E 8F 00 00 H

D. E3 8F 00 00 H

Câu 55: Dạng biểu diễn IEEE 754/85 của số thực - 79/32 là:

A. C0 1E 00 00 H

B. 0C 1E 00 00 H

C. C0 E1 00 00 H

D. 0C E1 00 00 H

Câu 56: Cho số thực 81,25. Giá trị của nó ở hệ nhị phân là:

A. 100101,10

B. 1010001,01

C. 100011,101

D. 100010,011

Câu 57: Cho số thực 99,3125. Giá trị của nó ở hệ nhị phân là:

A. 111011,1010

B. 111011,0011

C. 111010,0101

D. 1100011,0101

Câu 58: Cho số thực 51/32. Giá trị của nó ở hệ nhị phân là:

A. 1,01011

B. 1, 01110

C. 1,10011

D. 1,00111

Câu 59: Cho số thực 33/128. Giá trị của nó ở hệ nhị phân là:

A. 0,0100001

B. 0,1010101

C. 0,1001100

D. 0,0100011

Chương 4. Kiến Trúc Tập Lệnh

Câu 1: Có tất cả?

- A. 9 mode địa chỉ B. 8 mode địa chỉ **C. 7 mode địa chỉ** D. 6 mode địa chỉ

Câu 2: Mode địa chỉ tức thì là mode không có đặc điểm sau?

- A. Toán hạng là một phần của lệnh
B. Toán hạng nằm ngay trong trường địa chỉ
C. Toán hạng có thể là toán hạng nguồn hoặc đích
D. Toán hạng chỉ có thể là toán hạng nguồn

Câu 3: Cho lệnh assembly: ADD BX, 10. Toán hạng nguồn thuộc?

- A. Mode địa chỉ trực tiếp B. Mode địa chỉ gián tiếp
C. Không tồn tại lệnh **D. Mode địa chỉ tức thì**

Câu 4: Cho lệnh assembly: SUB 100, CX. Toán hạng nguồn thuộc?

- A. Mode địa chỉ trực tiếp **B. Không tồn tại lệnh**
C. Mode địa chỉ hằng số D. Mode địa chỉ tức thì

Câu 5: Mode địa chỉ trực tiếp là mode mà toán hạng là?

- A. Một ngăn nhớ có địa chỉ được chỉ ra trong lệnh**
B. Một ngăn nhớ có địa chỉ ở ngăn nhớ khác
C. Một thanh ghi
D. Một ngăn nhớ có địa chỉ nằm trong một thanh ghi

Câu 6: Cho lệnh assembly: MOV DX, [20]. Toán hạng nguồn thuộc?

- A. Mode địa chỉ trực tiếp** B. Không tồn tại lệnh
C. Mode địa chỉ hằng số D. Mode địa chỉ tức thì

Câu 7: Cho lệnh assembly: SUB BX, [30]. Toán hạng nguồn thuộc?

- A. Không tồn tại lệnh B. Mode địa chỉ gián tiếp
C. Mode địa chỉ tức thì **D. Mode địa chỉ trực tiếp**

Câu 8: Mode địa chỉ gián tiếp là mode mà toán hạng là?

- A. Một ngăn nhớ có địa chỉ được chỉ ra trong lệnh
B. Một ngăn nhớ có địa chỉ nằm trong ngăn nhớ khác
C. Một thanh ghi có địa chỉ nằm trong một ngăn nhớ
D. Một ngăn nhớ có địa chỉ nằm trong một thanh ghi

Câu 9: Mode địa chỉ thanh ghi là mode mà toán hạng là?

- A. Nội dung của ngăn nhớ có địa chỉ được chứa trong lệnh
- B. Nội dung của ngăn nhớ có địa chỉ nằm trong ngăn nhớ khác
- C. Nội dung của thanh ghi**
- D. Nội dung của ngăn nhớ có địa chỉ nằm trong một thanh ghi

Câu 10: Cho lệnh assembly: ADD AX, CX. Mode địa chỉ của toán nguồn là?

- A. Tức thì
- B. Trực tiếp
- C. Gián tiếp qua thanh ghi
- D. Thanh ghi**

Câu 11: Cho lệnh assembly: SUB CX, [90]. Phát biểu nào sau đây là sai?

- A. Toán hạng đích là mode địa chỉ thanh ghi
- B. Toán hạng nguồn là mode địa chỉ trực tiếp
- C. Toán hạng nguồn là một ngăn nhớ
- D. Toán hạng nguồn là mode gián tiếp qua thanh ghi**

Câu 12: Đối với mode địa chỉ gián tiếp qua thanh ghi, phát biểu nào sau đây là sai?

- A. Toán hạng là một thanh ghi có địa chỉ nằm trong một ngăn nhớ**
- B. Toán hạng là một ngăn nhớ có địa chỉ nằm trong một thanh ghi
- C. Toán hạng là nội dung một ngăn nhớ
- D. Thanh ghi tham gia gọi là thanh ghi con trỏ

Câu 13: Cho lệnh assembly: MOV DX, [BP]. Mode địa chỉ của toán hạng nguồn là?

- A. Thanh ghi
- B. Gián tiếp
- C. Gián tiếp qua thanh ghi**
- D. Trực tiếp

Câu 14: Đối với mode địa chỉ dịch chuyển, phát biểu nào sau đây là sai?

- A. Là sự kết hợp: mode gián tiếp qua thanh ghi và mode tức thì**
- B. Có sự tham gia của mode địa chỉ trực tiếp
- C. Địa chỉ toán hạng gồm: nội dung thanh ghi + hằng số
- D. Có sự tham gia của mode địa chỉ gián tiếp qua thanh ghi

Câu 15: Cho lệnh assembly: SUB AX, [CX] + 50. Mode địa chỉ của toán hạng nguồn là?

- A. Dịch chuyển
- B. Không tồn tại**
- C. Thanh ghi
- D. Gián tiếp qua thanh ghi

Câu 16: Mode địa chỉ ngăn xếp là mode?

- A. Toán hạng được ngầm hiểu
- B. Toán hạng là ngăn nhớ đỉnh ngăn xếp
- C. Cả a và b đều sai
- D. Cả a và b đều đúng**

Câu 17: Cho lệnh assembly: POP BX. Phát biểu nào sau đây là đúng?

- A. Đây là mode địa chỉ thanh ghi
- B. Đây là mode địa chỉ gián tiếp qua thanh ghi
- C. Đây là mode địa chỉ ngăn xếp**
- D. Cả a và b đều đúng

Câu 18: Mode địa chỉ tức thì là mode?

- A. Toán hạng là hằng số nằm ngay trong lệnh**
- B. Toán hạng là hằng số nằm trong một ngăn nhớ
- C. Toán hạng là hằng số nằm trong một thanh ghi
- D. Cả b và c đều đúng

Câu 19: Đối với mode địa chỉ trực tiếp, phát biểu nào sau đây là sai?

- A. Toán hạng là nội dung của ngăn nhớ có địa chỉ được chỉ ra trong lệnh
- B. Toán hạng là nội dung của ngăn nhớ
- C. Để tìm được toán hạng, phải biết địa chỉ ngăn nhớ
- D. Để tìm được toán hạng, phải biết địa chỉ thanh ghi**

Câu 20: Đối với mode địa chỉ gián tiếp, phát biểu nào sau đây là sai?

- A. Toán hạng là nội dung của ngăn nhớ
- B. Toán hạng là nội dung của thanh ghi**
- C. Có thể gián tiếp nhiều lần
- D. Tốc độ xử lý chậm

Câu 21: Đối với mode địa chỉ thanh ghi, phát biểu nào sau đây là sai?

- A. Toán hạng là nội dung ngăn nhớ có địa chỉ nằm trong thanh ghi**
- B. Toán hạng là nội dung của thanh ghi
- C. Không tham chiếu bộ nhớ
- D. Cả b và c đều đúng

Câu 22: Đối với mode địa chỉ gián tiếp qua thanh ghi, phát biểu nào sau đây là đúng?

- A. Toán hạng là một thanh ghi có địa chỉ nằm trong một ngăn nhớ
- B. Toán hạng là một ngăn nhớ có địa chỉ nằm trong một thanh ghi**
- C. Toán hạng không phải là nội dung một ngăn nhớ
- D. Thanh ghi tham gia gọi là bộ đếm chương trình

Câu 23: Đối với mode địa chỉ dịch chuyển, phát biểu nào sau đây là đúng?

- A. Là sự kết hợp: mode gián tiếp qua thanh ghi và mode trực tiếp**
- B. Có sự tham gia của mode địa chỉ tức thì

C. Địa chỉ toán hạng không phải là: nội dung thanh ghi + hằng số

D. Có sự tham gia của mode địa chỉ thanh ghi

Câu 24: Đối với mode địa chỉ ngăn xếp, phát biểu nào sau đây là sai?

A. Toán hạng được ngầm hiểu

B. Toán hạng là ngăn nhớ đỉnh ngăn xếp

C. Cả a và b đều sai

D. Cả a và b đều đúng

Câu 25: Đối với lệnh mã máy, phát biểu nào sau đây là sai?

A. Có 2 thành phần: mã lệnh và các toán hạng

B. Mã lệnh cho biết thao tác cần thực hiện

C. Toán hạng cho biết thao tác cần thực hiện

D. Toán hạng cho biết nơi chứa dữ liệu cần tác động

Câu 26: Trong một lệnh mã máy, phát biểu nào sau đây là đúng?

A. Có thể có nhiều mã lệnh

B. Không tồn tại lệnh không có toán hạng

C. Toán hạng là duy nhất

D. Có thể có nhiều toán hạng

Câu 27: Đối với lệnh mã máy, số lượng toán hạng có thể là?

A. 1, 2, 3 toán hạng

B. 0, 1, 2, toán hạng

C. 2, 3, 4 toán hạng

D. Cả a và b đều đúng

Câu 28: Đối với lệnh mã máy, toán hạng không thể là?

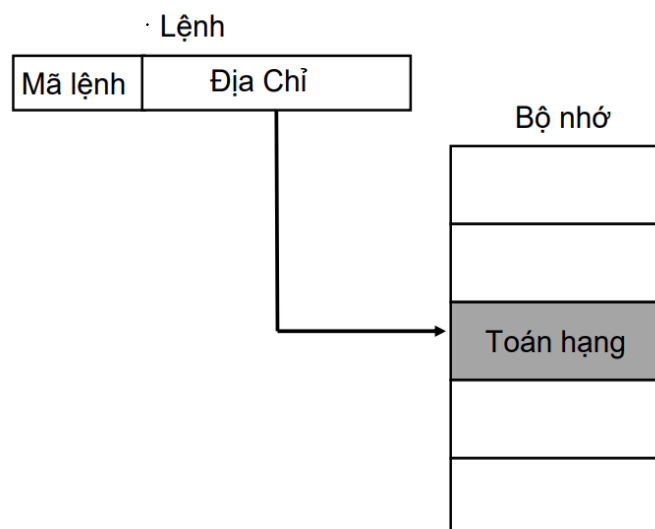
A. Một hằng số

B. Nội dung của thanh ghi

C. Nội dung của ngăn nhớ

D. Nội dung của thanh ghi có địa chỉ nằm trong một ngăn nhớ

Câu 29: Hình vẽ sau là sơ đồ hoạt động của mode địa chỉ?



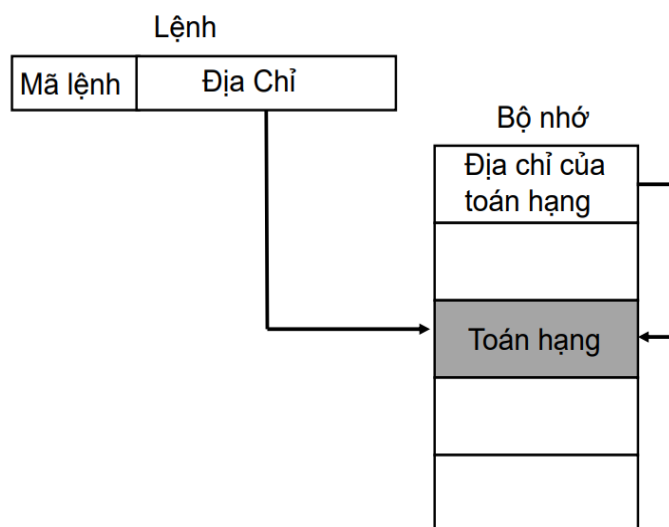
A. Trực tiếp

B. Tức thì

C. Gián tiếp qua thanh ghi

D. Không tồn tại

Câu 30: Hình vẽ sau là sơ đồ hoạt động của mode địa chỉ?



- A. Không tồn tại **B. Gián tiếp** C. Thanh ghi D. Trực tiếp

Câu 44: Cho lệnh assembly: ADD DX, [SI]+30. Phát biểu nào sau đây là đúng?

- A. Toán hạng nguồn thuộc mode địa chỉ dịch chuyển**
B. Toán hạng đích thuộc mode địa chỉ trực tiếp
C. Toán hạng nguồn thuộc mode địa chỉ tức thì
D. Toán hạng đích thuộc mode địa chỉ gián tiếp

Câu 45: Cho lệnh assembly: POP DX. Phát biểu nào sau đây là đúng?

- A. Không có toán hạng nguồn
B. Toán hạng đích thuộc mode địa chỉ trực tiếp
C. Toán hạng đích được ngầm hiểu
D. Toán hạng nguồn được ngầm hiểu

Câu 46: Cho lệnh assembly: PUSH AX. Phát biểu nào sau đây là sai?

- A. Không có toán hạng nguồn**
B. Toán hạng đích được ngầm hiểu
C. Toán hạng nguồn thuộc mode địa chỉ thanh ghi
D. Toán hạng đích thuộc mode địa chỉ stack

Câu 47: Tất cả có các mode địa chỉ sau đây?

- A. Tức thì, gián tiếp, thanh ghi, ngăn xếp, gián tiếp qua ngăn xếp, ngăn nhớ, con trỏ
B. Gián tiếp, gián tiếp qua thanh ghi, trực tiếp, dịch chuyển, ngăn xếp, con trỏ, thanh ghi
C. Tức thì, gián tiếp, thanh ghi, dịch chuyển, ngăn xếp, trực tiếp, gián tiếp qua thanh ghi
D. Tức thì, gián tiếp qua con trỏ, thanh ghi, ngăn xếp, dịch chuyển, con trỏ, ngăn nhớ

Câu 48: Xét lệnh LOAD. Lệnh này thuộc?

A. Nhóm lệnh số học

B. Nhóm lệnh chuyển dữ liệu

C. Nhóm lệnh chuyển điều khiển

D. Nhóm lệnh vào/ra

Câu 49: Xét lệnh INTERRUPT. Lệnh này thuộc?

A. Nhóm lệnh số học

B. Nhóm lệnh chuyển dữ liệu

C. Nhóm lệnh chuyển điều khiển

D. Nhóm lệnh vào/ra

Câu 50: Xét lệnh ABSOLUTE. Lệnh này thuộc?

A. Nhóm lệnh số học

B. Nhóm lệnh vào/ra

C. Nhóm lệnh điều khiển hệ thống

D. Nhóm lệnh logic

Câu 51: Xét lệnh ROTATE. Lệnh này thuộc?

A. Nhóm lệnh chuyển điều khiển

B. Nhóm lệnh điều khiển hệ thống

C. Nhóm lệnh quan hệ

D. Nhóm lệnh logic

Câu 52: Xét lệnh JUMP. Lệnh này thuộc?

A. Nhóm lệnh chuyển điều khiển

B. Nhóm lệnh quan hệ

C. Nhóm lệnh vào/ra

D. Nhóm lệnh số học

CHƯƠNG 5. HỆ THỐNG NHỚ

5.1. Đối với bộ nhớ ROM, phát biểu nào sau đây là **sai**:

- a. Có tất cả 5 loại ROM
- b. Là loại bộ nhớ khả biến**
- c. Là nơi chứa các chương trình hệ thống (BIOS)
- d. Là nơi chứa các vi chương trình

5.2. Đối với bộ nhớ ROM, phát biểu nào sau đây là **đúng**:

- a. Có thể dùng điện để xoá PROM
- b. PROM là loại ROM có thể xoá và ghi lại nhiều lần
- c. EPROM là loại ROM có thể xoá và ghi lại nhiều lần**
- d. Có thể dùng điện để xoá EPROM

5.3. Đối với bộ nhớ RAM, phát biểu nào sau đây là **sai**:

- a. Là loại bộ nhớ không khả biến**
- b. Là nơi lưu giữ thông tin tạm thời
- c. Có hai loại RAM
- d. Là bộ nhớ đọc/ghi tùy ý

5.4. Đối với bộ nhớ RAM, phát biểu nào sau đây là **đúng**:

- a. Là loại bộ nhớ không khả biến
- b. RAM là viết tắt của: Read Access Memory
- c. SRAM được chế tạo từ các tụ điện
- d. Là nơi lưu giữ thông tin mà máy tính đang xử lý**

5.5. Đối với bộ nhớ ROM, phát biểu nào sau đây là **đúng**:

- a. Được chế tạo từ mạch lật
- b. Được chế tạo từ transistor
- c. Được chế tạo từ diode
- d. Cả b và c**

5.6. Đối với bộ nhớ RAM, phát biểu nào sau đây là **sai**:

- a. DRAM được chế tạo từ mạch lật**
- b. DRAM được chế tạo từ tụ điện
- c. SRAM được chế tạo từ mạch lật
- d. SRAM không cần phải làm tươi

5.7. Cho chip nhớ SRAM có dung lượng 64K x 4 bit, phát biểu nào sau đây là **đúng**:

- a. Các đường địa chỉ là: $A_0 \rightarrow A_{15}$**
- b. Các đường địa chỉ là: $D_0 \rightarrow D_{15}$
- c. Các đường dữ liệu là: $A_0 \rightarrow A_3$
- d. Các đường dữ liệu là: $D_1 \rightarrow D_8$

5.8. Cho chip nhớ SRAM có dung lượng 16K x 8 bit, phát biểu nào sau đây là **sai**:

- a. Có 14 đường địa chỉ
- b. Có 8 đường dữ liệu
- c. Các đường địa chỉ là: $A_0 \rightarrow A_{13}$
- d. Các đường địa chỉ là: $A_0 \rightarrow A_{14}$**

5.9. Cho chip nhớ SRAM có các tín hiệu: $A_0 \rightarrow A_{13}$, $D_0 \rightarrow D_{15}$, RD, WE. Phát biểu nào sau đây là **sai**:

- a. Dung lượng của chip là: 16K x 16 bit
- b. WE là tín hiệu điều khiển ghi dữ liệu
- c. RD là tín hiệu điều khiển ghi dữ liệu
- d. RD là tín hiệu điều khiển đọc dữ liệu

5.10. Cho chip nhớ DRAM có các tín hiệu: $A_0 \rightarrow A_7$, $D_0 \rightarrow D_7$, RD, WE. Phát biểu nào sau đây là đúng:

- a. Dung lượng của chip là: 64K x 8 bit
- b. Dung lượng của chip là: 8K x 8 bit
- c. RD là tín hiệu điều khiển ghi dữ liệu
- d. WE là tín hiệu điều khiển đọc dữ liệu

5.11. Xét về chức năng, hệ thống nhớ máy tính có thể có ở:

- a. Bên trong bộ xử lý, RAM, đĩa từ
- b. Các thanh ghi, bộ nhớ trong, CD-ROM
- c. Các thanh ghi, ROM, băng từ
- d. Các thanh ghi, bộ nhớ trong, bộ nhớ ngoài

5.12. Đối với hệ thống nhớ máy tính, có thể có các đơn vị truyền như sau:

- a. Theo từ nhớ
- b. Theo khối nhớ
- c. Cả a và b đều đúng
- d. Cả a và b đều sai

5.13. Xét về các phương pháp truy nhập trong hệ thống nhớ, phát biểu nào sau đây là sai:

- a. Truy nhập tuần tự đối với bộ nhớ cache
- b. Truy nhập liên kết đối với bộ nhớ cache
- c. Truy nhập ngẫu nhiên đối với bộ nhớ trong
- d. Truy nhập trực tiếp đối với đĩa từ

5.14. Đối với hệ thống nhớ, có các kiểu vật lý như sau:

- a. Bộ nhớ từ, RAM, bộ nhớ cache
- b. Bộ nhớ bán dẫn, bộ nhớ từ, bộ nhớ cache
- c. Bộ nhớ bán dẫn, bộ nhớ từ, bộ nhớ quang
- d. Bộ nhớ quang, bộ nhớ cache, bộ nhớ từ

5.15. Đối với hệ thống nhớ máy tính, phát biểu nào sau đây không phải là đặc trưng vật lý:

- a. Bộ nhớ khả biến
- b. Bộ nhớ không khả biến
- c. Bộ nhớ xoá được
- d. Bộ nhớ chỉ đọc

5.16. Xét sơ đồ phân cấp hệ thống nhớ, phát biểu nào sau đây là sai:

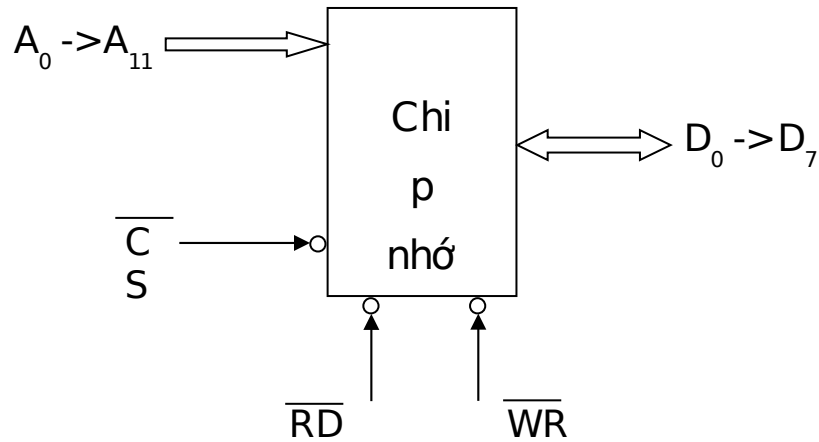
- a. Mức thanh ghi là mức trao đổi nhanh nhất
- b. Mức thanh ghi là mức trao đổi chậm nhất
- c. Mức cache được chia thành hai mức
- d. Mức cache là mức gần thanh ghi nhất

5.17. Xét sơ đồ phân cấp hệ thống nhớ, phát biểu nào sau đây là đúng:

- a. Từ bộ nhớ cache đến bộ nhớ ngoài, tốc độ nhanh dần
- b. Từ thanh ghi đến bộ xử lý, tốc độ tăng dần
- c. Từ bộ nhớ ngoài đến thanh ghi, dung lượng giảm dần

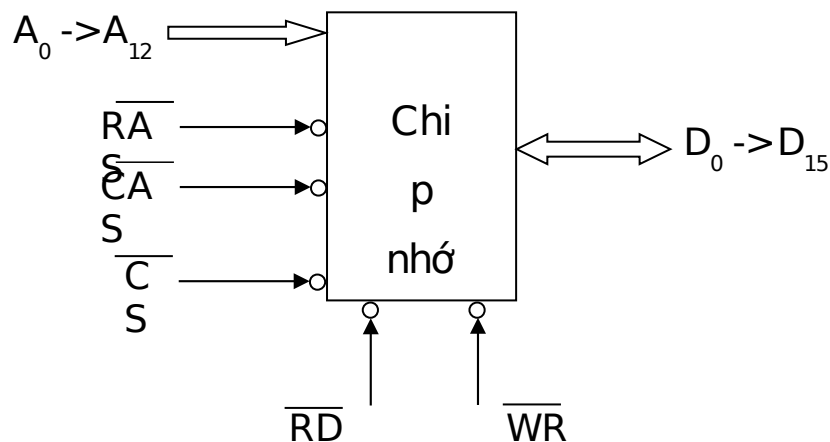
d. Từ bộ nhớ trong đến bộ nhớ cache, tần suất truy nhập giảm dần

5.18. Cho chip nhớ như hình vẽ, đây là ký hiệu của:



- a. SRAM 4K x 8 bit
- b. DRAM 4 K x 8 bit
- c. SRAM 2K x 8 bit
- d. DRAM 2 K x 8 bit

5.19. Cho chip nhớ như hình vẽ, đây là ký hiệu của:



- a. SRAM 8K x 16 bit
- b. DRAM 8K x 16 bit
- c. SRAM 64M x 16 bit
- d. DRAM 64M x 16 bit

5.20. Đối với bộ nhớ chính (BNC) máy tính, phát biểu nào sau đây là sai:

- a. Chứa các chương trình và dữ liệu dưới dạng thư viện
- b. Về nguyên tắc, người lập trình có thể can thiệp vào toàn bộ BNC
- c. Việc quản lý logic BNC tùy thuộc vào từng hệ điều hành
- d. Được đánh địa chỉ trực tiếp bởi bộ xử lý

5.21. Đối với bộ nhớ chính (BNC) máy tính, phát biểu nào sau đây là đúng:

- a. Việc đánh địa chỉ cho BNC tùy thuộc vào từng hệ điều hành
- b. BNC do bộ xử lý đánh địa chỉ trực tiếp

- c. Có những loại máy tính không có BNC
- d. Các ngăn nhớ không tổ chức theo byte

5.22. Đối với bộ nhớ cache, phát biểu nào sau đây là đúng:

- a. Cache có thể được đặt trên cùng chip với CPU
- b. Bộ nhớ chính có tốc độ nhanh hơn cache
- c. Bộ nhớ cache được đặt giữa bộ nhớ chính và bộ nhớ ngoài
- d. Cache không được đặt trên cùng chip với CPU

5.23. Đối với bộ nhớ cache, phát biểu nào sau đây là đúng:

- a. Bộ nhớ ngoài nhận cả khối dữ liệu từ cache
- b. Truyền dữ liệu giữa CPU và cache theo đơn vị khối nhớ
- c. Truyền dữ liệu giữa CPU và cache theo đơn vị từ nhớ
- d. Khi cần, CPU nhận dữ liệu trực tiếp từ bộ nhớ chính

5.24. Khi CPU truy cập cache, có hai khả năng sau:

- a. Trượt cache, trúng cache
- b. Sai cache, đúng cache
- c. Trên cache, dưới cache
- d. Trong cache, ngoài cache

5.25. Cache hoạt động nhờ vào nguyên lý:

- a. Nguyên lý hoạt động của máy tính
- b. Nguyên lý điều khiển ghi dữ liệu
- c. Nguyên lý điều khiển đọc dữ liệu
- d. Nguyên lý định vị tham số bộ nhớ

5.26. Trong sự trao đổi giữa cache và bộ nhớ chính, phát biểu nào sau đây là sai:

- a. Bộ nhớ chính chia thành các block nhớ
- b. Cache chia thành các line nhớ
- c. Bộ nhớ chính chia thành các line nhớ
- d. Kích thước line bằng kích thước block

5.27. Xét bộ nhớ cache, mỗi line được gắn thêm Tag là để:

- a. Xác định block nào của bộ nhớ chính đang ở trong line
- b. Xác định cache có dung lượng bao nhiêu
- c. Xác định line có dung lượng bao nhiêu
- d. Xác định cache có bao nhiêu line

5.28. Xét bộ nhớ cache, có các kỹ thuật ánh xạ địa chỉ sau đây:

- a. Trực tiếp, liên kết hoàn toàn, liên kết tập hợp
- b. Liên kết hoàn toàn, liên kết phụ thuộc, gián tiếp
- c. Liên kết tập hợp, liên kết phần tử, gián tiếp
- d. Trực tiếp, liên kết phần tử, liên kết gián đoạn

5.29. Trong kỹ thuật ánh xạ liên kết hoàn toàn, các trường địa chỉ là:

- a. Tag + Word + Line
- b. Tag + Word
- c. Tag + Line + Word
- d. Tag + Line

5.30. Trong kỹ thuật ánh xạ trực tiếp, các trường địa chỉ là:

- a. Tag + Word + Line
- b. Tag + Word
- c. Tag + Line + Word
- d. Tag + Line

5.31. Trong kỹ thuật ánh xạ liên kết tập hợp, các trường địa chỉ là:

- a. Tag + Word + Set
- b. Tag + Word
- c. Tag + Set + Word
- d. Tag + Set

5.32. Cho máy tính có dung lượng bộ nhớ chính: 128MB, cache: 64KB, line: 8 byte, độ dài ngăn nhớ: 1 byte. Trong trường hợp kỹ thuật ánh xạ trực tiếp, dạng địa chỉ do bộ xử lý phát ra để truy nhập cache là:

- a. $12 + 10 + 5$
- b. $13 + 10 + 4$
- c. $14 + 11 + 2$
- d. $14 + 10 + 3$

5.33. Cho máy tính có dung lượng bộ nhớ chính: 256MB, cache: 128KB, line: 16 byte, độ dài ngăn nhớ: 2 byte. Trong trường hợp kỹ thuật ánh xạ trực tiếp, dạng địa chỉ do bộ xử lý phát ra để truy nhập cache là:

- a. $11 + 13 + 3$
- b. $11 + 14 + 2$
- c. $12 + 13 + 4$
- d. $12 + 12 + 3$

5.34. Cho máy tính có dung lượng bộ nhớ chính: 512MB, cache: 128KB, line: 64 byte, độ dài ngăn nhớ: 4 byte. Trong trường hợp kỹ thuật ánh xạ trực tiếp, dạng địa chỉ do bộ xử lý phát ra để truy nhập cache là:

- a. $11 + 11 + 5$
- b. $12 + 11 + 4$
- c. $12 + 12 + 3$
- d. $11 + 12 + 4$

5.35. Cho máy tính có dung lượng bộ nhớ chính: 256MB, cache: 64KB, line: 16 byte, độ dài ngăn nhớ: 4 byte. Trong trường hợp kỹ thuật ánh xạ liên kết hoàn toàn, dạng địa chỉ do bộ xử lý phát ra để truy nhập cache là:

- a. $13 + 11 + 2$
- b. $12 + 12 + 2$
- c. $24 + 4$
- d. $24 + 2$

5.36. Cho máy tính có dung lượng bộ nhớ chính: 256MB, cache: 128KB, line: 32 byte, độ dài ngăn nhớ: 4 byte. Trong trường hợp kỹ thuật ánh xạ liên kết hoàn toàn, dạng địa chỉ do bộ xử lý phát ra để truy nhập cache là:

- a. $13 + 11 + 2$
- b. $14 + 10 + 2$
- c. $23 + 3$
- d. $24 + 2$

5.37. Cho máy tính có dung lượng bộ nhớ chính: 128MB, cache: 64KB, line: 16 byte, độ dài ngăn nhớ: 1 byte, set: 4 line. Trong trường hợp kỹ thuật ánh xạ liên kết tập hợp, dạng địa chỉ do bộ xử lý phát ra để truy nhập cache là:

- a. $13 + 10 + 4$
- b. $13 + 9 + 5$
- c. $14 + 9 + 4$
- d. $14 + 10 + 4$

5.38. Cho máy tính có dung lượng bộ nhớ chính: 512MB, cache: 128KB, line: 32 byte, độ dài ngăn nhớ: 2 byte, set: 4 line. Trong trường hợp kỹ thuật ánh xạ liên kết tập hợp, dạng địa chỉ do bộ xử lý phát ra để truy nhập cache là:

- a. $12 + 12 + 4$
- b. $13 + 11 + 4$

d. $4K \times 4$ bit để có modul nhớ $8K \times 8$ bit

5.60. Với chip nhớ SRAM có n đường địa chỉ, m đường dữ liệu thì dung lượng của chip là:

- a. $2^m \times n$ bit
- b. $2^n \times m$ bit
- c. $2^m \times n$ byte
- d. $2^n \times m$ byte

5.61. Với chip nhớ SRAM có n đường địa chỉ, m đường dữ liệu thì dung lượng của chip là:

- a. $2^m \times n$ bit
- b. $2^{2n} \times m$ bit
- c. $2^{2m} \times n$ bit
- d. $2^n \times m$ bit

5.62. Với chip nhớ DRAM có n đường địa chỉ, m đường dữ liệu thì dung lượng của chip là:

- a. $2^{2m} \times n$ bit
- b. $2^{2n} \times m$ bit
- c. $2^{2m} \times n$ byte
- d. $2^{2n} \times m$ byte

5.63. Với chip nhớ DRAM có n đường địa chỉ, m đường dữ liệu thì dung lượng của chip là:

- a. $2^m \times n$ bit
- b. $2^{2n} \times m$ bit
- c. $2^{2m} \times n$ bit
- d. $2^n \times m$ bit

5.64. Đối với bộ nhớ cache, xét nguyên lý định vị về thời gian, phát biểu nào sau đây là đúng:

- a. Thông tin vừa truy nhập thì xác suất bé là sau đó nó sẽ được truy nhập lại
- b. Thông tin vừa truy nhập thì xác suất lớn là sau đó nó sẽ được truy nhập lại
- c. Thông tin vừa truy nhập thì sau đó chắc chắn nó sẽ không được truy nhập lại
- d. Thông tin vừa truy nhập thì chắc chắn là sau đó nó được truy nhập lại

5.65. Đối với bộ nhớ cache, xét nguyên lý định vị về không gian, phát biểu nào sau đây là đúng:

- a. Mục thông tin vừa truy nhập thì xác suất lớn là sau đó các mục lân cận được truy nhập
- b. Mục thông tin vừa truy nhập thì xác suất bé là sau đó các mục lân cận được truy nhập
- c. Mục thông tin vừa truy nhập thì chắc chắn là sau đó các mục lân cận được truy nhập
- d. Thông tin vừa truy nhập thì chắc chắn là sau đó các mục lân cận không được truy nhập

5.66. Khi truy nhập cache, xét ánh xạ trực tiếp, phát biểu nào sau đây là đúng:

- a. Mỗi block có thể ánh xạ vào một line bất kỳ
- b. Mỗi block có thể ánh xạ vào một line bất kỳ trong một tập line xác định
- c. Mỗi block chỉ được ánh xạ vào một line duy nhất
- d. Mỗi block chỉ được ánh xạ vào một trong bốn line xác định

5.67. Khi truy nhập cache, xét ánh xạ trực tiếp, phát biểu nào sau đây là sai:

- a. Mỗi block không thể ánh xạ vào một line bất kỳ
- b. Mỗi block không thể ánh xạ vào một line bất kỳ trong tám line xác định
- c. Mỗi block chỉ được ánh xạ vào một line duy nhất
- d. Mỗi block chỉ được ánh xạ vào một trong hai line xác định

5.68. Khi truy nhập cache, xét ánh xạ liên kết hoàn toàn, phát biểu nào sau đây là đúng:

a. Mỗi block có thể ánh xạ vào một line bất kỳ

b. Mỗi block có thể ánh xạ vào một line bất kỳ trong bốn line xác định

c. Mỗi block chỉ được ánh xạ vào một line duy nhất

d. Mỗi block chỉ được ánh xạ vào một trong mười sáu line xác định

5.69. Khi truy nhập cache, xét ánh xạ liên kết hoàn toàn, phát biểu nào sau đây là sai:

a. Mỗi block có thể ánh xạ vào một line bất kỳ

b. Mỗi block có thể ánh xạ vào một line bất kỳ trong tám line xác định

c. Mỗi block không chỉ được ánh xạ vào một line duy nhất

d. Mỗi block không chỉ được ánh xạ vào một trong bốn line xác định

5.70. Khi truy nhập cache, xét ánh xạ liên kết tập hợp, phát biểu nào sau đây là đúng:

a. Mỗi block có thể ánh xạ vào một line bất kỳ

b. Mỗi block có thể ánh xạ vào một line bất kỳ trong một tập line xác định

c. Mỗi block có thể ánh xạ vào một line duy nhất trong một tập line xác định

d. Mỗi block chỉ được ánh xạ vào một line duy nhất

5.71. Khi truy nhập cache, xét ánh xạ liên kết tập hợp, phát biểu nào sau đây là sai:

a. Mỗi block có thể ánh xạ vào một line bất kỳ trong một tập line xác định

b. Mỗi block không chỉ được ánh xạ vào một line duy nhất

c. Mỗi block chỉ ánh xạ vào một line duy nhất trong một tập line xác định

d. Mỗi block chỉ được ánh xạ duy nhất vào một tập line xác định

CHƯƠNG 6. HỆ THỐNG VÀO RA

6.1. Không thể nối trực tiếp thiết bị ngoại vi (TBNV) với bus hệ thống, vì:

- a. BXL không thể điều khiển được tất cả các TBNV
- b. Tốc độ trao đổi, khuôn dạng dữ liệu khác nhau
- c. Tất cả có tốc độ chậm hơn BXL và RAM
- d. Tất cả các ý đều đúng

6.2. Chức năng của Modul vào/ra:

- a. Nối ghép với BXL và hệ thống nhớ
- b. Nối ghép với một hoặc nhiều TBNV
- c. Cả a và b đều đúng
- d. Cả a và b đều sai

6.3. Các thành phần cơ bản của TBNV:

- a. Bộ chuyển đổi tín hiệu, Logic điều khiển, Bộ đệm
- b. Bộ chuyển đổi trạng thái, Logic đọc, Bộ đếm tiến
- c. Bộ chuyển đổi hiện thời, Logic ghi, Bộ kiểm tra
- d. Bộ chuyển đổi địa chỉ, Logic nhận, Bộ đếm lùi

6.4. Đối với chức năng của Modul vào/ra, phát biểu nào sau đây là sai:

- a. Điều khiển và định thời gian
- b. Một Modul chỉ nối ghép được với một TBNV
- c. Trao đổi thông tin với BXL, với TBNV
- d. Bộ đệm dữ liệu, phát hiện lỗi

6.5. Có các phương pháp địa chỉ hoá cổng vào/ra:

- a. Vào/ra cách biệt
- b. Vào/ra theo bản đồ bộ nhớ
- c. Vào ra theo bản đồ thanh ghi
- d. Cả a và b đúng

6.6. Đối với phương pháp vào/ra cách biệt, phát biểu nào sau đây là sai:

- a. Không gian địa chỉ cổng không nằm trong không gian địa chỉ bộ nhớ
- b. Dùng các lệnh truy nhập bộ nhớ để truy nhập cổng
- c. Tín hiệu truy nhập cổng và truy nhập bộ nhớ là khác nhau
- d. Sử dụng các lệnh vào/ra trực tiếp

6.7. Đối với phương pháp vào/ra cách biệt, phát biểu nào sau đây là đúng:

- a. Không gian địa chỉ cổng nằm trong không gian địa chỉ bộ nhớ
- b. Dùng các lệnh truy nhập bộ nhớ để truy nhập cổng
- c. Sử dụng các lệnh vào/ra trực tiếp
- d. Dùng chung tín hiệu truy nhập cho cả bộ nhớ và cổng vào/ra

- 6.8. Đối với phương pháp vào/ra theo bản đồ bộ nhớ, phát biểu nào sau đây là sai:
- Không gian địa chỉ cổng nằm trong không gian địa chỉ bộ nhớ
 - Dùng các lệnh truy nhập bộ nhớ để truy nhập cổng
 - Cần có tín hiệu phân biệt truy nhập cổng hay bộ nhớ**
 - Dùng chung tín hiệu truy nhập cho cả cổng và bộ nhớ
- 6.9. Đối với phương pháp vào/ra theo bản đồ bộ nhớ, phát biểu nào sau đây là đúng:
- Không gian địa chỉ cổng nằm ngoài không gian địa chỉ bộ nhớ
 - Phải phân biệt tín hiệu khi truy nhập bộ nhớ hay cổng vào/ra
 - Sử dụng các lệnh vào/ra trực tiếp
 - Dùng các lệnh truy nhập bộ nhớ để truy nhập cổng**
- 6.10. Có 3 phương pháp điều khiển vào/ra như sau:
- Vào/ra bằng chương trình, bằng ngắt, bằng DMA**
 - Vào/ra bằng chương trình, bằng hệ thống, bằng DMA
 - Vào/ra bằng ngắt, bằng truy nhập CPU, bằng DMA
 - Vào/ra bằng ngắt, bằng truy nhập CPU, bằng hệ điều hành
- 6.11. Với phương pháp vào/ra bằng chương trình (CT), phát biểu nào sau đây là sai:
- Dùng lệnh vào/ra trong CT để trao đổi dữ liệu với cổng
 - TBNV là đối tượng chủ động trong trao đổi dữ liệu**
 - Khi thực hiện CT, gặp lệnh vào/ra thì CPU điều khiển trao đổi dữ liệu với TBNV
 - TBNV là đối tượng bị động trong trao đổi dữ liệu
- 6.12. Với phương pháp vào/ra bằng chương trình (CT), phát biểu nào sau đây là đúng:
- Đây là phương pháp trao đổi dữ liệu đơn giản nhất**
 - Đây là phương pháp trao đổi dữ liệu nhanh nhất
 - Thiết kế mạch phức tạp
 - Cả b và c đều đúng
- 6.13. Với phương pháp vào/ra bằng ngắt, phát biểu nào sau đây là sai:
- TBNV là đối tượng chủ động trao đổi dữ liệu
 - CPU không phải chờ trạng thái sẵn sàng của TBNV
 - Modul vào/ra được CPU chờ trạng thái sẵn sàng**
 - Modul vào/ra ngắt CPU khi nó ở trạng thái sẵn sàng
- 6.14. Với phương pháp vào/ra bằng ngắt, phát biểu nào sau đây là đúng:
- TBNV là đối tượng chủ động trong trao đổi dữ liệu**
 - Là phương pháp hoàn toàn xử lý bằng phần cứng
 - CPU là đối tượng chủ động trong trao đổi dữ liệu
 - Là phương pháp hoàn toàn xử lý bằng phần mềm
- 6.15. Số lượng phương pháp xác định modul ngắt là:

- a. 4 phương pháp
- b. 3 phương pháp
- c. 2 phương pháp
- d. 1 phương pháp

6.16. Các phương pháp xác định modul ngắt gồm có:

- a. Kiểm tra vòng bằng phần mềm và phần cứng, chiếm bus, chiếm CPU
- b. Nhiều đường yêu cầu ngắt, kiểm tra vòng bằng phần mềm, chiếm bus, chiếm bộ nhớ
- c. Chiếm bus, kiểm tra vòng bằng phần cứng, nhiều đường yêu cầu ngắt, ngắt mềm
- d. Nhiều đường yêu cầu ngắt, kiểm tra vòng bằng phần mềm và phần cứng, chiếm bus

6.17. Với phương pháp nhiều đường yêu cầu ngắt (trong việc xác định modul ngắt), phát biểu nào sau đây là đúng:

- a. CPU có một đường yêu cầu ngắt cho các modul vào/ra
- b. CPU phải có các đường yêu cầu ngắt khác nhau cho mỗi modul vào/ra
- c. Số lượng thiết bị có thể đáp ứng là khá lớn
- d. CPU có nhiều đường yêu cầu ngắt cho mỗi modul vào/ra

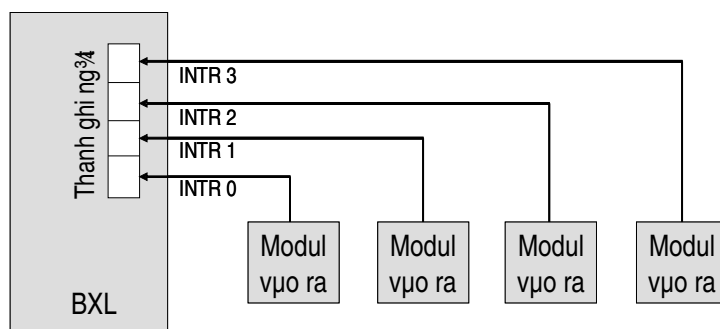
6.18. Với phương pháp kiểm tra vòng bằng phần mềm (trong việc xác định modul ngắt), phát biểu nào sau đây là đúng:

- a. BXL kiểm tra một lúc nhiều modul vào/ra
- b. Tốc độ khá nhanh
- c. BXL thực hiện kiểm tra từng modul vào/ra
- d. BXL thực hiện phần mềm kiểm tra từng modul vào/ra

6.19. Với phương pháp kiểm tra vòng bằng phần cứng (trong việc xác định modul ngắt), phát biểu nào sau đây là sai:

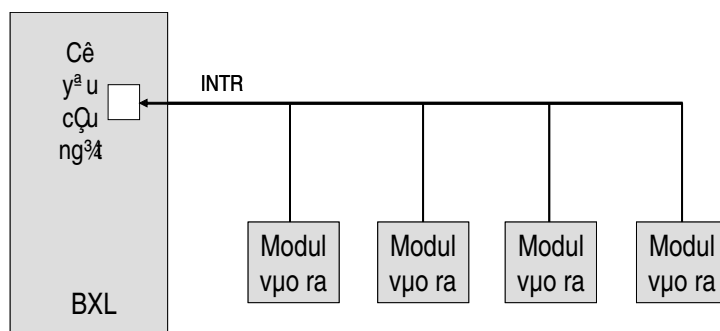
- a. BXL phát tín hiệu chấp nhận ngắt đến chuỗi các modul vào/ra
- b. Modul vào/ra đặt vectơ ngắt lên bus dữ liệu
- c. BXL dùng vectơ ngắt để xác định CTC điều khiển ngắt
- d. Tất cả đều sai

6.20. Hình vẽ dưới là sơ đồ của phương pháp xác định modul ngắt nào:



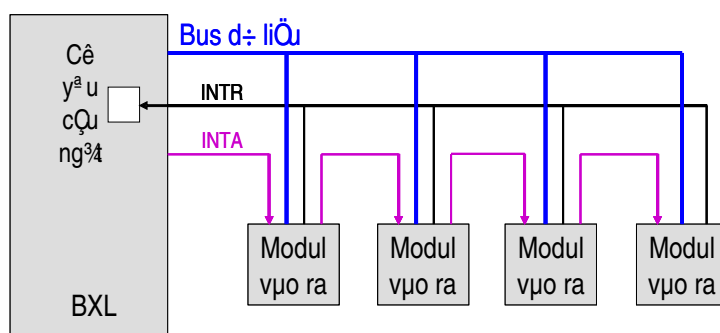
- a. Kiểm tra vòng bằng phần mềm
- b. Kiểm tra vòng bằng phần cứng
- c. Nhiều đường yêu cầu ngắt**
- d. Chiếm bus

6.21. Hình vẽ dưới là sơ đồ của phương pháp xác định modul ngắt nào:



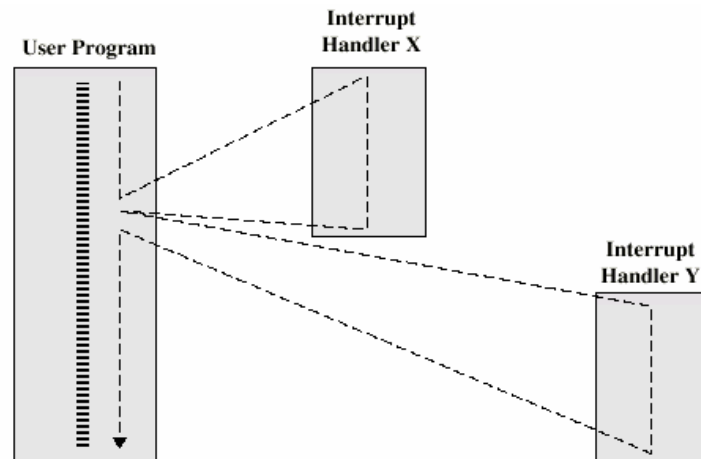
- a. Kiểm tra vòng bằng phần mềm**
- b. Kiểm tra vòng bằng phần cứng
- c. Nhiều đường yêu cầu ngắt
- d. Chiếm bus

6.22. Hình vẽ dưới là sơ đồ của phương pháp xác định modul ngắt nào:



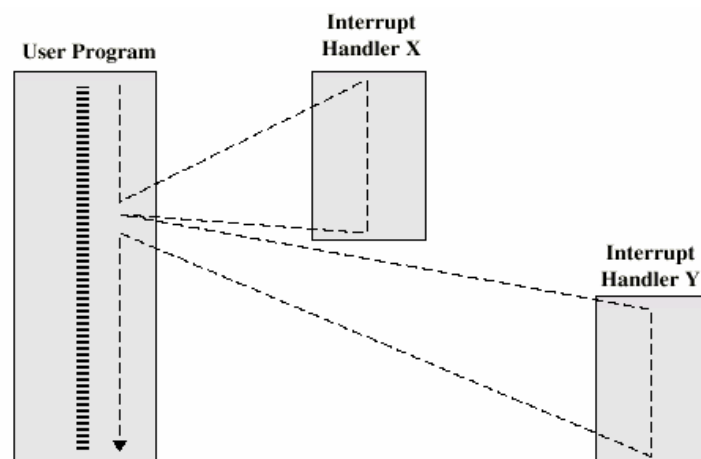
- a. Kiểm tra vòng bằng phần mềm
- b. Kiểm tra vòng bằng phần cứng**
- c. Nhiều đường yêu cầu ngắt
- d. Chiếm bus

6.23. Với hình vẽ dưới đây, phát biểu nào sau đây là đúng:



- a. Ngắt X và ngắt Y cùng được đáp ứng một lúc
- b. Đây là sơ đồ ngắt lồng nhau
- c. Ngắt X và ngắt Y gửi tín hiệu yêu cầu cùng một lúc
- d. Xử lý xong ngắt X rồi xử lý ngắt Y**

6.24. Với hình vẽ dưới đây, phát biểu nào sau đây là sai:



- b. Do TBNV gửi đến
- c. Do lệnh ngắt nằm trong chương trình sinh ra
- d. Không phải là lệnh trong chương trình

6.35. Đối với ngắt mềm, phát biểu nào sau đây là sai:

- a. Không do bộ nhớ sinh ra
- b. Không do TBNV gửi đến
- c. Không phải là một lệnh trong chương trình
- d. Là một lệnh trong chương trình

6.36. Đối với ngắt ngoại lệ, phát biểu nào sau đây là đúng:

- a. Là ngắt do lỗi chương trình sinh ra
- b. Là ngắt từ bên ngoài gửi đến
- c. Là ngắt từ ROM gửi đến
- d. Là ngắt không bình thường

6.37. Đối với ngắt ngoại lệ, phát biểu nào sau đây là sai:

- a. Lệnh chia cho 0 sinh ra ngắt ngoại lệ
- b. Lệnh sai cú pháp sinh ra ngắt ngoại lệ
- c. Tràn số sinh ra ngắt ngoại lệ
- d. Lỗi bộ nhớ sinh ra ngắt ngoại lệ

6.38. Các bước của quá trình DMA diễn ra theo thứ tự sau đây:

- a. DREQ -> HLDA -> DACK -> HRQ -> trao đổi dữ liệu-> kết thúc
- b. DREQ -> HRQ -> HLDA -> DACK -> trao đổi dữ liệu-> kết thúc
- c. HRQ -> HLDA -> DACK -> DREQ -> trao đổi dữ liệu-> kết thúc
- d. HRQ -> DACK -> DREQ -> HLDA -> trao đổi dữ liệu-> kết thúc

6.39. Đối với kiểu DMA theo khối, phát biểu nào sau đây là đúng:

- a. Lúc nào bus rỗi thì truyền dữ liệu
- b. BXL bị ép buộc treo tạm thời từng chu kỳ bus
- c. Truyền không liên tục từng byte dữ liệu
- d. Truyền xong hết dữ liệu mới trả lại bus cho BXL

6.40. Đối với kiểu DMA theo khối, phát biểu nào sau đây là sai:

- a. BXL nhường hoàn toàn bus cho DMAC
- b. BXL không bị ép buộc treo tạm thời từng chu kỳ bus
- c. Truyền không liên tục từng nhóm 2 byte dữ liệu
- d. Truyền xong hết dữ liệu mới trả lại bus cho BXL

6.41. Đối với kiểu DMA ăn trộm chu kỳ, phát biểu nào sau đây là đúng:

- a. BXL và DMAC xen kẽ nhau sử dụng bus
- b. BXL sử dụng bus hoàn toàn
- c. DMAC sử dụng bus hoàn toàn
- d. Khi bộ nhớ rỗi thì DMAC dùng bus

6.42. Đối với kiểu DMA ăn trộm chu kỳ, phát biểu nào sau đây là sai:

- a. DMAC chỉ sử dụng một số chu kỳ nào đó của bus
- b. BXL không sử dụng bus hoàn toàn
- c. DMAC sử dụng bus hoàn toàn
- d. Dữ liệu không được truyền một cách liên tục

6.43. Đối với kiểu DMA trong suốt, phát biểu nào sau đây là đúng:

- a. Khi DMAC không dùng bus thì BXL tranh thủ dùng bus
- b. Khi BXL không dùng bus thì tranh thủ tiến hành DMA
- c. BXL và DMAC xen kẽ dùng bus
- d. BXL bị DMAC ép buộc nhường bus

6.44. Đối với kiểu DMA trong suốt, phát biểu nào sau đây là sai:

- a. Khi DMAC không dùng bus thì BXL tranh thủ dùng bus
- b. DMA được tiến hành khi BXL không dùng bus
- c. BXL và DMAC dùng bus xen kẽ nhau
- d. BXL và DMAC không cùng một lúc dùng bus

Tổng hợp bài tập cấu trúc máy tính

Ví dụ 1: Hệ thống máy tính có bộ nhớ RAM dung lượng 8GB với $t_{ac} = 80ns$, bộ nhớ Cache dung lượng 2MB với $t_{ac} = 4 ns$, kích thước line của bộ nhớ cache là 32 bytes. Hãy xác định số bit trong các trường của địa chỉ dữ liệu trong các trường hợp:

- Bộ nhớ cache ánh xạ trực tiếp
- Bộ nhớ cache ánh xạ kết hợp đầy đủ
- Bộ nhớ cache ánh xạ tập kết hợp (với 4 ways)
- Xác định thời gian truy cập trung bình của hệ thống nhớ khi có 1000000 truy xuất, với tỉ lệ cache hit là 96%.

Giải:

- a. Bộ nhớ cache ánh xạ trực tiếp

$$+ \text{Line: } 32 \text{ byte} = 2^5 \rightarrow \text{Word: } 5 \text{ bit}$$

$$+ \text{Cache: } 2 \text{ MB} = \frac{2 \times 2^{20}}{2^5} = 2^{16} \rightarrow \text{Line: } 16 \text{ bit}$$

$$+ \text{Ram: } 8 \text{ GB} = 2^3 \times 2^{30} \rightarrow 33 \text{ bit}$$

$$\rightarrow \text{Tag} = \text{Ram} - \text{Line} - \text{Word} = 33 - 16 - 5 = 12 \text{ bit}$$

Tag	Line	Word
-----	------	------

- b. Bộ nhớ cache ánh xạ kết hợp đầy đủ

$$+ \text{Ta có: Word: } 5 \text{ bit} \rightarrow \text{Tag: } 33 - 5 = 28 \text{ bit}$$

Tag	Line
-----	------

- c. Bộ nhớ cache ánh xạ tập kết hợp (với 4 ways)

$$+ \text{Word: } 5 \text{ bit}$$

$$+ \text{Set: } \frac{2 \times 2^{20}}{2^5 \times 2^2} = 2^{14} \rightarrow \text{Set} = 14 \text{ bit}$$

$$+ \text{Tag} = 33 - 14 - 5 = 14 \text{ bit}$$

- d. Thời gian truy cập trung bình của hệ thống:

$$T_{tb} = \frac{[T_1 \times \text{hit_rate} + (T_1 + T_2) \times \text{miss_rate}]}{\text{Số lần truy cập}} = \frac{4 \times (1000000 \times 96\%) + (80 + 4) \times (1000000 \times 4\%)}{1000000} = 7,2 \text{ (ns)}$$

Công thức cần nhớ:

Thời gian truy xuất trung bình của hệ thống:

$$T_{\text{access}} = T_{\text{cache}} + (1 - H) \times (t_{\text{memory}})$$

Thời gian truy cập trung bình của hệ thống:

$$T_{tb} = \frac{[T_1 \times \text{hit_rate} + (T_1 + T_2) \times \text{miss_rate}]}{\text{Số lần truy cập}}$$

Trong đó: + hit_rate = Số lần truy cập \times tỉ lệ cache hit

+ miss_rate = Số lần truy cập \times (100% - tỉ lệ cache hit)

Tổng hợp bài tập cấu trúc máy tính

+ T₁: bộ nhớ cache

+ T₂: bộ nhớ RAM

Ví dụ 2: Hệ thống máy tính với bộ nhớ chính có kích thước 320MB. Hệ thống sử dụng địa chỉ logic 48 bit. Kích thước trang được sử dụng là 8KB. Yêu cầu xác định các thông số sau:

- Cho biết bit bit dùng cho địa chỉ offset
- Số khung trang vật lý
- Số trang logic trong không gian tiến trình
- Cho địa chỉ logic 20030, yêu cầu đổi sang dạng <p, d>

Giải:

- Số bit dùng cho địa chỉ offset

Là số bit cần dùng để mô tả tất cả các địa chỉ trong một trang

Kích thước 1 trang: $8KB = 2^3 \times 2^{10}B = 8192B = 2^{13}B \rightarrow$ Số bit cần dùng là 13 bit.

- Số khung trang vật lý:

$$\frac{\text{Kích thước trang vật lý}}{\text{Kích thước trang}} = \frac{320MB}{\frac{8KB}{\text{trang}}} = \frac{320 \times 2^{20}B}{\frac{8 \times 2^{10}B}{1}} = 40 \times 2^{10} = 40960 \text{ trang}$$

- Số trang logic trong không gian tiến trình:

$$\frac{\text{Kích thước không gian tiến trình}}{\text{Kích thước trang}} = \frac{2^{48}B}{\frac{8KB}{\text{trang}}} = \frac{2^{48}B}{\frac{2^{13}B}{\text{trang}}} = 2^{35} \text{ trang}$$

- Đổi địa chỉ 20030 sang dạng <p, d>

Do kích thước trang là 8192, lấy 20030 chia cho 8192 được 2 dư 3646.

\rightarrow 20030 được đổi thành <p = 2, d = 3646>

Ví dụ 3: Một máy tính sử dụng địa chỉ logic 64bit có dung lượng bộ nhớ 64MB. Hệ điều hành sử dụng 12 bit để làm địa chỉ offset. Yêu cầu tính:

- Kích thước trang.
- Số trang logic
- Số trang vật lý

Giải:

- Do dùng 12 bit để làm địa chỉ Offset ($2^2 \times 2^{10}$) nên kích thước 1 trang sẽ là 4KB

b. Số trang logic = $\frac{\text{Kích thước không gian tiến trình}}{\text{Kích thước trang}} = \frac{2^{64}}{2^2 \times 2^{10}} = 2^{52} \text{ trang}$

c. Số trang vật lý = $\frac{\text{Kích thước bộ nhớ}}{\text{Kích thước trang}} = \frac{64 \times 2^{20}}{2^{12}} = 2^{14} \text{ trang}$

Ví dụ 4: Một hệ thống máy tính với bộ nhớ chính có kích thước 800MB. Hệ thống sử dụng địa chỉ logic 32 bit. Kích thước trang được sử dụng là 16KB. Yêu cầu xác định các thông số sau:

Tổng hợp bài tập cấu trúc máy tính

- Cho biết số bit dùng cho địa chỉ offset.
- Số khung trang vật lý.
- Số trang logic trong không gian tiến trình.
- Cho địa chỉ logic 203030, yêu cầu đổi sang dạng $\langle p, d \rangle$.

Giải:

- Số bit cần dùng cho địa chỉ offset?

Là số bit cần dùng để mô tả tất cả các địa chỉ trong một trang

Kích thước 1 trang: $16KB = 2^4 \times 2^{10}B = 16384B = 2^{14}B \rightarrow$ Số bit cần dùng là 14 bit.

- Số khung trang vật lý:

$$\frac{\text{Kích thước trang vật lý}}{\text{Kích thước trang}} = \frac{800MB}{\frac{8KB}{\text{trang}}} = \frac{320 \times 2^{20}B}{\frac{16 \times 2^{10}B}{1}} = 320 \times 2^6 = 20480 \text{ trang}$$

- Số trang logic trong không gian tiến trình:

$$\frac{\text{Kích thước không gian tiến trình}}{\text{Kích thước trang}} = \frac{2^{32}B}{\frac{16KB}{\text{trang}}} = \frac{2^{32}B}{\frac{2^{14}B}{\text{trang}}} = 2^{18} \text{ trang}$$

- Đổi địa chỉ 203030 sang dạng $\langle p, d \rangle$

Do kích thước trang là 16384, lấy 203030 chia cho 16384 được 12 dư 6422.

\rightarrow 203030 được đổi thành $\langle p = 12, d = 6422 \rangle$

Ví dụ 5: Cho một hệ thống máy tính sử dụng bộ nhớ ảo với cơ chế toàn cục (nghĩa là khi chọn trang nạn nhân, hệ thống có thể chọn trang của một tiến trình khác). Hệ thống có 3 khung trang, kích thước của mỗi trang là 1024 bytes. Hệ thống sử dụng địa chỉ logic 16 bit:

- Cho biết số bit dùng cho địa chỉ offset và số trang logic tối đa trong không gian tiến trình
- Cho địa chỉ logic 263168, yêu cầu đổi sang dạng $\langle p, d \rangle$, nêu nhận xét về tính hợp lệ của địa chỉ logic trên.

Giải:

- + Số bit dùng cho địa chỉ offset:

Ta có: kích thước mỗi trang là $1024 = 2^{10} B \Rightarrow$ địa chỉ offset = kích thước mỗi trang = 10

+ Số trang logic tối đa trong không gian tiến trình:

$$\text{Số trang logic tối đa} = \frac{\text{Kích thước không gian tiến trình}}{\text{Kích thước trang}} = \frac{2^{16}}{2^{10}} = 2^6 (\text{trang})$$

- Đổi địa chỉ 203030 sang dạng $\langle p, d \rangle$

Do kích thước trang là 1024, lấy 263168 chia cho 1024 được 257 dư 0.

\rightarrow 263168 được đổi thành $\langle p = 257, d = 0 \rangle$

\rightarrow Địa chỉ logic trên không hợp lệ vì...(lấy 9,5 thôi)

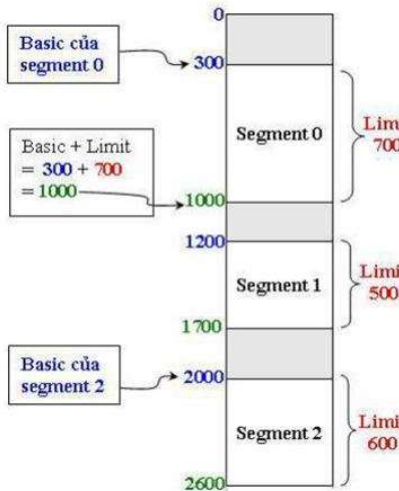
Tổng hợp bài tập cấu trúc máy tính

Ví dụ 6: Giả sử trong quá trình quản lý bộ nhớ ảo dạng phân đoạn, HĐH duy trì bảng phân đoạn (Segment Table) như sau:

Segment	Base	Limit
0	300	700
1	1200	500
2	2000	600

Hãy tính địa chỉ vật lý cho mỗi địa chỉ logic sau: (1,200), (1,0), (0,700), (2,0), (2,600)

Giải:



$$(1, 200) = 1200 + 200 = 1400 \text{ (hợp lệ vì } < 1700)$$

$$(1, 0) = 1200 + 0 = 1200 \text{ (hợp lệ)}$$

$$(0, 700) = 300 + 700 = 1000 \text{ (hợp lệ)}$$

$$(2, 0) = 2000 + 0 = 2000 \text{ (hợp lệ)}$$

$$(2, 600) = 2000 + 600 = 2600 \text{ (hợp lệ)}$$

Công thức cần nhớ:

1. Số khung trang vật lý = $\frac{\text{Kích thước bộ nhớ}}{\text{Kích thước trang}}$

2. Số trang logic trong không gian tiến trình = $\frac{\text{Kích thước không gian tiến trình}}{\text{Kích thước trang}}$

3. Chuyển đổi dạng $\langle p, d \rangle =$