Câu hỏi thảo luận chương 1 và chương 2.

- 1. Phân tích cấu trúc phần cứng của hệ thống nhúng cơ bản (Timer, ADC, UART, ngắt, điều khiển vào/ra):
 - Sơ đồ khối thiết kế.
 - Vai trò của từng khối, lưu đồ hoạt động.
 - Phương pháp điều khiển khối phần cứng bằng chương trình phần mềm
- 2. Cách tính năng lực của vi xử lý, tính toán hệ số thời gian U.
- 3. Phân tích, đưa ra phương án thiết kế phần cứng và thuật toán phần mềm của các thiết bị:
 - Bộ điều khiển động cơ 1 chiều.
 - Bộ điều khiển động cơ xoay chiều 3 pha.
 - Bộ điều khiển phanh ABS trên ô tô
 - Bộ điều khiển Logic PLC
 - Bộ đo nhiệt độ
 - Bộ đo áp suất
 - Bộ lọc máu
 - Hệ thống giao tiếp người sử dụng HMI
- 4. Vai trò của hệ phát triển phần mềm.
- 5. Cấu trúc của 1 chương trình phần mềm
- 6. Phương pháp nâng cao độ tin cậy của một chương trình vi xử lý
- 7. Giao thức truyền thông cho kết nối đa vi xử lý, các bước thực hiện quá trình truyền thông. Phương pháp kiểm soát lỗi đường truyền.

Câu 1. Phân tích cấu trúc phần cứng của hệ thống nhúng cơ bản (Timer, ADC, UART, ngắt, điều khiển vào/ra):

Khối Timer0:

Khối Timer0 của vi điều khiển PIC có đặc tính kỹ thuật sau:

- Bộ định thời/đếm 16 bit hoặc 8 bit
- Hoạt động ở chế độ đồng bộ hoặc không đồng bộ
- Lựa chọn nguồn xung nhịp đầu vào.
- Thay đổi được hệ số chia tần số đầu vào (PreScaller).

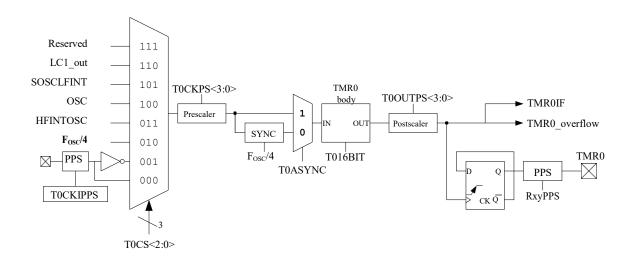
- Thay đổi được hệ số chia tần số đầu ra (PostScaller)
- Hoạt động khi ở chế độ "Sleep"
- Chế độ ngắt tràn hoặc so sánh.
- Đưa tín hiệu ra các đầu vào/ra hoặc khối phần cứng khác.

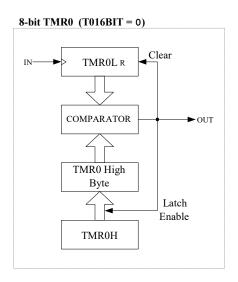
Hoạt động của Timer0.

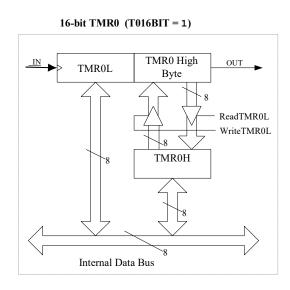
Timer0 có thể ở chế độ Timer/Counter 8 bit hoặc 16 bit phụ thuộc vào việc cài đặt bit T016BIT trong thanh ghi T0CON.

Khi sử dụng nguồn xung nhịp bên trong Chip (biết trước tần số) thì khối này là bộ định thời (Timer) và giá trị bộ đếm sẽ tăng sau mỗi sườn lên của xung nhịp.

Khi sử dụng nguồn xung nhịp từ chân bên ngoài, thì khối này là bộ đếm (Counter) và giá trị sẽ tăng tương ứng với mỗi sườn lên của xung từ chân ngoài.







Chế độ 16 bit.

Bình thường giá trị bên trong thanh ghi TMR0 sẽ tăng khi có sườn lên của xung nhịp. Bộ chia tần 15 bit có hệ số được lựa chọn bới các bit T0CKPS<3:0> trong thanh gh T0CON1.

Giá trị trong thanh ghi TMR0H không phải là byte cao hiện tại của Timer0 ở chế độ 16 bit, nó là bộ đệm của giá trị này. TMR0 được cập nhật khi có lệnh đọc giá trị trong thanh ghi TMR0L

Chế đô 8 bit.

Bình thường giá trị TMR0 tăng khi có sườn lên của xung nhịp cấp vào bộ đếm

Bộ chia tần số 15 bit có hệ số được lựa chọn bởi các bit T0CKPS<3:0> của thanh ghi T0CON1.

Giá trị của TMR0L được so sánh với giá trị đặt (chứa trong TMR0H) mỗi khi nhận xung đầu vào. Khi 2 giá trị này bằng nhau sẽ dẫn tới:

- Đầu ra của TMR0 sẽ ở mức cao
- Giá trị trong TMR0 bị xóa.
- Giá trị trong TMR0H được nạp vào bộ đệm so sánh (giá trị đặt)

Ở chế độ 8 bit, 2 thanh ghi TMR0L và TMR0H đều có thể đọc và ghi. Thanh ghi TMR0 bị xóa khi vi xử lý Reset, trong khi đó TMR0H được nạp giá trị FFH.

Cả 2 giá trị chia tần (preScaller và postScaller) đều bị xóa khi:

- Ghi 1 giá trị vào TMR0L
- Thay đổi giá trị trong thanh ghi T0CON0 và T0CON1
- Vi xử lý Reset.

Chế độ không đồng bộ.

Chế độ này hoạt động khi bit T0ASYNC của thanh ghi T0CON1 có giá trị 1, khi này bộ đếm vẫn hoạt động khi vi xử lý ở chế chộ "Sleep" (dừng xung nhịp cấp cho vi xử lý)

Chế độ đồng bộ: bit T0ASYNC bị xóa, lúc này xung đầu vào sẽ được đồng bộ với xung nhịp hệ thống ($F_{\rm osc}/4$), để hoạt động được tần số xung đầu vào không vượt quá tần số xung nhịp hệ thống.

Ở chế độ đồng bộ sự thay đổi của xung nhịp đầu vào chỉ được xác nhận tại thời điểm có sườn lên của xung nhịp hệ thống. Tức là thời điểm bộ đếm tăng được đồng bộ vớ thời điểm của sườn lên này.

Ngược với chế độ không đồng bộ, thời điểm bộ đếm tăng chính là thời điểm có sườn lên của xung nhịp đầu vào.

Ngắt Timer0.

Giá trị đầu ra của bộ đếm TMR0 (T0OUT) được dựng lên khi có 1 trong các điều kiện sau:

- Giá trị thanh ghi 8 bit TMR0L bằng với giá trị đặt trong TMR0H
- Giá trị thanh ghi 16 bit bị tràn

Phụ thuộc vào hệ số chia đầu ra (postScaller), cờ ngắt của Timer0 (TMR0IF) sẽ được dựng lên sau bao nhiêu lần tích cực của đầu ra TMR0.

Nếu ngắt Timer0 được cho phép (bit TMR0IE=1) thì vi xử lý sẽ bị ngắt và vi xử lý sẽ được đánh thức từ chế độ "Sleep"

Đầu ra của Timer0:

Tín hiệu đầu ra của Timer0 có thể được kết nối với 1 chân vào/ra của vi điều khiển thông qua thanh ghi RxyPPS. Đồng thời tín hiệu này có thể sử dụng cho các khối phần cứng khác (vi dụ tạo 1 chu kỳ kích hoạt bộ biến đổi ADC).

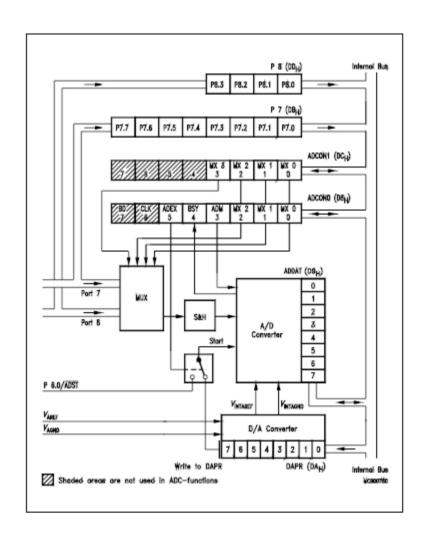
Các thanh ghi điều khiển Timer0

T0CON0: Thanh ghi điều khiển 0

	TOEN TMD01: 1 1/ T' 01 / 40
bit7	T0EN: TMR0 bit cho phép Timer0 hoạt động
	1 = Khối Timer 0 hoạt động
	0 = Khối Timer0 không hoạt động và ở chế độ nguồn năng lượng thấp
bit6	Không sử dụng
bit5	TOOUT: bit đầu ra TMR0 (chỉ đọc)
bit4	T016BIT: Bit lựa chọ chế độ làm việc 16 bit
	1 = TMR0 hoạt động ở chế độ 16 bit
	0= TMR0 hoạt động ở chế độ 8 bit
bit3-0	T0OUTPS<3:0>: Bit lựa chọ hệ số chia đầu ra (postscaler)
	1111= 1:16
	1110= 1:15
	1101= 1:14
	1100= 1:13
	1011= 1:12
	1010= 1:11
	1001= 1:10
	1000= 1:9
	0111= 1:8
	0110= 1:7
	0101= 1:6
	0100= 1:5
	0011= 1:4
	0011= 1:4
	0001=1:2
	0000=1:1

T0CON1: Thanh ghi điều khiển 1

```
T0CS<2:0>: Bit lựa chọn nguồn xung nhịp cho Timer0
 bit7-5
             111= dự phòng
             110 = LC1
             101 = SOSC
             100= LFINTOSC
             011= HFINTOSC
             010 = FOSC/4
             001= TOCKIPPS (đảo)
             000= TOCKIPPS (không đảo)
             T0ASYNC: Bit cho phép chế độ không đồng bộ tín hiệu đầu vào TMR0
 bit4
             1 = Chế độ không đồng bộ
             0= Chế độ đồng bộ với tần số FOSC/4
             T0CKPS<3:0>: Bit lựa chọn hệ số chia đầu vào
bit3-0
             1111= 1:32768
             1110= 1:16384
             1101=1:8192
             1100= 1:4096
             1011= 1:2048
             1010= 1:1024
             1001 = 1:512
             1000= 1:256
             0111 = 1:128
             0110 = 1:64
             0101 = 1:32
             0100 = 1:16
             0011 = 1:8
             0010 = 1:4
             0001 = 1:2
             0000 = 1:1
```



				ODCH					
0D8 _H	BD	CLK	ADEX	BSY	ADM	MX2	MX1	MX0	ADCON0

Bit	Function			
MX0 MX1 MX2 MX3	Select 12 input channels of the A/D converter.			
ADM	A/D conversion mode. When set, a continuous conversion is selected. If ADM = 0, the converter stops after one conversion.			
BSY	Busy flag. This flag indicates whether a conversion is in progress (BSY = 1). The flag is cleared by hardware when the conversion i completed.			
ADEX	Internal/external start of conversion. When set, the external start of conversion by P6.0/ADST is enabled.			

MX3 MX2 MX1 MX0 ACON1

0DC_H - - -

MX3	MX2	MX1	MX0	Selected Channel	Pin
0	0	0	0	Analog input 0	P7.0
0	0	0	1	Analog input 1	P7.1
0	0	1	0	Analog input 2	P7.2
0	0	1	1	Analog input 3	P7.3
0	1	0	0	Analog input 4	P7.4
0	1	0	1	Analog input 5	P7.5
0	1	1	0	Analog input 6	P7.6
0	1	1	1	Analog input 7	P7.7
1	XΣ	0	0	Analog input 8	P8.0
1	X	0	1	Analog input 9	P8.1
1	X	1	0	Analog input 10	P8.2
1	X	1	1	Analog input 11	P8.3

ODAH Programming of V_{INTAREF}		Programm	ing of $V_{ ext{INTAGNO}}$ DAPR
Step	DAPR (.30) DAPR (.74)	$V_{ m INTAGND}$	V_{INTAREF}
0	0000	0.0	5.0
1	0001	0.3125	-
2	0010	0.625	-
3	0011	0.9375	-
4	0100	1.25	1.25
5	0101	1.5625	1.5625
6	0110	1.875	1.875
7	0111	2.1875	2.1875
8	1000	2.5	2.5
9	1001	2.8125	2.8125
10	1010	3.125	3.125
11	1011	3.4375	3.4375
12	1100	3.75	3.75
13	1101	-	4.0625
14	1110	-	4.375
15	15 1111		4.6875

- Phương pháp điều khiển ngắt

IE (Interrupt Enable) register

BIT	KÍ HIỆU	ADDRESS	MÔ TẢ
IE.7	EA	AFH	Bit cho phép ngắt tổng thể
IE.6	-	AEH	Không sử dụng
IE.5	ET2	ADH	Cho phép interrupt Timer 2
IE.4	ES	ACH	Cho phép interrupt UART
IE.3	ET1	ABH	Cho phép interrupt Timer 1
IE.2	EX1	AAH	Cho phép interrupt ngoài 1
IE.1	ET0	А9Н	Cho phép interrupt Timer 0
IE.0	EX0	A8H	Cho phép interrupt ngoài 0

IP (Interrupt Priority) register

BIT	KÝ HIỆU	ADDRESS	MÔ TẢ
IP.7	-	-	Không sử dụng
IP.6	-	-	Không sử dụng
IP.5	PT2	0BDH	Uu tiên cho interrupt Timer 2
IP.4	PS	0BCH	Uu tiên cho interrupt trạm nối
			tiếp
IP.3	PT1	0BBH	Uu tiên interrupt Timer 1
IP.2	PX1	0BAH	Ưu tiên interrupt ngoài 1
IP.1	PT0	0B9H	Uu tiên interrupt Timer 0
IP.0	PX0	0B8H	Uu tiên interrupt ngoài 0

Interrupt Flag Bits

INTERRUPT	FLAG	THANH GHI SFR VÀ
		VỊ TRÍ BIT
External 0	IE0	TCON.1
External 1	IE1	TCON.3
Timer 1	TF1	TCON.7
Timer 0	TF0	TCON.5
Serial port	T1	SCON.1
Serial port	R1	SCON.0
Timer 2	TF2	T2CON.7(8052)
Timer 2	EXF2	T2CON.6 (8052)

Interrupt Vectors

INTERRUPT	FLAG	VECTOR
		ADDRESS
System reset	RST	0000Н
External 0	IE0	0003H
Timer 0	TF0	000BH
External 1	IE1	0013H
Timer 1	TF1	001BH
Serial port	RI hoặc TI	0023H
Timer 2	TF2 hoặc EXF2	002BH

- Câu 2. Cách tính năng lực của vi xử lý, tính toán hệ số thời gian U:
 Tài nguyên của hệ thống gồm những gì, cách nào để sử dụng tiết kiệm tài nguyên.
 - Tại sao phải tính năng lực của vi xử lý.

- Có 2 vi xử lý 8 bit và 16 bit, so sánh năng lực xử lý trong các điều kiện hoạt động khác nhau:
 - + Tốc độ dao động xung nhịp
 - + Thực hiện phép tính số học với dữ liệu 8 bit và 16 bit
 - + Thực hiện truy nhập bộ nhớ 8 bit.
- Cách thức xác định thời gian thực hiện 1 đoạn chương trình hay 1 hàm con. Hê số U như thế nào là tối ưu.

Câu 4. Vai trò của hệ phát triển phần mềm:

- Với 2 loại vi xử lý C51 và PIC 8bit có thể cùng sử dụng 1 hệ phát triển phần mềm được không?
- Các thư viện bên trong hệ phát triển phần mềm dùng để làm gì, ta có thể tự phát triển thư viện này hay không?
- Phân biệt giữa Simulator và Emulator?
- Cách thức khai báo biến và xây dựng hàm con nằm ở các file chương trình nguồn khác nhau trong hệ pháp triển phần mềm.
- Quá trình biên dịch và liên kết có vai trò gì? Tại sau có thể xuất hiện thông báo lỗi khi thực hiện nó, giải pháp sửa các lỗi này là gì.