

课程设计选题目录

课程设计选题 1: 数字密码锁	2
课程设计选题 2: 多功能数字钟	3
课程设计选题 3: 饮料自动贩卖机	4
课程设计选题 4: 量程自动转换的数字式频率计	5
课程设计选题 5: 高层电梯控制器	6
课程设计选题 6: 反应计时器	7
课程设计选题 7: 简易计算器	8
课程设计选题 8: 乒乓球游戏机	9
课程设计选题 9: 出租车计价器	10
课程设计选题 10: 音乐播放器	11

最后要求提交课程设计报告打印版和电子版, 电子版包括: 课程设计报告、设计代码源文件、演示视频等。

课程设计选题 1：数字密码锁

1、简介

设计一款按键输入式密码锁，用矩阵键盘输入密码，假设初始密码为“0000”，输入完成后进行密码比对，如密码输入正确则输出开门信号以及灯光指示，如密码输入错误则蜂鸣器进行报警以及灯光指示。

2、题目介绍

根据“自顶向下”的设计方法先确定系统顶层实体的功能设计，按功能划分为若干模块，然后对每一个模块进一步细分，直至得到简单易实现的子模块。

控制器是整个系统的功能核心，接收按键和其它模块传来的信号，再根据系统功能产生相应的控制信号送到相关的模块，并控制钥匙信号(开锁/安锁)和报警信号。

(1) 编码器接收键盘的数字输入信号，并编码后输出给比较器和寄存器,并提供密码脉冲信号给控制器；

(2) 比较器用来比较编码器输出和寄存器输出数据是否一致，结果送给控制器；

(3) 寄存器在密码校验时，输出密码以供比较，在修改密码时，保存新密码；

(4) 钥匙信号控制锁打开/关闭，报警信号接 LED 以及蜂鸣器（声光报警）；

(5) 按“安锁”键，将锁闭合；开锁时，先按“输入密码”键，输入密码，再按“确认”键；若输入密码内容或者长度有误，则报警；只有在开锁状态下才可以设置新密码，先按“修改密码”键，再输入新密码，再按“确认”键。

3、报告内容（严格按以下顺序撰写报告！）

- A. 小组成员分工（每人负责完成的工作）
- B. 完成该设计所用时间
- C. 设计原理，设计思路，电路，状态机等等（分层次分模块介绍）
- D. 状态转换图、状态编码方案、状态转换表、输出表
- E. 仿真结果的波形图及相应的分析说明
- F. 引脚分配列表，说明电路的输入输出分别用试验箱上的哪些资源（开关或 LED）表示
- G. 运行结果照片
- H. Verilog HDL 代码（要求加必要的注释）。

课程设计选题 2：多功能数字钟

1、简介

设计一个多功能数字时钟，具有时分、秒计数显示、闹钟以及跑表功能。能够利用按键实现对闹钟时间的设定并在当前显示时间到后能够进行闹钟提示。能够利用按键实现“较时”“较分”功能，随时对数码管的显示进行校正和校对。

2、题目介绍

实现如下图所示的多功能数字钟，具体要求如下：

(1) 计时功能：包括所时、分、秒的计时，对数字钟来说，可以实现 1 天以内精确至 1 秒的计时；对于跑表来说，可以实现一小时以内精确至百分之一秒的计时。将结果显示在液晶屏/数码管上。

(2) 定时功能：可设定闹钟定时的小时和分钟值。

(3) 校时功能：根据当前准确时间通过按键对小时、分钟能手动调整以校准时间。

(4) 复位和暂停功能：这一功能是针对数字跑表的，数字钟不需要这个功能。

(5) 设置整点报时和闹钟功能：每逢整点，产生间隔 1s 的“滴滴滴滴——嘟”四短一长的报时音。在闹钟定时到的时刻，启动闹铃响，闹铃音为急促的“滴滴滴”音，响声延续 30s。需要增加一个输出到扬声器的信号，该信号可直接从 FPGA 引脚引出到扬声器，用于产生闹铃音和报时音（开发板若没有扬声器，则用蜂鸣器代替）。

(6) 使用按键来开启或关闭闹钟功能，并用一个 LED 灯指示是否设置了闹钟功能，亮灯表示已设置，不亮表示未设置。

3、报告内容（严格按以下顺序撰写报告！）

- A. 小组成员分工（每人负责完成的工作）
- B. 完成该设计所用时间
- C. 设计原理，设计思路，电路，状态机等等（分层次分模块介绍）
- D. 状态转换图、状态编码方案、状态转换表、输出表
- E. 仿真结果的波形图及相应的分析说明
- F. 引脚分配列表，说明电路的输入输出分别用试验箱上的哪些资源（开关或 LED）表示
- G. 运行结果照片
- H. Verilog HDL 代码（要求加必要的注释）。

课程设计选题 3：饮料自动贩卖机

1、简介

设计一种饮料自动贩卖机，具有对某种饮料投币自动销售找零的功能。

2、题目介绍

(1) 自动售饮料机。假定该自动售饮料机仅提供种饮料，每盒售价为 1.5 元，该机器上有按键，按下后表示购买该饮料。

(2) 投币器只能接受 1 元硬币和 5 角硬币。

(3) 具有找零功能，即只找零 5 角。

(4) 有两个输出口，一个输出饮料， 另一个输出找零。在输出饮料和找零时，使用两个指示灯，分别用于提示用户取走饮料和找零。

(5) 在界面上显著位置显示投币总额和找零值。

3、报告内容（严格按以下顺序撰写报告！）

- A. 小组成员分工（每人负责完成的工作）
- B. 完成该设计所用时间
- C. 设计原理，设计思路，电路，状态机等等（分层次分模块介绍）
- D. 状态转换图、状态编码方案、状态转换表、输出表
- E. 仿真结果的波形图及相应的分析说明
- F. 引脚分配列表，说明电路的输入输出分别用试验箱上的哪些资源（开关或 LED）表示
- G. 运行结果照片
- H. Verilog HDL 代码（要求加必要的注释）。

课程设计选题 4：量程自动转换的数字式频率计

1、简介

频率是信号的一个基本参量，信号的频率直接影响着电子系统的性能。测量信号频率的工具即频率计是电子系统测量的常用工具。本设计介绍基于 FPGA 的数字频率测量的方法和具体设计过程。

等精度测频法是在直接测频法的基础上改进而来的，闸门信号分为两个步骤：首先由标准时钟产生一个预设闸门信号，然后用被测信号同步预设闸门信号产生实际闸门信号。标准时钟和被测信号在实际闸门内进行计数，假设标准时钟的计数结果为 N_s ，被测信号的计数结果为 N_t ，标准时钟的频率为 F_s ，单位为 Hz，则被测信号的频率 F_t 可通过下式计算得到：

$$F_t = F_s * (N_t / N_s)$$

上式可转化为： $F_t = (F_s * N_t) / N_s$ ，即先计算乘法，再计算除法。等精度测频法在测量频率较低的信号时，精度比直接测频法有所改进；在测量频率比标准时钟还高时，精度不会提高，但是 ± 1 的误差在测量结果中的比重已非常小。

2、题目介绍

设计一个 3 位十进制数字式频率计，测量范围为 1MHz。量程分 10kHz、100kHz、1MHz 三档(最大读数分别为 9.99kHz、99.9kHz、999kHz)，量程自动转换规则如下：

(1) 当读数大于 9.99kHz 时，频率计处于超量程状态，此时显示器发出溢出指示(最高位显示 F，其余各位显示数字 0)，下一次测量时，量程自动增大一档；

(2) 当读数小于 999 kHz 时，频率计处于欠量程状态。下一次测量时，量程减小一档；

(3) 也可以手动调节量程范围。

显示方式如下：

(3) 采用记忆显示方式，即计数过程中不显示数据，待计数过程结束以后，显示计数结果（频率），将此显示结果保持到下一次计数结束。显示时间应不小于 1s。

(4) 小数点位置随量程变更自动移位。送入信号应是符合 CMOS 电路要求的脉冲或正弦波。

3、报告内容（严格按以下顺序撰写报告！）

- A. 小组成员分工（每人负责完成的工作）
- B. 完成该设计所用时间
- C. 设计原理，设计思路，电路，状态机等等（分层次分模块介绍）
- D. 状态转换图、状态编码方案、状态转换表、输出表
- E. 仿真结果的波形图及相应的分析说明
- F. 引脚分配列表，说明电路的输入输出分别用试验箱上的哪些资源（开关或 LED）表示
- G. 运行结果照片
- H. Verilog HDL 代码（要求加必要的注释）。

课程设计选题 5：高层电梯控制器

1、简介

现代社会的物质水平不断提高，越来越高的建筑是其中标志之一，对于高层建筑来说，电梯是必不可少的。除了高层建筑需要电梯外，对于服务和生产部门来说，同样需要各种各样的服务电梯和载货电梯。

2、题目介绍

设计一个 9 层电梯控制器，分为主控制器和分控制器。主控制器是电梯内部的控制器，每层电梯入口处有一个分控制器。

主控制器的功能如下：

- (1) 在电梯开关打开时响应请求，否则不响应；
- (2) 电梯初始位置是 1 层；
- (3) 电梯运行时，指示方向和当前所在楼层；
- (4) 电梯每秒升/降 1 层；
- (5) 当电梯到达所请求的楼层时，自动开门，等待 5 秒后自动关门，继续运行，如没有请求信号，停留在当前楼层；
- (6) 收到请求后，自动到达用户所在楼层，自动开门；
- (7) 记忆电梯内外所有请求，并按电梯运行顺序执行，在执行后清除请求；
- (8) 电梯运行规则：当电梯处于上升状态时，仅响应比电梯位置更高的用户的请求；当电梯处于下降状态时，仅响应比电梯位置更低的用户的请求；
- (9) 具有提前关门和延迟关门功能。

分控制器的功能如下：

- (1) 设有上升请求按钮和下降请求按钮，实时检测用户按键；
- (2) 指示电梯当前所在楼层；
- (3) 当电梯到达本层时，清除请求。

3、报告内容（严格按以下顺序撰写报告！）

- A. 小组成员分工（每人负责完成的工作）
- B. 完成该设计所用时间
- C. 设计原理，设计思路，电路，状态机等等（分层次分模块介绍）
- D. 状态转换图、状态编码方案、状态转换表、输出表
- E. 仿真结果的波形图及相应的分析说明
- F. 引脚分配列表，说明电路的输入输出分别用试验箱上的哪些资源（开关或 LED）表示
- G. 运行结果照片
- H. Verilog HDL 代码（要求加必要的注释）。

课程设计选题 6：反应计时器

1、简介

手眼协调是一种眼睛和手一起工作执行一项任务的能力，反应计时器电路能够测量一个人在看见一种视觉刺激后，手的响应有多快。

2、题目介绍

(1) 电路有三个输入按键：clear, start 和 stop，使用一个 LED 作为视觉刺激指示灯，在七段数码管上显示相应的信息。

(2) 当按下 clear 键时，电路回到初始状态，七段数码管给出一个初始显示，同时 LED 指示灯熄灭。

(3) 当按下 start 键，七段数码管熄灭，产生一段 2s 到 6s（包括 2s 和 6s）之间的随机时间之后，LED 指示灯点亮，计数器开始加计数。计数器每 1ms 加 1，它的值以 XXX 的格式显示在数码管上。

(4) 被测试者看到 LED 指示灯点亮后，立即按下 stop 键，此时计数器暂停计数，数码管显示的就是被测试者的反应时间。大多数人的反应时间在 0.1-0.3s 之间。

(5) 如果不按下 stop 键，计时器达到 999 之后停止计数。

(6) 如果 LED 指示灯点亮前，按下 stop 键，被视为犯规，数码管上应给出犯规指示。

(7) 连续进行多次测试后，可查阅所有测试结果中的最短时间、最长时间和平均时间。

(8) 两个人比赛，显示两人的反应时间及获胜者。

3、报告内容（严格按以下顺序撰写报告！）

- A. 小组成员分工（每人负责完成的工作）
- B. 完成该设计所用时间
- C. 设计原理，设计思路，电路，状态机等等（分层次分模块介绍）
- D. 状态转换图、状态编码方案、状态转换表、输出表
- E. 仿真结果的波形图及相应的分析说明
- F. 引脚分配列表，说明电路的输入输出分别用试验箱上的哪些资源（开关或 LED）表示
- G. 运行结果照片
- H. Verilog HDL 代码（要求加必要的注释）。

课程设计选题 7：简易计算器

1、简介

设计一个能进行加减乘除的简易计算器。

2、题目介绍

(1) 完成 0~9999 之内的数的加减乘除计算，9999 的二进制表示为 1001100001111,在这一部分中，可以将每一个数均表示成 16 位二进制数统一进行运算，各个计算数之间的计算可以直接使用 VHDL 语言中的运算符来实现。

(2) 在显示时，必须将个位、十位、百位，千位分开显示，设计时使用比较的方法来实现计算器的功能要求。

(3) 按键必须包括 0-9 数字按键、加减乘除四键、等号键以及清零键，其余功能可自行添加。

3、报告内容（严格按以下顺序撰写报告！）

- A. 小组成员分工（每人负责完成的工作）
- B. 完成该设计所用时间
- C. 设计原理，设计思路，电路，状态机等等（分层次分模块介绍）
- D. 状态转换图、状态编码方案、状态转换表、输出表
- E. 仿真结果的波形图及相应的分析说明
- F. 引脚分配列表，说明电路的输入输出分别用试验箱上的哪些资源（开关或 LED）表示
- G. 运行结果照片
- H. Verilog HDL 代码（要求加必要的注释）。

课程设计选题 8：乒乓球游戏机

1、简介

基于 Altera 公司 FPGA，在 Quartus II 环境下，运用 Verilog HDL 或 VHDL 语言、采用有限状态机等设计方法设计一款乒乓球比赛游戏机。

2、题目介绍

- (1) 乒乓球比赛游戏机的比赛规则约定：五局三胜；1 分一局（可自行设置）；
- (2) 裁判发出比赛开始信号，触发 FPGA 内部随机数发生器模块产生首次发球权方；
- (3) 比赛进行中，若选手连续两次获得发球权后，发球权交予对方，如未获发球权方发球，裁判端犯规音响电路鸣响（蜂鸣器或扬声器均可）；
- (4) 12 个 LED（根据开发板上的 LED 数量自行调整）排列成行，模拟乒乓球台，比赛开始时候，中间两个灯亮；点亮的 LED 模拟乒乓球，受 FPGA 的按键控制从左到右或从右到左移动；比赛选手通过按键输入模拟击球信号，实现 LED 移位方向的控制；
- (5) 若发亮的 LED 运动在球台中点至对方终点之间时，对方未能及时按下击球按钮使其向相反方向移动，即失去一分。
- (6) 数码管要显示发球方、局数、比分等信息。

3、报告内容（严格按以下顺序撰写报告！）

- A. 小组成员分工（每人负责完成的工作）
- B. 完成该设计所用时间
- C. 设计原理，设计思路，电路，状态机等等（分层次分模块介绍）
- D. 状态转换图、状态编码方案、状态转换表、输出表
- E. 仿真结果的波形图及相应的分析说明
- F. 引脚分配列表，说明电路的输入输出分别用试验箱上的哪些资源（开关或 LED）表示
- G. 运行结果照片
- H. Verilog HDL 代码（要求加必要的注释）。

课程设计选题 9：出租车计价器

1、题目介绍

(1) 设计一个出租车自动计费器，计费包括起步价、行驶计费和等待计费三个部分，用 4 个数码管显示出金额数目，最大值为 999.9 元，最小计价单位为 0.1 元。

(2) 行驶里程在 3 公里范围内且等待时间未超过三分钟时按起步价 8 元计费；行驶里程超过三公里后按每公里 2 元收费。等待时间超过三分钟后按每分钟 1 元收费。

(3) 等待时间用两个数码管显示，最大值为 59 分钟。

总费用=起步价+ (里程- 3km) *里程单价+ (等待时间-3) *等候单价

(4) 能够实现的功能：

显示汽车行驶里程：用四位数字显示，单位为 km。计程范围为 0~99km，计程分辨率为 1km。

显示等候时间：用两位数字显示分钟，单位为 min。计时范围为 0~59min,计时分辨率为 1min。

(5) 用直流电机的转动模拟出租车行驶的状态，通过计算直流电机的转速和圈数得到里程数。

3、报告内容（严格按以下顺序撰写报告！）

- A. 小组成员分工（每人负责完成的工作）
- B. 完成该设计所用时间
- C. 设计原理，设计思路，电路，状态机等等（分层次分模块介绍）
- D. 状态转换图、状态编码方案、状态转换表、输出表
- E. 仿真结果的波形图及相应的分析说明
- F. 引脚分配列表，说明电路的输入输出分别用试验箱上的哪些资源（开关或 LED）表示
- G. 运行结果照片
- H. Verilog HDL 代码（要求加必要的注释）。

课程设计选题 10：音乐播放器

1、简介

我们知道，声音的频谱范围约在几十到几千赫兹，若能利用程序来控制 FPGA 某个引脚输出一定频率的矩形波，接上扬声器就能发出相应频率的声音。而乐曲中的每一音符对应着一个确定的频率，因此,要想 FPGA 发出不同音符的音调，实际上只要控制它输出相应音符的频率即可。乐曲都是由一连串的音符组成，因此按照乐曲的乐谱依次输出这些音符所对应的频率，就可以在扬声器上连续地发出各个音符的音调。而要准确地演奏出一首乐曲，仅仅让扬声器能够发声是不够的，还必须准确地控制乐曲的节奏，即每个音符的持续时间。由此可见，乐曲中每个音符的发音频率及其持续的时间是乐曲能够连续演奏的两个关键因素。

2、题目介绍

- (1) 实现至少两首歌曲的播放；
- (2) 能够在一首歌曲播放完毕之后，自动播放下一首歌曲；
- (3) 可以手动切换歌曲；
- (4) 给播放的几首歌曲进行排序，用数码管显示当前播放歌曲的序号；

3、报告内容（严格按以下顺序撰写报告！）

- A. 小组成员分工（每人负责完成的工作）
- B. 完成该设计所用时间
- C. 设计原理，设计思路，电路，状态机等等（分层次分模块介绍）
- D. 状态转换图、状态编码方案、状态转换表、输出表
- E. 仿真结果的波形图及相应的分析说明
- F. 引脚分配列表，说明电路的输入输出分别用试验箱上的哪些资源（开关或 LED）表示
- G. 运行结果照片
- H. Verilog HDL 代码（要求加必要的注释）。