

B.A.L.L.S.

Binary Adaptive Linear neural network Logic System

Aljoscha Becker, Nic Collingro, Nico Neufing

ITG3-Projektvorstellung: Adaline Perceptron auf FPGA

Herausforderungen mit dem FPGA

- Outputdarstellung
- Fixed point vs. Floating point?
- Aufbau der Module und Datentransfer

Outputdarstellung

- Balkendarstellung
- Binärdarstellung
- Externe Displays

Fixed Point vs. Floating point

- Floating point:
Floating point Darstellung benötigt mehr Bits zum Darstellen einer gleich großen Zahl
- Fixed Point:
Geringere Anzahl an Bits benötigt, hier 4 Bits für die Zahl vor dem Komma, 5 für die Zahl dahinter, 1 sign Bit. Ermöglicht die verwendung einfacherer Hardware

Aufbau der Module

zwei Herangehensweisen:

- Ein großer Bus
- Sequentielle Übertragung über einen kleineren Bus

Aufbau der Module

Wir verwenden einen großen Bus. Dies hat folgende Gründe:

- Einfachheit der Hardware, einfache Zugriffe auf gewisse teile des Busses anstatt die Übermittlung von Daten über einen Zeitraum
- Verilog erlaubt nicht die Übergabe eines reg Arrays über Module hinweg

Herausforderungen mit COCC

- Begrenzte RAM Größe
- Input dynamisch / statisch

Beispiele mit echten Zufallszahlen und mit pseudo Zufallszahlen