

Pretest Practice

Niccolò Gabrielli

July 31, 2025

Contents

1	24-01-2025	2
2	08-01-2025	5

Domande di Reti Logiche – compito del 24/01/2025

C'è una sola risposta corretta per ogni domanda
Usare lo spazio bianco sul retro del foglio per appunti, se serve

	b7	b0
100	0x1C	
101	0x89	
102	0xA2	
103	0xC6	

```
MOV 100, %EAX
CMP $0, %AX
JL dopo
```

1) Dato il contenuto della memoria riportato in figura, il codice scritto sopra salta all'etichetta *dopo*.

- Sempre
- Mai
- Mancano informazioni per poter decidere
- Nessuna delle precedenti

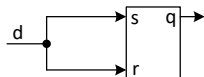
2) In complemento alla radice, la somma di due numeri interi *riducibili* è rappresentabile sul numero di cifre degli operandi

- In qualunque base
- In nessuna base
- Solo in base 2
- Nessuna delle precedenti

```
SAR %AL
ROL %AL
```

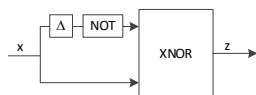
3) In AL c'è lo stesso contenuto *prima* e *dopo* il codice scritto sopra se:

- AL è minore di 128
- AL è multiplo di 2
- Solo se AL contiene un intero
- Nessuna delle precedenti



4) Si connetta *d* ad un clock di periodo *T* molto maggiore del tempo di risposta del latch SR. L'uscita *q*:

- È un clock di periodo *T*
- È un clock di periodo $2T$
- Cambia nel tempo in modo non prevedibile
- Nessuna delle precedenti



5) Nel circuito di sopra, l'uscita *z*

- Vale sempre uno
- Insegue l'ingresso con un ritardo circa Δ
- Genera un impulso di durata circa Δ ad ogni transizione di *x*
- Nessuna delle precedenti

6) Se devo dividere +4602 per -3, devo usare una IDIV con dividendo:

- a 16 bit, ed il resto sarà negativo
- a 16 bit, ed il resto sarà positivo
- a 32 bit, ed il resto sarà negativo
- Nessuna delle precedenti

7) Perché nel calcolatore visto a lezione il ciclo di lettura nello spazio di I/O dura un clock in più rispetto a quello dello spazio di memoria?

- Perché si assume che i dispositivi di I/O sono più lenti dei chip di memoria
- Perché si deve dare tempo alle maschere delle interfacce di andare a regime, mentre davanti alla memoria non ci sono maschere
- Perché le letture in memoria non sono distruttive, mentre quelle nell'I/O possono esserlo indirettamente
- Nessuna delle precedenti

8) Dato $A \equiv (\beta - 1, \beta - 1, \dots, \beta - 1)_\beta$, naturale in base β ,

$$|A|_\beta = \beta - 1$$

- Vero, qualunque sia la base β
- Vero, ma solo in base $\beta = 10$
- Falso, qualunque sia la base β
- Nessuna delle precedenti

$x_1x_0 \backslash x_2x_1$	00	01	11	10
00	1	0	0	-
01	-	1	0	-
11	-	1	-	0
10	-	1	0	1

9) Il costo a diodi della sintesi a costo minimo a porte NOR della mappa sopra riportata è pari a:

- 10
- 7
- 9
- Nessuna delle precedenti

10) Sia $X = 5555$ la rappresentazione in complemento alla radice di un numero intero x in base 8. Ciò significa che x è un numero

- positivo, rappresentabile anche su tre cifre
- positivo, ma non rappresentabile su tre cifre
- negativo, rappresentabile anche su tre cifre
- negativo, ma non rappresentabile su tre cifre



#	High-level	Solution
1	I need to know how MOV moves data into registers (in what order)	<p>→ We're working in little-endian so the least significant byte is stored in the lowest address</p> <p>→ Smallest + i = smallest + i, iterated for each 9 bit memory address</p>
2	Need to understand the conditions for a reducible integer, and the arithmetic of reducible numbers	<p>→ Definition of a reducible integer in Anki</p> <p>→ Worst case scenario is the addition between natural numbers, which works</p> <p>→ Given all the <i>other bases</i> can be represented in base 2, if it works in base 2, it works in all</p>
3	Need to understand how SAR, SHR, ROL, etc. work	<p>→ Stiamo ommettendo il sorgente quindi si fa solo 1 volta</p> <p>→ ROL takes the last bit and puts it in both CF and the first bit and shifts everything to the left</p> <p>→ <i>Nothing is conserved</i> given that we're <i>not using the CF flag</i> for intermediary stuff</p>
4	Need to know how latch SR's work	<p>→ Can't change variables at the same time in microprocessors \Rightarrow we're going to pass through an intermediary state in which we don't know what will happen</p>

5	Need to know how an XNOR gate works	→ XNOR only provides 1 if both the inputs are the same \Rightarrow generatore di impulso
6	Need to understand how IDIV works	<p>→ Relationship with dividendo and divisore bit sizes, if dividendo is 16 bits \Rightarrow the divisore was 8 bits</p> <p>→ See if the quoziente is representable on 8 bits</p> <p>→ IDIV also does not obide by univoco condition, it just does truncation</p>
7	Really learn the structure of a calculator which is really important knowledge	→ TODO
8	Need to know what the notation means	<p>→ the $A \equiv \beta - 1, \beta - 1, \dots, \beta - 1$ means that we just have $\beta - 1$ in each position</p> <p>→ Then the $A _\beta = \beta - 1$ means the value I think in decimal</p> <p>→ Doing the math it comes out to be true and it'll be true in all bases</p>
9	This is elementary mappe di karnaugh stuff	→ Sintesi a porte NOR you flip then re-flip, just look at the ingressi because you don't optimize those
10	Problem on the riducibilità of numbers, goes back to arithmetic	<p>→ First see if the first cifra is $> \frac{\beta}{2}$ to see if it's negative</p> <p>→ Look at the representability of individual cifre in the reduced form</p> <p>→ Or see the condition of the reresetability by still looking at the most significant bit and see if the last and penultimate bit are equal to each other</p>

2 08-01-2025