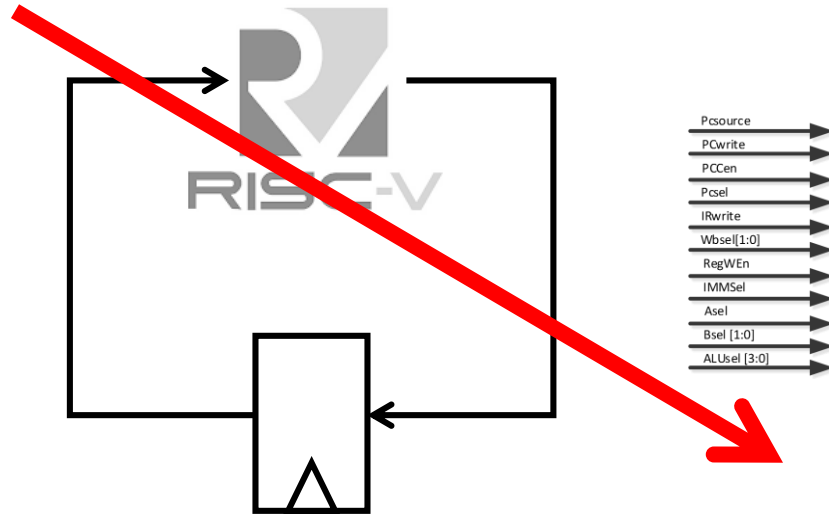


EE 044252: Digital Systems and Computer Structure
Spring 2018

Lecture 12: Interrupts



EE 044252: Digital Systems and Computer Structure

Topic	wk	Lectures	Tutorials	Workshop	Simulation
Arch	1	Intro. RISC-V architecture	Numbers. Codes		
Comb	2	Switching algebra & functions	Assembly programming		
	3	Combinational logic	Logic minimization	Combinational	
	4	Arithmetic. Memory	Gates		Combinational
Seq	5	Finite state machines	Logic		
	6	Sync FSM	Flip flops, FSM timing	Sequential	Sequential
	7	FSM equiv, scan, pipeline	FSM synthesis		
	8	Serial comm, RISC-V functions	Serial comm, pipeline		
μ Arch	9	RISC-V instruction formats	Function call		
	10	RISC-V single cycle	Single cycle RISC-V		Multi-cycle
	11	Multi-cycle RISC-V	Multi-cycle RISC-V		
	12	Interrupts, pipeline RISC-V	Microcode, interrupts		
	13	Dependencies in pipeline RISC-V	Depend. in pipeline RISC-V		

Agenda

- Exceptions and Interrupts
- Exceptions and Interrupts in Multi-Cycle RISC-V

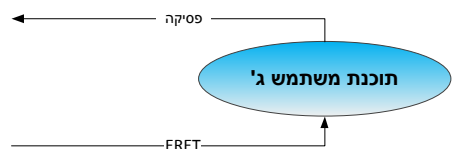
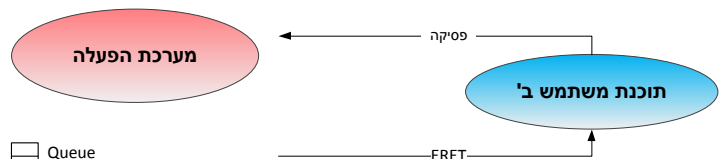
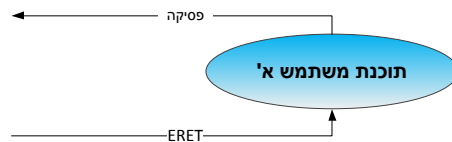
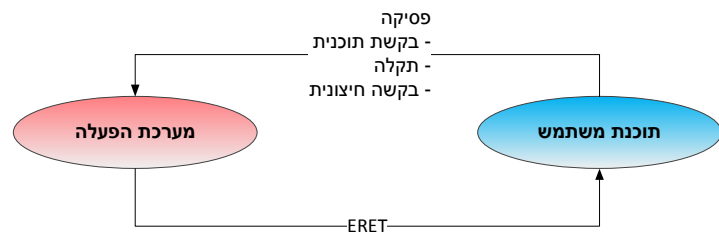
חריגות (Exceptions) ופסיקות (Interrupts)

- חריגות (exceptions) הן אירועים הגורמים להפסקת ביצוע רצף הפקודות ולקפיצה לתוכנית אחרת
- חריגות יזומות ע"י אחד משלושה גורמים:
 - א. התוכנית עצמה
 - ב. בעיות בביצוע התוכנית
 - ג. גורם מחוץ למעבד
- חריגות היזומות ע"י גורם מחוץ למעבד מכונות גם פסיקות (interrupts)
- המושגים האלה אינם אוניברסליים, ובכל מחשב נהוגות הגדרות אחרות
 - יש המכנים את כל שלושת הסוגים interrupts
 - שמות אחרים לסוגים שונים הם faults, traps ועוד

תפקידי מערכת ההפעלה (Operating System) בטיפול בחריגות

- כמו בקריאה לשגרה, גם בחריגה מבוצעת קפידה, אלא שהיעד נמצא במערכת ההפעלה
- המעבר לתוכנית אחרת מחייב אחסון יותר פרמטרים מאשר בקריאה לשגרה
- מערכת ההפעלה תפעל בהתאם לאירוע הגורם לתקלה בסיום הטיפול היא עשויה:
 - לחדש מיידית את ביצוע התוכנית בפקודה בה נגרמה החריגה
 - להעביר את התוכנית לסוף תור תוכניות הממתינות לחידוש הביצוע
 - להפסיק את ביצוע התוכנית, ולעבור לתוכנית אחרת

מעברים בין תוכנת משתמש למערכת הפעלה



ERET: Exception Return

חריגות יזומות ע"י התוכנית עצמה

- תוכנית נזקקת לעזרת מערכת ההפעלה

- לצורך ביצוע פעולות "מיוחסות" (privileged) שאסור לתוכנית לבצע בעצמה (למשל קלט/פלט)
- מדוע אסור? למשל כדי למנוע התנגשות בין מספר תוכניות שונות

- התוכנית מבצעת פקודת קריאה למערכת ההפעלה

- (ecall ב-RISC-V) פקודה זו שומרת את סטטוס התוכנית, וקופצת לשגרה במערכת ההפעלה
- מדוע לא JAL רגיל? פקודת ecall מעבירה את המחשב למצב ביצוע "מיוחס"

- מערכת ההפעלה

- תבצע את הפעולה המבוקשת
- אח"כ תבצע פקודת חזרה (בדרך כלל eret ב-RISC-V)
 - הפקודה צריכה להפסיק את מצב הביצוע המיוחס
- פקודה זו משחזרת את מצב התוכנית הקוראת, וקופצת חזרה לתוכנית זו, לפקודה שאחרי הקריאה למערכת ההפעלה

- חריגות מסוג זה צפויות, והן מבוצעות כפקודה רגילה המבוצעת עד סופה

בעיות בביצוע פקודה הגורמות לחריגות

שלב האירוע
במהלך ביצוע
הפקודה

ID

EX

MEM, IF

- בעיות בפיענוח הפקודה:
- opcode שאיננו בשימוש

- בעיות אריתמטיות:
- גלישה ב- ALU
- חילוק באפס

- בעיות בגישה לזיכרון:
- גישה לכתובת שאיננה בזיכרון הפיזי
- גישה לכתובת אסורה

פסיקות – חריגות היזומות ע"י גורמים מחוץ למעבד

• גורמים חיצוניים היוזמים פסיקות:

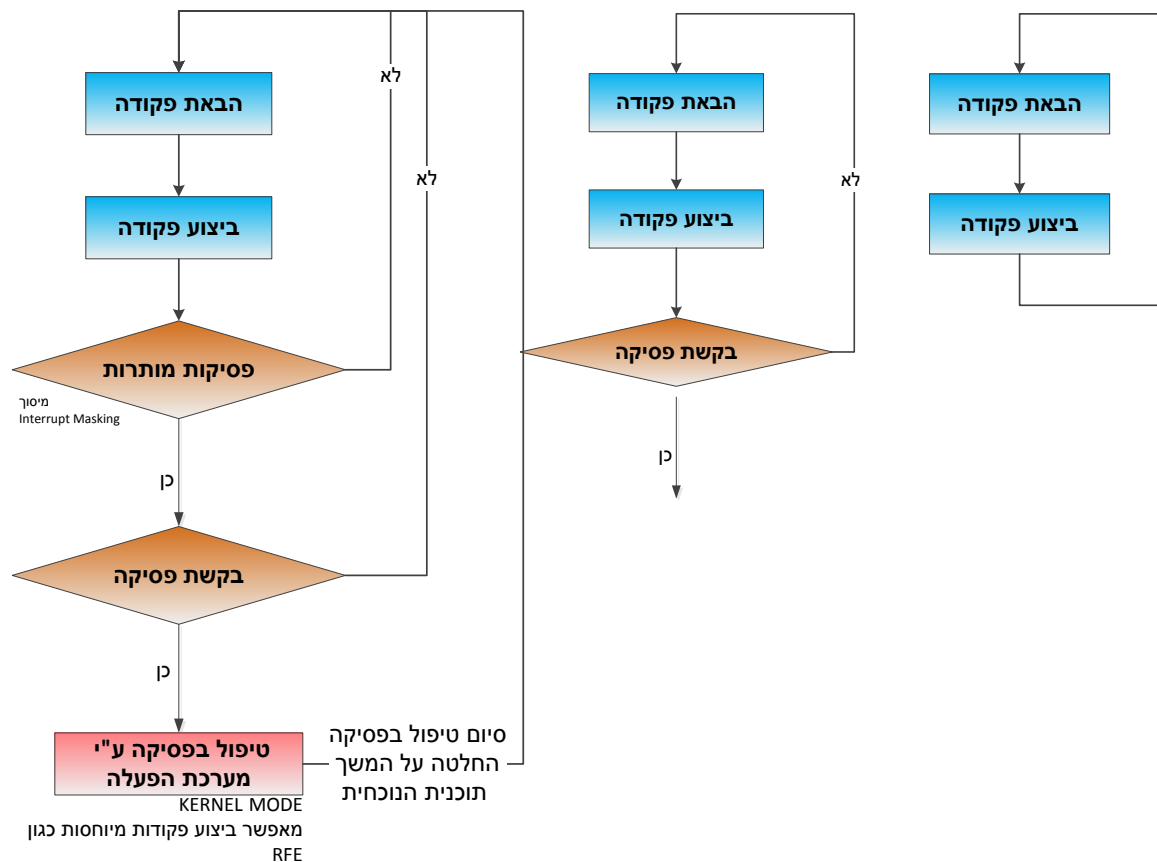
- ציוד היקפי המבקש "תשומת לב" המעבד
- שעון המבקש עדכון מונה
- גלאי ירידת מתח המבקש לעצור את המחשב

• בקשות פסיקה יכולות להופיע בכל פקודה ובכל שלב של ביצוע הפקודה

• פסיקות נענות (בדרך כלל) בסיום ביצוע פקודה

- אלא אם הפקודה אינה יכולה להסתיים (בגלל תקלה)
- במקרה של PIPELINE לא נכניס פקודות חדשות, אך נסיים את אלה שב-PIPE ולא גורמות לתקלות

פסיקות נענות בסיום ביצוע פקודה



התחלת הטיפול בחריגה

- כתובת הפקודה שבמהלכה ארעה החריגה נשמרת ברגיסטר מיוחד
- ב-RISC-V הרגיסטר (32 סיביות) נקרא Supervisor Exception Program Counter (SEPC)
- לפני שמירת PC יש להחסיר 4 (מדוע?) או להשתמש ב-PCC, אם קיים
- מערכת ההפעלה עוברת לטיפול בחריגה, בהתאם לגורם שיזם את החריגה
- קיימות שתי שיטות עיקריות להכוונת מערכת ההפעלה לטיפול המתאים

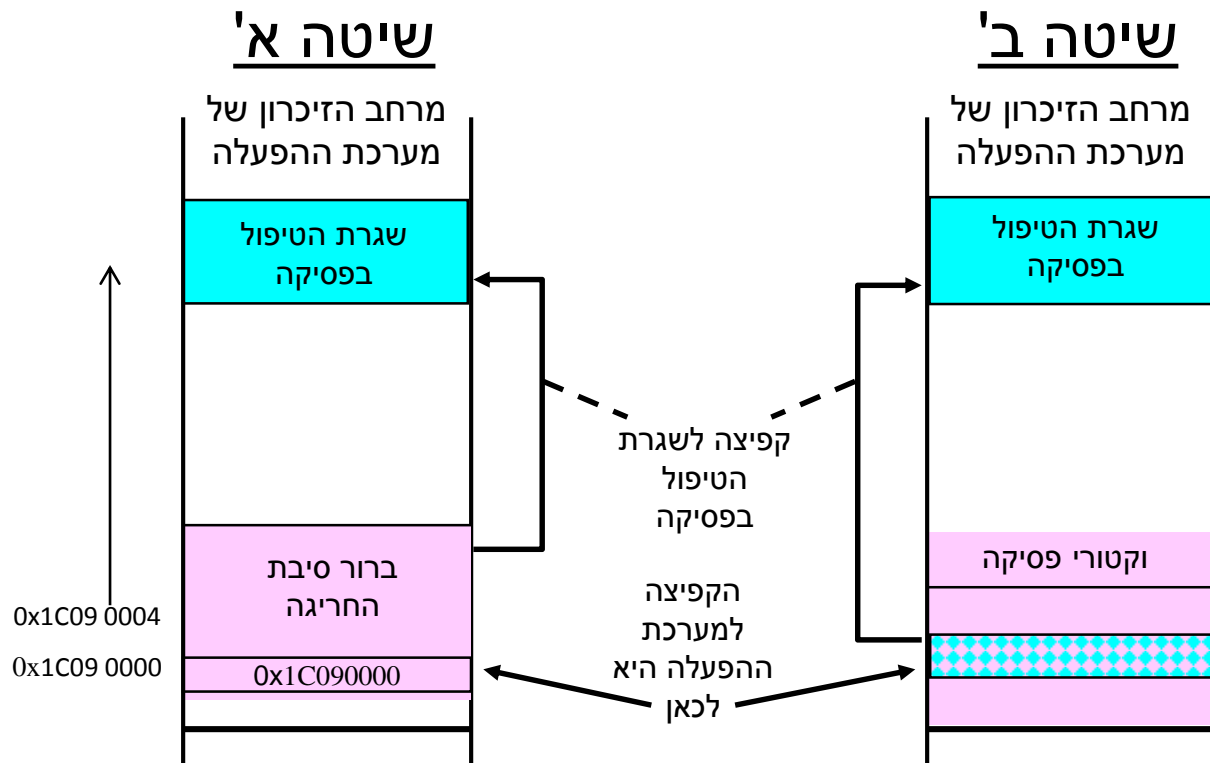
שיטה א': קוד הגורם לחריגה (נהוגה ב- RISC-V)

- הגורם לחריגה טוען קוד לרגיסטר סטטוס מיוחד
- ב-RISC-V הרגיסטר (32 סיביות) נקרא SCAUSE register
- מבוצעת קפיצה לכתובת קבועה במערכת ההפעלה
- ב-RISC-V כתובת זו היא 0x1C09 0000
- מערכת ההפעלה קוראת את הקוד ברגיסטר הסטטוס, ולפי זה קופצת לשגרת טיפול מתאימה

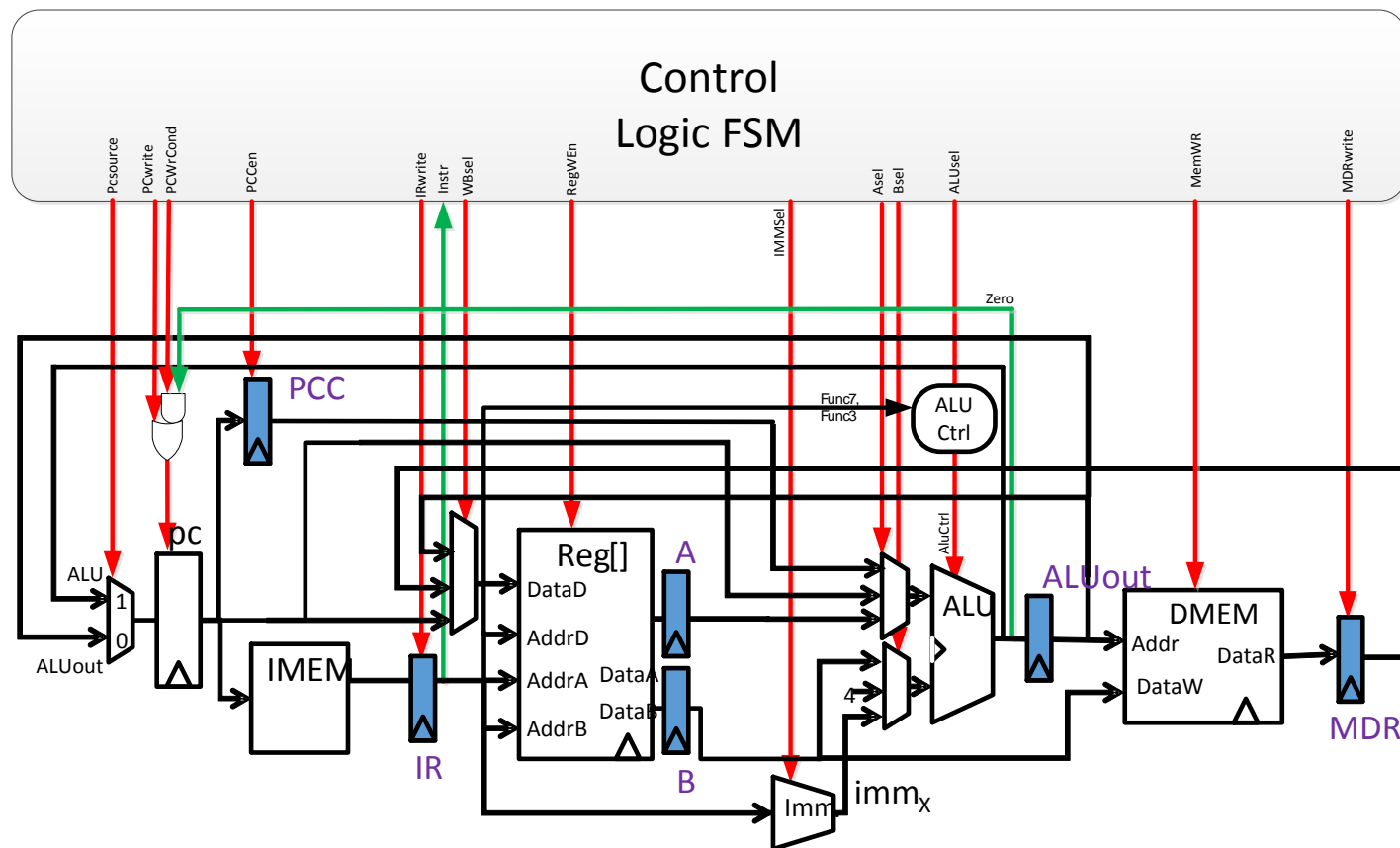
שיטה ב': Vectored interrupt

- הכתובת במערכת ההפעלה אליה מבוצעת הקפיצה נקבעת (בחלקה) ע"י הגורם לחריגה, ומצביעה על "ווקטור הפסיקה"
- וקטור הפסיקה (בגודל קבוע, למשל 32 בתים), יכול לכלול מספר פקודות, שאחת מהן יכולה להיות קפיצה לתוכנית שתמשיך בטיפול
- בלוק במרחב הזיכרון של מערכת ההפעלה מיועד לאחסן את ווקטורי הפסיקה

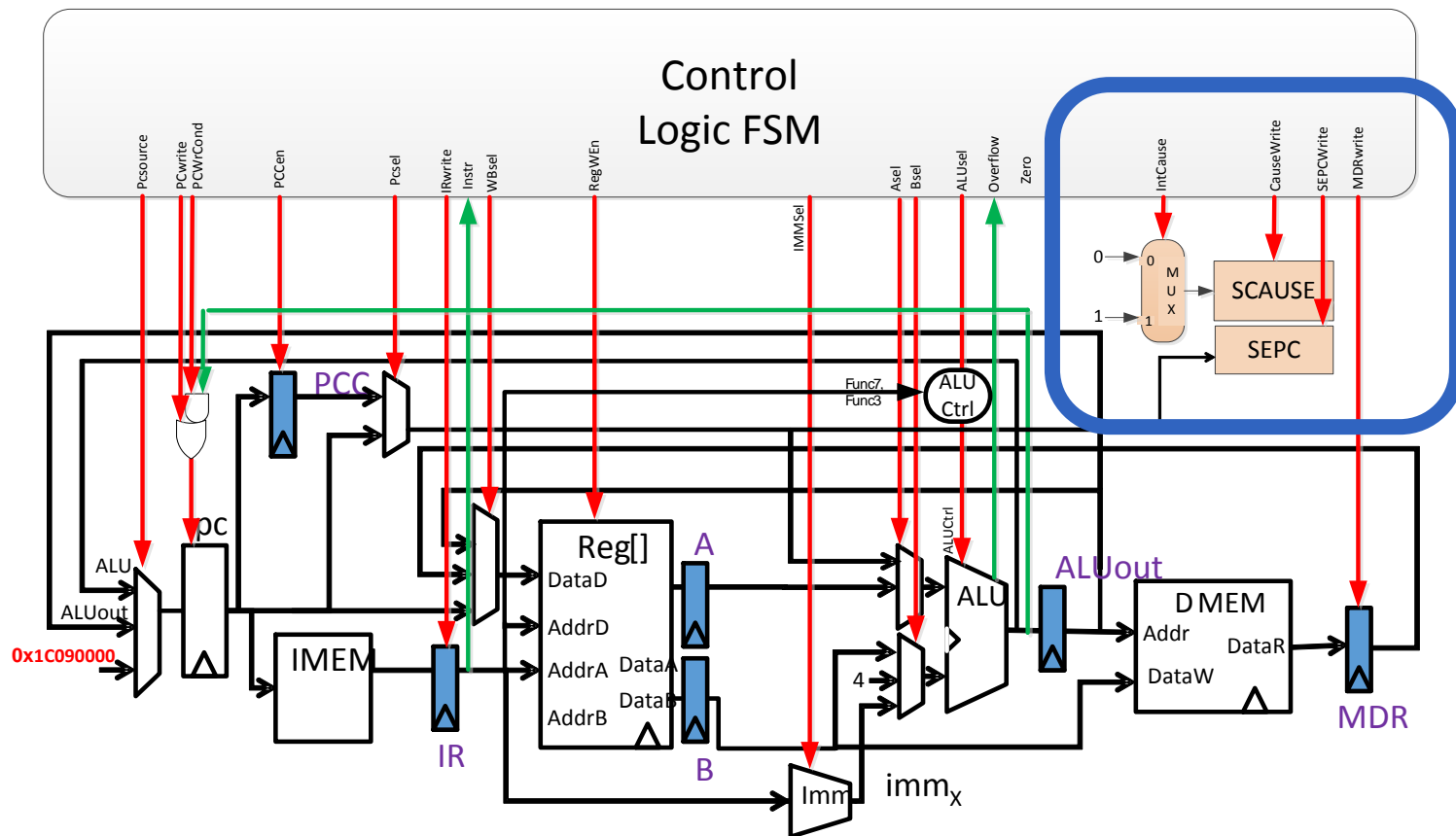
חלופות הטיפול בחריגות



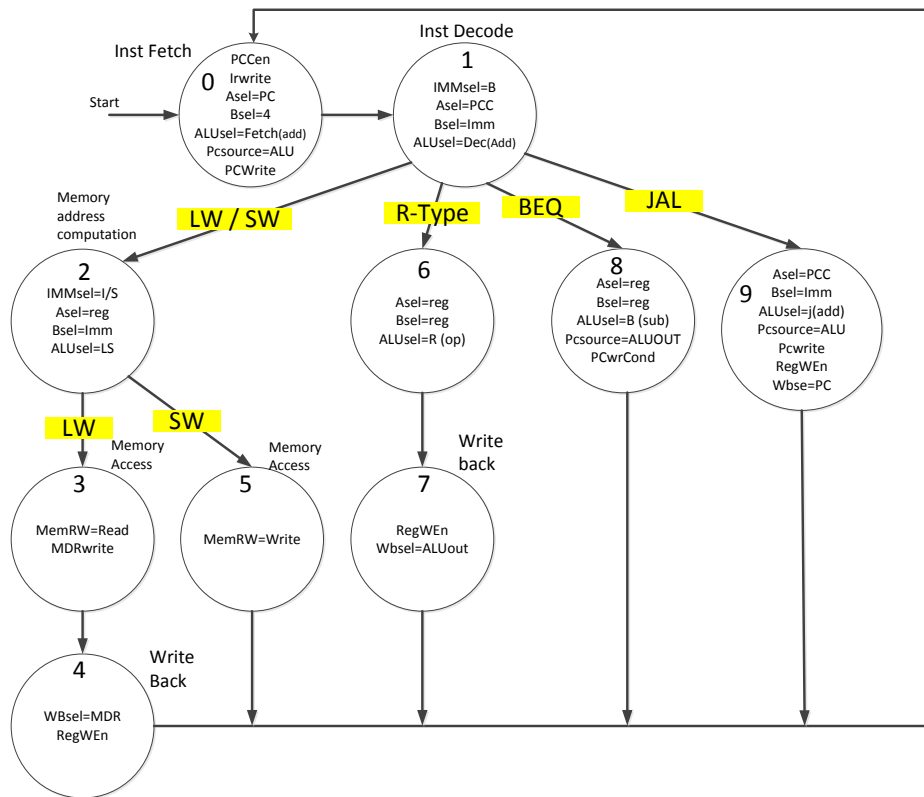
מימוש רב מחזורי של RISC-V (תזכורת)



מימוש רב מחזורי של RISC-V (תזכורת)

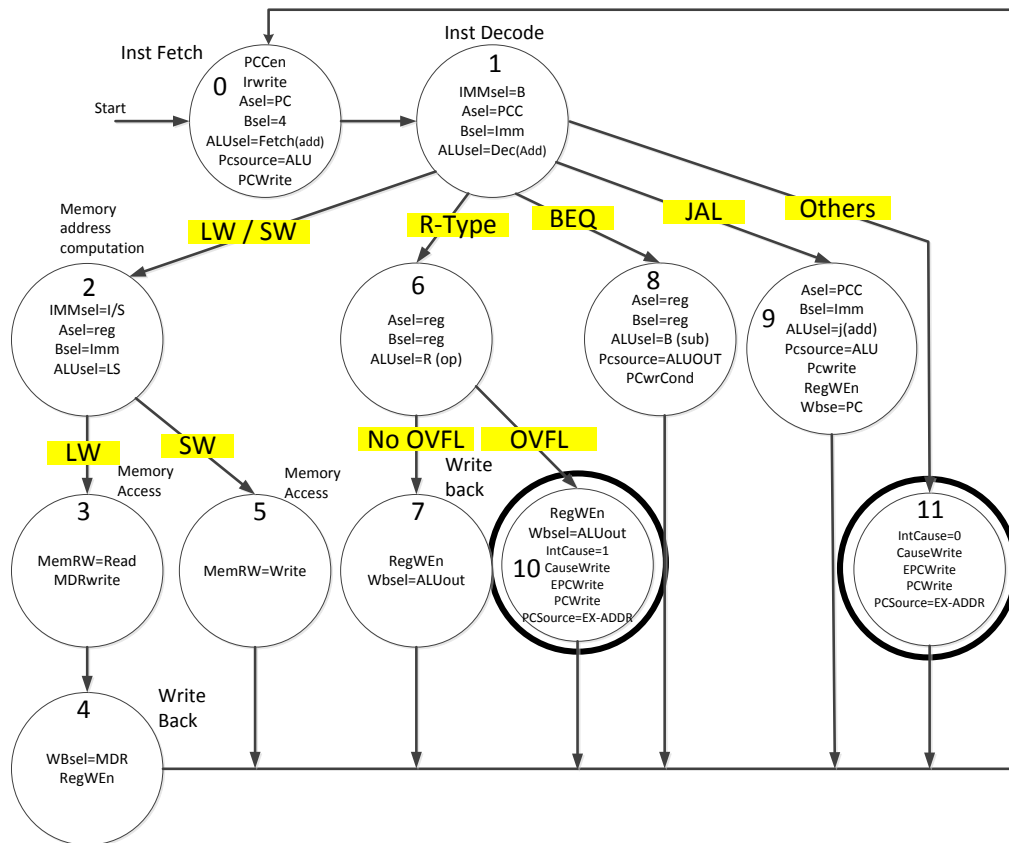


דיאגרמת מעברי מצבים של הבקר במימוש רב מחזורי של RISC-V (תזכורת)



דיאגרמת מעברי מצבים של הבקר

במימוש רב מחזורי של RISC-V עם טיפול ב-EXCEPTIONS



סיכום

- חריגה (exception) פועלת בדומה לקריאה לשגרה, אלא שהשגרה היא חלק ממערכת ההפעלה, ולא מהתוכנית
- חריגה יכולה להיות יזומה ע"י:
 - I. התוכנית עצמה
 - II. בעיות בביצוע התוכנית
 - III. גורמים מחוץ למעבד. חריגות כאלה נקראות פסיקות (interrupts)
- חריגות היזומות ע"י התוכנית עצמה צפויות, ומתבצעות כפקודה רגילה
- חריגות הנובעות מבעיות בביצוע התוכנית יכולות להופיע בכל שלבי ביצוע פקודה
- מערכת ההפעלה תחליט האם בסיום הטיפול לחזור לתוכנית במקום שעצרה, או להפסיק את ביצועה

סיכום (המשך)

- חריגות היזומות ע"י גורמים מחוץ למעבד (פסיקות) יכולות להופיע בכל שלב במהלך כל פקודה
- פסיקות נענות בין סיום ביצוע פקודה אחת לבין תחילת ביצוע הפקודה הבאה
- זיהוי הגורם לפסיקה יכול להיעשות ע"י טעינת קוד זיהוי לרגיסטר המיועד למטרה זו, או ע"י בחירת כתובת בה מאוחסן ווקטור הפסיקה המתאים
- שילוב הטיפול בחריגות בבקרת המעבד כך שמהירות הביצוע של הפקודות לא תיפגע הוא אתגר רציני