

# מערכות ספרתיות ומבנה המחשב (044252) סמסטר חורף תשפ"א

### בחינה סופית – מועד א

#### 2021 בפברואר 4

			<u>1</u>	ור	<u>υ</u>		
מספר סטודוט							

משך המבחן: 3 שעות (180 דקות). תכננו את זמנכם היטב.

חומר עזר: אין להשתמש בכל חומר עזר בכתב, מודפס או אלקטרוני, פרט לדפי העזר ולמחשבון.

#### <u>הנחיות והוראות:</u>

- יש לענות על הבחינה במערכת המודל בשני חלקים נפרדים חלק אמריקאי וחלק לשאלות הפתוחות.
   בנוסף יש לענות על הבחינה כגיבוי המערכת הטפסים של מייקרוסופט קישור באתר המודל. יש
   להעלות קובץ המכיל את טיוטת הפתרון לאתר המודל.
  - במבחן זה ישנן 15 שאלות. 10 שאלות אמריקאיות, ו- 5 שאלות פתוחות מרובות סעיפים.
  - לא מורדות נקודות (אין "קנס") בגין תשובה שגויה. לכן, בשאלות האמריקאיות, כדאי לסמן תשובה כלשהי לכל שאלה.
    - בסיומו של המבחן יינתנו 15 דקות לצורך ביצוע סריקה של טיוטת הבוחן.
- אסור שימוש בכל חומר חיצוני מלבד מחשבון ודפי העזר. אסורה העברת חומר כלשהו בין הנבחנים, ואסורה כל תקשורת עם אנשים אחרים או כל מקור מידע. האיסור חל על כל צורות התקשורת מילולית, חזותית, כתובה, אלקטרונית, אלחוטית, או אחרת. בפרט, אין להשתמש בטלפון הסלולארי לכל שימוש שאינו צילום מסך המחשב, סריקת המבחנים או התנהלות מול הסגל והמשגיחים.
  - עליכם להשאיר את המצלמה אשר מצלמת את פניכם במצב פעיל לאורך כל שלבי הבחינה.
- עליכם להשאיר את המצלמה אשר מצלמת את מסך המחשב במצב פעיל לאורך כל שלבי הבחינה.
  - עליכם להשאיר את השמע של המחשב פעיל לכל אורך הבחינה.
- שימוש בטלפון הנייד יתאפשר לצורך וידוא נהלים/פתרון בעיות על ידי משגיח/איש סגל, לצורך ביצוע
   סריקות של מחברת הבחינה/טיוטה ולצורך צילום מסך המחשב בלבד. כל שימוש אחר בטלפון נייד
   בזמן הבחינה הוא אסור. בזמן הבחינה מכשיר הטלפון הנייד צריך להיות על מצב רטט.

# בהצלחה!



#### שאלה 1 (5 נקודות)

נתונים שני הרכיבים הבאים func1, func2:

```
module funcl (
     input logic clk,
      output logic [5:0] a,
     output logic [1:0] b
      always ff @(posedge clk) begin
          \{a[1],a[4]\} \le a[2:3];
          a[2:3] \le {a[0],a[5]};
          {a[0],a[5]} \leftarrow {a[1],a[4]};
      end
      assign b = \{a[0], a[5]\};
 endmodule
module func2 (
     input logic clk,
     output logic [5:0] a,
     output logic [1:0] b
L);
      always ff @ (posedge clk) begin
          {a[1],a[4]} = a[2:3];
          a[2:3] = {a[0],a[5]};
          {a[0],a[5]} = {a[1],a[4]};
      assign b = \{a[0], a[5]\};
 endmodule
```

מעוניינים להשוות בין הפעולה של שני הרכיבים בנפרד. קובעים ערך התחלתי של הווקטור a, ומחכים לעליית שעון אחת.

לפני עליית השעון ערך a הינו קבוע, ידוע וזהה לשני הרכיבים. עבור איזה ערך d שליית השעון? של a, נקבל בכל רכיב מוצא b שונה לאחר עליית השעון?

- a = 6'd0 .א
- a = 6'd25 ב.
- a = 6'd44 .x
  - a = 6'd7 .T
- ה. ערך היציאה b בשני הרכיבים תמיד יהיה זהה לאחר עליית השעון, לכל ערך של a לפני עליית השעון.



# שאלה 2 (5 נקודות)

(ראה דפי עזר). FP נתונים שני מספרים המיוצגים בשיטת ,a+b מצא את סכומם a+b מצא את

a = 0x41840000b = 0xC1000000

- 0x02840000 .א
- 0xF2840000 .ב
- 0x41080000 .
- 0x41000000 .T.
- 0x41C40000 ה.

# <u>שאלה 3 (5 נקודות)</u>

עליכם לתכנן מערכת עקיבה מסוג Mealy בעלת כניסה יחידה ומוצא יחיד z עליכם לתכנן מערכת עקיבה מסוג ב=1 אמרכת תפיק z=1 כאשר המספר שנכנס עד כה החל מה z=1 (כולל הכניסה הנוכחית המהווה את סיבית ה- LSB של המספר) הוא זוגי והכניסה הנוכחית,  $z_i$ , זהה לכניסה אשר התקבלה שני מחזורי שעון קודם לכן (כלומר כאשר  $z_i = x_{i-2}$ ).

הניחו כי לפני שהתקבלה הכניסה הראשונה כל הכניסות היו בעלות הערך 0. התייחסו למספר 0 כאל מספר זוגי.

כמה מצבים קיימים במכונה המצומצמת אשר מקיימת את הדרישות?

- 4. א
- ב. 8
- ג. בין 9 ל-15
  - 16 .т
- ה. לא ניתן לממש מכונה זו בעזרת מספר מצבים סופי



### שאלה 4 (5 נקודות)

 $f(x,y,z)=and(g_1(x,y,z),g_2(x,y,z))$  נתונה הפונקציה:  $g_1(x,y,z)=xz+y'z'+xyz'$  כאשר:  $g_2(x,y,z)=y'z+yz'$ 

, f(x,y,z) את הפונקציה (x,y,z) באמצעות בורר בורר  $x \to 0$  בענה (שער A) ניתן לממש את הפונקציה (של שתי כניסות) והקבועים ( $x \to 0$  שער XOR) שער

, טענה B: ניתן לממש את הפונקציה f(x,y,z) באמצעות בורר  $\mathbf{4} \to \mathbf{1}$  יחיד, והקבועים 0 ו 1 בלבד.

הערה: כלל הבוררים ללא רגלי Enable.

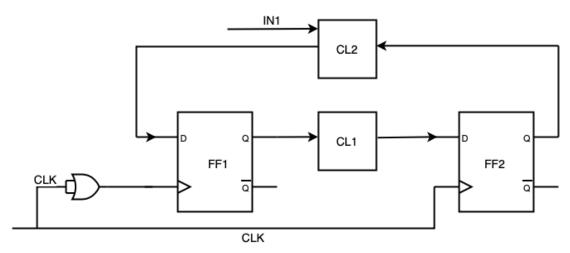
#### בחרו את המשפט הנכונה:

- א. טענות A,B,C נכונות
- ב. טענות B,C נכונות וטענה A אינה נכונה.
- ג. טענות A,C נכונות וטענה B ג. טענות
- ד. טענה C נכונה וטענות A,B אינן נכונות.
  - ה. טענות A,B,C אינן נכונות



# שאלה 5 (5 נקודות)

נתונה דיאגרמת המעגל הבאה:



.26ns זמן מחזור השעון במערכת T, הוא

הרכיבים הם בעלי הפרמטרים הבאים:

	$t_{cd}/t_{ccq}$	$t_{pd}/t_{pcq}$	$t_{hold}$	$t_{su}$
FF1	?	?	1ns	2ns
FF2	13 <i>ns</i>	18 <i>ns</i>	1ns	2ns
CL1	5ns	7ns		
CL2	4ns	6ns		
OR	2ns	2ns		

.FF1 של setup ו- hold עומד בתנאי וח1->FF1 של setup אור אוור וח1->FF1 של  $t_{ccq}$  של  $t_{pcq}$  מהם טווחי ה- $t_{pcq}$  וה- $t_{pcq}$  של של אשר יאפשרו פעילות תקינה של המעגל?

$$-4ns \le t_{ccq} \le t_{pcq} \le 14ns$$
 .א

$$-6ns \le t_{ccq} \le t_{pcq} \le 15ns$$
 .2.

$$-2ns \le t_{ccq} \le t_{pcq} \le 19ns$$
 .

$$9ns \leq t_{ccq} \leq t_{pcq} \leq 33ns$$
 .т

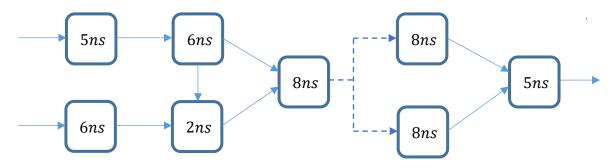
ה. המעגל אינו פועל כשורה



# שאלה 6 (5 נקודות)

עליכם לצנר את המערכת הבאה כאשר throughput גבוה ככול הניתן הוא בעדיפות שנייה. זמני בעדיפות עליונה ומספר רגיסטרים נמוך ככול הניתן הוא בעדיפות שנייה. זמני ההשהיה של כל רכיב רשומים בתוכו.

הערה: שימו לב כי הקו המקווקו מחזיק ערך זהה.



מהו מספר הרגיסטרים אשר דרוש לצורך צינור המערכת על פי סדר העדיפות הנתון?

- א. 7 רגיסטרים
- ב. 8 רגיסטרים
- ג. 9 רגיסטרים
- ד. 10 רגיסטרים
- ה. 11 רגיסטרים



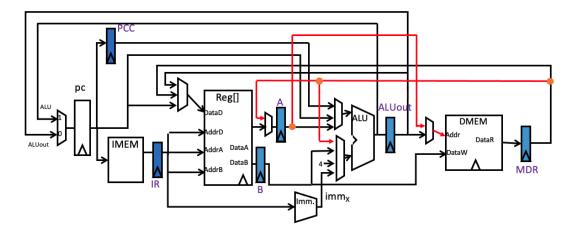
### שאלה 7 (5 נקודות)

נתון מעבד מסוג Multi-Cycle RISC-V כפי שנלמד בקורס. סטודנט בקורס מעוניין לממש פקודה שתבצע את הפעולות הבאות:

AddMem rd, rs1, imm

Reg[rd] = Mem[Reg[rs1]] + Mem[Reg[rs1]+imm]

לצורך ביצוע הפקודה, הסטודנט שינה את ה- Datapath של המעבד באופן הבא:



#### שימו לב לשינויים המודגשים באדום:

- 1. נוסף בורר הכניסה לרגיסטר A, המקבל בנוסף את המידע שיוצא מרגיסטר MDR.
- 2. נוסף בורר בכניסת ה-addr של ה- DMEM, המקבל בנוסף את יציאת .A רגיסטר
  - 3. נוספה כניסה לבורר שמחובר לקלט התחתון של ה- ALU. כניסה זו מקבלת את פלט ה- MDR.

מה מספר המחזורים המינימלי הדרושים על מנת להריץ את הפקודה על המעבד?

- 3 .א
- ב. 4
- 5 .ג
- Т. 6
- ה. התשובות א' ד' אינן נכונות.



# <u>שאלה 8 (10 נקודות)</u>

נתונה טבלה המעברים של מערכת בעלת כניסה אחת X ושתי יציאות המסומנות בZ.

	X =	0	X =	1
Present State	Next State	Z	Next State	Z
Α	Α	00	С	10
В	F	01	D	11
С	С	01	Н	11
D	В	00	Α	10
Ε	F	00	Α	10
F	В	01	G	11
G	В	00	Α	10
Н	Α	00	В	10

כמה מחלקות השקילות מתקבלות מצמצום מכונת המצבים הנתונה?

- 2 .א
- ב. 3
- 4 .ג
- 5 .т
- ה. 6



#### שאלה 9 (5 נקודות)

במעבד Multicycle RISC-V המצורף בנספח הבחינה מעוניינים להוסיף תמיכה בחריגת גישה (<u>קריאה או כתיבה</u>) לכתובת לא חוקית בזכרון (Instruction / Data), אשר יכולה להתרחש **בכל שימוש של הזכרון.** ומתגלה בעת הגישה לזיכרון. הבקר ממומש באמצעות Dispatch ROM כפי שנלמד בקורס.

על מנת לתמוך בחריגת הגישה הלא חוקית ניתן לשנות Dispatch קיים או להוסיף חדש בעת הצורך. לא ניתן לשנות את מספרי המצבים.

כמה Dispatch ROM חדשים יש להוסיף?

- א. יש צורך להוסיף Dispatch יחיד.
- ב. יש צורך להוסיף שני Dispatch.
- ג. יש צורך להוסיף שלושה Dispatch.
- ד. יש צורך להוסיף ארבעה Dispatch
- ה. אין צורך בהוספת Dispatch נוספים.

# <u>שאלה 10 (5 נקודות)</u>

אחת החברות המובילות בייצור מעבדי RISC-V Multi Cycle החליטה להוסיף תמיכה בפקודה חדשה הנקראת swi. הפקודה שומרת לתוך הזיכרון את תוצאה המכפלה של רגיסטר וקבוע ונראית כך:

swi rd, imm(rs1)

ומבצעת את הפעולה הבאה:

Mem[Reg[rd]] = Reg[rs1]\*imm

בחרו בתשובה הנכונה ביותר:

- . datapath א. ניתן לתמוך בפקודה ללא הוספת / שינוי מצבים ושינויים ב
  - ב. ניתן להוסיף תמיכה בפקודה באמצעות הוספת מצב יחיד למכונת המצבים וללא שינויים ב datapath.
- ג. ניתן להוסיף תמיכה בפקודה באמצעות הוספת ארבעה מצבים חדשים למכונת המצבים וללא שינויים ב datapath.
- ד. ניתן להוסיף תמיכה בפקודה באמצעות שינויים ב datapath ו/או במכונת המצבים.
  - ה. לא ניתן להוסיף תמיכה בפקודה כלל.



# החל מהעמוד הבא מתחיל החלק של השאלות פתוחות (שאלות 11 – 15)

שימו לב להגיש את טופס ה- template במודל בלבד, <u>ולא</u> <u>את קובץ הבחינה</u>.



### <u>שאלה 11 (12 נקודות)</u>

נתונה הפונקציה הבאה הכתובה בשפת C המקבלת מערך, מבצעת עליו פעולה ושומרת במערך נוסף:

```
void apply(int arr[],int target[], int size){
    target[0] = arr[0];
    for (int i=1; i<size; i++){
        target[i] = target[i-1] + arr[i];
    }
}</pre>
```

מהנדס חרוץ מימש את הפונקציה באסמבלי, אך לרוע המזל, קבוצת האקרים הצליחו לפרוץ למחשבי החברה ולמחוק חלק מהקוד. עליכם לעזור למהנדס להשלים את הקוד.

ניתן להניח כי int תופס 4 בתים בזיכרון. כמו כן:

```
.s1 \leftarrow arr; s2 \leftarrow target; a0 \leftarrow size
```

# <u>(7 נקודות א' (7 נקודות :</u>

השלימו את הקוד:

```
0x1AA0 0000 main:
                      lw t2, 0(s1)
0x1AA0 0004
                      sw t2, 0( )
0x1AA0 0008
                      addi t0, a0, -1
0x1AA0 000C
                      addi t1, x0, 0
0x1AA0 0010 loop:
                      add a1, t1, (____)
                      lw t2, 0( )
0x1AA0 0014
                      addi t1, ____, 4
0x1AA0 0018
                      add a1, t1, (____)
0x1AA0 001C
                      lw t3, ____(___)
0x1AA0 0020
                      add ____, t2, t3
0x1AA0 0024
                      add a1, (____), (__
0x1AA0 0028
0x1AA0 002C
                      sw t2, 0(____)
0x1AA0 0030
                      addi t0, t0, -1
0x1AA0 0034
                      bne t0, x0, loop
0x1AA0 0038
              exit:
```



# <u>(5 נקודות (5 נקודות (5 נקודות (</u>

pipelined RISC- כעת אנחנו רוצים לבדוק את התוכנית. לשם כך, נתון מעבד forwarding כעת אנחנו בעל מנגנון V hazard detection unit כפי שנלמדו בכיתה.

המעבד מניח כי פקודות הקפיצה אינן נלקחות, ומבצע flush אחרת. ההחלטה על הקפיצה מתבצעת בשלב ה-MEM.

המהנדס הראשי ביקש מכם לחשב מהו מספר מחזורי השעון שיעברו עד סיום ריצת התוכנית (עד יציאת הפקודה בכתובת 0x1AA00010 משלב הWB בפעם האחרונה).

.size =	<b>= 10</b>	Ci	נתון

:ספר מחזורי השעון	מלאו במלבן הבא את מכ



# שאלה 12 (8 נקודות)

עליכם לתכנן פונקציה המקבלת 4 משתנים בינארים : w,x,y,z המתארים ספרה בבסיס 11, digit=wxyz .11

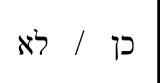
לפונקציה יציאה בעלת ביט יחיד אשר מוציאה 1 עבור <u>ספרות</u> זוגיות, ו 0 אחרת.

א. מלאו את מפת קרנו של הפונקציה (יש לציין don't care במידה ויש):

WX	00	01	11	10
yz				
00				
01				
11				
10				

ב. מה הביטוי המינימלי כסכום מכפלות של פונקציה זו?

ג. כעת ניתן להביע את הפונקציה באמצעות הפעולות: nand, nor, xor) (בנוסף לפעולות: and, or, not). האם ניתן לקבל ביטוי מינימלי יותר (פחות משתנים ופחות פעולות) מהתשובה לסעיף ב'?





# <u>שאלה 13 (10 נקודות)</u>

שני מהנדסים מעוניינים לתקשר ביניהם בעזרת מנגנון UART כפי שנלמד בקורס, עם ההבדל היחיד שמשודרות X סיביות <u>מידע</u> במקום 8. אין שינוי בסיביות ההתחלה והסיום.

קצב השעון הפנימי של המקלט עובד בקצב 2.5MHz, אך קצב השעון הפנימי של המשדר וקצב השידור המקסימלי הנדרש על קו התקשורת הינו 0.3MHz. את סיבית ההתחלה מזהה המקלט מיידית.

$D_0$ מה יהיה ההיסט המתקבל בקליטת סיבית <u>המידע</u> הראשונה במקלט?	א.
כעת נתון שהתשובה לסעיף א' הינה $lpha$ . מה יהיה ההיסט המתקבל בקליטת סיבית המידע $D_1$ כפונקציה של	ב.
eta כעת נתון שהתשובה לסעיף א' הינה $lpha$ והתשובה לסעיף ב' הינה $lpha$ מצאו חסם הדוק ביותר על המספר המקסימלי של סיביות $lpha$ שני לשדר ללא שגיאה כפונקציה של $lpha$ ו- $eta$ . שימו לב שנרצה לקלוט גם את סיבית הסיום ללא שגיאה.	.ג



# שאלה 14 (10 נקודות)

ובין RISC-V Single Cycle ובין מעבד RISC-V Multi Cycle מעבד RISC-V Multi Cycle. לצורך ההשוואה הוא פנה לחברה מוכרת וביקש מעבד המעבדים. זמן המחזור של מעבד ה Single Cycle מהם לקבל את שני המעבדים. זמן המחזור של מעבד ה  $T_{\rm S}=250ns$  הוא RISC-V מעבד ה RISC-V נתונים בטבלה הבאה:

IF	ID	EXE	MEM	WB
40ns	60 <i>ns</i>	70 <i>ns</i>	80 <i>ns</i>	60 <i>ns</i>

הסטודנט החליט להשוות בין זמני הריצה של שני המעבדים השונים, הוא החליט להריץ תוכנית זהה על שני המעבדים. הפקודות שיתבצעו בפועל על המעבד הן:

כמות	פקודה
12	JAL
15	BEQ
5	SW
3	LW
6	ADD

בשלושת הסעיפים הבאים ניתן להוסיף חישוב באורך של שורה אחת בלבד.

מהו זמן הריצה הכולל של התוכנית במעבד ה RISC-V Single Cycle?	א.
?RISC-V Multi Cycle מהו זמן המחזור של מעבד	ב.
?RISC-V Multi Cycle מהו זמן הריצה הכולל של התוכנית במעבד	ג.



# שאלה 15 (10 נקודות)

Hazard נתון מעבד מסוג  $Pipelined\ RISC-V$ . המעבד בעל יחידת  $Detection\ Unit$  מלא forwarding כפי שנלמד בכיתה ובעל מנגנון  $(WB \rightarrow DEC, MEM \rightarrow EXE, WB \rightarrow EXE)$ 

יחידת ה-Branch comparator במעבד זה ממוקמת בשלב ה-DEC. בכדי לתמוך בשינוי זה, מתכנני המעבד הוסיפו Adder בשלב ה-Dec אשר מסייע לחישוב כתובת הקפיצה במידה ויש בכך צורך. המעבד מניח תמיד כי הקפיצה לא נלקחת ומבצע flush במידה ומתברר כי יש לבצע את פקודת הקפיצה.

נתון קוד האסמבלי הבא:

הניחו כי בתוכנית לא מתרחשות חריגות.

	0 <i>x</i> 00001000	$lw\ t2,0(s0)$
	0 <i>x</i> 00001004	$addi\ t2, x0, 5$
	0 <i>x</i> 00001008	$lw \ s3, 0(s1)$
	0 <i>x</i> 0000100 <i>C</i>	add s3,s3,s3
	0 <i>x</i> 00001010	add $t1, x0, x0$
	0 <i>x</i> 00001014	sub s4, s3, s4
Loop:	0 <i>x</i> 00001018	$lw \ s1,0(s0)$
	0 <i>x</i> 0000101 <i>C</i>	addi s2, s1, 1
	0 <i>x</i> 00001020	addi t2, t2, −1
	0 <i>x</i> 00001024	addi s3, s3, 1
	0 <i>x</i> 00001028	mul s2, s2, s3
	0 <i>x</i> 0000102 <i>C</i>	$bne\ t1, t2, Loop$
	0 <i>x</i> 00001030	NOP
	0 <i>x</i> 00001034	NOP
	0 <i>x</i> 00001038	NOP

(המשך בעמ' הבא)



# :א. ציינו את מספר מקרי ה- $\mathit{fw}$ מכל סוג בטבלה הבאה

$WB \rightarrow DEC$	$MEM \rightarrow EXE$	$WB \rightarrow EXE$	

מרגע כניסת הפקודה הראשונה לשלב ה- <i>Fetch</i> , כמה מחזורי שעון	ב.
יעברו עד לסיום ריצת התוכנית (כלומר עד לרגע יציאת הפקודה בשורה	
2(WB-בפעם האחרונה משלב ה $0x0000102C$	

יש לפרט את החישוב בקצרה (לא יותר מ-2 שורות).