



École polytechnique de Louvain

LINFO1140 - BASES ÉLECTRONIQUES DE L'INFORMATIQUE

---

## Travail 7 - diagramme de Karnaugh

---

*Auteur :*  
Nicolas Jeanmenne

*Noma :*  
4874-19-00

2021-2022

# 1 Introduction

Le but de ce 7<sup>e</sup> travail est de proposer une table de vérité d'une fonction logique à 4 entrées (A,B,C,D), en déterminer l'équation logique optimisée via le diagramme de Karnaugh et enfin de simuler le circuit avec le logiciel *LTspice* afin de démontrer l'exactitude des calculs.

À l'attention du correcteur / correctrice

N'hésitez pas à zoomer sur les schémas du circuit et autres images afin d'y voir plus clair.

## 2 Table de vérité

Voici la table de vérité que j'ai choisi (les x symbolisent les don't care) :

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	X
0	0	1	1	0
0	1	0	0	0
0	1	0	1	X
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	X
1	0	1	0	1
1	0	1	1	X
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

TABLE 1 – Table de vérité de la fonction logique

### 3 Diagramme de Karnaugh

Avec la table de vérité obtenue au point précédent, on construit le diagramme de Karnaugh en respectant certaines règles :

1. Chaque "1" doit être encadré au moins une fois.
2. Chaque rectangle doit être une puissance de 2 (1-2-4-8-16 dans notre cas).
3. Les rectangles peuvent être d'un bord à un autre.
4. Les X (don't care) ne sont encadrés que s'ils aident à minimiser l'équation

		<i>AB</i>			
		00	01	11	10
<i>CD</i>	00	1	0	0	0
	01	0	X	1	X
	11	0	1	1	X
	10	X	1	0	1

On a donc bien un diagramme respectant les 4 règles énoncées ci-dessus.

### 4 Fonction logique optimisée

Le diagramme nous permet de trouver la fonction suivante :

$$Y = \overline{A}B\overline{D} + \overline{A}C\overline{D} + BD + \overline{B}C\overline{D}$$

## 5 Schéma du circuit

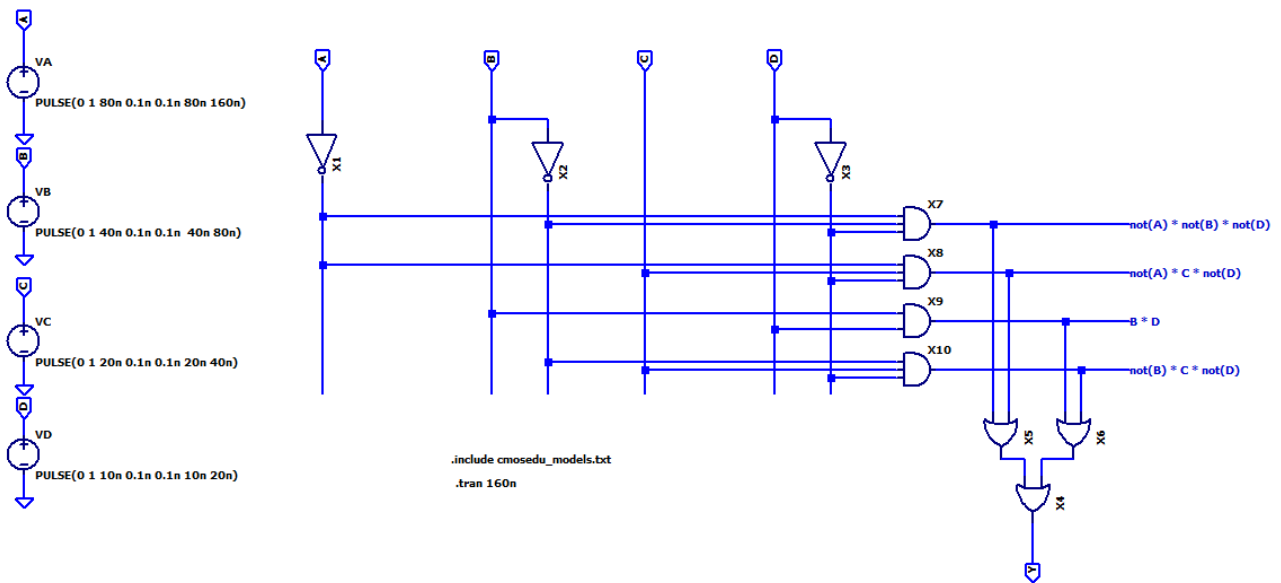


FIGURE 1 – Schéma du circuit

## 6 Simulation en parcourant les 16 états

J'obtiens la simulation suivante :

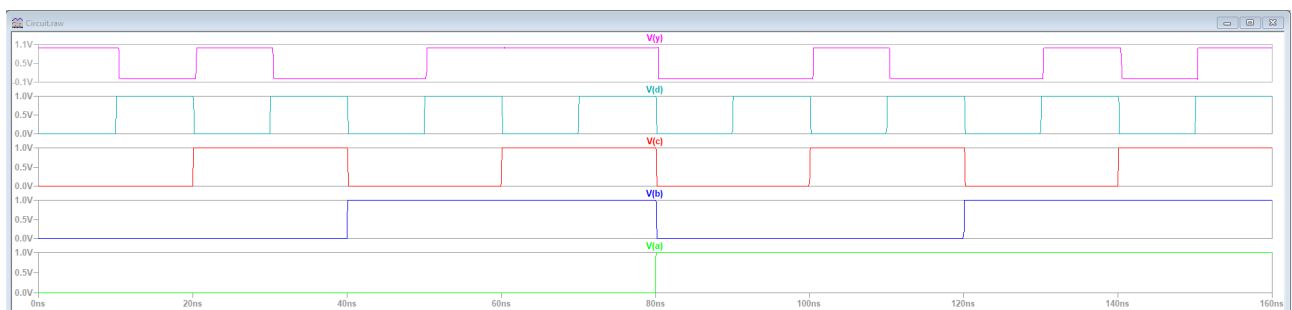


FIGURE 2 – Simulation du circuit

On remarque que toutes les 10 nano-secondes un état de la table de vérité est représenté. On peut même y dessiner les états :

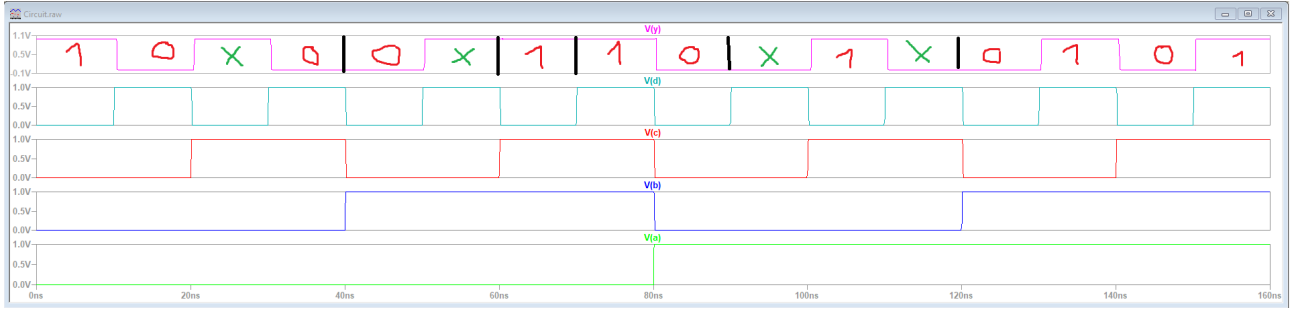


FIGURE 3 – Simulation du circuit avec les états de la table de vérité

## 7 Temps $t_{pd}$ et $t_{ccd}$

### 7.1 Temps de contamination ( $t_{ccd}$ )

Le  $t_{ccd}$  est le temps du chemin le plus court, c'est donc par conséquent le chemin qui passe par le produit  $BD$ , car il passe par une porte AND et deux portes OR mais pas par une porte NOT contrairement aux autres chemins. Par extraction de la simulation on obtient le graphe suivant :

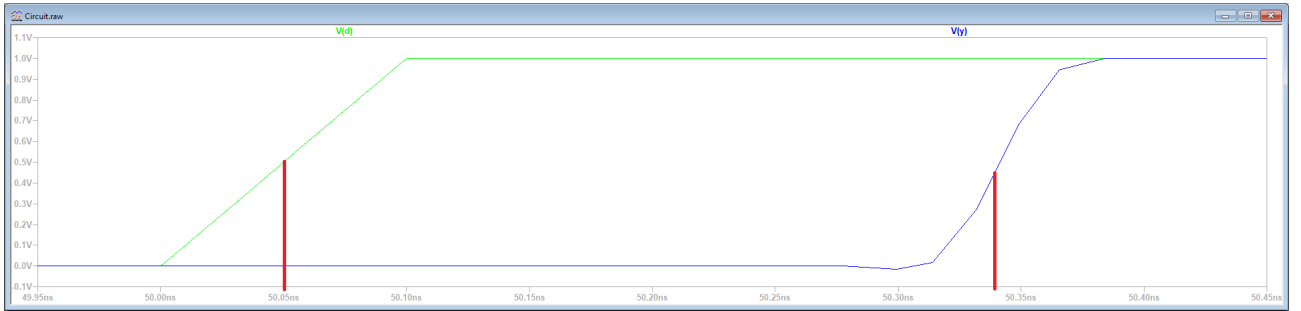


FIGURE 4 – Temps de contamination

On peut donc faire une approximation :

$$t_{ccd} \approx 50,34 \text{ ns} - 50,5 \text{ ns}$$

$$t_{ccd} \approx 0,29 \text{ ns}$$

### 7.2 Temps de propagation ( $t_{pd}$ )

Le  $t_{pd}$  est le temps du chemin le plus long, c'est donc par conséquent le chemin qui passe par le produit  $\overline{ABC}$ , car chaque entrée passe par une porte NOT en plus d'une porte AND et deux portes OR contrairement aux deux derniers chemins qui eux n'ont que 2 entrées passant par une porte NOT. Par extraction de la simulation on obtient le graphe suivant :

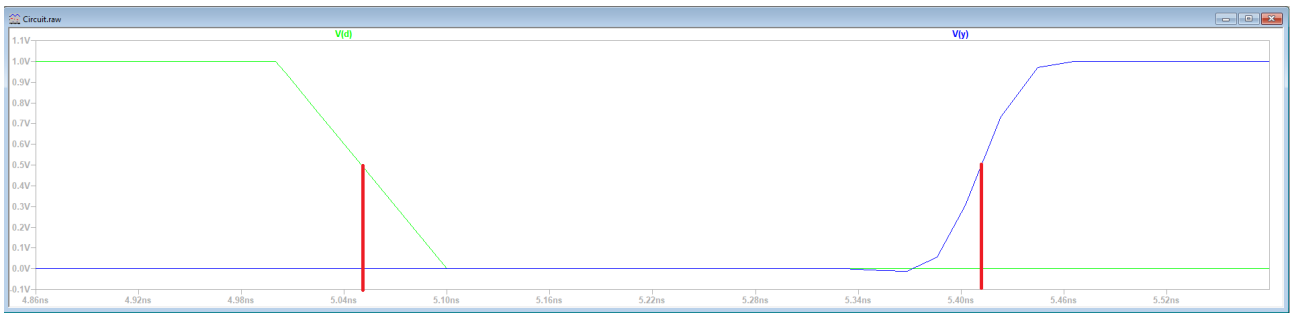


FIGURE 5 – Temps de propagation

On peut donc faire une approximation :

$$t_{ccd} \approx 5,41 \text{ ns} - 5,05 \text{ ns}$$

$$t_{ccd} \approx 0,36 \text{ ns}$$

## 8 Conclusion

En conclusion, les résultats que j'ai obtenu sont en accord avec la simulation des 16 états de la fonction logique. Ce travail permet de se rendre compte de la puissance du diagramme de Karnaugh pour optimiser une fonction logique à partir de sa table de vérité.