

Documentation - Data Bases 2

Marco Fasanella

MsC Computer Science, Polimi
C.P. 10617541

Nicola Dean

MsC Computer Science, Polimi
C.P. 106---

This document describes design

1. Introduction

Il circuito descritto si occupa di leggere e rielaborare i dati da RAM producendo un'immagine con nitidezza più alta e quindi più leggibile.

Quando il segnale start è fornito al circuito, viene attivata la prima macchina a stati ed in base al bias tra la saturazione dei pixel e l'offset, ovvero il valore minimo di saturazione, viene restituita nei valori di memoria immediatamente successivi un'immagine con pixel che meglio ricoprono i valori rappresentabili.

Figure 1. Esempio di Equalizzazione (con algoritmo completo)

Quando l'elaborazione è terminata, viene restituito un segnale di done ed il circuito è pronto per una nuova immagine a partire dall'indirizzo 0. L'algoritmo usato nel progetto è solo una semplificazione di quello che realmente sarebbe possibile con questa tecnica.

Questo per sottolineare il potenziale dell'equalizzazione dell'istogramma e di come riesca a migliorare in modo veramente apprezzabile la qualità di una immagine digitale.

Nel circuito è stato scelto di dividere in 3 la computazione con moduli in cascata.

1.1 Specifica

Figure 2. Interfaccia del Componente)

I segnali da considerare sono i seguenti:

2. SQL Description

3. Extra hypotesis

4. ER Diagram

5. Relation Model

6. ORM Description

7. Application Components

8. UML sequence diagrams
