Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4	3	>1	2	3												4<							15	11
P2	2	6	4			>													1	2	3	4	5	6<	19	13
P3	3	4	2				>1	2	3						4<										9	5
P4	6	5	1							>1	2	3	4	5<											5	0
P5	8	2	2									>				1	2<								6	4
		21	R Qeue1	4																					10,8	6,6
		R Qeue2	3	3	5																					
Prioridades Apropiativo		R Qeue3	4	4																						
			R Qeue4	2																						

Proceso	Llegada	CPU	Prioridad	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	TR	TE
P1	0	4	3	>1	2	3	4<																		4	0
P2	2	6	4			>													1	2	3	4	5	6<	19	13
P3	3	4	2				>	1	2	3	4														5	1
P4	6	5	1							>		1	2	3	4	5<									7	2
P5	8	2	2									>					1	2<							7	5
		21	R Qeue1	4																					8,4	4,2
		R Qeue2	3	5																						
		R Qeue3	1																							
		R Qeue4	2																	·						