

Lista de Exercícios - Flip Flops

1) Para cada circuito:

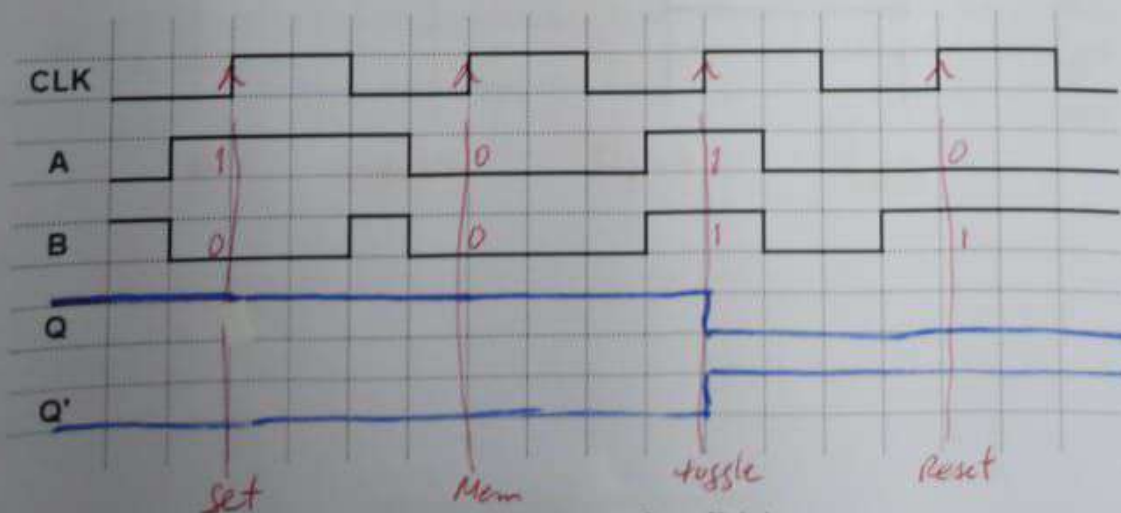
- Indique o tipo de Flip-Flop, JK, D ou T.
- Indique qual a forma de ativação do sinal de sincronismo C - CLK.
- Levante a Tabela Funcional.
- Faça o diagrama de tempo para as saídas indicadas indicando a operação realizada em cada momento que o FF leu suas entradas síncronas.
- **IMPORTANTE: CONSIDERE INICIALMENTE $Q = 1$ (um).**

1a)

Identificação (a)	Simbologia (a)	Tabela Funcional (a)																																				
<div><div><input type="checkbox"/> Flip-Flop JK</div><div><input type="checkbox"/> Flip-Flop D</div><div><input type="checkbox"/> Flip-Flop T</div><div> </div><div><input type="checkbox"/> BORDA DE SUBIDA</div><div><input type="checkbox"/> BORDA DE DESCIDA</div><div><input type="checkbox"/> NÍVEL BAIXO</div><div><input type="checkbox"/> NÍVEL ALTO</div></div>	<div><div>A</div><div>C</div><div>B</div><div><div>J</div><div>Q</div><div>CLK</div><div>K</div><div>Q̄</div></div></div>	<table><tr><th>CLK</th><th>A</th><th>B</th><th>Q</th><th>Q̄</th><th></th></tr><tr><td>↑</td><td>0</td><td>0</td><td>Q_a</td><td>Q̄_a</td><td>Mem</td></tr><tr><td>↑</td><td>0</td><td>1</td><td>0</td><td>1</td><td>Reset</td></tr><tr><td>↑</td><td>1</td><td>0</td><td>1</td><td>0</td><td>Set</td></tr><tr><td>↑</td><td>1</td><td>1</td><td>Q̄_a</td><td>Q_a</td><td>toggle</td></tr><tr><td>1b.0</td><td>X</td><td>X</td><td>Q_a</td><td>Q̄_a</td><td>Desat.</td></tr></table>	CLK	A	B	Q	Q̄		↑	0	0	Q _a	Q̄ _a	Mem	↑	0	1	0	1	Reset	↑	1	0	1	0	Set	↑	1	1	Q̄ _a	Q _a	toggle	1b.0	X	X	Q _a	Q̄ _a	Desat.
CLK	A	B	Q	Q̄																																		
↑	0	0	Q _a	Q̄ _a	Mem																																	
↑	0	1	0	1	Reset																																	
↑	1	0	1	0	Set																																	
↑	1	1	Q̄ _a	Q _a	toggle																																	
1b.0	X	X	Q _a	Q̄ _a	Desat.																																	

Descreva com suas palavras como funciona este circuito.

Na borda de subida de CLK, Q=1, se S=1 e R=0, Q=0, se S=0 e R=1, Q inverte seu estado se J=K=1 e Q permanece inalterado nos demais estados.



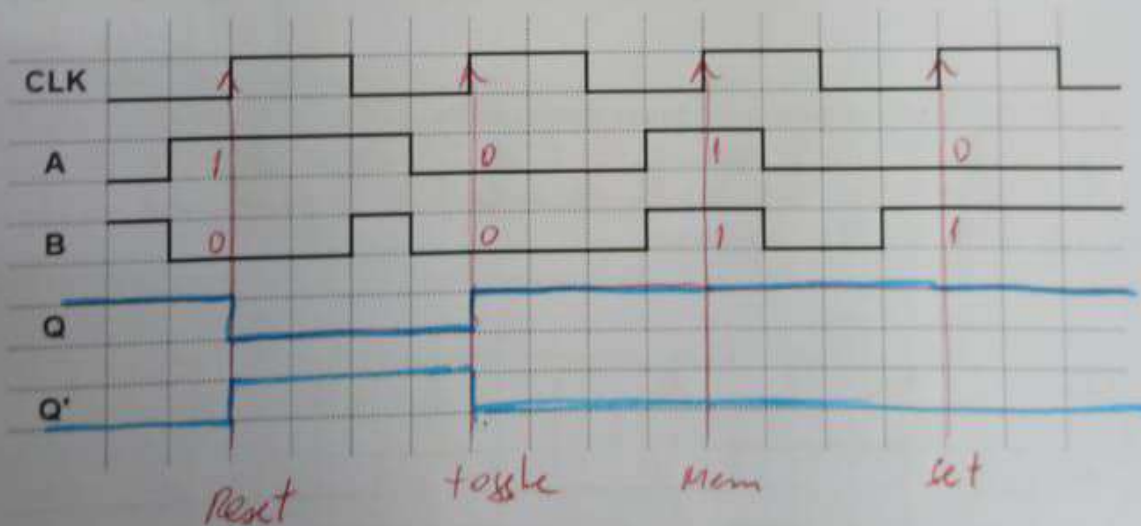


1b)

Identificação (b)	Simbologia (b)	Tabela Funcional (b)																																				
<div><div><input type="checkbox"/> Flip-Flop JK</div><div><input type="checkbox"/> Flip-Flop D</div><div><input type="checkbox"/> Flip-Flop T</div><div> </div><div><input type="checkbox"/> BORDA DE SUBIDA</div><div><input type="checkbox"/> BORDA DE DESCIDA</div><div><input type="checkbox"/> NÍVEL BAIXO</div><div><input type="checkbox"/> NÍVEL ALTO</div></div>	<div><div><div>A</div><div>C</div><div>B</div></div><div><div><div>J</div><div>CLK</div><div>K</div></div><div><div>Q</div><div><div><div></div><div><div></div></div></div><div><div><div></div><div><div></div></div></div></div><div><div><div></div><div><div></div></div></div><div><div><div></div><div><div></div></div></div></div></div></div></div></div></div>	<table><tr><th>CLK</th><th>A(J)</th><th>B(K)</th><th>Q</th><th>Q</th><th></th></tr><tr><td>↑</td><td>0</td><td>0</td><td>Q</td><td>Q</td><td>Toggle</td></tr><tr><td>↑</td><td>0</td><td>1</td><td>1</td><td>0</td><td>Set</td></tr><tr><td>↑</td><td>1</td><td>0</td><td>0</td><td>1</td><td>Reset</td></tr><tr><td>↑</td><td>1</td><td>1</td><td>Q</td><td>Q</td><td>Hold</td></tr><tr><td>↓, 0</td><td>x</td><td>x</td><td>Q</td><td>Q</td><td>Deassert</td></tr></table>	CLK	A(J)	B(K)	Q	Q		↑	0	0	Q	Q	Toggle	↑	0	1	1	0	Set	↑	1	0	0	1	Reset	↑	1	1	Q	Q	Hold	↓, 0	x	x	Q	Q	Deassert
CLK	A(J)	B(K)	Q	Q																																		
↑	0	0	Q	Q	Toggle																																	
↑	0	1	1	0	Set																																	
↑	1	0	0	1	Reset																																	
↑	1	1	Q	Q	Hold																																	
↓, 0	x	x	Q	Q	Deassert																																	

Descreva com suas palavras como funciona este circuito.

Na borda de subida de CLK, Q=1, se J=0 e K=1, Q=0, se J=1 e K=0, Q inverte se J=K=0 e Q mantém seu estado nos demais estados das entradas.



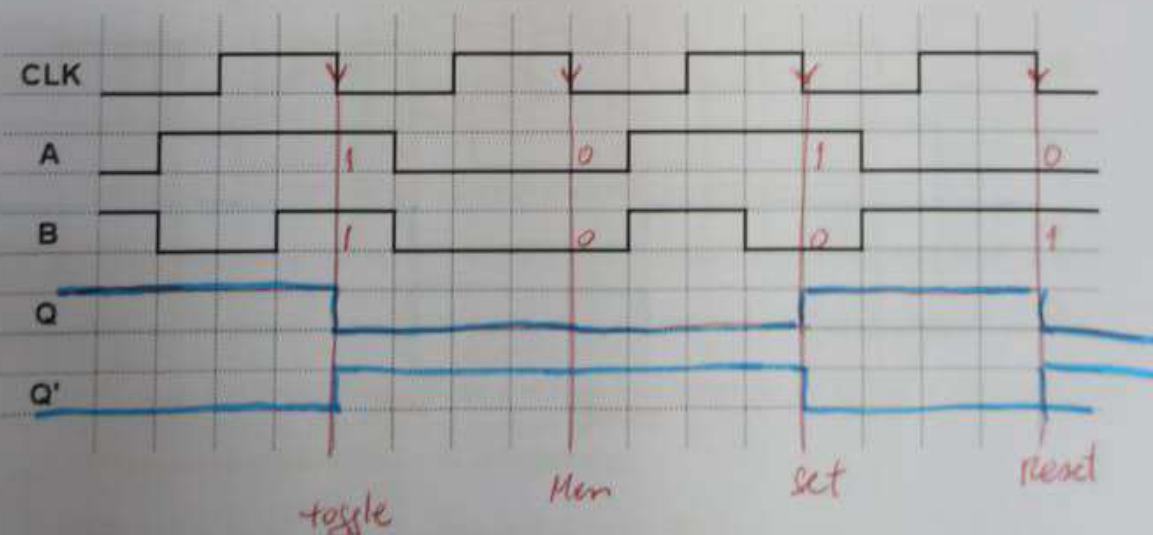


1c)

Identificação (c)	Simbologia (c)	Tabela Funcional (c)																																				
<div><div><input checked="" type="checkbox"/> Flip-Flop JK</div><div><input type="checkbox"/> Flip-Flop D</div><div><input type="checkbox"/> Flip-Flop T</div><div><input type="checkbox"/> BORDA DE SUBIDA</div><div><input checked="" type="checkbox"/> BORDA DE DESCIDA</div><div><input type="checkbox"/> NÍVEL BAIXO</div><div><input type="checkbox"/> NÍVEL ALTO</div></div>	<div><div><div>A</div><div>C</div><div>B</div></div><div><div>J</div><div>Q</div><div>CLK</div><div>K</div><div>Q̄</div></div></div>	<table><tr><th>CLK</th><th>A</th><th>B</th><th>Q</th><th>Q̄</th><th></th></tr><tr><td>↓</td><td>0</td><td>0</td><td>Q_a</td><td>Q̄_a</td><td>Mem</td></tr><tr><td>↓</td><td>0</td><td>1</td><td>0</td><td>1</td><td>Reset</td></tr><tr><td>↓</td><td>1</td><td>0</td><td>1</td><td>0</td><td>Set</td></tr><tr><td>↓</td><td>1</td><td>1</td><td>Q_a</td><td>Q̄_a</td><td>Toggle</td></tr><tr><td>0,1,1</td><td>X</td><td>X</td><td>Q_a</td><td>Q̄_a</td><td>Desat.</td></tr></table>	CLK	A	B	Q	Q̄		↓	0	0	Q _a	Q̄ _a	Mem	↓	0	1	0	1	Reset	↓	1	0	1	0	Set	↓	1	1	Q _a	Q̄ _a	Toggle	0,1,1	X	X	Q _a	Q̄ _a	Desat.
CLK	A	B	Q	Q̄																																		
↓	0	0	Q _a	Q̄ _a	Mem																																	
↓	0	1	0	1	Reset																																	
↓	1	0	1	0	Set																																	
↓	1	1	Q _a	Q̄ _a	Toggle																																	
0,1,1	X	X	Q _a	Q̄ _a	Desat.																																	

Descreva com suas palavras como funciona este circuito.

Idem exercício 1a, só muda que é na borda de descida de CLK.



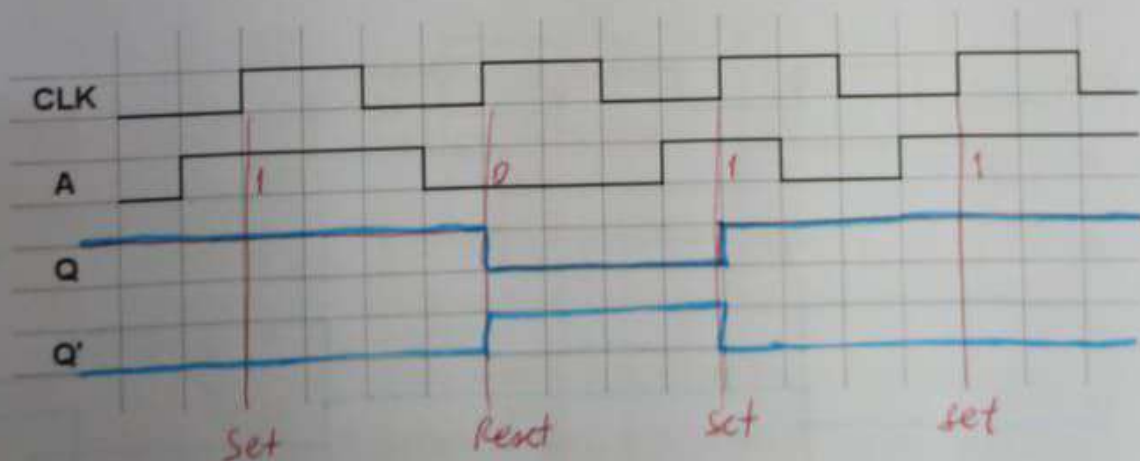


1d)

Identificação (f)	Simbologia (f)	Tabela Funcional (f)																				
<input checked="" type="checkbox"/> Flip-Flop JK (Arreg. D) <input checked="" type="checkbox"/> Flip-Flop D (Pode-se considerar um D) <input type="checkbox"/> Flip-Flop T		<table><tr><th>CLK</th><th>A</th><th>Q</th><th>\bar{Q}</th><th></th></tr><tr><td>↑</td><td>0</td><td>0</td><td>1</td><td>Reset</td></tr><tr><td>↑</td><td>1</td><td>1</td><td>0</td><td>Set</td></tr><tr><td>1, 0</td><td>X</td><td>Q</td><td>\bar{Q}</td><td>Mem.</td></tr></table>	CLK	A	Q	\bar{Q}		↑	0	0	1	Reset	↑	1	1	0	Set	1, 0	X	Q	\bar{Q}	Mem.
CLK	A	Q	\bar{Q}																			
↑	0	0	1	Reset																		
↑	1	1	0	Set																		
1, 0	X	Q	\bar{Q}	Mem.																		

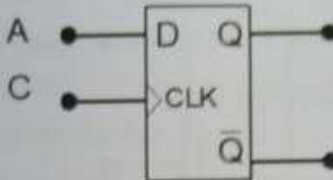
Descreva com suas palavras como funciona este circuito.

No momento de borda de subida de CLK, $Q = A$, nos demais instantes Q mantém seu estado anterior





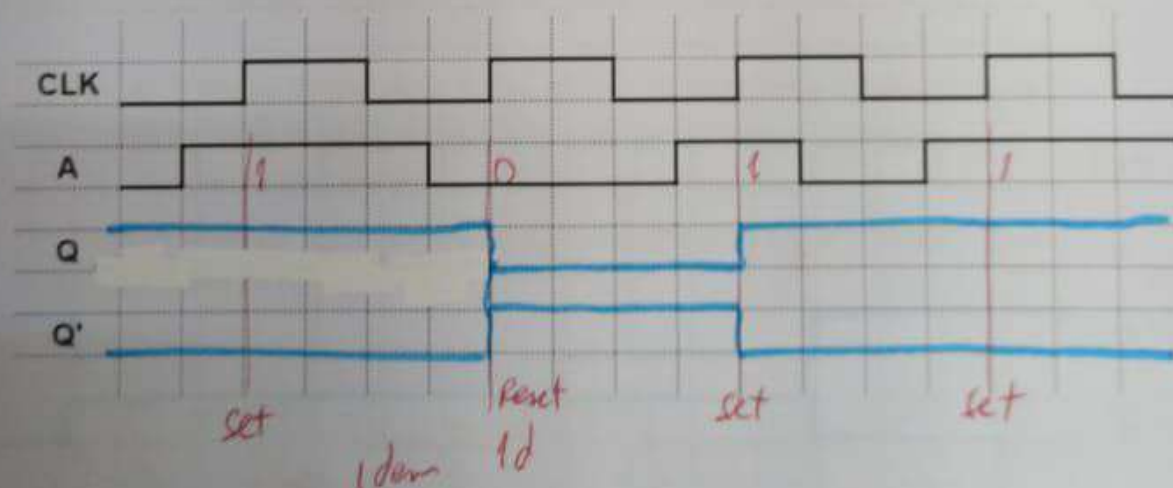
1e)

Identificação (g)	Simbologia (g)	Tabela Funcional (g)																
<p>() Flip-Flop JK</p> <p><input checked="" type="checkbox"/> Flip-Flop D</p> <p>() Flip-Flop T</p> <p><input checked="" type="checkbox"/> BORDA DE SUBIDA</p> <p>() BORDA DE DESCIDA</p> <p>() NÍVEL BAIXO</p> <p>() NÍVEL ALTO</p>		<table><tr><th>Q(t) A(t)</th><th>Q</th><th>\bar{Q}</th><th></th></tr><tr><td>↑ 0</td><td>0</td><td>1</td><td>Reset</td></tr><tr><td>↑ 1</td><td>1</td><td>0</td><td>Set</td></tr><tr><td>0 X</td><td>Don</td><td>Don</td><td>Mem.</td></tr></table>	Q(t) A(t)	Q	\bar{Q}		↑ 0	0	1	Reset	↑ 1	1	0	Set	0 X	Don	Don	Mem.
Q(t) A(t)	Q	\bar{Q}																
↑ 0	0	1	Reset															
↑ 1	1	0	Set															
0 X	Don	Don	Mem.															

Descreva com suas palavras como funciona este circuito.

Idem 1d

1d



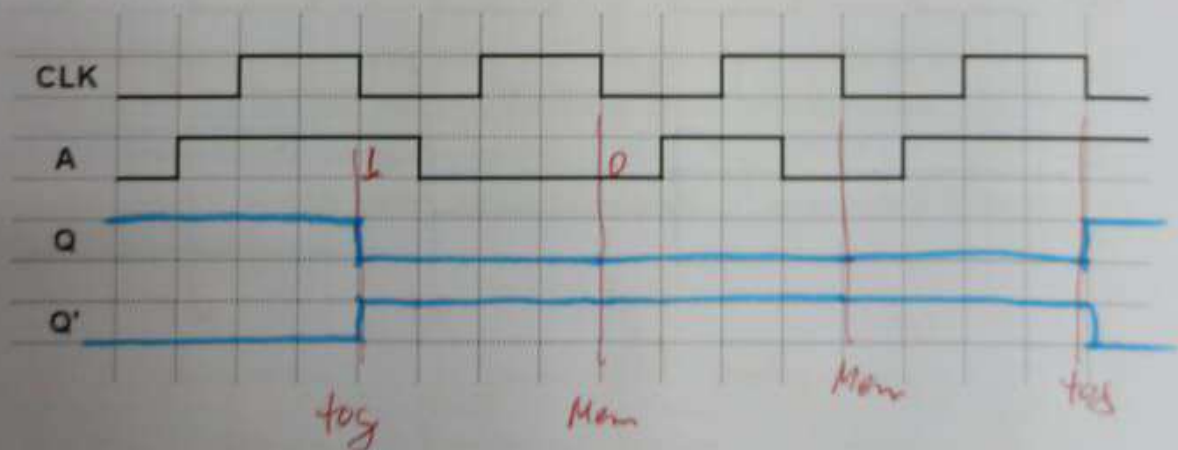


1f)

Identificação (h)	Simbologia (h)	Tabela Funcional (h)																				
<div><div><input type="checkbox"/> Flip-Flop JK</div><div><input type="checkbox"/> Flip-Flop D</div><div><input checked="" type="checkbox"/> Flip-Flop T</div><div><input type="checkbox"/> BORDA DE SUBIDA</div><div><input checked="" type="checkbox"/> BORDA DE DESCIDA</div><div><input type="checkbox"/> NÍVEL BAIXO</div><div><input type="checkbox"/> NÍVEL ALTO</div></div>	<div><div>A</div><div>C</div><div><div>T</div><div>Q</div><div>Q</div><div>CLK</div><div>Q</div></div></div>	<table><tr><th>Q</th><th>T</th><th>Q</th><th>Q</th><th></th></tr><tr><td>↓</td><td>0</td><td>Qa</td><td>Qa</td><td>Mem.</td></tr><tr><td>↓</td><td>1</td><td>Qa</td><td>Qa</td><td>togg.</td></tr><tr><td>0,1,1</td><td>X</td><td>Qa</td><td>Qa</td><td>Posit.</td></tr></table>	Q	T	Q	Q		↓	0	Qa	Qa	Mem.	↓	1	Qa	Qa	togg.	0,1,1	X	Qa	Qa	Posit.
Q	T	Q	Q																			
↓	0	Qa	Qa	Mem.																		
↓	1	Qa	Qa	togg.																		
0,1,1	X	Qa	Qa	Posit.																		

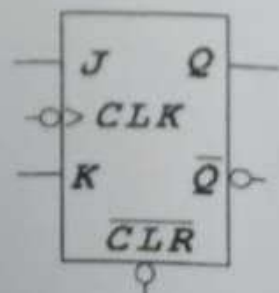
Descreva com suas palavras como funciona este circuito.

Na borda de descida de CLK Q inverte o seu estado se A(T)=1, nos demais estados das entradas Q mantém seu estado anterior.



2) Observe o diagrama esquemático do Flip-Flop do tipo JK apresentado pela figura ao lado. Com base na análise do componente apresentado, qual o procedimento que deve ser realizado para transformar um Flip-Flop JK em um Flip-Flop tipo D?

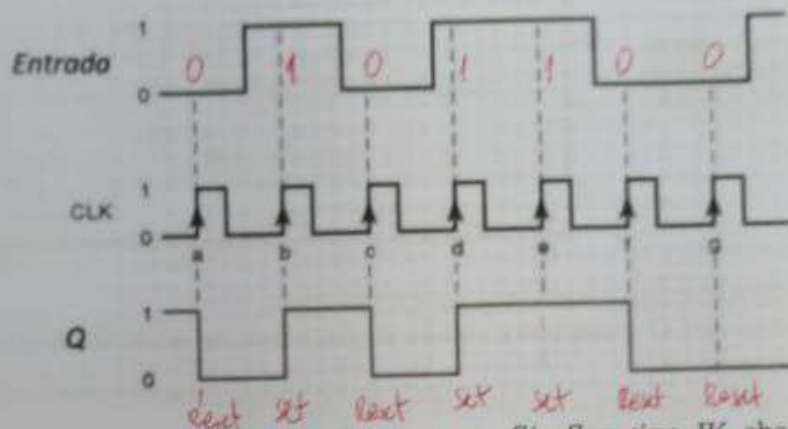
- Curto circuitar os pinos J e K.
- Colocar a entrada J em nível lógico zero.
- Colocar a entrada K em nível lógico zero.
- ☒ Conectar entre J e K uma função lógica NOT.



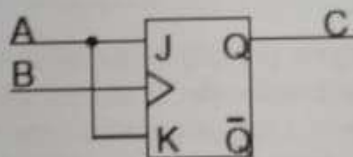


3) O gráfico da figura abaixo ilustra o comportamento da saída Q de um tipo flip-flop em função da entrada e sinal de clock. Com base na figura conclui-se que o tipo de flip-flop é:

- ☒ D ☐ T ☐ JK ☐ SR



4) Com relação à funcionalidade do circuito com um flip-flop tipo JK abaixo, podemos afirmar que:



- a) A saída C será igual à entrada A, desde que a entrada B esteja em nível lógico alto. Caso contrário, a saída permanece inalterada.
- ☒ b) A saída C tem o seu valor invertido a cada transição de subida da entrada B, desde que a entrada A esteja em nível lógico alto. Caso contrário, a saída permanece inalterada. ✓
- c) A saída C tem o seu valor invertido a cada transição de subida da entrada B, independentemente do nível lógico na entrada A.
- d) Após a transição de subida da entrada B, a saída C passa a ter o nível lógico presente na entrada A no instante da transição. ✗

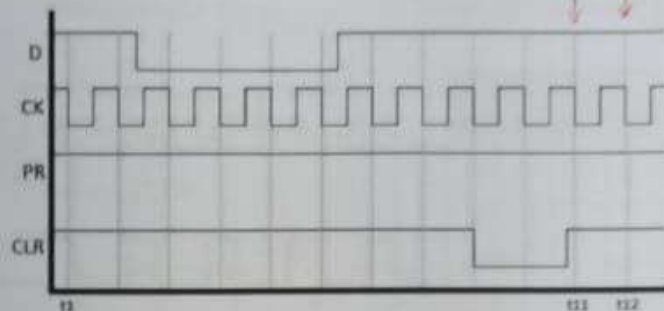
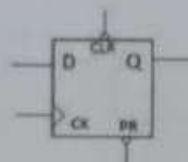
5) É possível identificar o funcionamento de um flip-flop através de sua tabela-verdade. Acerca desse assunto, é correto afirmar que a tabela-verdade a seguir representa um flip-flop tipo:

- a) T ativo em borda de subida.
- ☒ b) D ativo em borda de descida.
- c) D ativo em borda de subida.
- d) T ativo em borda de descida.

CLK	Entrada	Saída Q
1 → 0	0	0
1 → 0	1	1



6) De acordo com o funcionamento do flip-flop abaixo, todas as alternativas estão corretas, EXCETO uma, assinale-a.



- a) A entrada Clear força a saída Q para nível baixo. ✓
- b) O flip-flop tipo D armazena o estado da entrada D na saída Q até que o sinal de clock seja acionado. ✓
- c) A entrada Preset força a saída Q para nível alto. ✓
- d) A saída Q será invertida da saída atual sempre que o sinal de clock for acionado. ✗
- e) A saída Q em t12 estará em nível alto. ✓

7) O flip-flop é um circuito digital pulsado capaz de servir como memória de um bit. Sua utilização principal é na construção de unidades de armazenamento de dados em dispositivos eletrônicos. A Figura a seguir apresenta um flip-flop tipo J-K e sua estrutura lógica. Ele possui dois sinais de entrada J e K, além de uma entrada pulsante, o clock (CLK).



Sobre o flip-flop tipo JK, considere as afirmativas a seguir:

- I - Quando houver variação do clock, o valor guardado no flip-flop será mantido se J e K forem ambos iguais a 0. ✓
 - II - Quando houver variação no clock, se os valores de J e K forem diferentes, a saída será 0 se K = 1. ✓
 - III - Quando houver variação no clock, se os valores de J e K forem diferentes, o valor guardado no flip-flop será mantido se J = 0. ✗
- É(São) correta(s) APENAS a(s) afirmativa(s):

- a) I
- b) II
- c) III
- d) I e II
- e) II e III

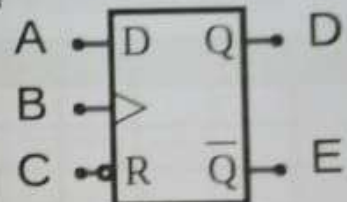
Considerando que a variação de clock mencionada é de borda de subida



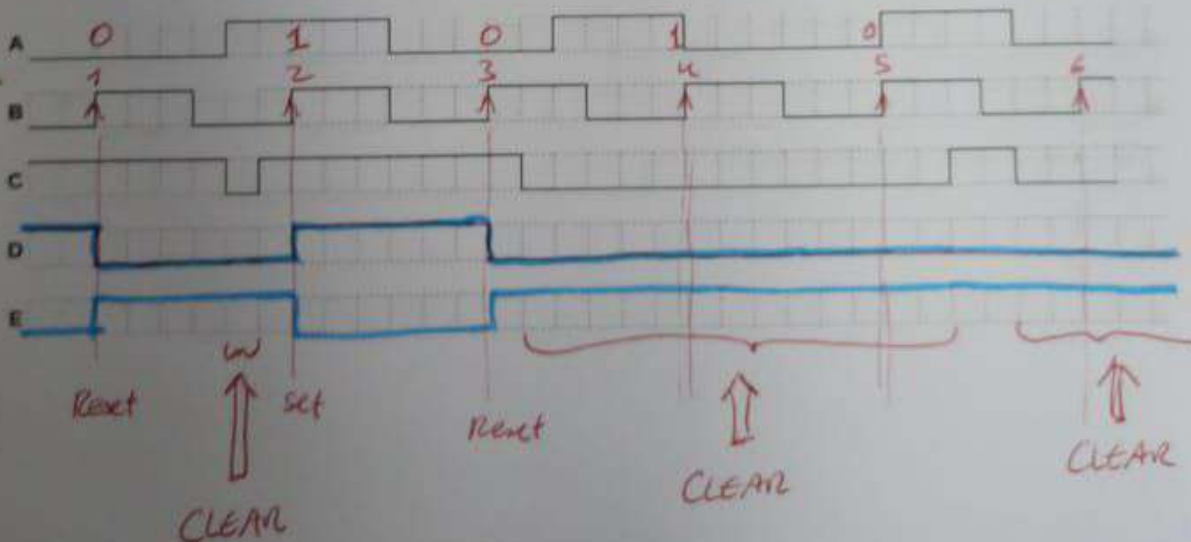
8) Dado o flip-flop abaixo

- a) Identifique o tipo de flip-flop.
() flip-flop tipo T; () flip-flop tipo JK; (X) flip-flop tipo D.
- b) Identifique pelo diagrama eletrônico se o clock do flip-flop é acionado por:
() nível alto; () nível baixo; (X) borda de subida; () borda de descida.
- c) Identifique pelo diagrama eletrônico se o reset (R) do flip-flop é acionado por:
() nível alto; (X) nível baixo; () borda de subida; () borda de descida.
- d) Determine a tabela funcional do flip-flop, e use a última coluna para indicar a função executada por cada combinação

	B	C	A	D	E	
clk	R	D	Q	Q		função
X	0	X	0	1		CLEAR
↑	1	0	0	1		Reset
↑	1	1	1	0		Set
1, 0	1	X	Q _n	Q _n		Memorizar



- e) Associe os sinais do diagrama de tempo abaixo, as entradas e saídas do flip-flop.
- f) Apenas para o sinal de clock, indique quais bordas devem ser consideradas na análise, numerando elas em ordem crescente (1, 2, 3, ...)
- g) Desenhe os sinais de saída, dadas as entradas (considere que a saída Q do flip flop está inicialmente ALTO = 1):

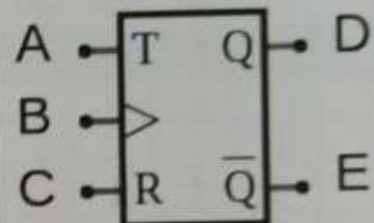




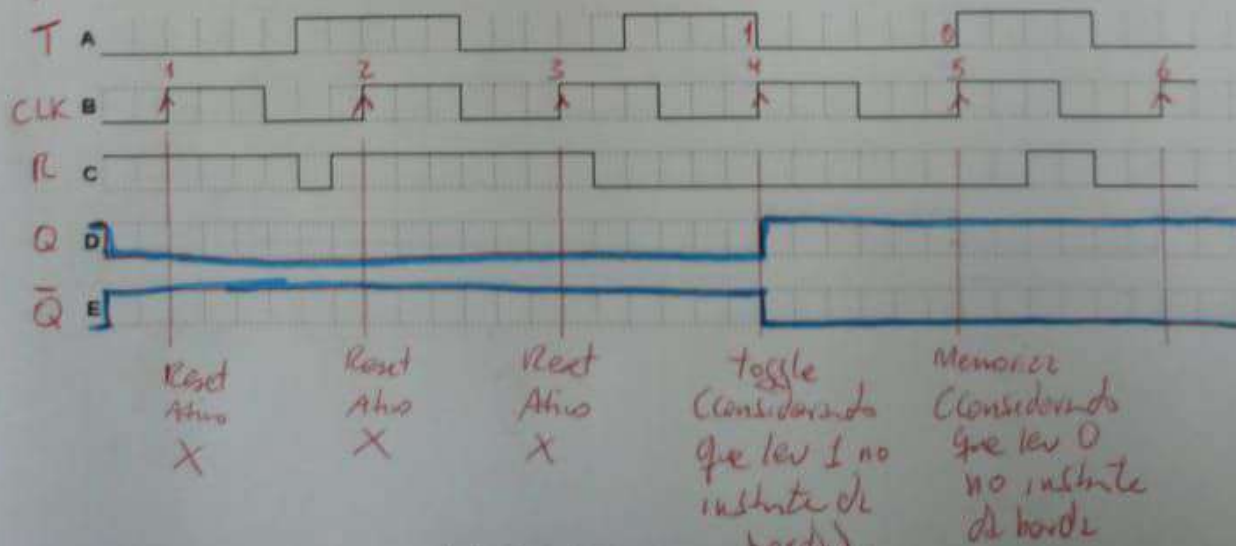
9) Dado o flip-flop abaixo

- a) Identifique o tipo de flip-flop.
☒ flip-flop tipo T; ☐ flip-flop tipo JK; ☐ flip-flop tipo D.
- b) Identifique pelo diagrama eletrônico se o clock do flip-flop é acionado por:
☐ nível alto; ☐ nível baixo; ☒ borda de subida; ☐ borda de descida.
- c) Identifique pelo diagrama eletrônico se o reset (R) do flip-flop é acionado por:
☒ nível alto; ☐ nível baixo; ☐ borda de subida; ☐ borda de descida.
- d) Determine a tabela funcional do flip-flop, e use a última coluna para indicar a função executada por cada combinação.

clk	T	R			função
↑	0	0			Memoriza
↑	1	0			Toggle
1, 0	X	0			Desativado
X	X	1			Reset

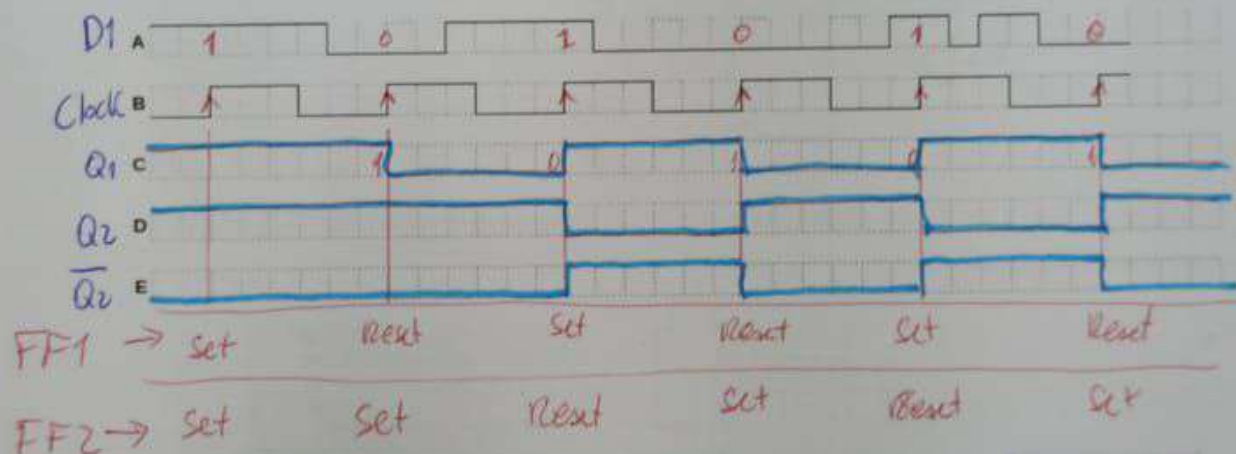
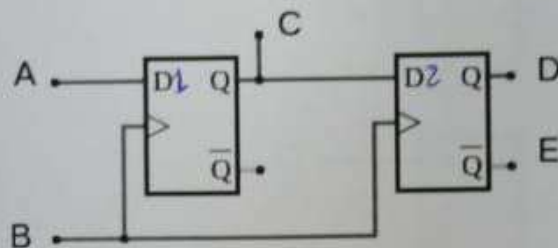


- h) Associe os sinais do diagrama de tempo abaixo, as entradas e saídas do flip-flop.
- i) Apenas para o sinal de clock, indique quais bordas devem ser consideradas na análise, numerando elas em ordem crescente (1, 2, 3, ...)
- j) Desenhe os sinais de saída, dadas as entradas (considere que a saída Q do flip flop está inicialmente ALTO = 1):

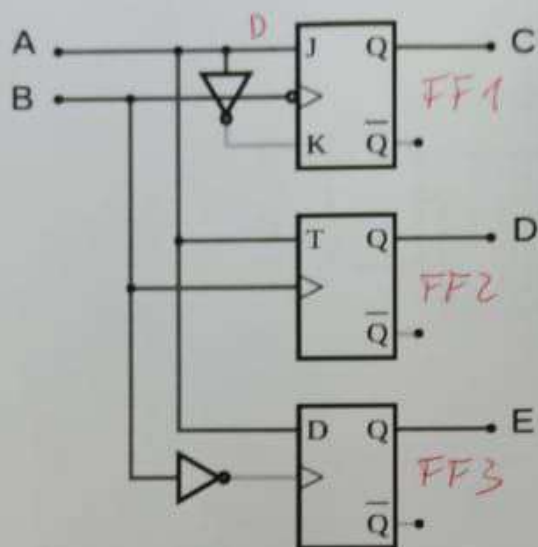




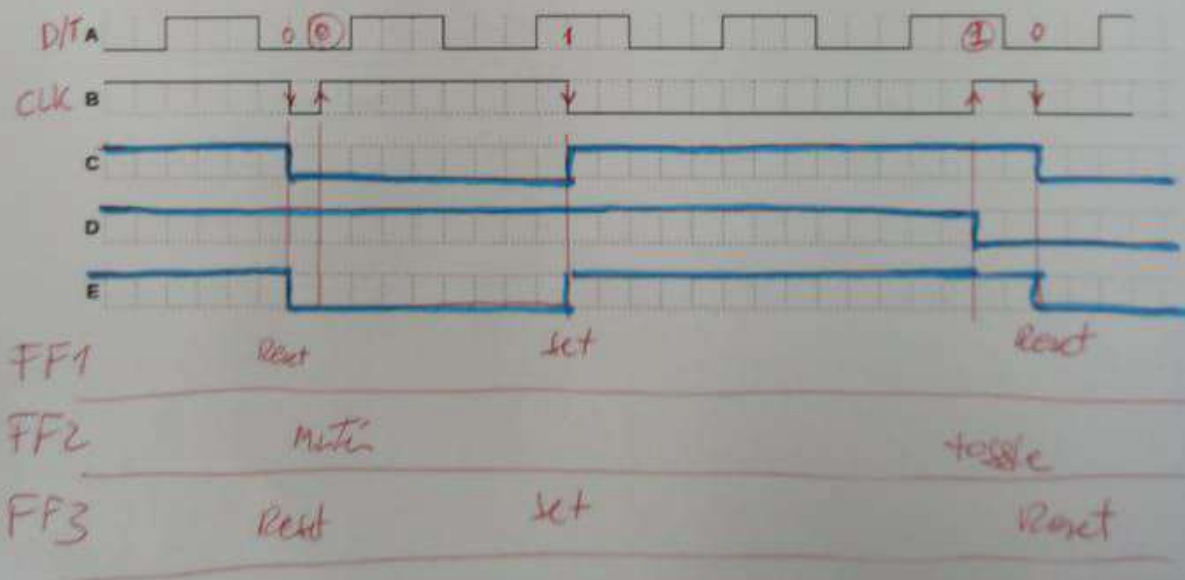
10) Para o circuito abaixo, desenhe os sinais de saída, dadas as entradas (considere que as saídas Q dos flip-flops estão inicialmente ALTO = 1):



11) Dado o circuito abaixo:

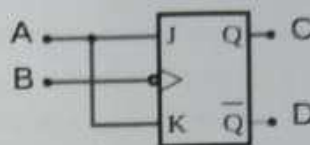


Desenhe os sinais de saída, dadas as entradas (considere que as saídas Q dos flip-flops estão inicialmente ALTO = 1):



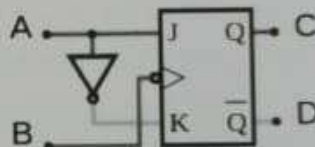


12) Com relação à funcionalidade do circuito abaixo, podemos afirmar que (assinale as afirmações verdadeiras):



- a) A saída C será igual à entrada A, desde que a entrada B esteja em nível lógico alto. *de descida* ☒
- b) A saída D tem o seu valor invertido a cada transição da entrada B, desde que a entrada A esteja em nível lógico alto. *de descida* ☒
- c) A saída C tem o seu valor invertido a cada transição da entrada B, independentemente do nível lógico na entrada A. ☒
- d) Após a transição de descida da entrada B, a saída C passa a ter o nível lógico presente na entrada A no instante da transição. ☒
- e) A saída D sempre será exatamente o inverso da saída C. ☒
- f) Após a transição de subida da entrada B, a saída C tem seu valor mantido. ☒
- g) O circuito é um flip-flop *Sim, este destrutivo* ☒

13) Com relação à funcionalidade do circuito ao lado, podemos afirmar que (assinale as afirmações verdadeiras):

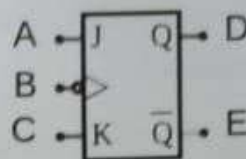


- a) A saída C será igual à entrada A, desde que a entrada B esteja em nível lógico alto. *Está em nível alto não é a única condição* ☒
- b) A saída C tem o seu valor invertido a cada transição de descida da entrada B, desde que a entrada A esteja em nível lógico alto. *nesta condição B está destruído, e sim, Q=D* ☒
- c) A saída C tem o seu valor invertido a cada transição da entrada B, independentemente do nível lógico na entrada A. ☒
- d) Após a transição de descida da entrada B, a saída C passa a ter o nível lógico presente na entrada A no instante da transição. ☒
- e) Após a transição de descida da entrada B, a saída C tem seu valor mantido. ☒
- f) O circuito é um latch ☒

14) Observe o diagrama esquemático do flip-flop ao lado, qual o procedimento que deveria ser realizado para transformá-lo em um flip-flop tipo T?

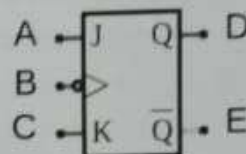


- a) Conectar os pinos J e K e designá-la por T. ✓
b) Colocar a entrada J em nível lógico alto. ✗
c) Colocar a entrada K em nível lógico alto. ✗
d) Conectar de J para K um inversor, e designar a entrada J por T. ✗

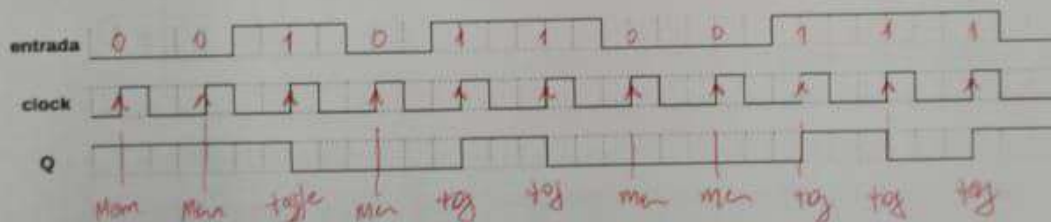


15) Observe o diagrama esquemático do flip-flop ao lado, qual o procedimento que deveria ser realizado para transformá-lo em um flip-flop tipo D?

- a) Conectar os pinos J e K e designá-la por D. ✗
b) Colocar a entrada J em nível lógico alto. ✗
c) Colocar a entrada K em nível lógico alto. ✗
d) Conectar de J para K um inversor, e designar a entrada J por D. ✗



16) O diagrama de tempo abaixo mostra o comportamento da saída Q de um tipo circuito em função da entrada e sinal de clock.



Com base no diagrama conclui-se que se trata de um:

- () flip-flop tipo D ☒ flip-flop tipo T () flip-flop tipo JK () latch SR

Com base no diagrama conclui-se que o circuito é sensível a:

- () nível alto () nível baixo ☒ borda de subida () borda de descida