

6 MEMÓRIAS SEMICONDUTORAS

6.1 INTRODUÇÃO

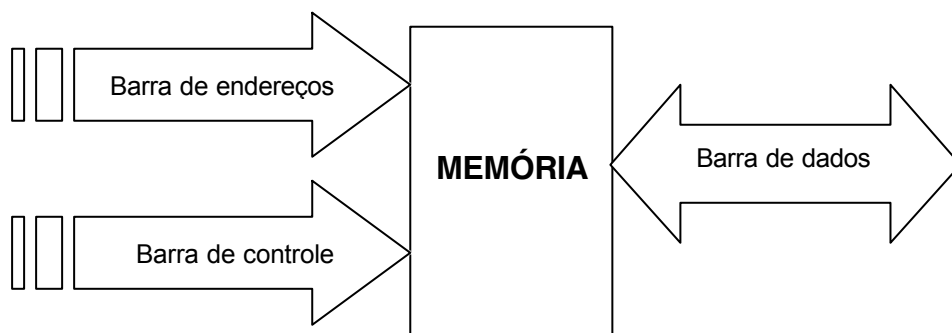
Memórias são dispositivos semicondutores que armazenam informações na forma binária. São informações constituídas de números, letras, caracteres quaisquer, comandos de operações, endereços, etc. Os bits das informações podem ser acessados, quando no procedimento de leitura ou gravados/substituídos, quando no procedimento de escrita ou armazenamento.

As memórias semicondutoras são usadas como **memória principal (interna) ou memória de trabalho** de um computador, pois permanece em comunicação constante com a unidade central de processamento (CPU) à medida que um programa de instruções está sendo executado.

Uma outra forma de armazenamento no computador é efetuada pela **memória auxiliar (externa) ou memória de massa**, onde opera com uma velocidade mais baixa que a memória principal e armazena programas e dados que não estão sendo usados a todo o momento pela CPU. Esta memória transfere as informações para a memória principal quando apenas for necessária ou solicitada no processamento.

6.2 ESTRUTURA E ORGANIZAÇÃO DA MEMÓRIA

Uma memória armazena ou acessa as informações digitais em lugares denominados localidades, mediante um endereçamento. Para o acesso a estas localidades, o bloco possui uma série de terminais de entradas de endereços que são ligados a um conjunto de fios denominado **barra de endereços** (*address bus*). Para a entrada e saída dos dados, da mesma forma, o bloco possui uma série de terminais ligados à **barra de dados** (*data bus*). O bloco ainda possui terminais de controle ligados à **barra de controle** (*control bus*).



A barra de dados é bidirecional, isto é, pode ser usada tanto como entrada como para saída de dados, onde um dos terminais da barra de controle define o sentido.

As memórias são especificadas pela notação **N x M**, onde **N** indica o número de localidades de memória (palavras) e **M** indica o número de bits da informação armazenada por localidade. O número de bits que constitui uma palavra varia de computador para computador, estando na faixa de 4 bits até 36 bits, tipicamente. Uma dada "pastilha" de memória armazenará um dado número de palavras de tantos bits por palavra. Por exemplo, uma pastilha de memória popular tem uma capacidade de armazenamento de 1024 palavras de 4 bits cada, totalizando 4096 bits (4K), que é a capacidade total de memória.

A organização de uma pastilha de memória é estabelecida como sendo constituída por um grupo de registradores, onde cada registrador armazena uma palavra. A "largura" de cada registrador é o número de bits por palavra. O número de registradores é o número de palavras armazenadas na memória, conforme apresentado na figura a seguir. Valores comuns para o número de palavras por pastilha são 64, 256, 512, 1024, 2048 e 4096. Todos eles são potências inteiras de 2. Valores comuns para o tamanho da palavra são 1, 4 e 8. É possível obter outros tamanhos de palavras, combinando-se diversas pastilhas de memória.

O conteúdo de cada registrador está sujeito a duas operações possíveis: leitura e escrita. A **leitura** é o processo de obter a palavra armazenada no registrador e enviá-la para algum outro lugar, onde ela poderá ser usada. O conteúdo do registrador não é modificado pela operação de leitura. **Escrita** é o processo de colocar uma nova palavra em um registrador particular. É claro que esta operação de escrita destrói a palavra que estava previamente armazenada no registrador. Porém, não são todas as pastilhas de memória que têm a capacidade de ter os seus conteúdos escritos.



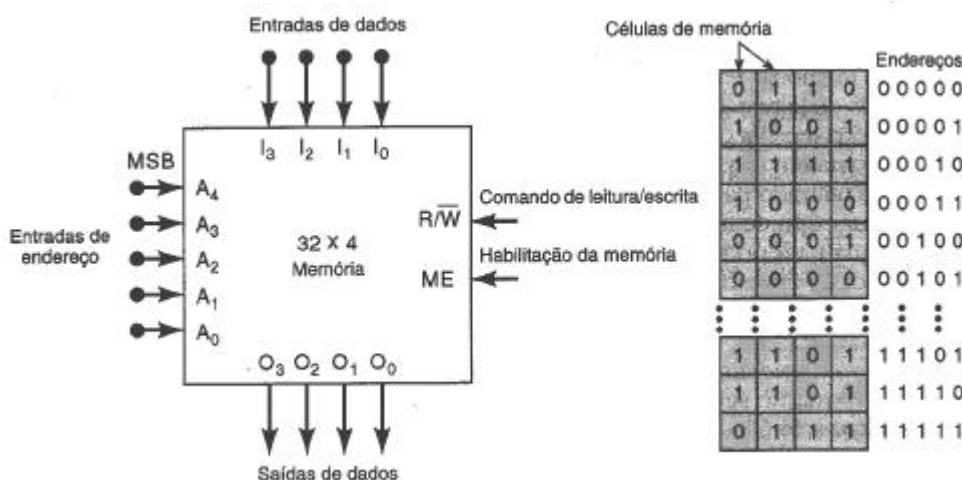
6.3 PRINCÍPIOS DE OPERAÇÃO

Apesar das diferenças existentes na implementação de cada um dos tipos de memória, um certo conjunto de **princípios básicos de operação** permanece o mesmo para todos os sistemas de memória.

Cada sistema requer um conjunto de tipos diferentes de entrada e saída para realizar as seguintes funções:

- Selecionar o endereço que está sendo acessado para uma operação de leitura ou escrita;
- Selecionar a operação a ser realizada, leitura ou escrita;
- Fornecer os dados de entrada para a operação de escrita;
- Manter estáveis as informações de saída da memória resultantes de uma operação de leitura, durante um tempo determinado;
- Habilitar (ou desabilitar) a memória, de forma a fazê-la (ou não) responder ao endereço na entrada e ao comando de leitura/escrita.

A figura abaixo ilustra as funções básicas num diagrama simplificado de uma memória de 32 palavras x 4 bits. Para o tamanho da palavra (4 bits) existem 4 linhas de entradas de dados (I_3 - I_2 - I_1 - I_0) e 4 linhas de saídas de dados (O_3 - O_2 - O_1 - O_0). Durante uma operação de escrita, o dado a ser armazenado na memória deve ser aplicado nas linhas de entrada de dados. Durante uma operação de leitura, a palavra que está sendo lida da memória aparece nas linhas de saída de dados.

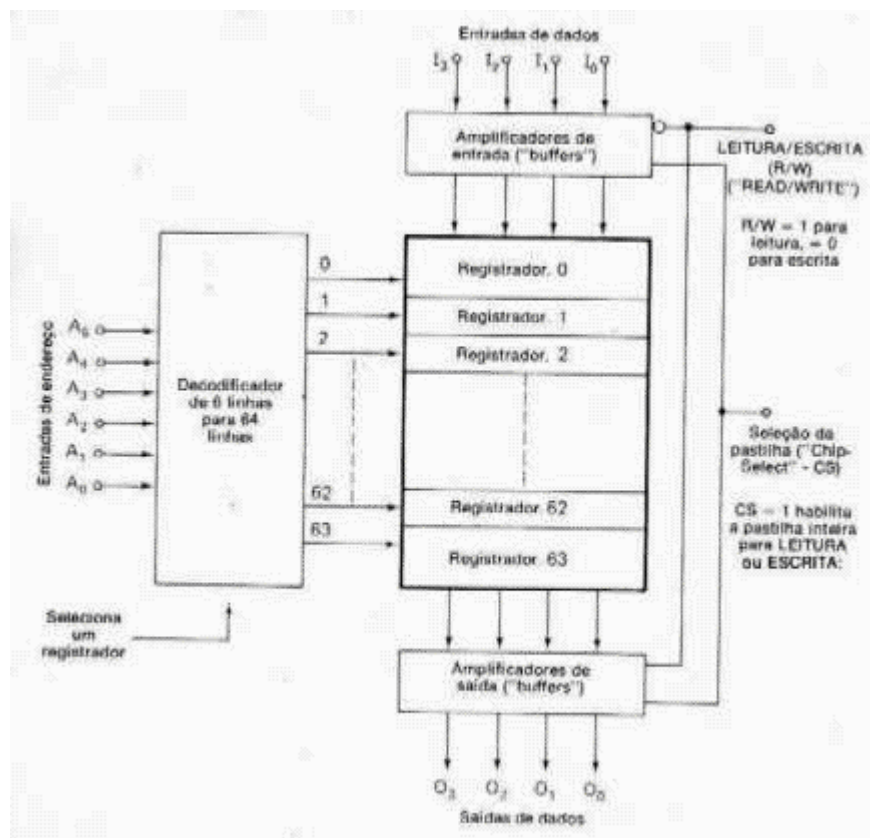


6.4 ESTRUTURAS DE ENDEREÇAMENTO

Cada registrador ou palavra recebe um número, começando de 0 e continuando até onde for necessário. Este número especifica, de forma única, a localização do registrador e da palavra que ele está armazenando, e é chamado de seu endereço. Por exemplo, o endereço 2 refere-se ao registrador 2 ou à palavra 2. Sempre que se quiser referir a uma palavra em particular da memória, usa-se o seu endereço. O endereço de cada palavra é um número importante porque ele é o meio pelo qual um dispositivo externo à pastilha de memória pode selecionar qual a palavra desta que ele deseja acessar para uma operação de leitura ou de escrita.

Para entender como o endereçamento é utilizado, precisa-se verificar a organização interna de uma pastilha de memória típica, como mostra a figura abaixo. Este circuito integrado, em particular, armazena 64 palavras de 4 bits cada (256 bits). Estas palavras têm endereços variando de 0 a 6310. Para selecionar uma das 64 locações para ler ou escrever, um código binário de endereço é aplicado ao circuito decodificador. Como $2^6 = 64$, o decodificador requer um código de entrada de 6 bits. Cada código de endereço ativa uma particular saída do decodificador que, por sua vez, habilita o registrador correspondente.

Por exemplo, suponha um código de endereço de $A_5 A_4 A_3 A_2 A_1 A_0 = 011010$. Como $011010_2 = 26_{10}$, a saída 26 do decodificador ficará ALTA, habilitando o registrador 26.



Operação de leitura

O código de endereço escolhe um registrador da pastilha de memória para leitura ou escrita. Para ler os conteúdos do registrador selecionado, a entrada LEITURA/ESCRITA (R/W) deverá estar em nível 1. Além disso, a entrada SELEÇÃO DE PASTILHA (CS) deverá estar ativada (em 1, neste caso). A combinação de $R/W = 1$ e $CS = 1$ habilita os amplificadores (*buffers*) de saída de forma que os conteúdos do registrador selecionado aparecerão nas quatro saídas de dados. $R/W = 1$ também desabilita os amplificadores de entrada de modo que as entradas de dados não afetam a memória durante a operação de leitura.

Operação de escrita

A escrita de uma nova palavra de 4 bits no registrador selecionado requer $R/W = 0$ e $CS = 1$. Esta combinação habilita os amplificadores de entrada, de modo que a palavra de 4 bits aplicada às entradas de dados será carregada no registrador selecionado. $R/W = 0$ também desabilita os amplificadores de saída, de forma que as saídas de dados estão em seu estado de circuito aberto.

Seleção da pastilha

A maioria das pastilhas de memória tem uma ou mais entradas SELEÇÃO DE PASTILHA (*Chip-Select*-CS) que são usadas para habilitar a pastilha inteira ou desabilitá-la completamente. No modo desabilitado todas as entradas de dados e as saídas de dados estarão desabilitadas, de modo que nenhuma operação de leitura, nem de escrita, poderá ocorrer. Neste modo, os conteúdos da memória não são afetados. A razão para ter entradas CS ficará clara quando combinam-se pastilhas de memória para a obtenção de memórias maiores. Deve ser notado que muitos fabricantes chamam estas entradas de HABILITAÇÃO DA PASTILHA (*Chip-Enable*-CE) em vez de CS.

Pinos de entrada/saída comuns

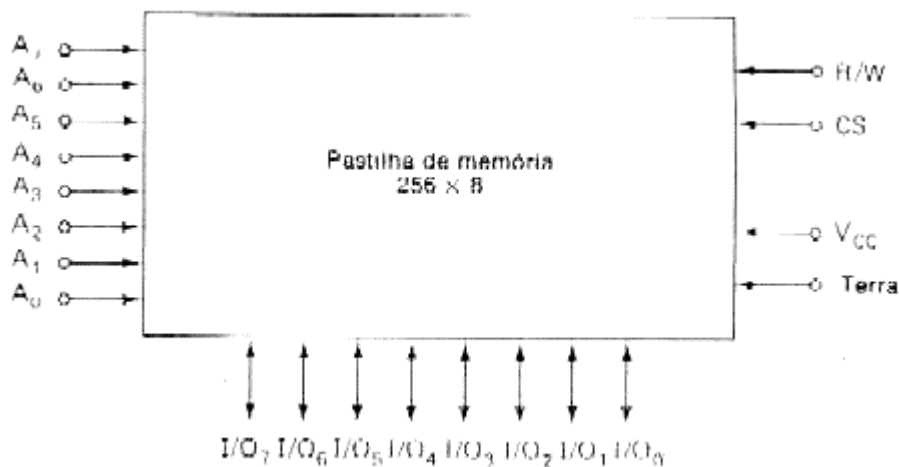
Para economizar pinos em um encapsulamento de CI, os fabricantes, freqüentemente, combinam as funções de entrada de dados e de saída de dados usando pinos de entrada/saída comuns. A entrada R/W controla as funções destes pinos de E/S. Durante uma operação de leitura, os pinos de E/S agem como saídas de dados que reproduzem o

conteúdo da localização selecionada pelo endereço. Durante uma operação de escrita, os pinos de E/S agem como entradas de dados. Com pinos separados de entrada e de saída, requer-se um total de 18 pinos (incluindo terra e fonte de alimentação). Com quatro pinos comuns de E/S, são necessários apenas 14 pinos. A economia de pinos torna-se ainda mais significativa em pastilhas com tamanho de palavra anterior.

Exemplo

Quantos pinos seriam necessários para uma pastilha de memória que armazena 256 palavras de 8 bits e tem linhas comuns de E/S?

Solução: Há 256 localidades endereçáveis, isto é, $2^8 = 256$. Portanto, são necessárias 8 entradas de endereço para selecionar qualquer endereço entre 00000000 e 11111111 (255₁₀). Há oito linhas de E/S, já que o tamanho da palavra é 8 bits. Acrescentando uma linha R/W, uma linha CS, alimentação e terra, resulta um total de 20 pinos.



6.5 CLASSIFICAÇÃO DAS MEMÓRIAS

As memórias podem ser classificadas segundo os itens abaixo.

6.5.1 – Quanto à forma de acesso

As formas de acesso a uma localização de memória podem ser do tipo aleatório ou seqüencial.

No acesso aleatório, qualquer localização pode ser acessada aleatoriamente, isto é, pode ser lida diretamente sem a necessidade da leitura das demais localidades. Possui a vantagem de ter um tempo de acesso pequeno e igual para qualquer uma das localidades da memória.

No acesso seqüencial, a localização não pode ser feita diretamente. Assim, várias localidades da memória são acessadas até a informação desejada. O tempo de acesso depende da posição onde a informação está armazenada.

6.5.2 – Quanto à volatilidade

As memórias voláteis são aquelas que, ao interromper a alimentação, perdem as informações armazenadas. Exemplo: memórias RAM.

As memórias não voláteis são aquelas que, mesmo sem alimentação, continuam com as informações armazenadas. Exemplo: memórias ROM, PROM, EPROM.

6.5.3 – Quanto ao tipo de armazenamento

As memórias de armazenamento estático são aquelas em que, uma vez inserido o dado numa dada localidade, este lá permanece. Têm a vantagem da facilidade de utilização.

As memórias de armazenamento dinâmico são aquelas em que se necessita inserir a informação em intervalos de tempo repetidos, a fim de evitar que as mesmas sejam perdidas.

6.5.4 - Quanto à capacidade de armazenamento

A capacidade de armazenamento está relacionada com o número total de bits ou palavras que a memória pode armazenar. Por exemplo, uma memória de 1.024×8 corresponde a uma capacidade de 1.024 palavras, cada uma com 8 bits, totalizando 8.192 bits.

6.5.5 – Quanto à tecnologia

As memórias são construídas com tecnologia do tipo semicondutor bipolar, semicondutor de óxido metálico (MOS) ou semicondutor de óxido complementar (CMOS).

As memórias do tipo bipolares são encontradas nos circuitos TTL padrão, *Schottky* e ECL. As memórias do tipo MOS de canal N são as mais usadas por apresentarem grande densidade e baixo custo. As memórias CMOS são mais lentas do que as NMOS e bipolares, contudo, são de menor consumo e maior imunidade ao ruído.

6.5.6 – Quanto ao tipo de saída

As saídas das memórias podem ser de três tipos: *totem-pole*, *open collector* ou *three-state*. As memórias three-state são as mais usadas por permitirem a criação de bancos de memória, de forma mais eficiente.

Saída *totem-pole*: Possui em sua estrutura interna um transistor conectado ao +Vcc, permitindo alimentar cargas capacitivas. Os transistores de saída estabelecem uma impedância baixa na saída, possibilitando um rápido chaveamento dos níveis lógicos.

Saída *open collector* (coletor aberto): Não possui um resistor ligando o coletor de saída do transistor ao +Vcc, devendo ser ligado externamente (resistor pull-up). Esta saída possibilita o controle externo da corrente do coletor de saída, possibilitando o aumento do *fan-out*, além de poder habilitar saídas diferentes interligadas entre si, podendo assumir níveis lógicos opostos sem danos. A desvantagem é sua baixa velocidade de chaveamento dos níveis lógicos.

Saída *three-state*: Configuração que apresenta uma alta impedância de saída (terceiro estado), em relação à linha na qual está conectada. Funciona como se o dispositivo estivesse desligado. Assim, permite interligar várias saídas em uma mesma linha de dados, fornecendo nível lógico alto ou baixo, sem danificar outros circuitos.

6.6 TIPOS DE MEMÓRIAS

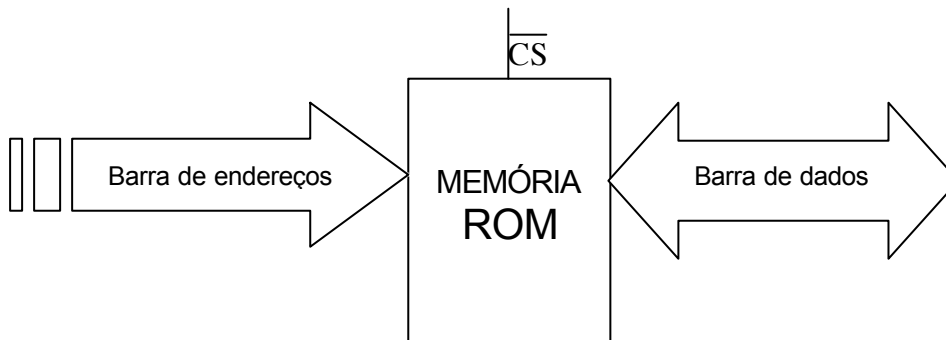
As memórias são basicamente de dois tipos: RAM e ROM. As memórias RAM são de escrita/leitura e permitem acesso a uma localidade qualquer para escrever a informação desejada, bem como permite o acesso para a leitura do dado armazenado. As memórias ROM são apenas de leitura e contêm uma informação pré-gravada e fixa, portanto, permitindo apenas a sua leitura.

6.6.1 MEMÓRIAS ROM

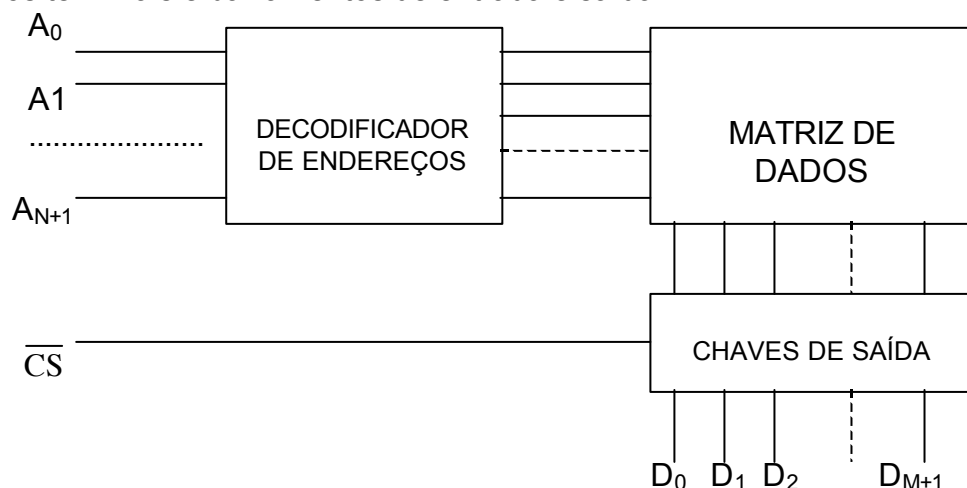
As memórias ROM (*Read Only Memory* – Memória Apenas de Leitura) permitem somente a leitura dos dados nela gravados. Possuem acesso aleatório e não são voláteis, isto é, não perdem seus dados armazenados quando a fonte de alimentação é desligada.

Sua grande aplicação é no armazenamento de sistemas operacionais de computadores e outros sistemas digitais, em circuitos de geração de caracteres, na construção de circuitos combinacionais.

A figura abaixo apresenta o bloco representativo de uma memória ROM, com terminais e barramentos. O terminal de controle \overline{CS} (*Chip Select*) refere-se à habilitação ou seleção da pastilha, ou seja, é uma entrada de nível lógico que, quando em 0, ativa ou habilita as saídas para fornecer os dados armazenados ou para serem lidos, conforme o endereçamento estabelecido. Se o terminal de controle estiver em 1, as saídas estarão desabilitadas, assumindo estados de alta impedância (*tri-state*), liberando a barra de dados para uso por outros dispositivos presentes num sistema controlado por microprocessador. A escolha do nível lógico 0 para habilitação é por razão em proporcionar maior imunidade ao ruído. Com nível lógico 1, haveria maior suscetibilidade para o acionamento dos blocos dentro do sistema diante de um transiente indesejável.



A arquitetura básica de uma ROM genérica é apresentada em blocos abaixo, com os respectivos terminais e barramentos de entrada e saída.



O decodificador de endereços (multiplexador) ativa uma saída de cada vez em função do endereçamento. A matriz de dados (arranjo de linhas e colunas) possibilita a gravação dos dados pelo fabricante e conseqüente leitura pelo usuário. Para a saída dos dados, a memória possui um conjunto de chaves lógicas (*buffers*) que, conforme a habilitação através do terminal \overline{CS} , possibilita a conexão das saídas (em nível 0) ou imprime alta impedância (em nível 1) desconectando as saídas de dados do sistema.

Exemplo 1

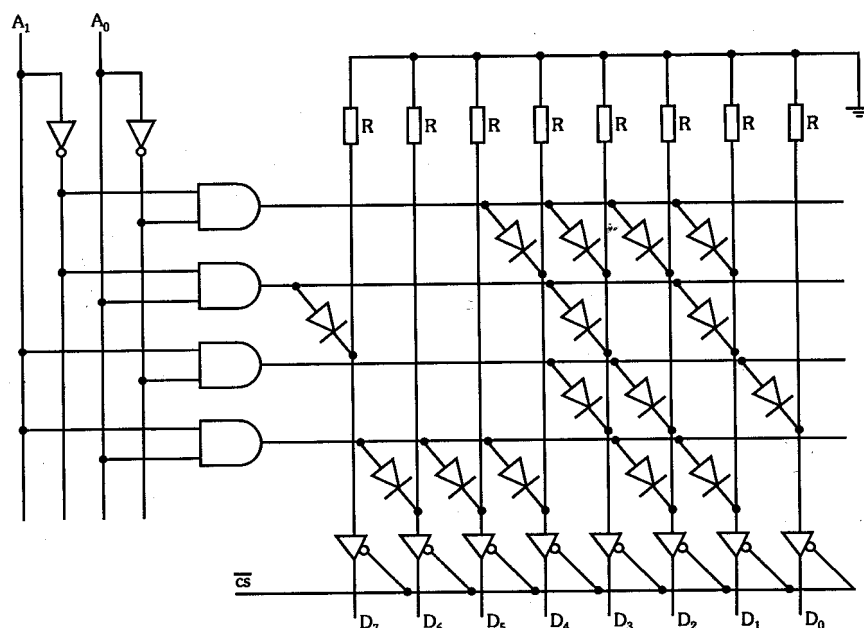
Para evidenciar a estrutura interna dos blocos e explicar seu funcionamento, será construída uma memória ROM de 4 palavras de 8 bits, cujo conteúdo dos dados é mostrado na tabela abaixo.

ENDEREÇO		DADOS									
A ₁	A ₀	HEX	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀	
0	0	1 E	0	0	0	1	1	1	1	0	
0	1	8 A	1	0	0	0	1	0	1	0	
1	0	0 D	0	0	0	0	1	1	0	1	
1	1	7 6	0	1	1	1	0	1	1	0	

O circuito a seguir apresenta o codificador de endereços constituído de portas lógicas inversora e E, a matriz de dados formada por diodos semicondutores e as chaves de saídas constituídas por buffers ativos com zero.

A matriz de dados formada por um conjunto de diodos constitui a célula da memória, definindo uma série de portas lógicas OU, de modo que a presença do diodo em determinada localidade estabelece nível lógico 1 e, a sua ausência, o nível lógico 0.

Para analisar um dado de saída específico, será endereçado A₁A₀ = 00 e aplicado à entrada de controle $\overline{CS} = 0$, ativando o conjunto de *buffers*. Neste endereço, apenas o fio de saída da primeira porta lógica E é ativado com 1 pelo decodificador, provocando a condução de corrente dos respectivos diodos através dos resistores R ao terra do circuito. Devido a estas conduções, os resistores apresentarão quedas de tensão que serão transpostas pelos fios até as saídas D₄, D₃, D₂ e D₁, resultando no dado 00011110₍₂₎ = 1E₍₁₆₎. Portanto, as saídas apresentam nível lógico 1 onde houver diodos conectados na matriz e nível lógico 0 na ausência de diodos.

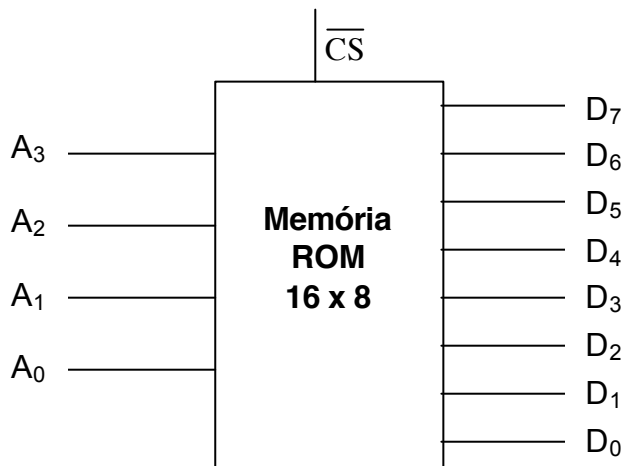


Na tecnologia de fabricação da matriz de dados, também são utilizados outros elementos semicondutores, tais como transistores bipolares ou transistores de efeito de campo (MOS-FET). O processo de programação é facilitado pelo uso de um gabarito fotográfico das ligações elétricas chamado **máscara**, donde provêm as memórias denominadas MROM programadas por Máscara.

As memórias ROM são produzidas com programações determinadas e sob encomenda, em grande quantidade e normalmente para clientes específicos e/ou fabricantes de equipamentos. Para o pequeno usuário, a solução é o uso das ROMs programáveis.

Exemplo 2

Uma ROM de 16 palavras com 8 bits foi programada com os dados mostrados na tabela a seguir, na sua forma binária e em hexadecimal. Suponha a leitura dos dados armazenados na posição cujas entradas de endereços são $A_3A_2A_1A_0 = 0111$ e habilitando as saídas com a entrada de controle $\overline{CS} = 0$. As entradas de endereços serão codificadas no interior da ROM para selecionar a palavra correta, ou seja, as saídas $D_7D_6D_5D_4D_3D_2D_1D_0 = 11101101$. Se a entrada $\overline{CS} = 1$, as saídas da memória ROM não estarão habilitadas e ficarão em alta impedância.



Palavra	Endereço				Dados							
	A_3	A_2	A_1	A_0	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0	0	0	0	0	1	1	0	1	1	1	1	0
1	0	0	0	1	0	0	1	1	1	0	1	0
2	0	0	1	0	1	0	0	0	0	1	0	1
3	0	0	1	1	1	0	1	0	1	1	1	1
4	0	1	0	0	0	0	0	1	1	0	0	1
5	0	1	0	1	0	1	1	1	1	0	1	1
6	0	1	1	0	0	0	0	0	0	0	0	0
7	0	1	1	1	1	1	1	0	1	1	0	1
8	1	0	0	0	0	0	1	1	1	1	0	0
9	1	0	0	1	1	1	1	1	1	1	1	1
10	1	0	1	0	1	0	1	1	1	0	0	0
11	1	0	1	1	1	1	0	0	0	1	1	1
12	1	1	0	0	0	0	1	0	0	1	1	1
13	1	1	0	1	0	1	1	0	1	0	1	0
14	1	1	1	0	1	1	0	1	0	0	1	0
15	1	1	1	1	0	1	0	1	1	0	1	1

Palavra	Endereço				Dados	
	A_3	A_2	A_1	A_0	D_7-D_0	
0		0			DE	
1		1			3A	
2		2			85	
3		3			AF	
4		4			19	
5		5			7B	
6		6			00	
7		7			ED	
8		8			3C	
9		9			FF	
10		A			B8	
11		B			C7	
12		C			27	
13		D			6A	
14		E			D2	
15		F			5B	

6.6.1.1 MEMÓRIAS PROM

As memórias PROM (*Programmable Read-Only Memory*) permitem o armazenamento dos dados pelo próprio usuário. Com a programação, a PROM transforma-se em definitivo numa memória ROM.

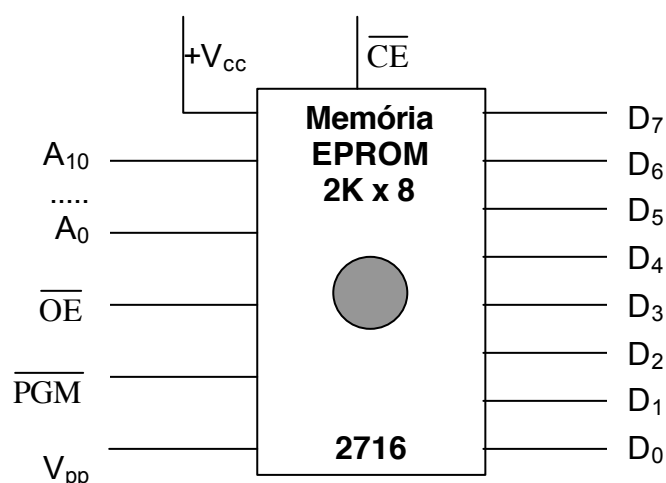
O princípio básico de programação numa PROM é a destruição de pequenas ligações semicondutoras existentes (diodo ou fusível em série com diodo) internamente nas localidades onde se quer armazenar a palavra de dados, através de um nível de tensão convenientemente especificado pelo fabricante e conforme o endereçamento realizado. Este roteiro é fornecido pelo fabricante através de manuais ou através de kits apropriados para realizar os procedimentos conforme o tipo de pastilha, com maior eficiência e rapidez.

6.6.1.2 MEMÓRIAS EPROM

As memórias EPROM (*Erasable Programmable Read-Only Memory*) permitem programar e apagar dados, mediante banho de luz ultravioleta, efetuado através da exposição da pastilha por uma janela existente em seu encapsulamento e, ainda, serem reprogramadas. São também conhecidas como UVPROM (*Ultraviolet PROM*).

É um dispositivo com arquitetura similar às memórias PROM, do tipo MOS, onde a gravação é feita através de circuitos eletrônicos especiais e o apagamento do conjunto inteiro das informações armazenadas é feito através da aplicação de raios ultravioleta em uma janela de quartzo localizada numa das faces do *chip*, durante um intervalo de tempo entre 10 a 30 minutos. Após o apagamento, todas as localidades assumem níveis lógicos 1, podendo o processo de regravação e apagamento se repetir por inúmeras vezes. Uma fita adesiva opaca deve ser colocada sobre a janela após a reprogramação para evitar que ela seja acidentalmente apagada pela luz ambiente.

O desenho a seguir mostra o bloco de uma memória EPROM de 2K x 8 bits, com a respectiva terminologia e função dos terminais dos barramentos. Para a capacidade desta memória, o acesso às localidades é efetuado por 11 fios ($2^{11} = 2.048 = 2K$) e 8 fios para a barra de dados.



$A_0 - A_{10} \Rightarrow$ barra de endereços

$D_0 - D_7 \Rightarrow$ barra de dados

$\overline{CE} \Rightarrow$ habilitação da pastilha (*Chip Enable*)

$\overline{OE} \Rightarrow$ habilitação da saída (*Output Enable*)

$\overline{PGM} \Rightarrow$ habilitação da programação (*Program*)

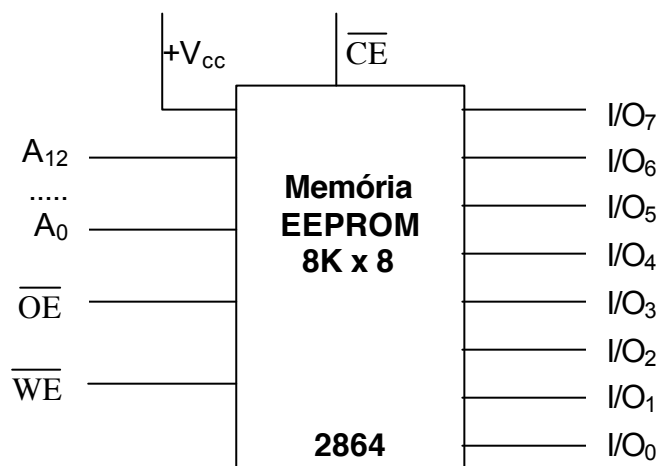
$V_{pp} \Rightarrow$ tensão de programação (*Program Supply Voltage*)

Quando $\overline{CE}=0$, ativa o bloco e quando $\overline{CE}=1$, o bloco permanece desativado na situação de baixo consumo de potência (*stand-by*). A entrada de controle $\overline{OE}=0$ habilita o barramento de saída.

A programação é efetuada pelo terminal V_{pp} com uma tensão típica maior que V_{cc} , da habilitação de programação $\overline{PGM}=0$, do endereçamento e da aplicação das respectivas palavras de dados ao bloco, seqüencialmente, possibilitarão o armazenamento das informações.

6.6.1.3 MEMÓRIAS EEPROM

As memórias EEPROM ou E²PROM (*Electrically Erasable Programmable Read-Only Memory*) permitem o apagamento dos dados eletricamente, além de possibilitar esta ação isoladamente por palavra de dados, sem necessidade de reprogramação total. As alterações de programação podem ser efetuadas pelo próprio sistema onde a memória estiver inserida, sem necessidade de sua desconexão do soquete. Apesar desta memória ser acessível para escrita e leitura, a mesma faz parte das memórias PROM. O bloco abaixo representa uma EEPROM de 8K x 8.



O acesso das localidades desta memória é estabelecido através de 13 entradas de endereço ($2^{13} = 8.192 = 8k$) e oito pinos de entrada/saída de dados. A barra de dados I/O é bidirecional por possibilitar a escrita e a leitura.

A escrita de uma palavra de dados é obtida através do endereçamento e respectiva aplicação da palavra nos terminais da barra de dados, isto é, com o terminal $\overline{OE}=1$ e o de habilitação da escrita $\overline{WE}=0$, dentro de um ciclo de tempo mínimo especificado pelo fabricante (normalmente 10 ms).

6.6.1.4 CD ROM

Os CDs (*compact disks*) são fabricados com uma superfície altamente reflexiva, onde se armazena os dados através de um feixe laser bastante intenso e focalizado sobre um ponto muito pequeno no disco. Esse feixe provoca uma depressão que é capaz de provocar a difração da luz nesse ponto da superfície. Assim, os dados digitais (1s e 0s) são armazenados no disco, um bit por vez, fazendo ou não essa depressão no material reflexivo, sendo a gravação é organizada em uma espiral contínua de pontos de dados. A precisão do feixe laser permite que grande quantidade de dados (maior que 550 Mbytes) seja armazenado num disco de 120 mm.

Para a leitura, um feixe laser bem menos potente é focalizado na superfície do disco, onde em qualquer ponto, a luz refletida é expressa como níveis lógicos 1 ou 0. Esse arranjo ótico é montado num mecanismo de transporte que se move para frente/trás ao longo do raio do disco, seguindo a espiral de dados à medida que o disco é rotacionado. Os dados recebidos do sistema ótico vêm uma linha serial de dados, numa taxa constante de bits com rotação do disco controlada. Se o disco é para reprodução de áudio, a linha de dados é convertida em formato analógico. Se o disco é usado como memória de leitura, os dados são codificados em bytes paralelos para serem processados num outro circuito digital.

6.6.1.5 MEMÓRIAS FLASH

As memórias flash recebem esta denominação por possuírem tempos curtos de apagamento e escrita. A maioria destas memórias efetua o apagamento em bloco e dura em torno de centenas de ms. Entretanto, também são encontradas memórias mais recentes que oferecem o modo de apagamento por setor.

A tabela abaixo mostra as vantagens e desvantagens dos vários tipos de memórias semicondutoras não-voláteis. À medida que aumenta a flexibilidade para apagar e programar, também aumentam a complexidade e o custo do dispositivo.

MEMÓRIA	CARACTERÍSTICAS	↑ Complexidade e custo do dispositivo
EEPROM	Pode ser apagada eletricamente, no circuito, byte a byte	
FLASH	Pode ser apagada eletricamente, no circuito, por setor ou todo de uma vez	
EPROM	Pode ser apagada toda de uma vez com luz UV e apagada e reprogramada fora do circuito	
PROM MROM	Não pode ser apagada nem reprogramada	

6.6.1.6 APLICAÇÕES DE MEMÓRIAS ROM

- **Firmware** – armazenamento de programas ou dados que devem estar disponíveis no processo de inicialização de sistemas microprocessados. Por exemplo, produtos como videocassetes, CD *players*, fornos microondas etc.
- **Memória de Bootstrap** – tipo de programa armazenado em uma ROM que trata da inicialização do hardware de um computador. Após a inicialização, o programa de bootstrap chama o sistema operacional e o computador começa a executar o sistema operacional.
- **Tabela de Dados** – as ROMs são bastante utilizadas para armazenar tabelas de dados que não variam. Por exemplo, tabela trigonométrica, códigos ASCII, etc.
- **Conversor de Códigos** – este tipo de aplicação toma valores expressos em um determinado tipo de código e produz uma saída expressa em outro código. Por exemplo, o código BCD pode ser convertido para 7 segmentos por uma ROM.
- **Gerador de Funções** – basicamente, um gerador de funções é um circuito que produz formas de onda senóides, triangulares e quadradas. Uma ROM com tabelas de valores armazenados e um conversor D/A podem ser usados para gerar essas formas de onda.
- **Armazenamento Auxiliar** – dados podem ser armazenados em memórias ROM apagáveis (EPROM, EEPROM, FLASH), tornando essas memórias como alternativa aos discos magnéticos de armazenamento.

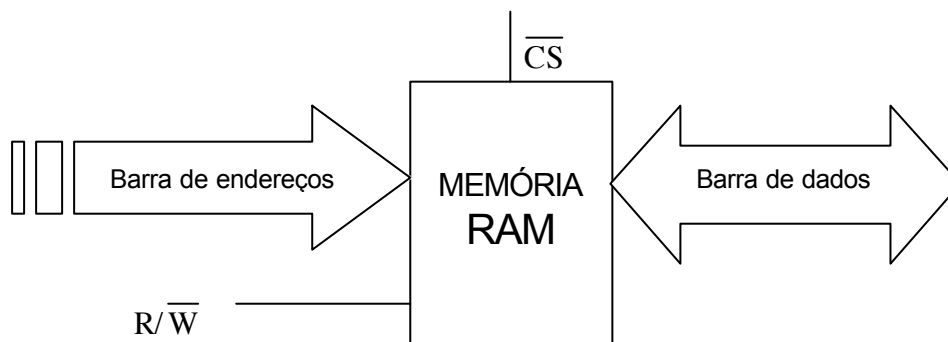
6.6.2 MEMÓRIAS RAM

As memórias RAM (*Random Access Memory* – Memória de Acesso Aleatório) são do tipo volátil e permitem o acesso aleatório ou randômico (para escrita ou leitura) a qualquer uma das suas localidades. São usadas para armazenar temporariamente os programas e dados correntes em computadores. Os conteúdos das posições de uma RAM podem ser lidos e escritos à medida que um computador executa um programa.

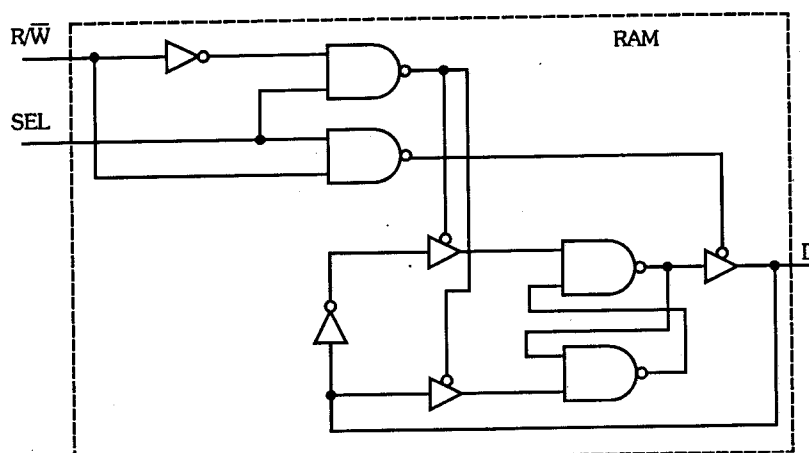
A principal desvantagem de uma RAM é o fato de a mesma ser volátil, isto é, ela vai perder a informação armazenada se a alimentação for desligada ou interrompida. Por outro lado, tem como vantagem, um tempo de acesso muito reduzido.

Quanto ao armazenamento, as memórias RAM são classificadas em estáticas (SRAM - *Static Ram*) e dinâmicas (DRAM - *Dynamic RAM*). As estáticas utilizam como célula básica o flip-flop e outros componentes digitais. As dinâmicas possuem circuitos mais simples, porém, necessitando periodicamente de reinserção de dados em ciclo, uma ação denominada *refresh* controlada pelo microprocessador do sistema. A RAM dinâmica armazena cada dado por efeito capacitivo do pequeno semicondutor formado internamente, apresentando a vantagem de alta capacidade de armazenamento por circuito integrado.

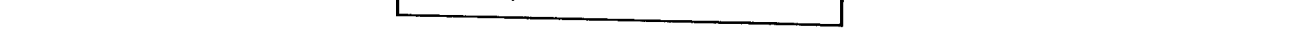
A figura abaixo apresenta o bloco representativo de uma memória RAM estática, com terminais de entrada de controle \overline{CS} , terminal de controle R/ \overline{W} de dupla função, para possibilitar a leitura=1 ou escrita=0.



O circuito abaixo apresenta a célula básica de uma RAM estática que permite a escrita e a leitura de 1 bit de informação. Para efetuar a escrita, deve-se selecionar a célula específica com o terminal $SEL=1$ e o terminal de controle de leitura/escrita $R/\overline{W}=0$. Em seguida, aplica-se o dado a ser gravado (1) no terminal D, configurado como entrada.

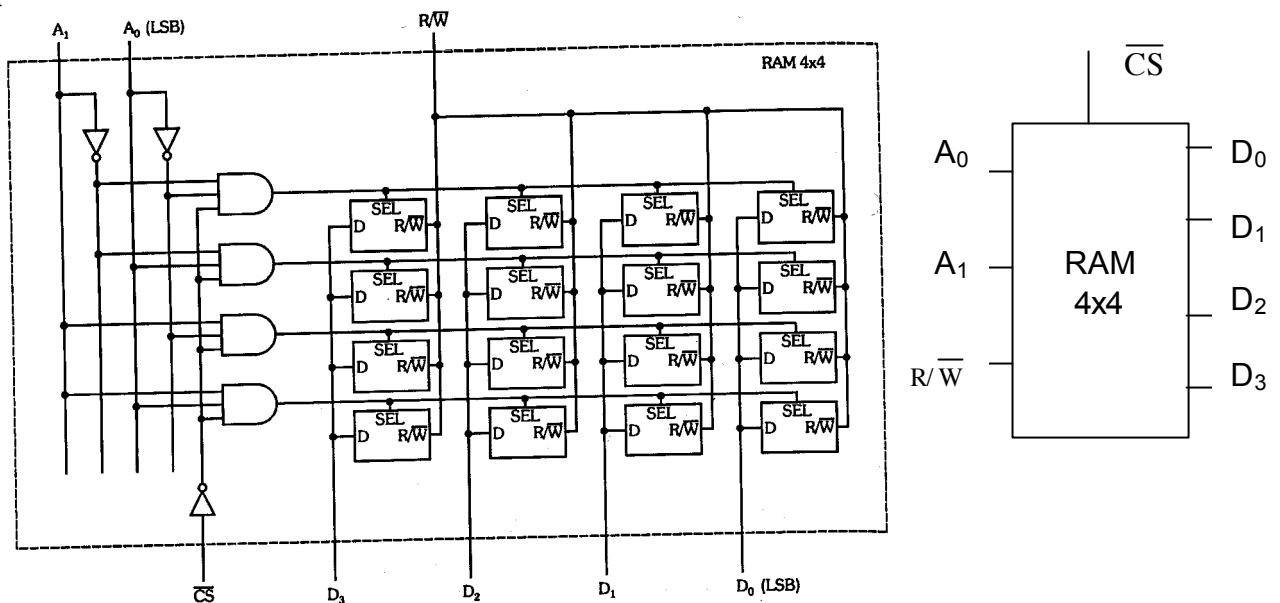


Com todos os níveis lógicos estabelecidos, a célula básica estará configurada para a escrita, pois com 0 na porta Não-E superior irá ativar os dois *buffers* (substituídos por



6.6.2.1 – ARQUITETURA INTERNA DE UMA RAM

Através da célula básica padrão analisada anteriormente, pode-se construir arquiteturas de memórias RAM estáticas no formato $N \times M$, conforme exemplo abaixo, uma memória com estrutura de 4 localidades com 4 bits.



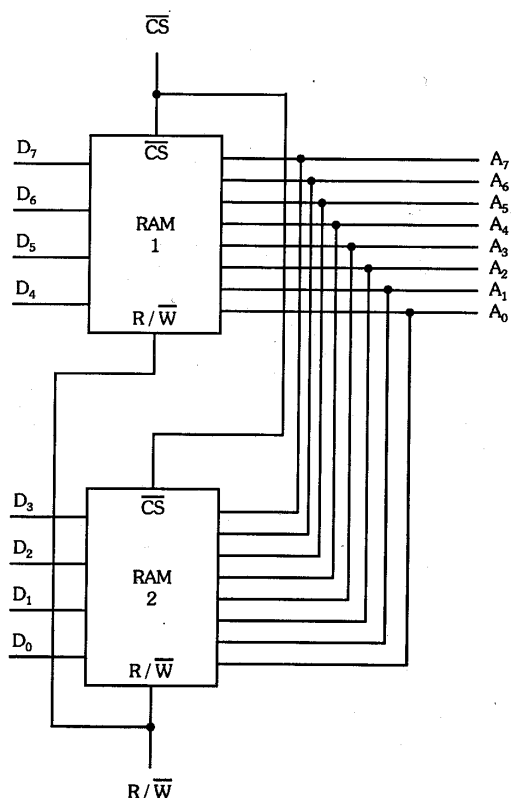
O circuito é constituído de um decodificador de 2 canais, responsável pelo endereçamento de cada localidade através de A_1 e A_0 , no conjunto formado por 4 células interligadas horizontalmente. Os terminais de dados D estão interligados, verticalmente, cujo posicionamento do bit na palavra de dados é efetuado através da entrada de controle \overline{CS} . Para completar, todas as entradas R/\overline{W} estão interligadas para propiciar o controle simultâneo da escrita/leitura em todas as localidades.

Como exemplo, será efetuado o armazenamento (escrita) do dado 5_{16} (0101_2) na localidade 1_{16} , endereçada por 01_2 . A seleção da pastilha é efetuada com $\overline{CS}=0$ e o endereçamento da localidade com $A_1=0$ e $A_0=1$, definindo a habilitação da segunda porta E e sua respectiva saída em 1 que selecionará todas as células básicas através das entradas SEL. Através do controle $R/\overline{W}=0$, os dados (0101_2) são aplicados nos terminais D_3, D_2, D_1 e D_0 e armazenados nas respectivas células.

Para a leitura da informação, deve-se selecionar a pastilha com $\overline{CS}=0$, $R/\overline{W}=1$, e endereçar a localidade, obtendo-se os dados armazenados nas células através dos terminais D . A informação só será perdida quando desligar a alimentação.

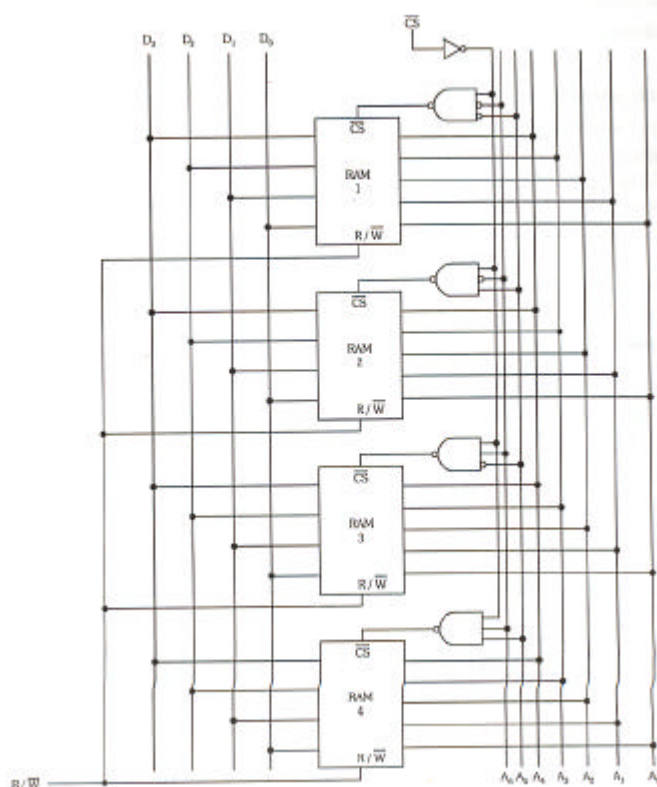
6.6.2.2 EXPANSÃO DA CAPACIDADE DE UMA MEMÓRIA RAM

A expansão da capacidade de uma memória pode ser efetuada pela palavra de dados, pelo aumento de localidade ou por ambos.



O primeiro exemplo ao lado consiste de uma expansão por palavra de dados, onde mostra a obtenção de uma memória de 256x4, obtida pela expansão de dois blocos de memória de 256x4.

Os terminais de endereçamento A_7 a A_0 , de seleção da pastilha \overline{CS} e de controle de escrita/leitura R/\overline{W} são interligados, pois as operações são comuns aos dois blocos. A barra de dados D_7 a D_0 é composta pela associação da barra de dados de cada bloco, resultando numa palavra de 8 bits.



O segundo exemplo consiste de uma expansão por localidades de memórias, mostrando a formação de uma memória RAM 128x4, obtida a partir de blocos de memórias 32x4.

O endereçamento é efetuado pelos terminais A_6 a A_0 , constituídos dos 5 terminais de cada bloco de memória mais 2 terminais auxiliares, onde farão a seleção de cada bloco em seqüência, através das entradas \overline{CS} .

Os terminais de dados D_3 a D_0 , bem como os terminais de escrita/leitura R/\overline{W} são apenas interligados.

Uma última possibilidade de expansão de memória consiste na ampliação de palavra de dados e também do número de localidades. O processo é obtido através da conjugação das duas outras abordadas, onde se aumenta o número de localidades usando o circuito seletivo e associa-se um outro sistema semelhante para compor a nova palavra de dados.

Como exemplo de expansão de memórias na área de microcomputadores, cita-se a disponibilização de *slots* (série de conectores) para receber novos módulos removíveis denominados **pentes de memórias**, possibilitando de forma fácil e prática a expansibilidade do sistema.

6.6.2.3 OUTROS TIPOS DE MEMÓRIAS RAM

Tecnologia da RAM Dinâmica usada em Computadores

Os tipos de DRAM existentes variam em função da capacidade, velocidade, consumo, custo e versatilidade:

- **SIMM (Single-In-line Memory Module) e DIMM (Dual-In-line Memory Module)** – são módulos de memória que permitem uma instalação rápida e são padrões de diversos tipos de DRAMs. Os módulos SIMM e DIMM definem apenas como a DRAM é “empacotada”.
- **DRAM FPM (Fast Page module)** – permite acesso mais rápido a qualquer posição de memória dentro da “página” corrente. Normalmente, a maioria dos dados gravados na memória são sequenciais. Nesse tipo de DRAM, o endereço da linha (RAS) é enviado uma vez e o endereço da coluna (CAS) é incrementado.
- **DRAM EDO (Extended data output)** – é uma melhoria em relação às FPM. Os dados são colocados na saída e a DRAM EDO já pode decodificar o próximo endereço sem que esses dados tenham sido lidos;
- **DRAM BEDO (Burst EDO)** – Possui uma arquitetura que permite alcançar alta velocidade ao se acessar dados sequenciais;
- **SDRAM (Synchronous DRAM)** – são organizadas em dois bancos que são acessados alternadamente utilizando um sinal de clock sincronizado com a CPU. Desse modo essas memórias alcançam altas taxas de transferências.

Memórias com Funções Especiais

- **Armazenamento de Dados com o Sistema Desligado** – muitos equipamentos armazenam seus dados em memórias RAM alimentadas com baterias de reserva (**NVRAM** – RAM não-volátil);
- **Memória Cache** – tipo de memória de alta velocidade e baixa capacidade de armazenamento que interage diretamente com a CPU. Na cache estão contidos os dados mais requisitados pelo processador e isso evita um acesso desnecessário na RAM.
- **Memória FIFO (First-In, First-Out)** – também conhecidas como buffers para armazenamento temporário. Por exemplo, os dados são transferidos em altas taxas do PC para a impressora. Como a impressão é mais lenta que a transferência, esses dados devem ser armazenados em FIFOs e daí podem ser impressos.