



INSTITUTO POLITÉCNICO NACIONAL

ESCUELA SUPERIOR DE INGENIERÍA MECÁNICA Y ELÉCTRICA

INGENIERÍA EN COMUNACIONES Y ELECTRÓNICA

CIRCUITOS DIGITALES

PRÁCTICA 5

DECODIFICADORES Y CODIFICADORES

GRUPO: 5CM1

PROFESORA: ARELLANO GARCIA KARLA SANDRA

INTEGRANTES:

JÍMENEZ ARROYO LUIS ENRÍQUE

ROBLES SÁNCHEZ ALFREDO

## DECOFICADOR 2x4

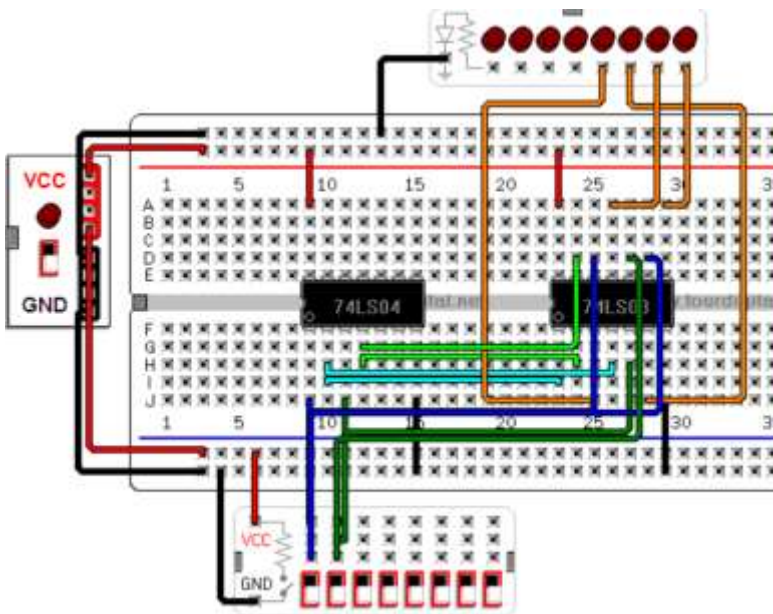


Figura 1.1 Circuito apagado Deco - 2x4

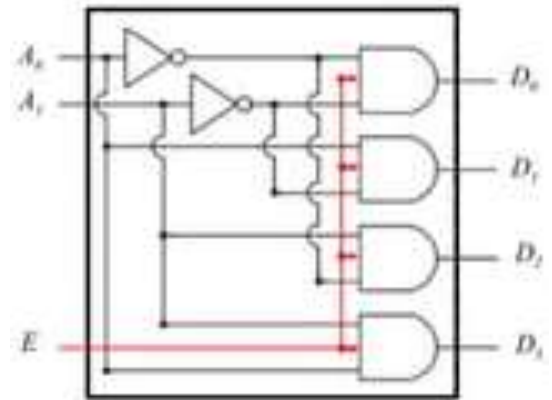
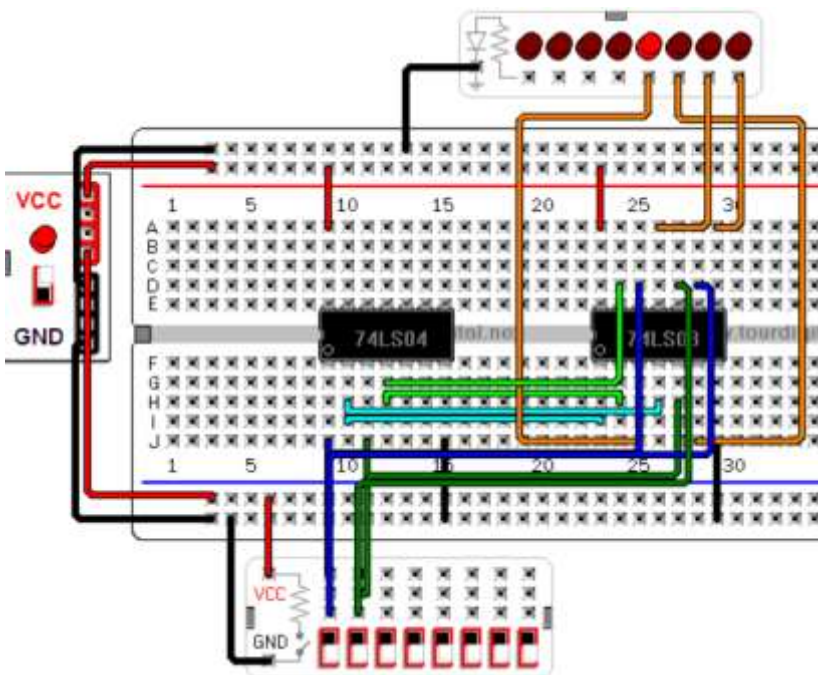


Figura 1.2. Diagrama lógico Decoficador 2x4



E	A1	A0	D0	D1	D2	D3
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1
0	X	X	0	0	0	0

Figura 1.3. Circuito encendido Deco - 2x4

Figura 1.4. Tabla de verdad

Version 0.9.7

5

4 8 222 77 128 0 1

5 80 400 206 81 2 2

0 99 192 877 276 8 3

1 175 479 206 81 184 6

3 318 114 203 58 232 7

0

25

255 5 69 236 69 236 69 216 152 216 152 219 152 219 0 1 0 3

0 5 69 335 69 335 61 335 61 453 152 453 152 453 0 1 0 3

0 5 190 548 190 548 165 548 165 548 165 453 165 453 0 6 0 3

255 5 190 490 190 490 190 440 190 440 191 440 191 440 0 6 0 3

255 5 230 258 230 258 230 258 230 219 230 219 230 219 0 3 0 3

255 5 412 258 412 258 412 258 412 219 412 219 412 219 0 3 0 3

0 5 308 401 308 401 308 401 308 453 308 453 308 453 0 3 0 3

0 5 490 401 490 401 490 401 490 453 490 453 490 453 0 3 0 3

16711680 5 230 401 230 401 230 490 230 490 231 490 231 490 0 3 0 6

16776960 5 243 388 243 388 243 386 412 386 412 388 412 388 0 3 0 3

32768 5 256 401 256 401 256 490 256 490 250 490 250 490 0 3 0 6

65280 5 269 375 269 375 269 369 425 369 425 375 425 375 0 3 0 3

16776960 5 243 375 243 375 243 381 451 381 451 375 451 375 0 3 0 3

33023 5 438 401 438 401 358 401 358 184 444 184 444 158 0 3 0 7

33023 5 477 401 477 401 547 401 547 186 464 186 464 158 0 3 0 7

65280 5 269 362 269 362 425 362 425 362 425 297 425 297 0 3 0 3

32768 5 250 503 256 503 256 424 464 424 464 375 464 375 0 6 0 3

16711680 5 231 503 231 503 231 409 438 409 438 297 438 297 0 6 0 3

16711680 5 231 516 231 516 231 410 486 410 486 297 477 297 0 6 0 3

32768 5 250 516 250 429 471 429 471 297 464 297 464 297 0 6 0 3

33023 5 451 258 451 258 484 258 484 258 484 158 484 158 0 3 0 7

33023 5 490 258 490 258 506 258 506 158 504 158 504 158 0 3 0 7

0 5 329 151 329 151 282 151 282 151 282 206 282 206 0 7 0 3

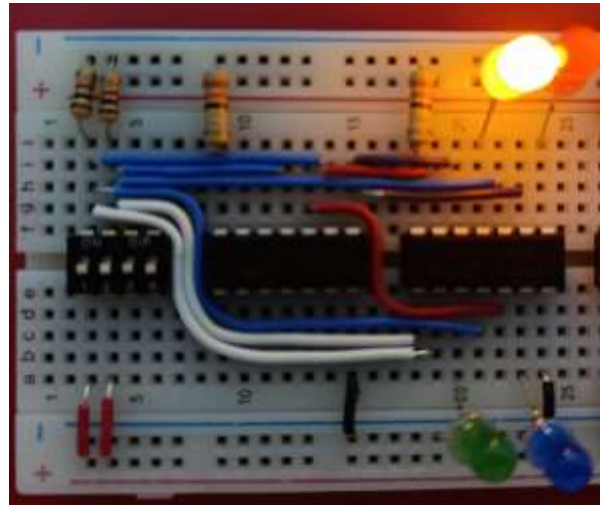
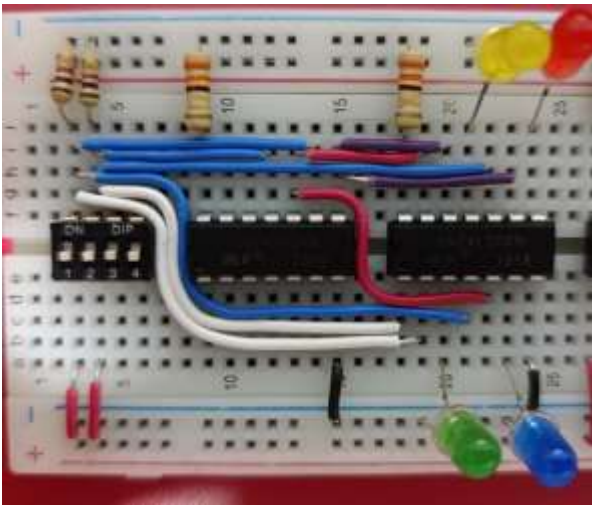
0 5 69 296 69 296 62 296 62 206 152 206 152 206 0 1 0 3

255 5 69 275 69 275 69 437 152 437 152 440 152 440 0 1 0 3

2

7008 1 14 406 310 5 0 0 8583448 3

7004 1 14 224 310 5 0 0 8583448 3



Representación gráfica del circuito decodificador de 2x4 apagado y la primera condición de la tabla

## DECODIFICADOR DE BCD DE 7 SEGMENTOS

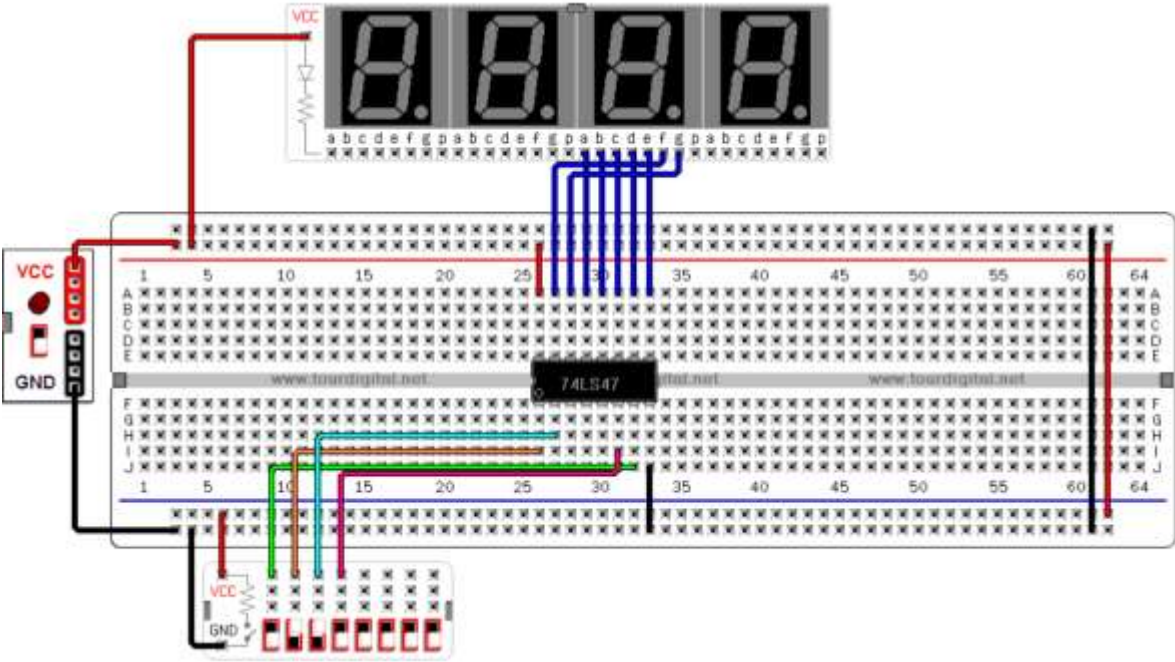


Figura 1.5. Decodificador de 7 segmentos, apagado.

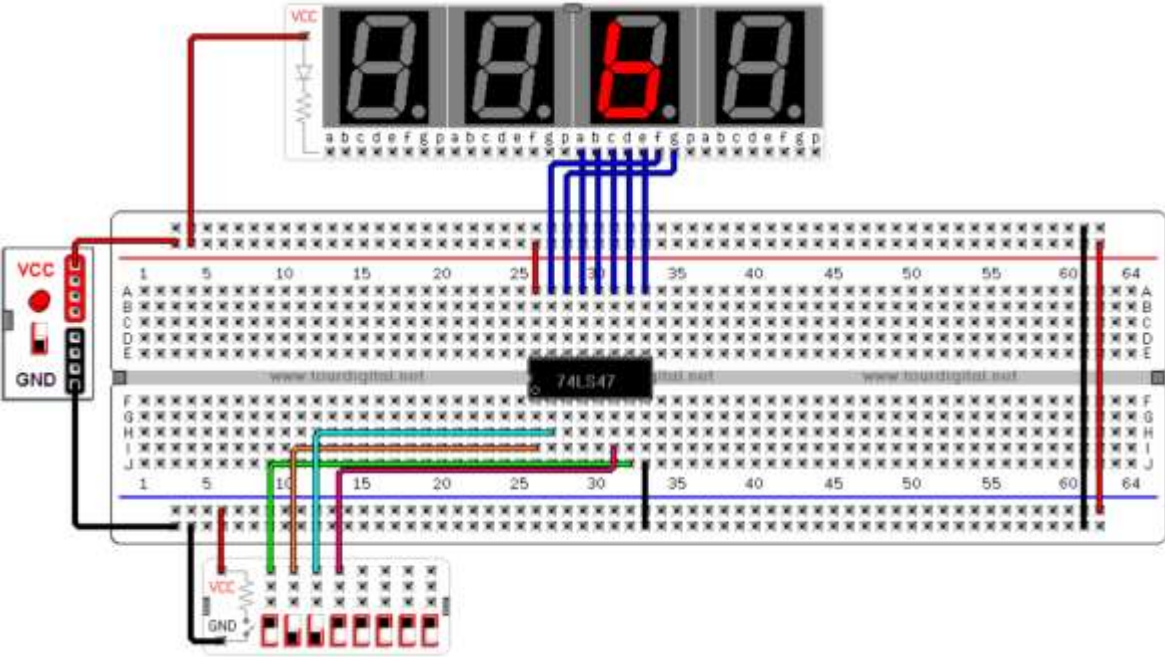


Figura 1.6. Decodificador de 7 segmentos, encendido.

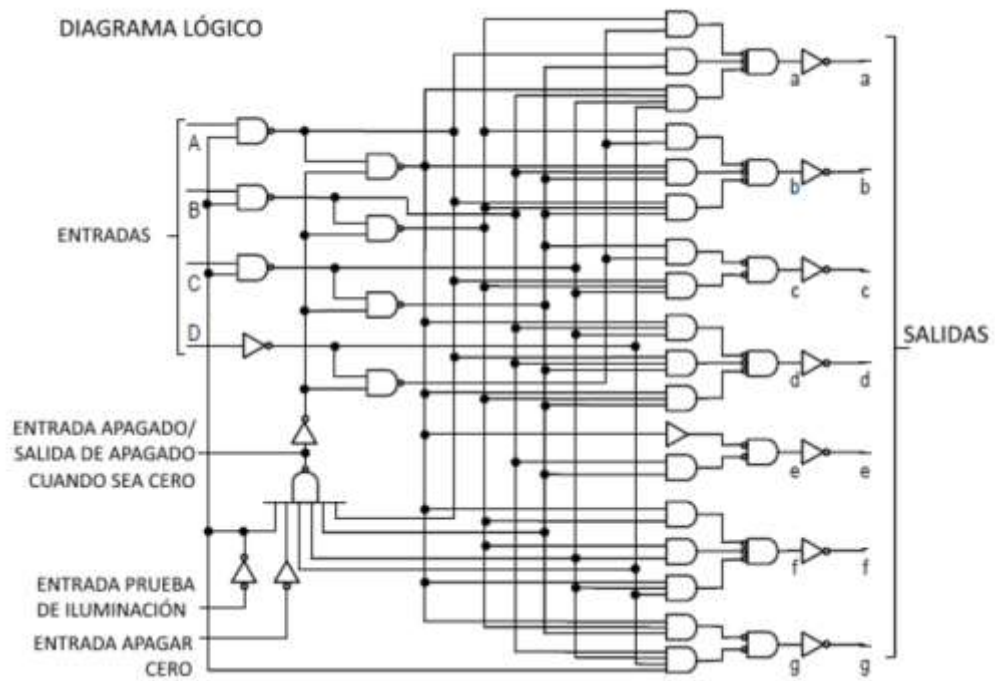


Figura 1.7. Diagrama Lógico de Decodificador de 7 segmentos



NUM	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	0	0	1	1
10	1	0	1	0	x	x	x	x	x	x	x
11	1	0	1	1	x	x	x	x	x	x	x
12	1	1	0	0	x	x	x	x	x	x	x
13	1	1	0	1	x	x	x	x	x	x	x
14	1	1	1	0	x	x	x	x	x	x	x
15	1	1	1	1	x	x	x	x	x	x	x

Figura 1.8. Tabla de Verdad de Decodificador de 7 segmentos

Version 0.9.7

5

4 8 222 77 128 0 1

5 80 400 206 81 2 2

0 99 192 877 276 8 3

6 243 20 449 130 149 5

1 175 479 206 81 184 6

0

20

255 5 69 236 69 236 69 216 152 216 152 219 152 219 0 1 0 3

255 5 919 440 919 440 919 440 919 219 919 219 919 219 0 3 0 3

0 5 69 335 69 335 69 453 69 453 152 453 152 453 0 1 0 3

0 5 906 206 906 206 906 206 906 453 906 453 906 453 0 3 0 3

0 5 190 548 190 548 165 548 165 548 165 453 165 453 0 6 0 3

0 5 542 401 542 401 542 401 542 453 542 453 542 453 0 3 0 3  
16711680 5 542 258 542 258 542 143 542 143 540 143 540 143 0 3 0 5  
16711680 5 529 258 529 258 529 143 529 143 527 143 527 143 0 3 0 5  
16711680 5 516 258 516 258 516 143 516 143 514 143 514 143 0 3 0 5  
16711680 5 503 258 503 258 503 143 503 143 501 143 501 143 0 3 0 5  
16711680 5 490 258 490 258 490 143 490 143 488 143 488 143 0 3 0 5  
16711680 5 477 258 477 258 477 160 566 160 566 143 566 143 0 3 0 5  
16711680 5 464 258 464 258 464 152 553 152 553 143 553 143 0 3 0 5  
65280 5 231 490 231 490 231 401 231 401 529 401 529 401 0 6 0 3  
4227327 5 250 490 250 490 250 388 250 388 451 388 451 388 0 6 0 3  
16776960 5 269 490 269 490 269 375 269 375 464 375 464 375 0 6 0 3  
8388863 5 288 490 288 490 288 406 516 406 516 388 516 388 0 6 0 3  
255 5 190 490 190 490 190 440 190 440 191 440 191 440 0 6 0 3  
255 5 451 258 451 258 451 258 451 219 451 219 451 219 0 3 0 3  
255 5 259 47 259 47 165 47 165 47 165 219 165 219 0 5 0 3

1

7047 1 16 445 310 5 0 0 8583448 3



## DECODIFICADOR DE BINARIO A OCTAL 3x8

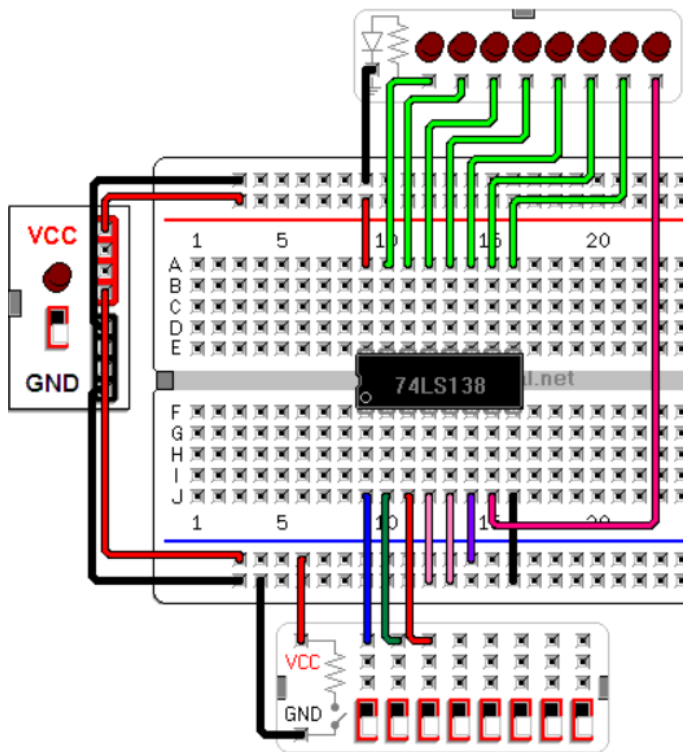


Figura 1.9. Simulación de circuito 3x8 de BCD a Octal

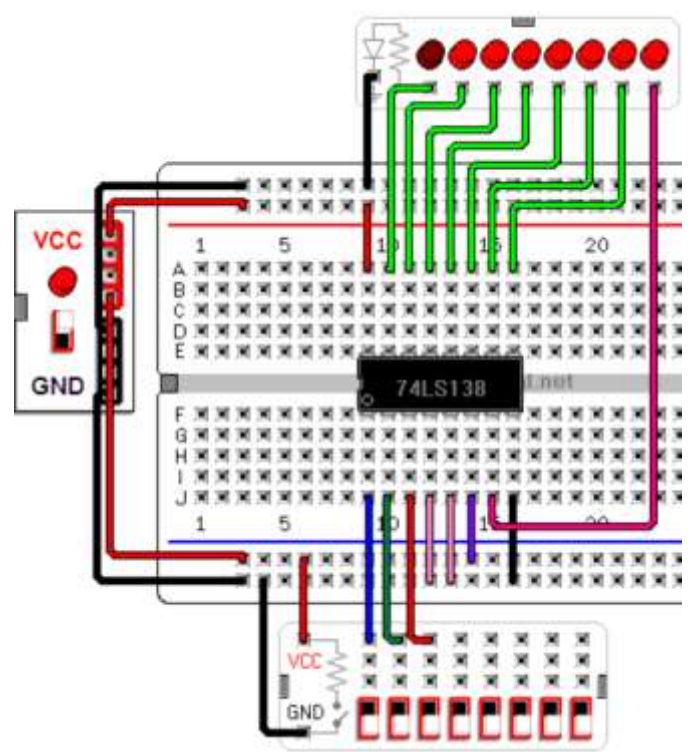
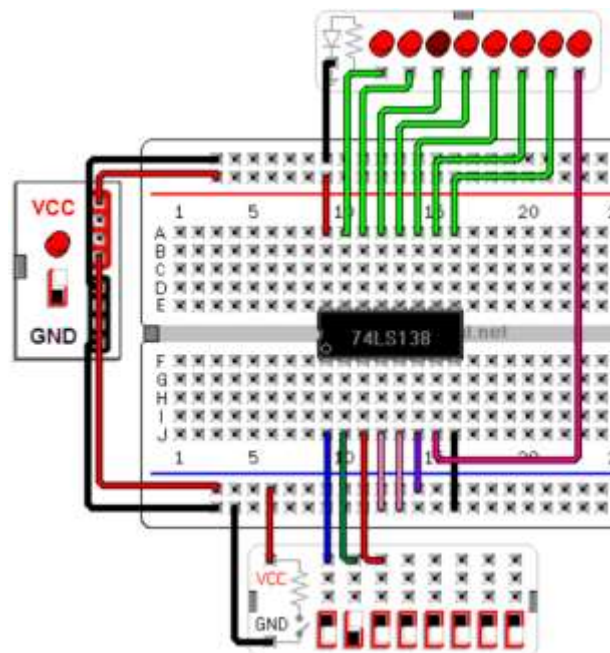


Figura1.9. Configuración cero de BCD a Octal

Figura1.10. Configuración de número 2 en binario a representación Octal



entradas			salidas							
C	B	A	D0	D1	D2	D3	D4	D5	D6	D7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

Figura 1.11. Tabla de verdad de decodificador BCD a Octal

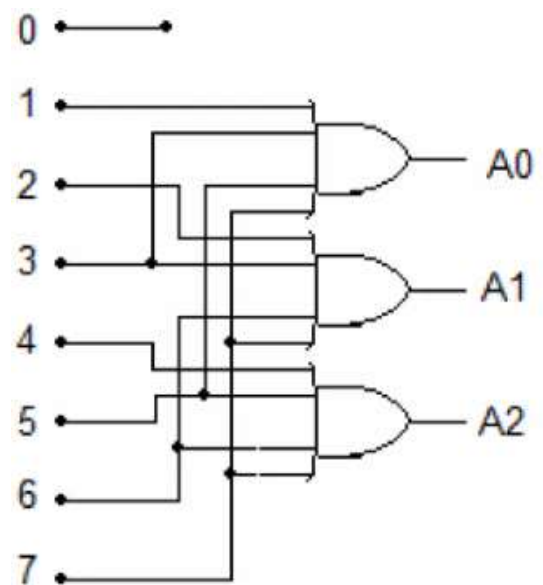
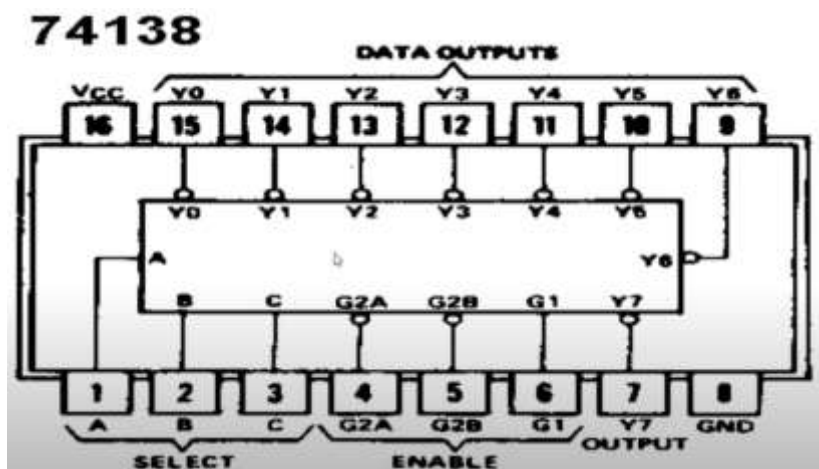


Figura 1.12. Diagrama del circuito integrado a utilizar    Figura 1.13. Diagrama lógico de BCD a Octal

5

4 8 222 77 128 0 1

5 80 400 206 81 2 2

0 99 192 877 276 8 3

1 175 479 206 81 184 6

3 223 101 203 58 232 7

0

23

255 5 69 236 69 236 69 216 152 216 152 219 152 219 0 1 0 3

0 5 69 335 69 335 61 335 61 453 152 453 152 453 0 1 0 3

0 5 190 548 190 548 165 548 165 548 165 453 165 453 0 6 0 3

255 5 190 490 190 490 190 440 190 440 191 440 191 440 0 6 0 3

255 5 230 258 230 258 230 258 230 219 230 219 230 219 0 3 0 3

0 5 69 296 69 296 62 296 62 206 152 206 152 206 0 1 0 3

255 5 69 275 69 275 69 437 152 437 152 440 152 440 0 1 0 3

0 5 321 401 321 401 321 401 321 453 321 453 321 453 0 3 0 3

4227072 5 250 490 250 490 242 490 242 401 243 401 243 401 0 6 0 3

16711680 5 231 490 231 490 231 401 231 401 230 401 230 401 0 6 0 3

255 5 269 490 269 490 257 490 257 401 256 401 256 401 0 6 0 3

0 5 234 138 234 138 230 138 230 138 230 206 230 206 0 7 0 3

8388863 5 308 401 308 401 308 419 409 419 409 145 409 145 0 3 0 7

16711808 5 295 401 295 401 295 401 295 440 295 440 295 440 0 3 0 3

12615935 5 269 401 269 401 269 401 269 453 269 453 269 453 0 3 0 3

12615935 5 282 401 282 401 282 401 282 453 282 453 282 453 0 3 0 3

65280 5 269 145 269 145 245 145 245 258 243 258 243 258 0 7 0 3

65280 5 289 145 289 145 289 156 256 156 256 258 256 258 0 7 0 3

65280 5 269 258 269 258 269 171 309 171 309 145 309 145 0 3 0 7

65280 5 282 258 282 258 282 181 329 181 329 145 329 145 0 3 0 7

65280 5 295 258 295 258 295 193 349 193 349 145 349 145 0 3 0 7

65280 5 308 258 308 258 308 206 369 206 369 145 369 145 0 3 0 7

65280 5 321 258 321 258 321 218 389 218 389 145 389 145 0 3 0 7

1

7138 1 16 224 310 5 0 0 8583448 3

## CODIFICADOR 4X2

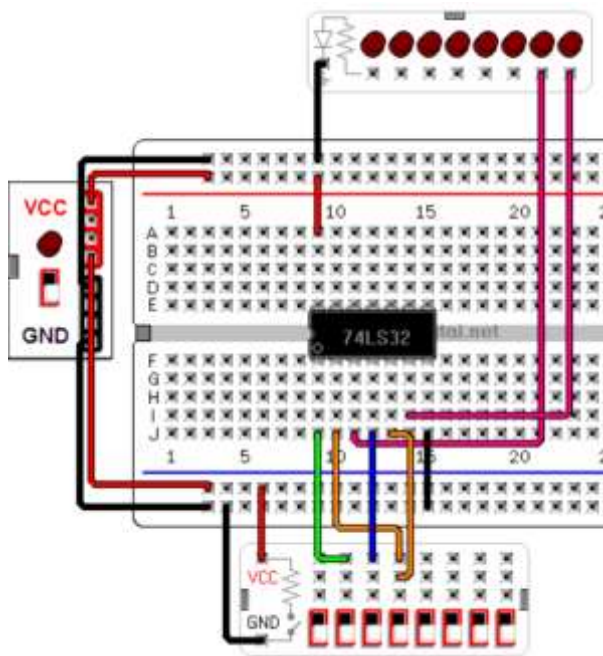


Figura 2.1. Simulación circuito codificador 4x2, apagado

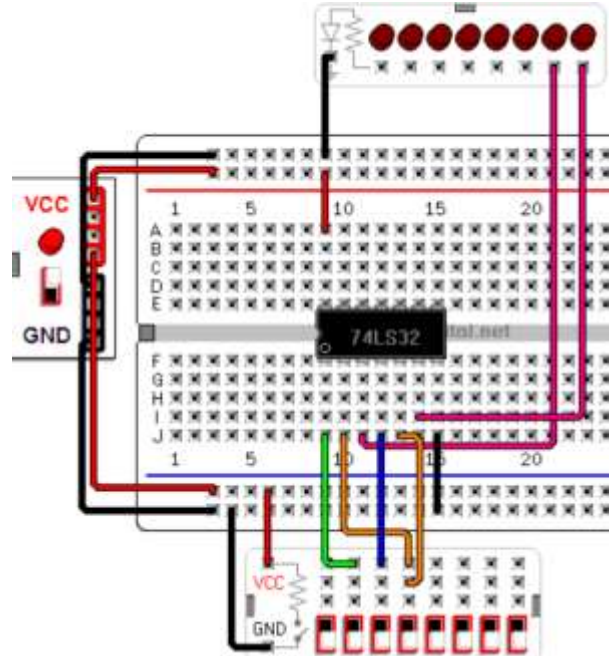


Figura 2.2 Simulación circuito codificador 4x2, encendido

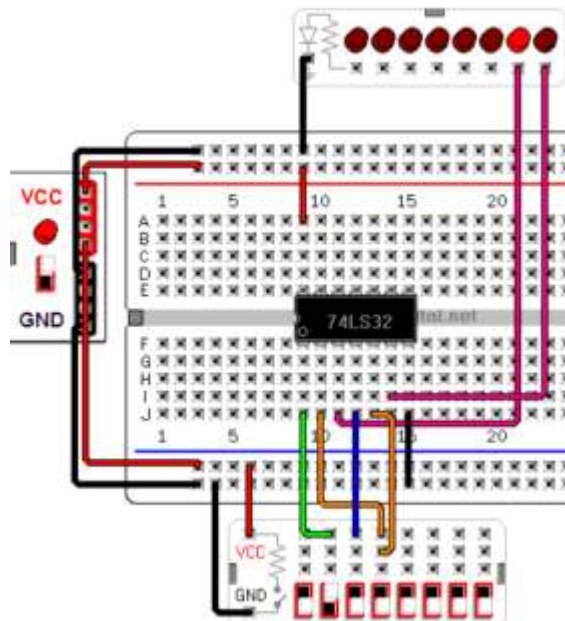


Figura 2.3. Codificador 4x2 con la segunda condición de la tabla

## Codificador 4 a 2

S3	S2	S1	S0	Y1	Y0
0	0	0	1	0	0
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1

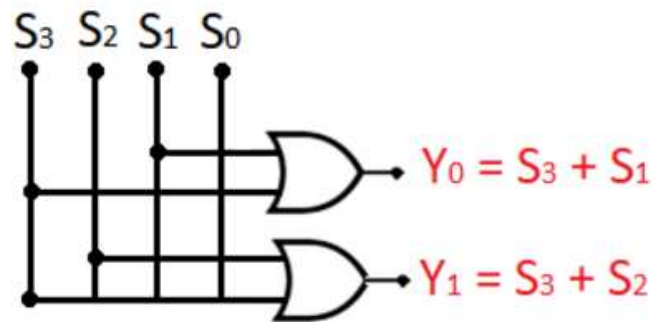


Figura 2.4. Tabla de verdad y diagrama lógico de codificador 4x2 respectivamente

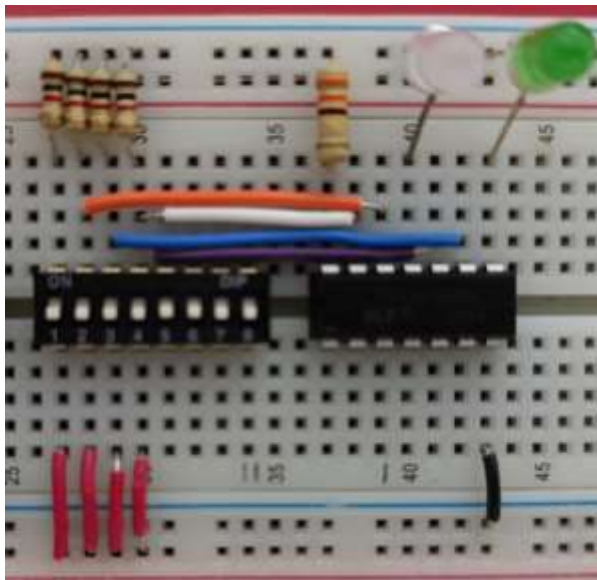


Figura 2.5. Representación de circuito codificador 4x2

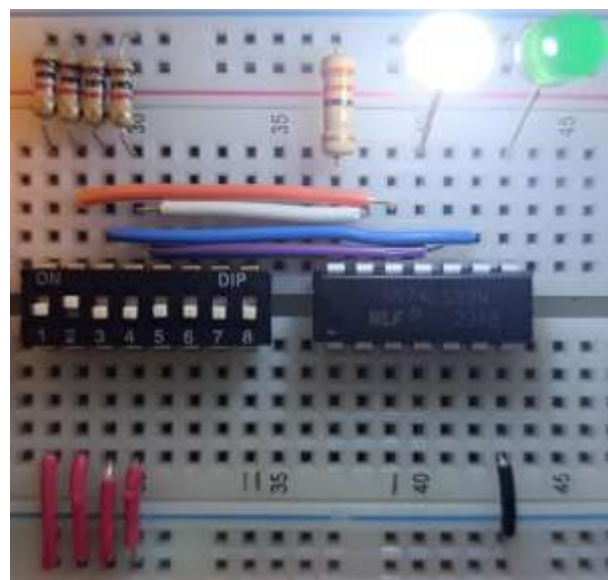


Figura 2.5. Representación de la segunda condición

Version 0.9.7

5

4 8 222 77 128 0 1

5 80 400 206 81 2 2

0 99 192 877 276 8 3

1 175 479 206 81 184 6

3 223 101 203 58 232 7

0

15

255 5 69 236 69 236 69 216 152 216 152 219 152 219 0 1 0 3

0 5 69 335 69 335 61 335 61 453 152 453 152 453 0 1 0 3

0 5 190 548 190 548 165 548 165 548 165 453 165 453 0 6 0 3

255 5 190 490 190 490 190 440 190 440 191 440 191 440 0 6 0 3

255 5 230 258 230 258 230 258 230 219 230 219 230 219 0 3 0 3

0 5 69 296 69 296 62 296 62 206 152 206 152 206 0 1 0 3

255 5 69 275 69 275 69 437 152 437 152 440 152 440 0 1 0 3

0 5 234 138 234 138 230 138 230 138 230 206 230 206 0 7 0 3

65280 5 230 401 230 401 230 490 230 490 250 490 250 490 0 3 0 6

33023 5 288 490 288 490 288 468 243 468 243 401 243 401 0 6 0 3

8388863 5 256 401 256 401 256 408 389 408 389 145 389 145 0 3 0 7

16711680 5 269 490 269 490 269 490 269 401 269 401 269 401 0 6 0 3

33023 5 288 503 288 503 296 503 296 401 282 401 282 401 0 6 0 3

0 5 308 401 308 401 308 401 308 453 308 453 308 453 0 3 0 3

8388863 5 409 145 409 145 409 388 409 388 295 388 295 388 0 7 0 3

1

7032 1 14 224 310 5 0 0 8583448 3



## CODIFICADOR 8X3

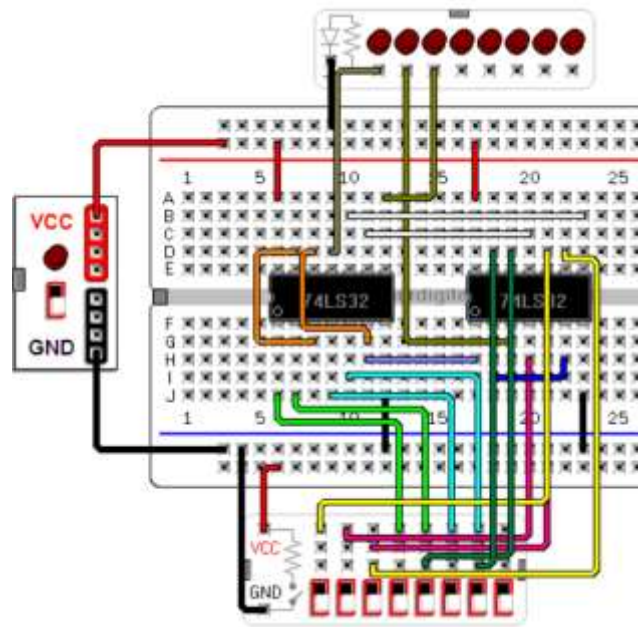


Figura 2.6. Simulación de codificador 8x3, apagado.

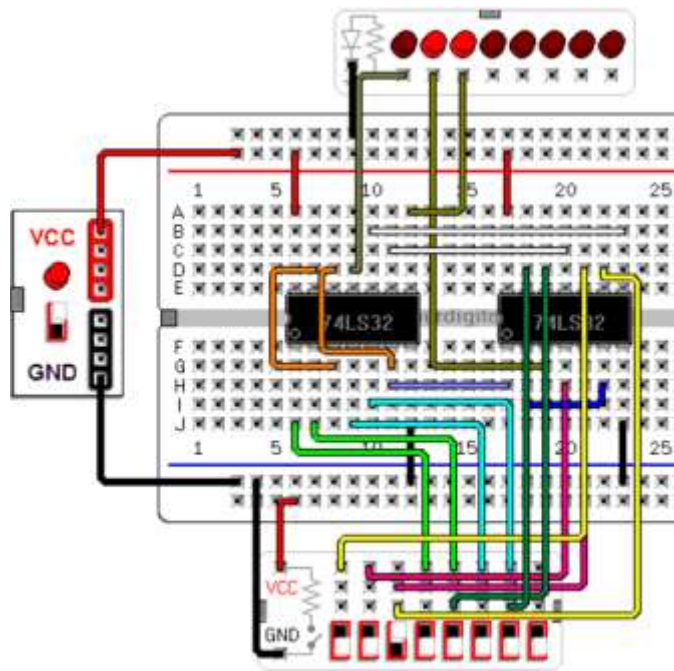


Figura 2.7. Representación de la función en 3 decimal a 3 binario

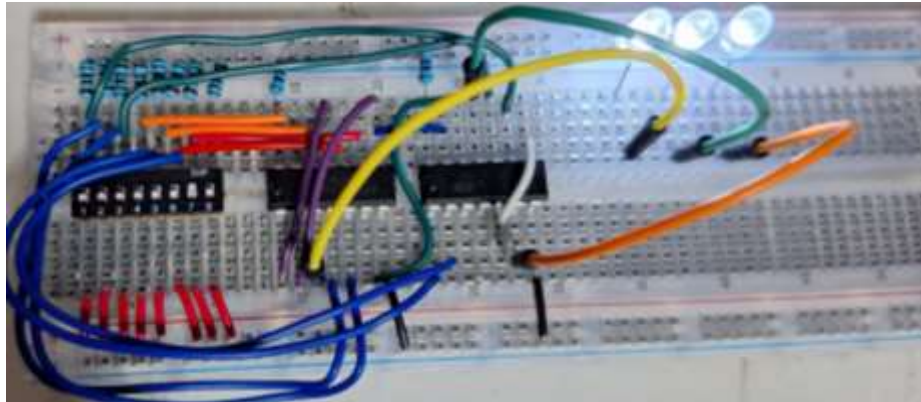


Figura 2.8. Representación de circuito codificador 8x3 con la condición del número 7

Dec.	$m_0$	$m_1$	$m_2$	$m_3$	$m_4$	$m_5$	$m_6$	$m_7$	A	B	C
0	1	0	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0	1
2	0	0	1	0	0	0	0	0	0	1	0
3	0	0	0	1	0	0	0	0	0	1	1
4	0	0	0	0	1	0	0	0	1	0	0
5	0	0	0	0	0	1	0	0	1	0	1
6	0	0	0	0	0	0	1	0	1	1	0
7	0	0	0	0	0	0	0	1	1	1	1

$$A = \sum (4-7)$$

$$B = \sum (2,3,6,7)$$

$$C = \sum (1,3,5,7)$$

Tabla de Verdad de Codificador 8x3

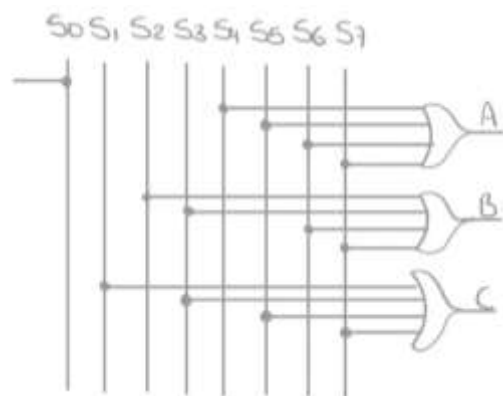


Diagrama lógico de codificador 8x3

Version 0.9.7

5

4 10 175 77 128 0 1

5 80 400 206 81 2 2

0 110 110 877 276 8 3

3 229 40 203 58 140 4

1 177 405 206 81 158 6

0

30

255 5 71 189 71 189 71 136 163 136 163 137 163 137 0 1 0 3

255 5 202 176 202 176 202 176 202 137 202 137 202 137 0 3 0 3

0 5 71 288 71 288 71 358 71 358 163 358 163 358 0 1 0 3

0 5 176 358 176 358 176 474 176 474 192 474 192 474 0 3 0 6

0 5 240 77 240 77 241 77 241 77 241 124 241 124 0 4 0 3

0 5 930 358 930 358 930 358 930 124 930 124 930 124 0 3 0 3

255 5 917 137 917 137 917 137 917 371 917 371 917 371 0 3 0 3

255 5 192 416 192 416 192 371 192 371 202 371 202 371 0 6 0 3

0 5 280 358 280 358 280 358 280 319 280 319 280 319 0 3 0 3

0 5 423 319 423 319 423 319 423 358 423 358 423 358 0 3 0 3

255 5 345 176 345 176 345 176 345 137 345 137 345 137 0 3 0 3

65280 5 290 416 290 416 290 338 202 338 202 319 202 319 0 6 0 3

65280 5 309 416 309 416 309 329 215 329 215 319 215 319 0 6 0 3

16776960 5 328 416 328 416 328 319 328 319 241 319 241 319 0 6 0 3

16776960 5 347 416 347 416 347 304 254 304 254 306 254 306 0 6 0 3

33023 5 215 215 215 215 187 215 187 280 228 280 228 280 0 3 0 3

33023 5 267 280 267 280 267 270 220 270 220 215 228 215 0 3 0 3

16744576 5 267 293 267 293 267 293 345 293 345 293 345 293 0 3 0 3

4227200 5 241 215 241 215 245 215 245 84 275 84 275 84 0 3 0 4

8388863 5 252 416 252 416 252 422 384 422 384 293 384 293 0 6 0 3

8388863 5 271 429 271 429 397 429 397 429 397 293 397 293 0 6 0 3

16711680 5 410 293 410 293 409 293 409 306 358 306 358 306 0 3 0 3

32896 5 295 84 295 84 295 280 295 280 371 280 371 280 0 4 0 3

65535 5 233 416 233 416 233 396 397 396 397 215 397 215 0 6 0 3

65535 5 271 442 271 448 433 448 433 220 410 220 410 215 0 6 0 3

4227072 5 309 442 309 442 309 435 371 435 371 215 371 215 0 6 0 3

4227072 5 347 442 347 442 358 442 358 442 358 215 358 215 0 6 0 3

16777215 5 384 202 384 202 384 202 267 202 267 202 267 202 0 3 0 3

16777215 5 423 189 423 189 423 189 254 189 254 189 254 189 0 3 0 3

32896 5 280 176 280 176 315 176 315 176 315 84 315 84 0 3 0 4

2

7032 1 14 196 228 5 0 0 8583448 3

7032 1 14 339 228 5 0 0 8583448 3

## CODIFICADOR DE DECIMAL DE BCD

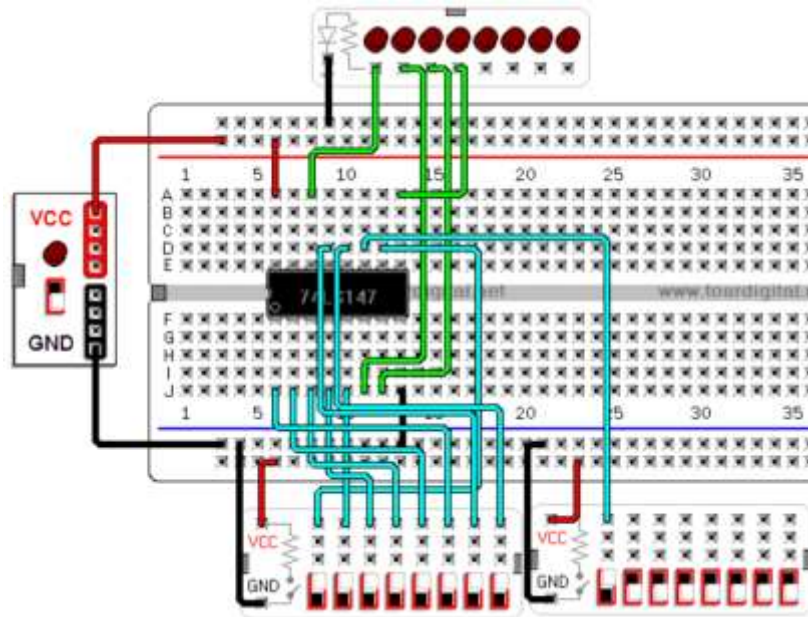


Figura 2.9. Simulación de un codificador de 9x4, apagado.

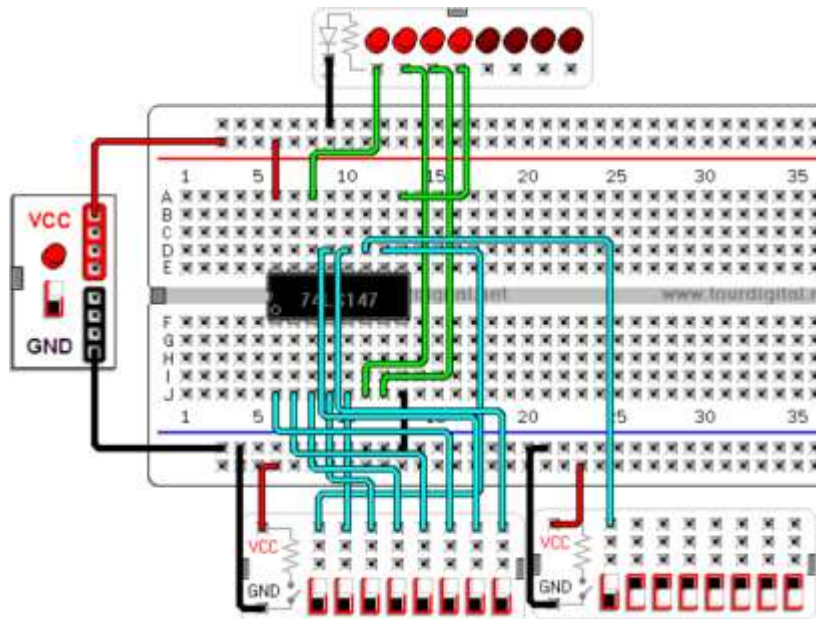


Figura 2.10. Se representan los estados bajos como verdaderos, prendido.

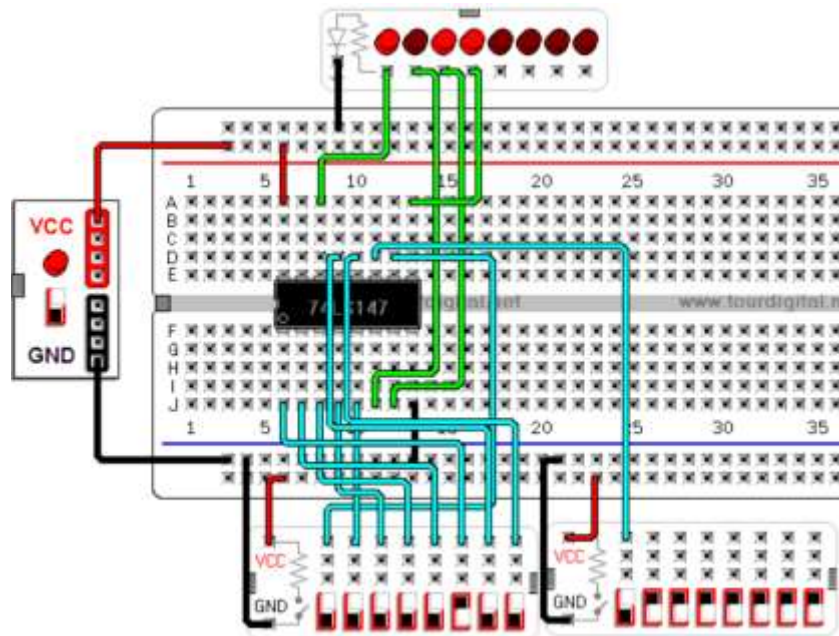


Figura 2.9. Representación del número 4 en binario.

LOW DECIMAL	A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>
0	1	1	1	0
1	1	1	0	1
2	1	1	0	1
3	1	1	0	0
4	1	0	1	1
5	1	0	1	0
6	1	0	0	1
7	1	0	0	0
8	0	1	1	1
9	0	1	1	0

Figura 2.10. Tabla de Verdad



Figura 2.11. Circuito Integrado



Version 0.9.7

6

4 10 175 77 128 0 1

5 80 400 206 81 2 2

0 110 110 877 276 8 3

3 229 40 203 58 140 4

1 177 405 206 81 158 6

1 388 402 206 81 172 7

0

24

255 5 71 189 71 189 71 136 163 136 163 137 163 137 0 1 0 3

255 5 202 176 202 176 202 176 202 137 202 137 202 137 0 3 0 3

0 5 293 319 293 319 295 319 295 358 293 358 293 358 0 3 0 3

0 5 71 288 71 288 71 358 71 358 163 358 163 358 0 1 0 3

0 5 176 358 176 358 176 474 176 474 192 474 192 474 0 3 0 6

0 5 403 471 403 471 386 471 386 358 397 358 397 358 0 7 0 3

255 5 403 413 403 413 422 413 422 371 423 371 423 371 0 7 0 3

0 5 240 77 240 77 241 77 241 77 241 124 241 124 0 4 0 3

0 5 930 358 930 358 930 358 930 124 930 124 930 124 0 3 0 3

255 5 917 137 917 137 917 137 917 371 917 371 917 371 0 3 0 3

255 5 192 416 192 416 192 371 192 371 202 371 202 371 0 6 0 3

65280 5 228 176 228 176 229 176 229 144 275 144 275 84 0 3 0 4

65280 5 280 319 280 306 328 306 328 84 315 84 315 84 0 3 0 4

65280 5 267 319 267 297 310 297 310 84 295 84 295 84 0 3 0 4

65280 5 335 84 335 84 340 84 340 176 293 176 293 176 0 4 0 3

16776960 5 280 215 280 215 350 215 350 391 233 391 233 416 0 3 0 6

16776960 5 254 319 254 319 254 416 254 416 252 416 252 416 0 3 0 6

16776960 5 271 416 271 416 271 381 241 381 241 319 241 319 0 6 0 3

16776960 5 290 416 290 416 290 373 228 373 228 319 228 319 0 6 0 3

16776960 5 309 416 309 416 309 362 215 362 215 319 215 319 0 6 0 3

16776960 5 328 416 328 416 328 346 202 346 202 319 202 319 0 6 0 3

16776960 5 241 215 235 215 235 335 347 335 347 416 347 416 0 3 0 6

16776960 5 254 215 247 215 247 331 366 331 366 416 366 416 0 3 0 6

16776960 5 267 215 267 215 267 207 444 207 444 413 444 413 0 3 0 7

1

7147 1 16 196 228 5 0 0 8583448 3

PS  
2/10/20